

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN ELECTRÓNICA



Trabajo Fin de Grado

CABEZAL DE VHF PARA LA INTEGRACIÓN DE UN
MÓDULO LoRa

**Titulación: Grado en Ingeniería en Tecnologías de
la Telecomunicación**

Autor: D. Jorge Monzón Monedero

Tutores: Dr. Víctor Alexis Araña Pulido

Dr. Francisco José Cabrera Almeida

Fecha: Diciembre de 2020

ESCUELA DE INGENIERÍA DE
TELECOMUNICACIÓN Y ELECTRÓNICA



Trabajo Fin de Grado

CABEZAL DE VHF PARA LA INTEGRACIÓN DE UN
MÓDULO LoRa

Hoja de Evaluación

Calificación: _____

Presidente

Secretario

Vocal

Fdo.: _____

Fdo.: _____

Fdo.: _____

Fecha: Diciembre 2020

Agradecimientos

Escribir es cribar, creo que esa frase refleja fielmente casi cualquier tipo de redacción. Aunque claro está, en un documento de este tipo, si uno se descuida con el cribado corre el riesgo de devaluar el trabajo hecho. Ahí es donde entra la filosofía de mi tutor Víctor: *el trabajo no se tira*. Entonces, si definimos $R(t, c)$ como la función redacción, la cual depende del trabajo realizado t y del cribado aplicado c , podemos asumir que esta memoria es la optimización de $R(t, c)$ para que esta sea máxima. Como yo ya no me acuerdo de los multiplicadores de Lagrange, he contado con la ayuda de mis tutores, Víctor y Francis, para esta optimización. Por esto, y por haber confiado un trabajo de este tipo a un alumno cuyo único talento es sacar asignaturas en convocatoria extraordinaria, no puedo no mencionarlos en estos *agradecimientos*.

Tampoco puedo olvidar mencionar a mi familia, en especial a mi padre y a mi madre, por apoyarme en mis decisiones de forma incondicional y por ilusionarse con cada pequeño paso que he dado. Espero que una vez consiga el título se sientan orgullosos y confíen en que he aprendido lo suficiente como para que me dejen montar una LAN en mi casa.

Especial mención a Nico, Baltasar y Juan Domingo por ofrecerme apoyo aéreo cuando estaba rodeado de *datasheets* indescifrables, problemas con el *software* y otros enemigos, sin ellos seguiría aún en las trincheras. Especial mención también a mis amigos de teleco, por esas pocas veces que fuimos a Vegueta (cuando se podía ir), por las tardes en la cafetería, por las madrugadas estudiando en arqui (y por llevarme en coche a mi casa después) y por mil cosas más, gracias.

Resumen

El aumento de las temperaturas trae consigo inherentemente el comienzo de la temporada de incendios forestales. Las consecuencias que deja a su paso son el retroceso económico y social de las poblaciones cercanas al incendio, así como la pérdida de la biodiversidad del entorno afectado. En la lucha contra el fuego, es importante que a los operarios se les proporcione información a tiempo real del estado de las líneas de fuego para que se pueda generar una respuesta rápida y eficaz. En ese sentido, el proyecto Red GesFoGO plantea el diseño de una red integral de unidades ligeras móviles dotadas de sensores para obtener datos del avance del incendio, y de un sistema de evacuación que permita derivar los datos a la unidad que tome las decisiones.

En este trabajo se ha abordado el diseño parcial del sistema que permite evacuar los datos captados por los sensores. Dado que en el entorno en el que va a funcionar el sistema la radiofrecuencia se ve muy perjudicada, ha sido necesario el diseño de un circuito que permita adaptar la radiofrecuencia a unas condiciones en las que el entorno no afecte tanto. Dadas las especificaciones que debe cumplir el circuito, se realizó el diseño, es decir, la elección de topología, la determinación de los parámetros internos y la elección de los componentes.

Una vez definido el diseño se procedió a la implementación del circuito, primero generando el modelo en *software* y, finalmente, construyéndolo. Tras configurar los componentes del circuito, se diseñaron las medidas que se debían tomar para validar su funcionamiento y se procedió a llevarlas a cabo. El resultado final es un primer prototipo que aún no es funcional pero que sirve como punto de partida para ir realizando mejoras y lograr el desarrollo de un sistema de evacuación totalmente operativo.

Abstract

The rise of the temperature brings with it the start point of the forest fires. This kind of disaster implies a set of consequences related to the society and economy of the populations nearby the fire, and a serious damage to the biodiversity of the environment. In order to be fast and effective against the fire, the people involved in the extinction of the flames need to receive real time information about the status and the development of the forest fire. Due to those requirements, Red GesFoGO proposes the design and development of a network conformed by lightweight mobile units equipped with sensors in order to get data about the status and evolution of the flames. Moreover those units must be able to communicate that data to the people involved into the decision making.

A part of the system responsible of the communications of the units is the focus of this final degree project. Due to the perturbations inflicted by the rural environment to the radiofrequency, the design of a subsystem capable of minimizing the negative effects caused by the environment takes on special importance and becomes a necessity. The subsystem was designed based on the specifications given, which implies to choose a topology, to determinate the inner characteristics and, finally, to choose the components which defines the circuit.

After defining the design of the circuit, the implementation was done. First of all, the circuit was model by using a software and it was built afterward. Before performing the measurements on the circuit to validated it, the configurations of certain chips was set up. The first prototype obtained is not functional yet, but the beginning of the improvements of the design to get a fully operative system.

Índice general

Acrónimos	xviii
I Memoria	1
1. Introducción	2
1.1. Antecedentes	2
1.2. Objetivos	5
1.3. Motivación	6
1.4. Estructura de la memoria y anexos	6
2. Descripción del sistema	8
2.1. Introducción	8
2.2. Componentes fundamentales de RF	9
2.2.1. Mezclador	10
2.2.2. Amplificador	13
2.2.3. Filtro	15
2.2.4. Atenuador	17
2.2.5. Conmutador	18
2.3. Sistema de comunicaciones	19
2.3.1. Transmisores	19
2.3.2. Receptores	21
2.4. Módulo LoRa SX1272/73	27
2.5. Cabezal de VHF	29
3. Diseño del cabezal	31
3.1. Introducción	31

3.2.	Especificaciones del servicio	32
3.3.	Propuesta y elección de topología	33
3.3.1.	Topologías	34
3.3.2.	Elección de topologías	36
3.4.	Balance de frecuencias	39
3.4.1.	Determinación del oscilador local	41
3.4.2.	Especificaciones de los filtros	45
3.5.	Propuesta de componentes	46
3.6.	Balance de potencia	50
3.6.1.	Explicación de la hoja de cálculo	50
3.7.	Elección de componentes	54
3.7.1.	LNA	55
3.7.2.	PA	56
3.7.3.	Filtros de RF	56
3.7.4.	Atenuador	57
3.7.5.	Mezclador	58
3.7.6.	Conmutadores	59
3.7.7.	Sintetizador	60
4.	Implementación del cabezal	61
4.1.	Introducción	61
4.2.	Diseño de PCB	62
4.3.	Software Eagle para diseño de PCB	64
4.3.1.	Creación de <i>libraries</i> y generación de modelos	65
4.3.2.	Creación del <i>Schematic</i> y el <i>Boardfile</i>	69
4.4.	Diseño del cabezal en EAGLE	74
4.4.1.	Versión 1: vhf2lora.v1	75
4.4.2.	Versión 2: vhf2lora.v2	77
4.4.3.	Versión 3: vhf2lora.v3	77
5.	Medidas y resultados	82
5.1.	Introducción	82
5.2.	Medidas del receptor	83

5.2.1.	Ganancia del receptor	83
5.2.2.	Ancho de banda del receptor	84
5.2.3.	Figura de ruido	85
5.3.	Medidas del transmisor	87
5.3.1.	Ganancia del transmisor	87
5.3.2.	Ancho de banda del transmisor	88
5.3.3.	Medidas del amplificador de potencia	89
5.4.	Implementación del diseño en PCB	90
5.5.	Resultados	94
6.	Conclusiones y líneas futuras	96
6.1.	Conclusiones	96
6.2.	Líneas futuras	100
II	Bibliografía	102
III	Presupuesto	105
	Presupuesto	106
P.1.	Introducción	106
P.2.	Recursos hardware	106
P.3.	Recursos software	107
P.4.	Recursos humanos	108
P.5.	Material fungible	108
P.6.	Redacción del documento	109
P.7.	Aplicación de impuestos y coste final	109
IV	Anexos	111
A.	Configuración de la PCB	112
A.1.	Sintetizador MAX3674	113
A.2.	Localización y configuración de S1 y S2	115
A.2.1.	Conmutador S1	115

A.2.2. Conmutador S2	116
A.3. Atenuador y conmutadores controlados por tensión	117
A.4. Localización y configuración del banco de pines	119
B. Alimentación de la PCB	121
B.1. Puntos de alimentación en la PCB	122
B.1.1. Pin encuadrado en rojo	123
B.1.2. Pin encuadrado en amarillo	123
B.1.3. Pin encuadrado en púrpura	124
B.2. Alimentaciones total de la PCB	124
C. Balance de frecuencias	126
C.1. Conversión hacia abajo	127
C.1.1. OL1	128
C.1.2. OL2	130
C.2. Conversión hacia arriba	132
C.2.1. OL1	133
C.2.2. OL2	134
D. Configuración del atenuador usando Arduino Uno	137
D.1. Introducción	137
D.2. Circuito	138
D.3. Programación	139
D.4. Prueba del código	141

Índice de figuras

1.1. Diagrama de bloques del subsistema	5
2.1. Diagrama de bloques del sistema	8
2.2. Representación en un circuito de un mezclador	10
2.3. Representación del espectro antes y después de la mezcla	11
2.4. Mezclador real	11
2.5. Representación en un circuito de un amplificador	13
2.6. Curvas de ganancia ideales(rectas discontinuas) y reales (continuas) . .	14
2.7. Representación en un circuito de un filtro	15
2.8. Módulo de la función de transferencia de un filtro ideal en el dominio de la frecuencia	16
2.9. Módulo de la función de transferencia de un filtro real en el dominio de la frecuencia	17
2.10. Representación en un circuito de un atenuador	17
2.11. Representación en un circuito de un atenuador	18
2.12. Sistema de comunicaciones	19
2.13. Diagrama de bloques de un transmisor homodino	20
2.14. Diagrama de bloques de un transmisor heterodino	21
2.15. Diagrama de bloques de un receptor homodino	22
2.16. Diagrama de bloques de un receptor superheterodino	22
2.17. Relación señal ruido	24
2.18. Cadena receptora con un componente	25
2.19. Cadena receptora con n componentes	26
2.20. Cabezal	29
3.1. Diagrama del proceso de diseño	31

3.2. Distribución de los canales en el espectro	33
3.3. Aspecto inicial de la topología del cabezal	34
3.4. Topología I	35
3.5. Topología II	35
3.6. Topología III	35
3.7. Topología IV	36
3.8. Esquemático del circuito	40
3.9. Situación inicial para el cálculo de OL	41
3.10. Representación de las bandas de RF, FI, BI y el oscilador local en suma	42
3.11. Representación de las bandas de RF, FI, BI y el oscilador local en suma	43
3.12. Representación del espectro en recepción	45
3.13. Representación del espectro en transmisión	45
3.14. Representación del módulo de la función de transferencia del filtro F1 (color naranja)	46
3.15. Representación del módulo de la función de transferencia del filtro F2 (color naranja)	46
3.16. Aspecto general de la hoja de cálculo	51
3.17. Datos globales y resultados	51
3.18. Componentes comunes RX-TX	51
3.19. Componentes rama RX	52
3.20. Componentes rama TX	52
3.21. Hoja de cálculo para el receptor	53
3.22. Hoja de cálculo para el transmisor	54
3.23. Topología final modificada	57
4.1. <i>Pad</i> de un componente de inserción	62
4.2. <i>Pad</i> de un componente SMD	63
4.3. Distribución de capas en una PCB	64
4.4. Menú inicial de EAGLE	65
4.5. Menú inicial de EAGLE: <i>Projects</i>	65
4.6. Menú inicial de EAGLE: <i>Library</i>	66
4.7. <i>Library</i> vacía	66
4.8. Nuevo componente añadido	67

4.9. <i>Footprint</i> en EAGLE y <i>Footprint</i> dado por el fabricante	67
4.10. <i>Symbol</i>	68
4.11. <i>Footprint</i> y <i>Symbol</i>	68
4.12. Ventana para conectar <i>pads</i> del <i>Footprint</i> con los pines del <i>Symbol</i> . . .	68
4.13. Conexión <i>pads</i> del <i>Footprint</i> con los pines del <i>Symbol</i>	69
4.14. Ventana para creación y edición de esquemáticos	70
4.15. <i>Button</i> para añadir un componente	70
4.16. Esquemático con un componente	70
4.17. Esquemático con todos los componentes	71
4.18. <i>Button</i> para crear los conexionados y realización del conexionado . . .	71
4.19. <i>Button</i> para generar el <i>boardfile</i>	71
4.20. Ventana para el <i>boardfile</i>	71
4.21. Distribución de los componentes	72
4.22. Conexionado realizado	72
4.23. Ajuste del área de la PCB	72
4.24. <i>Polygon</i>	73
4.25. <i>Rastnet</i>	73
4.26. Resultado del <i>rastnet</i>	73
4.27. PCB tras el <i>rastnet</i>	73
4.28. <i>Boardfile</i> de vhf2lora.v1	75
4.29. Esquemático de vhf2lora.v1	76
4.30. <i>Boardfile</i> de vhf2lora.v2	77
4.31. Circuito de salida del sintetizador	78
4.32. Esquemático de vhf2lora.v3	79
4.33. <i>Boardfile</i> de vhf2lora.v3	81
5.1. Montaje medida ganancia del receptor	84
5.2. Montaje medida ancho de banda del receptor	84
5.3. Montaje medida figura de ruido del receptor	86
5.4. Montaje medida ganancia del transmisor	87
5.5. Montaje medida ancho de banda del transmisor	88
5.6. Montaje medidas amplificador de potencia	89
5.7. PCB sin soldar	90

5.8. Comparativa entre EAGLE y la PCB	91
5.9. PCB con los componentes soldados	91
5.10. Conectores de entrada/salida del cabezal	92
5.11. Cadena receptora/transmisora	92
5.12. Circuito de generación del oscilador local	93
5.13. Componentes de control y conmutadores	93
5.14. Alimentación aislada del sintetizador	94
5.15. Consumo del sintetizador	95
6.1. Cabezal	96
6.2. Diagrama del proceso de diseño	97
6.3. Topología final modificada	98
6.4. <i>Boardfile</i> de la PCB	98
6.5. PCB con los componentes soldados	99
A.1. Representación de la PCB	112
A.2. Diagrama de bloques simplificado del sintetizador MAX3674	113
A.3. Representación de la PCB: localización de S1	115
A.4. Representación de la PCB: localización de S2	116
A.5. Diagrama de bloques simplificado del atenuador SKY12347-362LF	117
A.6. Diagrama de bloques simplificado del conmutador HMC59AE	119
A.7. Representación de la PCB: banco de pines	120
B.1. Representación de la PCB resaltando los pines de alimentación	122
C.1. Mezclador	126
C.2. Espectro triangular con $RF > FI$	127
C.3. Espectro triangular $RF > FI$ con los dos osciladores	128
C.4. Espectro triangular $RF > FI$ con OL_1	128
C.5. Situación general del espectro	130
C.6. Espectro triangular $RF > FI$ con OL_2	130
C.7. Situación general del espectro	131
C.8. Espectro triangular con $RF < FI$	132
C.9. Espectro triangular con $RF < FI$ con los dos osciladores	132

C.10. Espectro triangular $RF < FI$ con OL_1	133
C.11. Situación general del espectro	134
C.12. Espectro triangular $RF < FI$ con OL_2	135
C.13. Situación general del espectro	136
D.1. Topología del circuito	138
D.2. Circuito en <i>protoboard</i>	138
D.3. Diagrama de flujo del <i>firmware</i>	139
D.4. Declaración y asignación de constantes	140
D.5. Método <i>setup()</i>	140
D.6. Método <i>setupPin()</i>	140
D.7. Método <i>loop()</i>	141
D.8. Método <i>ask4config()</i>	141
D.9. Método <i>writeInPin()</i>	141
D.10. Solicitud de valor para el pin 2	142
D.11. Secuencia introducida en los pines	142

Índice de cuadros

3.1. Especificaciones del servicio	32
3.2. Asignación de frecuencia por canal	32
3.3. Componentes y cantidades	47
3.4. LNA	48
3.5. PA	48
3.6. Atenuador variable	48
3.7. Conmutadores	48
3.8. Mezclador	49
3.9. Filtros de RF	49
3.10. Sintetizador	50
3.11. Precios de los LNA	55
3.12. Precios de los PA	56
3.13. Precios de los filtros de RF	56
3.14. Precios de los atenuadores	58
3.15. Precios de los mezcladores	58
3.16. Precios de los conmutadores	59
4.1. Modelos introducidos manualmente en EAGLE	74
4.2. Componentes para la salida del sintetizador	80
P.1. Recursos hardware y su vida útil	106
P.2. Coste de equipos <i>hardware</i>	107
P.3. Recursos <i>software</i> y su vida útil	107
P.4. Coste de equipos <i>software</i>	107
P.5. Coste de recursos humanos	108
P.6. Coste de redacción	109

P.7. Presupuesto total	109
A.1. Relación entre el número del pin y su nombre en el integrado	114
A.2. Configuración de NA	114
A.3. Configuración de S1	116
A.4. Configuración de S2	116
A.5. Relación entre el número del pin y su nombre en el integrado	117
A.6. Tabla de verdad de los pines D[5:0] del atenuador	118
A.7. Tabla de verdad de los pines D[5:0] del atenuador para el rango [7.5:4.5]	118
A.8. Relación entre el número del pin y su nombre en el integrado	119
A.9. Relación de señales del banco de pines	120
B.1. Tabla de los componentes activos en la PCB	121
B.2. Consumo de cada pin y de la PCB	124
B.3. Valores máximos de los componentes	125

Acrónimos

Siglas	Descripción
BI	Banda Imagen
COITT	Colegio Oficial Ingenieros Técnicos de Telecomunicaciones
FI	Frecuencia Intermedia
FR	Figura de Ruido
GesFoGO	Gestión de incendios Forestales mediante Georreferenciación en Observadores móviles
IDeTIC	Instituto para el Desarrollo Tecnológico y la Innovación en Comunicaciones
IRL	<i>Input Return Losses</i>
IRQ	<i>Interruption Request</i>
ISM	<i>Industrial Scientific and Medical</i>
LNA	<i>Low Noise Amplifier</i>
LoRa	<i>Long Range</i>
LTE	<i>Long Term Evolution</i>
MI	<i>Maximum Input</i>
MO	<i>Maximum Output</i>
NL	No Lineal
OL	Oscilador Local
ORL	<i>Output Return Losses</i>
PA	<i>Power Amplifier</i>
PCB	<i>Printed Circuit Board</i>
PI	Producto de Intermodulación
P1dB	Punto 1 dB Compresión

Acrónimos

RF	Radiofrecuencia
SeLiF	Seguimiento de Líneas de Fuego
SMA	<i>SubMiniature version A</i>
SMD	<i>Surface Mount Device</i>
TDD	<i>Time Division Duplexation</i>
TETRA	<i>Terrestrial Trunked Radio</i>
TFG	Trabajo Fin de Grado
TFM	Trabajo Fin de Máster
TFT	Trabajo Fin de Titulación
UMTS	<i>Universal Mobile Telecommunications System</i>
VHF	<i>Very High Frequency</i>
V2X	<i>Vehicle to X</i>

Parte I

Memoria

Capítulo 1

Introducción

1.1. Antecedentes

Durante siglos, en el archipiélago canario, debido a su aislamiento del continente, las condiciones climáticas y su altura, se ha propiciado el desarrollo de una biodiversidad que, no es solamente única en el planeta, sino que incluso es única entre las islas. Distribuidas por los pisos de vegetación, encontramos especies adaptadas a condiciones climáticas muy dispares, desde la tabaiba dulce, la cual encontramos en el Cardonal-Tabaibal adaptada a la aridez de ese piso de vegetación, hasta el pino canario, adaptado a las condiciones de humedad y luz del Pinar. Sin embargo, la llegada del verano trae consigo el aumento de las temperaturas y el incremento del riesgo de incendios, sobre todo en los pisos de vegetación de más altitud.

En una situación de incendio, los operarios involucrados en las tareas de extinción necesitan conocer, a tiempo real, el estado de las líneas de fuego. Para cubrir esa necesidad, nace desde la División de Ingeniería de Comunicaciones del Instituto para el Desarrollo Tecnológico y la Innovación en Comunicaciones (IDeTIC)[1] el proyecto SeLiF (Detección y seguimiento de líneas de fuego en incendios forestales basado en sensores térmicos móviles de despliegue rápido)[2]. La solución que SeLiF plantea consiste en la integración de cámaras térmicas en un formato altamente transportable, autocalibrable, autónomo e inalámbrico para un rápido despliegue en una área de interés. Así, a partir de una serie de puntos de observación se toman imágenes y datos

de telemetría del estado del incendio y se evacuan hacia el centro de control para su análisis.

Existen diversas tecnologías que pueden cumplir la tarea de evacuación de datos, de hecho, dentro del marco de SeLiF se desarrolló un gestor de comunicaciones que integra 3G, Iridium y TETRA [3] para la consecución de este fin. Este gestor presenta, dada la casuística en la que nace SeLiF, unos defectos derivados de los protocolos que se usan. En primer lugar, la red eléctrica tiende a quedar inoperativa en caso de incendio y, consecuentemente, las estaciones de telefonía móvil como las de UMTS o LTE. En segundo lugar, TETRA es gestionado por el Gobierno de Canarias, por lo tanto, en este aspecto el gestor depende de una entidad externa y, en último lugar, Iridium trabaja en microondas, la cual se ve muy afectada por la alta densidad de vegetación.[4]

Dadas las circunstancias derivadas del uso de UMTS, TETRA e Iridium, se propone el uso de otros protocolos de comunicaciones inalámbricas y otras bandas de frecuencias. Un estudio de estos protocolos y su viabilidad en comunicaciones *Vehicle to X* se lleva a cabo en el Trabajo Fin de Máster "*Estudio de la viabilidad de comunicaciones V2X en larga distancia*"[5].En dicho TFM se hace un estudio de protocolos como SigFox, ZigBee o LoRa. Se concluye que este último es el que resulta óptimo, siendo las características más relevantes:

- Amplia cobertura en condiciones de espacio libre.
- Opera en la banda libre ISM (868 MHz).
- Bajo consumo.
- Robustez.
- Eficiencia espectral.

Un aspecto común a los sistemas que integra el gestor y al LoRa es que la propagación se realiza en frecuencias altas, UHF y banda L. En el entorno en el que trabaja SeLiF, zonas con orografía abrupta y densa vegetación, las pérdidas de la señal aumentan en proporción con la frecuencia debido a diferentes fenómenos como absorción, scattering, multitrayecto, etc. [6],[7]

De la experiencia de la División de Ingeniería de Comunicaciones del IDeTIC con el proyecto SeLiF, surge, en colaboración con diversas instituciones, el proyecto Red GesFoGO (Gestión de incendios Forestales mediante Georreferenciación en Observadores móviles)[8]. El desarrollo de este proyecto se enmarca geográficamente en Canarias, Cabo Verde y Madeira, y su objetivo consiste en el desarrollo de una red integral para la prevención y gestión de incendios en tiempo real. Dicha red estará formada por unidades ligeras móviles de despliegue rápido con un sistema de posicionamiento auto-georreferenciado.

En este proyecto, al igual que en SeLif, se necesita un sistema para la evacuación de los datos obtenidos por las unidades móviles. El gestor de comunicaciones que cumpla esta tarea debe funcionar sobre el mismo tipo de terreno en el que se desarrolló SeLiF. Por lo tanto, la orografía abrupta y la alta densidad de vegetación, típicas de los entornos forestales de Canarias, Madeira y Cabo Verde, han de tenerse en cuenta a la hora del diseño del gestor.

1.2. Objetivos

Dados los problemas asociados a la propagación en frecuencias altas, se plantea, como *Trabajo Fin de Grado*, un sistema que sea capaz de aprovechar las bondades que ofrece LoRa llevadas a una banda de frecuencia que sufra menos los efectos debidos a orografía abrupta y alta densidad de vegetación, en este caso, VHF. Por lo tanto, a lo largo del TFG se diseñará e implementará un cabezal de VHF que se conectará en cascada con un módulo LoRa, de tal manera, que se establezca un canal de comunicaciones bidireccional.

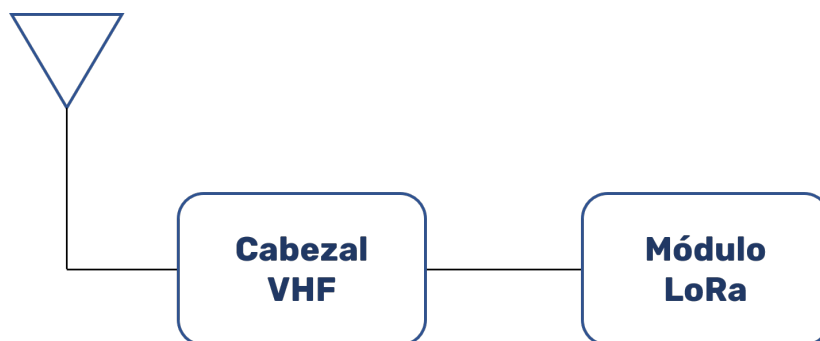


Figura 1.1: Diagrama de bloques del subsistema

El sistema queda ilustrado en la **figura 1.1**. De izquierda a derecha, el sistema se compondrá de:

- Una antena: cuya función será la de radiar y recibir la señal.
- Cabezal de VHF: se encargará de aplicar los cambios necesarios a la señal, tanto en transmisión como en recepción, para una correcta comunicación.
- Módulo LoRa: dada una fuente de información, la transformará en una señal que se pueda transmitir. Asimismo, dada una señal recibida, extraerá la información que porta dicha señal.

Dado el objetivo general, el diseño del cabezal, se puede desglosar dicho objetivo en dos puntos:

- **Objetivo 1 (O1)** diseñar e implementar un cabezal de VHF para integrar un módulo LoRa en una comunicación V2X de largo alcance.
- **Objetivo 2 (O2):** documentar los resultados del proyecto y recogerlos en una memoria.

1.3. Motivación

La motivación principal de este TFG es la finalización de los estudios del *Grado en Ingeniería en Tecnologías de la Telecomunicación*, la cual habilita para el desempeño de la profesión de *Ingeniero Técnico de Telecomunicación*, así como permite el acceso a las titulaciones de máster.

Además, está la motivación personal de poder aplicar los conocimientos de *Electrónica de comunicaciones* proporcionados en el grado en un proyecto real, así como la de poder adquirir los conocimientos necesarios para pasar del diseño teórico, a un diseño *software* y, finalmente, a la implementación del diseño en un circuito físico.

1.4. Estructura de la memoria y anexos

La memoria sigue una estructura por capítulos. En los capítulos en los que se precisa de ciertos conceptos teóricos para el entendimiento de los mismo, se incluye un apartado de introducción en el que se clarifican.

- Capítulo 1: se establece el marco en el que se desarrolla este TFG así como su desencadenante.
- Capítulo 2: en este capítulo se realiza una descripción inicial del sistema que se va a diseñar. Además, se recogen los conceptos teóricos y términos necesarios para poder seguir el desarrollo de esta memoria.
- Capítulo 3: se aborda el diseño teórico del sistema. El diseño teórico implica un flujo de trabajo que comienza con la propuesta de topologías para el circuito y finaliza con la elección de componentes.

- Capítulo 4: se procede a la implementación del circuito. Esta implementación se realiza en dos pasos: diseño en *software* y construcción del circuito en PCB.
- Capítulo 5: en este capítulo se recogen las medidas que hay que hacer al circuito para validar su correcto funcionamiento.
- Capítulo 6: se recogen las conclusiones que se extraen de la memoria. Se establecen también las líneas futuras que se desprenden de la realización del TFG.

Adicionalmente, se aportan los siguientes anexos:

- Anexo A: en este anexo se recogen las configuraciones que hay que aplicar a los *chips* para que el circuito funcione para la aplicación deseada.
- Anexo B: en este anexo se especifica cómo se deben alimentar los diferentes *chips* del circuito.
- Anexo C: este anexo justifica el procedimiento del balance de frecuencias a partir de dos ejemplos sencillos.
- Anexo D: en este anexo se recoge cómo programar un Arduino Uno como controlador para el circuito.

Capítulo 2

Descripción del sistema

2.1. Introducción

El diagrama de bloques del sistema que se va a diseñar e implementar es el de la figura 2.1:

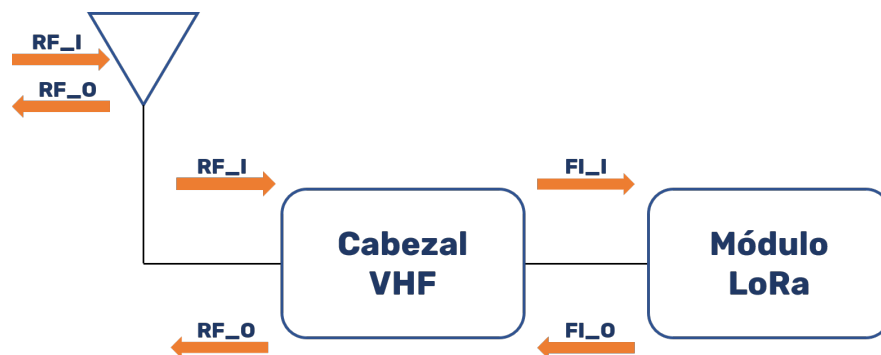


Figura 2.1: Diagrama de bloques del sistema

Se pueden diferenciar tres bloques en el sistema:

- Antena: el objetivo de este subsistema es tomar la señal en la entrada del cabezal de VHF, denotada en la **figura 2.1** como RF_O, y transmitir las por el canal. Asimismo, también es objetivo de este subsistema la captación de señales, RF_I en la **figura 2.1**, inyectadas al medio por un sistema afín o análogo.
- Cabezal de VHF: el objetivo de este subsistema es aplicar las transformaciones

necesarias a la señal en la entrada del cabezal, RF_I, y en la señal de salida del módulo LoRa, FI_O, para una correcta comunicación.

- Módulo LoRa: dada una fuente de información, este subsistema se encarga de codificarla, modularla y transmitirla con un determinado nivel de potencia, en la figura se denota esta señal como FI_O. Además, dada una señal a la entrada del módulo LoRa, FI_I, este subsistema aplica el proceso inverso y demodula, decodifica y recupera la información originalmente transmitida.

De los tres bloques ya descritos en la **figura 2.1**, resultan importantes para el desarrollo de este TFG, así como para la comprensión del mismo, el cabezal de VHF y el módulo LoRa. En primer lugar, el cabezal de VHF constituye en sí el objetivo de este TFG. El diseño del cabezal viene dado por las características de la señal en su entrada y salida. En segundo lugar, el módulo LoRa es uno de los desencadenantes de este trabajo. La justificación de su uso no se tratará en esta memoria, puesto que dicha justificación se desprende de la experiencia de otros TFG, en concreto, "*Estudio de la viabilidad de comunicaciones V2X en larga distancia*" [5]. No obstante, a pesar de que no se justifique su uso, se repasarán sus características puesto que algunas de ellas son importantes de cara al diseño del cabezal.

Antes de profundizar en el cabezal de VHF y el módulo LoRa, resulta conveniente repasar algunos conceptos propios de la ingeniería de comunicaciones.

2.2. Componentes fundamentales de RF

En todo circuito de comunicaciones se da la necesidad de aplicar transformaciones a las señales tales como amplificación, atenuación, retardo, filtrado, etc. Para satisfacer esa necesidad, se diseñan los circuitos con una serie de componentes cuya respuesta genera las transformaciones que el circuito precisa. En este apartado se hará una síntesis de los componentes que habitualmente aparecen en este tipo de circuitos.

2.2.1. Mezclador

El mezclador es el subcircuito que se usa para la conversión de frecuencias, es decir, para tomar una señal que se quiera transmitir por un canal y trasladarla en frecuencia. Habitualmente, se representa este componente como un subcircuito de tres puertas: una entrada, una salida y una entrada de oscilador local.

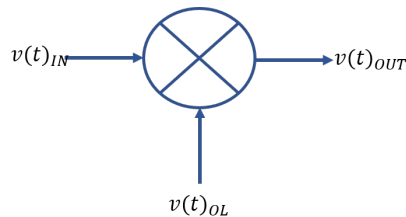


Figura 2.2: Representación en un circuito de un mezclador

El mezclador ideal es un componente con dos señales de entrada, las tensiones $v_{IN}(t)$ y $v_{OL}(t)$, y una señal de salida, la tensión $v_{OUT}(t)$. La expresión de $v_{OUT}(t)$ muestra una relación de proporcionalidad directa entre las dos tensiones de entrada.

$$v_{OUT}(t) = A \cdot v_{IN}(t) \cdot v_{OL}(t) \quad (2.1)$$

En la **ecuación 2.1** se muestra la relación entre las señales de entrada y la señal de salida. Aparece un término A , el cual contempla la ganancia o atenuación que introduce el componente. Si se pasa al dominio de la frecuencia mediante la transformada de Fourier[9], se tiene que el espectro de la tensión de salida responde a la convolución de los espectros de las tensiones de entrada.

$$V_{OUT}(\omega) = A \cdot V_{IN}(\omega) * V_{OL}(\omega) \quad (2.2)$$

La **ecuación 2.2** refleja la propiedad de la modulación de la transformada de Fourier. Si una de las señales de entrada es sinusoidal, un coseno por ejemplo, se obtiene lo siguiente:

$$v_{OL}(t) = V_{OL} \cdot \cos(\omega_{OL}t) \Rightarrow v_{OUT}(t) = A \cdot V_{OL} \cdot v_{IN}(t) \cdot \cos(\omega_{OL}t) \Rightarrow$$

$$\begin{aligned} \Rightarrow \mathcal{F}\{v_{OUT}(t)\} &= (\pi \cdot A \cdot V_{OL}) \cdot V_{IN}(\omega) * (\delta(\omega - \omega_0) + \delta(\omega + \omega_0)) \Rightarrow \\ \Rightarrow V_{OUT}(\omega) &= V_0 \cdot (V_{IN}(\omega - \omega_0) + V_{IN}(\omega + \omega_0)) : V_0 = \pi \cdot A \cdot V_{OL} \end{aligned}$$

El desarrollo anterior muestra que al mezclar una señal $v_{IN}(t)$ con un tono a una determinada frecuencia, aparecen dos réplicas de $v_{IN}(t)$ desplazadas en frecuencia según la frecuencia del tono usado como segunda entrada del mezclador. En la siguiente figura se muestra el espectro antes y después de realizar la mezcla:

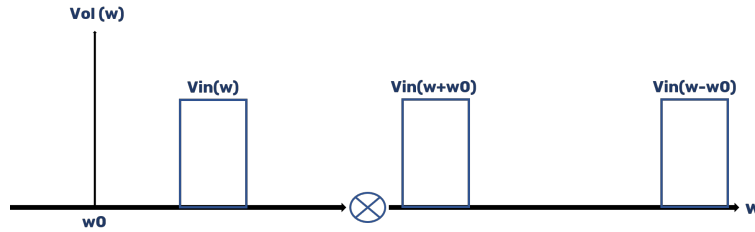


Figura 2.3: Representación del espectro antes y después de la mezcla

En la práctica, no existe un componente electrónico que tenga una función de transferencia como la de la **ecuación 2.2**, así que para conseguir una función de transferencia como la del mezclador ideal, se recurre a elementos de respuesta no lineal. Si se asume que la respuesta de un sistema no lineal en función de su entrada puede aproximarse mediante los polinomios de McLaurin [10], la tensión de salida toma la siguiente expresión:

$$v_{out}(t) = \sum_{n=0}^{\infty} \frac{v^{(n)}(0)}{n!} v^n(t) \quad (2.3)$$

Una posible implementación de un mezclador se puede lograr conectando en cascada un sumador y un sistema no lineal:

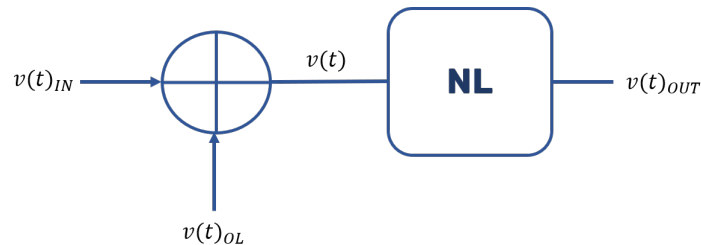


Figura 2.4: Mezclador real

En el sumador hay dos entradas, $v_{IN}(t)$ y $v_{OL}(t)$. Se define a la salida del sumador

la señal $v(t)$, la cual entra al sistema no lineal NL y cuya salida modelamos según la **ecuación 2.3**. Por lo tanto, se obtiene lo siguiente:

$$v(t) = v_{IN}(t) + v_{OL}(t) \Rightarrow v_{OUT}(t) \Rightarrow v_{OUT}(t) = \sum_{n=0}^{\infty} \frac{v^{(n)}(0)}{n!} v^n(t) \Rightarrow$$

$$\Rightarrow v_{OUT}(t) = \sum_{n=0}^{\infty} \frac{v^{(n)}(0)}{n!} (v_{IN}(t) + v_{OL}(t))^n$$

El índice n de la **ecuación 2.3** representa el índice de no linealidad del sistema, si se supone que el orden de linealidad es de $n = 3$, la señal de salida resultaría:

$$v_{OUT}(t) = K_0 + K_1(v_{IN}(t) + v_{OL}(t)) + K_2(v_{IN}(t) + v_{OL}(t))^2 + K_3(v_{IN}(t) + v_{OL}(t))^3$$

Las constantes asociadas a cada término de la expresión anterior corresponden con $K_n = \frac{v^{(n)}(0)}{n!}$. Los términos más interesantes son los de orden 2 y 3, si se desarrollan estos términos, se obtiene lo siguiente:

- Término de segundo orden:

$$(v_{IN}(t) + v_{OL}(t))^2 = v_{IN}(t)^2 + 2v_{IN}(t)v_{OL}(t) + v_{OL}(t)^2 \quad (2.4)$$

- Término de tercer orden:

$$(v_{IN}(t) + v_{OL}(t))^3 = v_{IN}(t)^3 + 3v_{IN}(t)^2v_{OL}(t) + 3v_{IN}(t)v_{OL}(t)^2 + v_{OL}(t)^3 \quad (2.5)$$

Al desarrollar el término de segundo orden, aparece el producto de dos señales $2v_{IN}(t)v_{OL}(t)$, que es justamente el comportamiento que se busca aproximar. Por lo tanto, el sistema propuesto en la **figura 2.4** se asemeja al mezclador ideal que se limitaba a multiplicar las dos señales de entrada a su salida. Sin embargo, aparte del término de interés, aparecen también unos términos que no se necesitan, los productos de intermodulación. Estos productos de intermodulación son $v_{IN}(t)^2$, $3v_{IN}(t)^2v_{OL}(t)$, $v_{OL}(t)^3$, etc. Estos productos están formados por las señales $v_{IN}(t)$ y $v_{OL}(t)$ elevadas a una determinada potencia n , y esas señales tienen un determinado nivel de amplitud

V_{IN} y V_{OL} del orden de milivoltios. Al elevar esas amplitudes a una determinada potencia, el nivel de amplitud de los productos de intermodulación decrece inversamente al orden de no linealidad, y consecuentemente, se pueden despreciar los términos de mayor orden.

Por lo tanto, en el modelo teórico de la implementación práctica de un mezclador, se tiene que a su salida aparecen: un nivel de continua K_0 , las señales de entrada $v_{IN}(t)$ y $v_{OL}(t)$, la salida del mezclador ideal $2v_{IN}(t)v_{OL}(t)$ y los productos intermodulación.

2.2.2. Amplificador

Un amplificador es un subcircuito que se usa para aumentar el nivel de señal en un determinado nodo de un circuito. Se suele representar como un componente de tres puertas: una entrada, una salida y la alimentación.

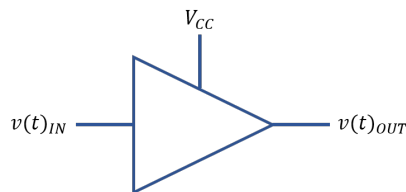


Figura 2.5: Representación en un circuito de un amplificador

Un amplificador ideal es un componente con una tensión de entrada $v_{IN}(t)$, una tensión de salida $v_{OUT}(t)$ y una tensión de alimentación V_{CC} . La tensión de alimentación tiene como objetivo polarizar adecuadamente los transistores que conforman el conjunto del amplificador, si este se polariza correctamente, la tensión de salida seguirá la siguiente expresión:

$$v_{OUT}(t) = A \cdot v_{IN}(t) : 1 < A \in \mathbb{R} \quad (2.6)$$

En radiofrecuencia los parámetros característicos de un amplificador se da en términos de potencia y no de tensión. Por lo tanto, la potencia de salida de un amplificador vendrá dada por la siguiente expresión:

$$p_{OUT}(t) = g \cdot p_{IN}(t) : 1 < g \in \mathbb{R} \quad (2.7)$$

En unidades logarítmicas, tomando de referencia $1mW$:

$$P_{OUT}(t)(dBm) = P_{IN}(t) + G \quad (2.8)$$

En la práctica, la **ecuación 2.8** se cumple para un determinado rango de valores de P_{IN} . Esto se debe a que los componentes que se usan para implementar un amplificador son no lineales, por lo tanto la curva de ganancia de un amplificador muestra un comportamiento no lineal. La siguiente figura muestra la potencia de salida de un amplificador ideal y real frente a la potencia de entrada:

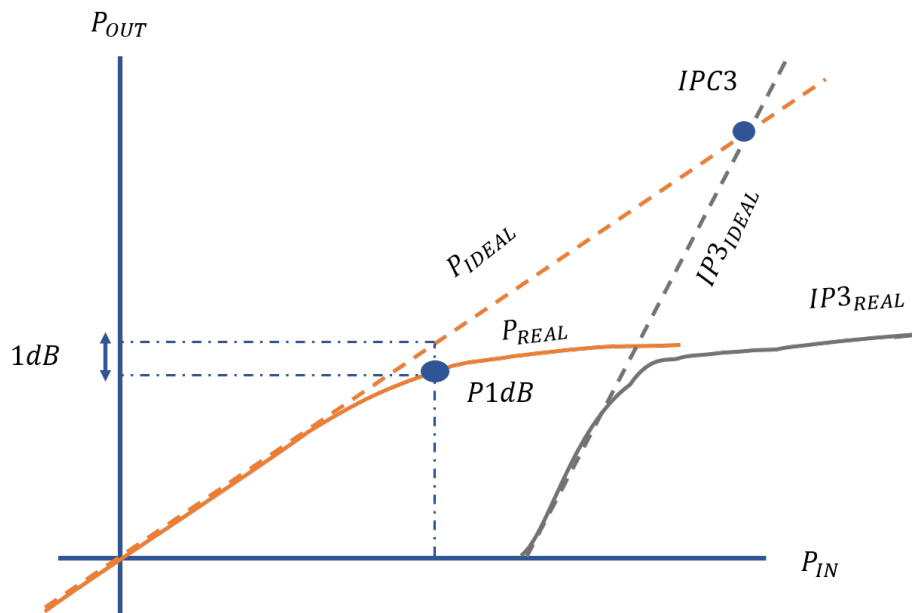


Figura 2.6: Curvas de ganancia ideales (rectas discontinuas) y reales (continuas)

La tercera curva muestra cómo aumenta la potencia del producto de intermodulación de tercer orden generado por la no linealidad del amplificador en función de la potencia de entrada de la fundamental. Hay dos puntos de especial interés en la gráfica:

- Punto de cruce de tercer orden o $IPC3$: este punto representa el corte entre la ganancia ideal del amplificador y la ganancia ideal del producto de intermodulación de tercer orden. Este punto representa la potencia de entrada para la cual la potencia de salida del amplificador y la potencia del producto de intermodulación de tercer orden son iguales.
- Punto 1 dB compresión o $P1dB$: para un valor dado de potencia de entrada,

si la potencia de salida ideal y real del amplificador difieren 1 dB, entonces se dice que el punto formado por la potencia de entrada y la potencia de salida real conforman el punto 1 dB compresión. Este punto da información acerca de cuándo se puede considerar que un amplificador está en zona no lineal.

En radiofrecuencia, hay dos tipos de amplificadores: amplificadores de bajo ruido o LNA (*Low Noise Amplifier*) y amplificadores de potencia o PA (*Power Amplifier*):

- Los PA se caracterizan por tener un $P1dB$ elevado para poder entregar niveles de potencia muy altos. Este tipo de amplificador se usa en transmisores, ya que estos necesitan inyectar al medio señales con un nivel alto de potencia.
- Los LNA suelen tener altas ganancias y meten poco ruido a la señal, por lo tanto, se usan en receptores para amplificar la señal y que el demodulador pueda detectarla. En este tipo de amplificadores, el $P1dB$ suele pasar a segundo plano ya que en recepción, las señales llegan con un nivel de potencia bajo.

2.2.3. Filtro

Un filtro se suele representar como un componente con dos puertas: una entrada y una salida.



Figura 2.7: Representación en un circuito de un filtro

Este componente se usa, generalmente, para atenuar las frecuencias fuera de la banda de trabajo de un circuito dado y para atenuar el ruido. El comportamiento ideal de un filtro en el dominio de la frecuencia tiene la siguiente expresión:

$$H(f) = A \prod \left(\frac{f - f_s}{BW} \right) : A \in (0, 1) \in \mathbb{R} \quad (2.9)$$

Tal y como se puede observar en la **ecuación 2.9**, hay varios parámetros de interés

a la hora de estudiar filtros: la frecuencia central del filtro, la banda de paso y las pérdidas de inserción.

- Frecuencia central f_s : frecuencia sobre la que se encuentra el filtro.
- Banda de paso B : rango de frecuencias en el que las pérdidas de inserción son constantes.
- Pérdidas de inserción A : atenuación de la potencia sobre la banda de paso.

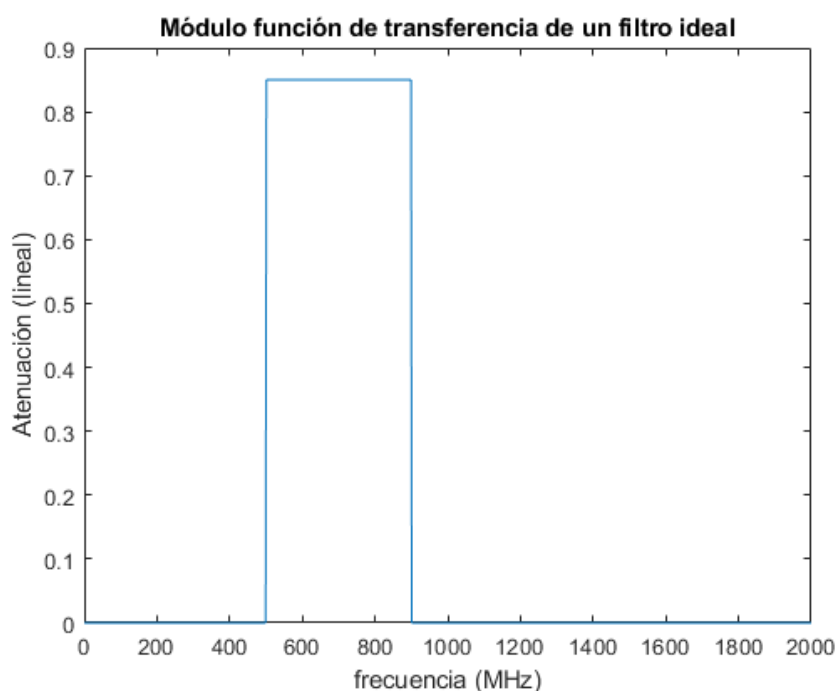


Figura 2.8: Módulo de la función de transferencia de un filtro ideal en el dominio de la frecuencia

En el caso de la **figura 2.8**, la frecuencia central está en 700 MHz, la banda de paso va de 500 a 900 MHz y las pérdidas de inserción son 0.85. El ancho de banda, BW en la **ecuación 2.9**, es de 400 MHz. La función de transferencia de este filtro ideal sería:

$$H_{IDEAL}(f) = 0,85 \prod\left(\frac{f - 700M}{400M}\right)$$

En la práctica, los filtros suelen tener un aspecto como el de la **figura 2.9**. Se puede observar que, a diferencia de la **figura 2.8**, la atenuación no cambia de forma brusca, sino que hay una cierta pendiente. Debido a esta diferencia, se definen otros parámetros

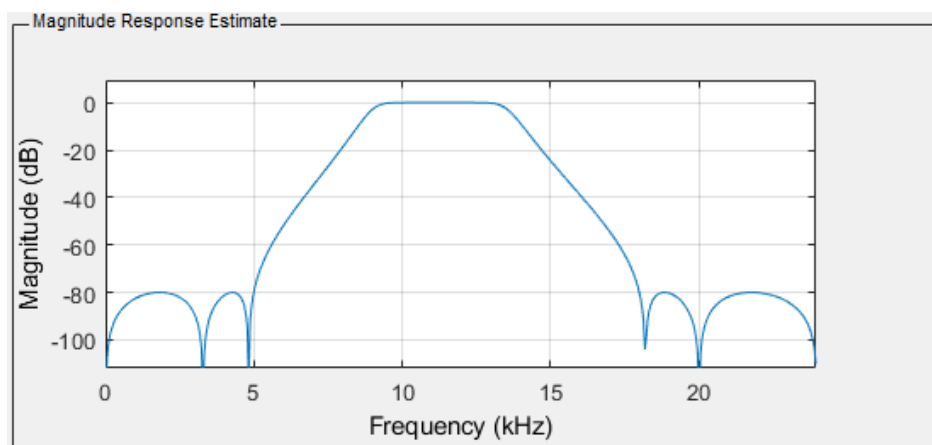


Figura 2.9: Módulo de la función de transferencia de un filtro real en el dominio de la frecuencia

aparte de los ya anteriormente mencionados. El ancho de banda de un filtro ideal, sería el ancho de banda de paso del filtro real, es decir, el rango de frecuencias que sufren unas pérdidas de inserción constante. También se define el ancho de banda a 3 dB, es decir, a partir de qué frecuencias se atenúa la potencia de la señal a la mitad.

2.2.4. Atenuador

Un atenuador se suele representar como un componente con dos puertas: una entrada y una salida.



Figura 2.10: Representación en un circuito de un atenuador

La función de este componente es la de atenuar el nivel de la señal de entrada en la puerta de salida. La expresión de un atenuador ideal es:

$$v_{OUT}(t) = A \cdot v_{IN}(t) : 1 > A > 0 : A \in \mathbb{R} \quad (2.10)$$

El parámetro de interés de este componente es la atenuación. Esta atenuación puede ser fija o variable, lo cual define la naturaleza del atenuador, es decir, si se trata de un

atenuador fijo o un atenuador variable. En el caso de un atenuador variable, se necesita una señal de control para configurar el valor de atenuación.

La necesidad de este componente queda manifiesta en situaciones en las que el nivel de potencia recibida excede lo estimado y se satura el receptor. Con un atenuador, se disminuye la ganancia del circuito receptor para mantener la potencia dentro de los límites del receptor. En transmisión, se puede usar el atenuador para generar un rango dinámico de potencia.

2.2.5. Conmutador

En el caso del conmutador, es un componente diferente al resto en lo que a finalidad se refiere. Todos los anteriores producían algún tipo de transformación sobre la señal de entrada a su salida, sin embargo, el conmutador tiene una funcionalidad de enca-minamiento dentro del circuito que, idealmente, no produce una transformación sobre la señal de entrada. De forma general, este componente tiene una puerta de entrada, n puertas de salida y una puerta de control.

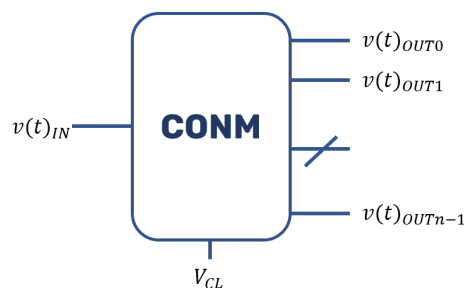


Figura 2.11: Representación en un circuito de un atenuador

La funcionalidad de este componente es la de encaminar la señal de entrada, $v(t)_{IN}$, por una de las puertas de salida, $v(t)_{OUTi}$. Para escoger la puerta de salida se usa una señal de control V_{CL} . Este componente es típico en transeptores y en receptores multibanda. En transeptores, se usa para separar el dominio de la rama transmisora de la rama receptora, en receptores multibanda, se usan conmutadores para implementar topologías de filtros conmutados.

2.3. Sistema de comunicaciones

La **figura 2.12** muestra el diagrama de bloques clásico de un sistema de comunicaciones[11]:

- **Transmisor:** este bloque se encarga de tomar la información suministrada por la fuente y aplicarle transformaciones, sin alterar la información, para poder transmitirla por el canal.
- **Canal:** este bloque representa el medio en el que el transmisor va a inyectar la información.
- **Receptor:** este bloque se encarga de aplicar las transformaciones inversas a las realizadas por el bloque transmisor para poder recuperar el mensaje originalmente transmitido.

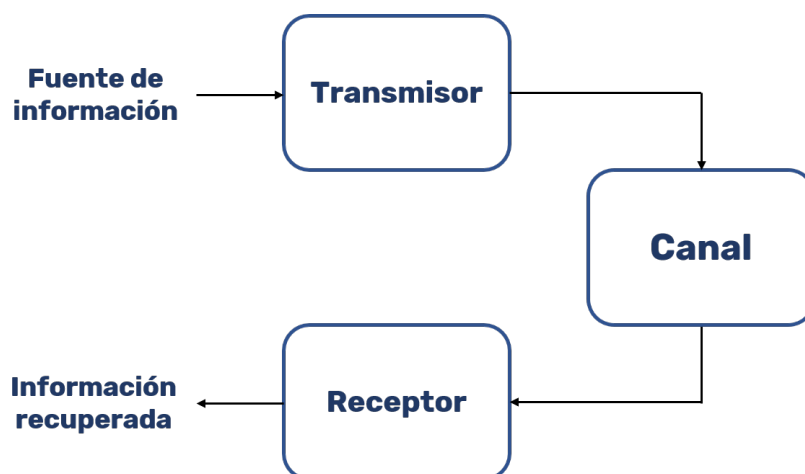


Figura 2.12: Sistema de comunicaciones

Cuando un equipo cumple, de forma simultánea, funciones de transmisor y receptor, se dice que ese equipo es un transceptor. De cara al diseño de un equipo de comunicaciones, resulta necesario profundizar más en los conceptos[12] de transmisor y receptor.

2.3.1. Transmisores

El transmisor es el encargado de aplicar las transformaciones necesarias a la señal proporcionada por la fuente para una correcta transmisión por el canal. Se puede

desglosar la funcionalidad del transmisor en tres funciones básicas:

- Generación de la portadora a una frecuencia determinada.
- Modulación de la portadora.
- Amplificación de la señal para la transmisión por el canal.

Dentro del bloque transmisor, según las necesidades fijadas por el servicio a cubrir, se pueden encontrar diferentes topologías:

- Transmisor homodino: al comienzo de la cadena de transmisión de un homodino hay un modulador que proporciona una portadora modulada, ya sea en fase o en amplitud. Dicha señal se amplifica para lograr un determinado nivel de señal, se filtra para minimizar la contaminación del espectro radioeléctrico y se inyecta al canal.

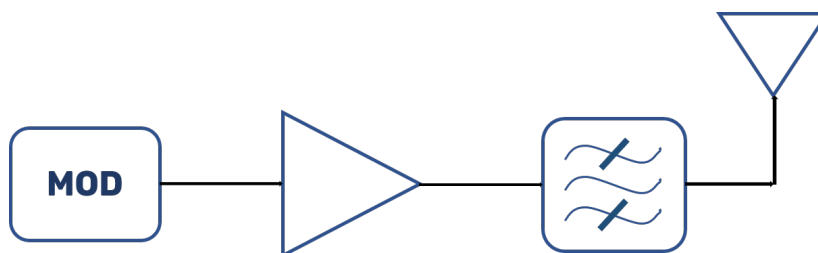


Figura 2.13: Diagrama de bloques de un transmisor homodino

- Transmisor heterodino: en un transmisor heterodino se añade a la topología homodina un mezclador para realizar una conversión de frecuencias y un filtro para escoger la componente suma o la componente resta del mezclador. Además, para compensar las pérdidas de inserción del mezclador, se incluye otro amplificador, y al final de la cadena un filtro para no interferir en otras frecuencias del espectro radioeléctrico.

Cuando se necesita transmitir a una frecuencia fija, está justificado el uso de un homodino. En este caso, la frecuencia de la portadora modulada coincide con la frecuencia de emisión del transmisor. En el caso de que se precise transmitir a una frecuencia

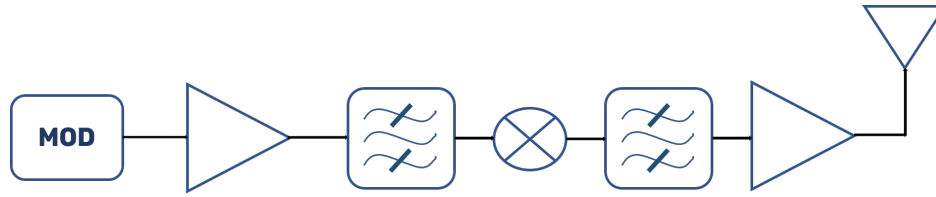


Figura 2.14: Diagrama de bloques de un transmisor heterodino

diferente de la portadora, se usa la topología heterodina para trasladar la portadora modulada a otra frecuencia. En la topología heterodina, la frecuencia que sale del modulador se denomina frecuencia intermedia, FI , y la frecuencia de salida del mezclador, la que se transmite por el canal, se denomina radiofrecuencia, RF .

A nivel de diseño, a la hora de afrontar un transmisor, se necesita saber:

- Banda FI : rango de frecuencias de salida del modulador
- Banda RF : rango de frecuencia en la salida de la antena
- Potencia de salida del modulador P_{FI} : potencia proporcionada por el modulador. Puede ser un nivel fijo de potencia o un rango de potencia de salida configurable.
- Potencia de salida de la antena P_{RF} : potencia que se desea inyectar al medio. Puede ser un nivel de potencia fijo o un rango dinámico de potencia.

Con las bandas de FI y RF se establecen las condiciones de frecuencia del transmisor. Establecidas estas condiciones, se podrá determinar la necesidad de un mezclador, el valor de oscilador local y las características de los filtros. Con P_{FI} y P_{RF} se establecen las condiciones de potencia del transmisor, y dadas estas condiciones se determinará la ganancia que necesita. Dado que todos los componentes tienen ganancia, en el caso de los amplificadores, o pérdidas de inserción, en el caso del resto de componentes, todos los elementos del circuito influyen en este balance de potencia.

2.3.2. Receptores

El receptor es el encargado de aplicar las transformaciones necesarias a la señal extraída del canal para recuperar el mensaje originalmente transmitido. Se puede des-

glosar la funcionalidad del receptor en tres funciones básicas:

- Selección y filtrado de canales.
- Amplificación para asegurar un nivel de relación señal ruido a la entrada del demodulador.
- Extracción de la información de la señal recuperada del canal.

Dentro del bloque receptor, según las necesidades fijadas por el servicio a cubrir, se pueden encontrar diferentes topologías:

- Receptor homodino: en esta topología, la señal captada por la antena se amplifica y se inyecta en el demodulador.

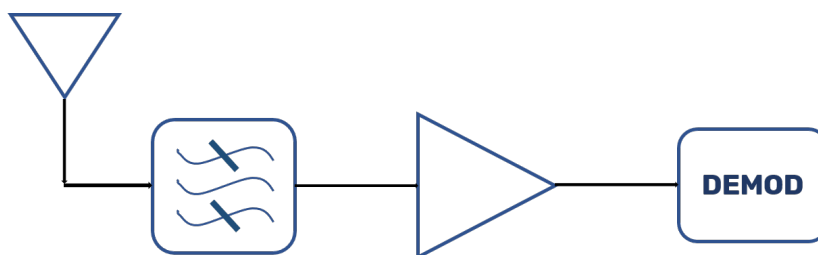


Figura 2.15: Diagrama de bloques de un receptor homodino

- Receptor superheterodino: en un receptor superheterodino la señal llega en RF y se amplifica. Tras la amplificación, la señal entra en un mezclador y con un filtro se selecciona la componente FI , la cual pasa el demodulador.

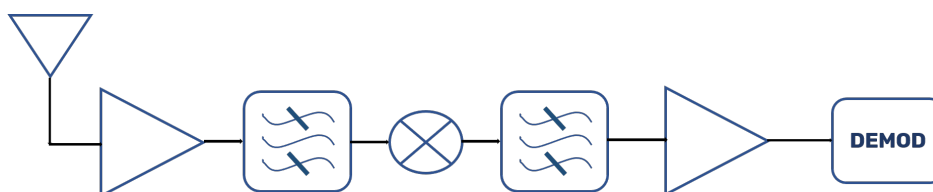


Figura 2.16: Diagrama de bloques de un receptor superheterodino

En los sistemas de radiofrecuencia de comunicación se suelen usar topologías superheterodinas. En esta topología, a la frecuencia que capta la antena se le denomina

RF, y la frecuencia que hay tras el proceso de conversión, y que llega al demodulador, se denomina FI.

A nivel de diseño de receptor, se necesita saber:

- Banda FI : rango de frecuencias de entrada del demodulador.
- Banda RF : rango de frecuencia que capta la antena.
- Potencia de entrada en el demodulador P_{FI} : potencia que recibe el demodulador. En el demodulador se define un rango dinámico de potencia cuyo mínimo viene definido por la sensibilidad y el máximo por el nivel de saturación del receptor. La sensibilidad, S_{min} es la potencia mínima necesaria para que el demodulador pueda demodular la señal. El nivel de saturación, S_{max} , indica la potencia máxima que admite el receptor, superar el nivel de saturación puede implicar la avería del receptor.
- Potencia de entrada en la antena P_{RF} : potencia que capta la antena. Es rango dinámico de potencia, es decir, se establece una estimación de la potencia que llega a la antena. El mínimo y el máximo de potencia recibida estimados definen, respectivamente, el peor y el mejor caso para el receptor.

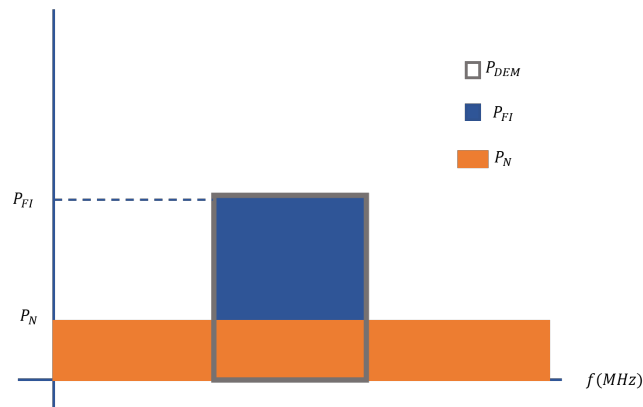
Con las bandas de FI y RF se establecen las condiciones de frecuencia del receptor. Establecidas estas condiciones, se podrá determinar la necesidad de un mezclador, el valor de oscilador local y las características de los filtros. Con P_{FI} y P_{RF} se establecen las condiciones de potencia del receptor, y dadas estas condiciones se determinará la ganancia que necesita. Dado que todos los componentes tienen ganancia, en el caso de los amplificadores, o pérdidas de inserción, en el caso del resto de componentes, todos los elementos del circuito influyen en este balance de potencia.

En el caso del receptor, hay dos parámetros más a tener en cuenta que merecen un estudio algo más profundo. Al demodulador no solo llega la potencia de FI , si no que también llega la potencia de una señal indeseada: el ruido térmico. El ruido térmico se modela como un ruido blanco, aditivo y gaussiano, es decir, tiene una densidad espectral constante, su potencia se suma a la potencia de señal deseada en el demodulador y

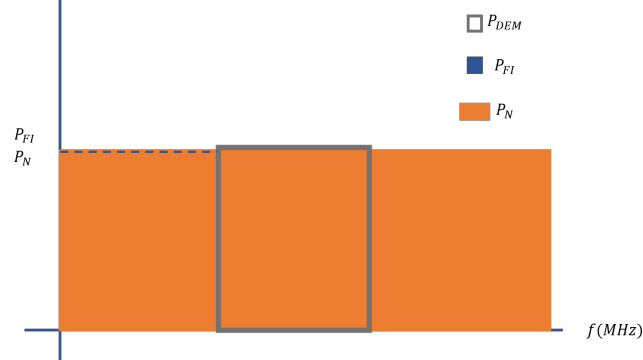
su amplitud sigue una función de distribución de probabilidad normal. Debido a la naturaleza aditiva del ruido térmico, se tiene que la potencia en del demodulador es:

$$P_{DEM}(W) = P_{FI} + P_N \quad (2.11)$$

P_N es la potencia de ruido térmico y P_{FI} es la potencia de la señal deseada. Gráficamente, en el dominio de la frecuencia, se puede ver la implicación de la **ecuación 2.11**:



(a) Relación señal ruido: caso favorable



(b) Relación señal ruido: caso desfavorable

Figura 2.17: Relación seña ruido

En la **figura 2.17a**, P_N es una cuarta parte de P_{FI} , es decir, es fácil discriminar la señal deseada del ruido térmico. Sin embargo, en la **figura 2.17b** se da la circunstancia de que $P_{FI} = P_N$, es decir, no se distingue la señal deseada del ruido térmico. Por lo tanto, es indiferente que el nivel de P_{FI} sea superior a la sensibilidad del receptor, porque si P_N es comparable a P_{FI} no va a ser posible demodular la señal y el receptor no va a funcionar. Se justifica, entonces, la necesidad de otro parámetro que tenga en

cuenta la potencia de señal deseada y la potencia de ruido: la relación señal ruido. Se define dicha relación, en lineal y en decibelios, como se muestra en las siguientes expresiones:

$$\frac{S}{N} = \frac{P_{FI}}{P_N} \quad (2.12)$$

$$\frac{S}{N}(dB) = 10 \log_{10} \frac{P_{FI}}{P_N} \quad (2.13)$$

Suponiendo que la potencia que reciba el demodulador es la sensibilidad, se tiene que la relación señal ruido mínima para que el receptor pueda demodular la señal es:

$$\left(\frac{S}{N}\right)_{min}(dB) = 10 \log_{10} \frac{S_{min}}{P_N} \quad (2.14)$$

La **ecuación 2.14** fija un mínimo que hay que alcanzar a la hora de diseñar un receptor. Para alcanzar y superar ese mínimo, según la **ecuación 2.13**, habría que maximizar P_{FI} y minimizar P_N . Maximizar P_{FI} depende fundamentalmente de las ganancias y atenuaciones de los componentes del receptor, lo natural sería buscar componentes con ganancias altas y atenuaciones bajas. Minimizar P_N requiere cuestionarse la naturaleza del ruido térmico. El ruido térmico se genera debido a la agitación térmica de los electrones de un componente sobre el que se aplica una señal, es decir, que todos los componentes generan ruido térmico. Para modelar cómo contribuye un componente a la potencia de ruido, se introduce un parámetro: la temperatura de ruido.

La temperatura de ruido, también llamada temperatura equivalente de ruido, de un componente se define en la entrada del mismo. Dado un componente con una temperatura de ruido T_C y con una ganancia g_C , se conecta dicho componente al demodulador:

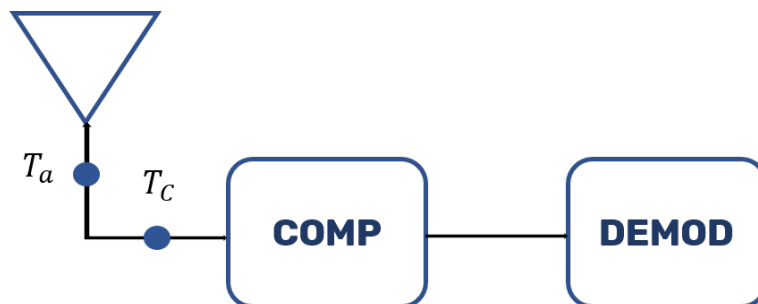


Figura 2.18: Cadena receptora con un componente

A la salida de la antena, hay una temperatura de ruido T_a , por lo tanto, a la entrada del componente hay una temperatura de ruido de $T_C + T_a$. El nivel de ruido a la entrada del componente es:

$$N = K(T_C + T_a)B$$

Donde K es la constante de *Boltzmann*, B el ancho de banda y T_0 es la temperatura de ruido de referencia, típicamente 290 K. Cuando el ruido pasa por el componente, se ve afectado por la ganancia del mismo, por lo tanto, el ruido a la entrada del demodulador es:

$$N = g_C(K(T_C + T_a)B)$$

En un circuito con n componentes, cada componente tiene su propia temperatura de ruido T_{Ci} .

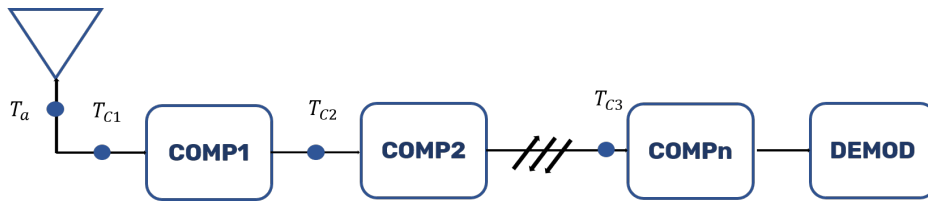


Figura 2.19: Cadena receptora con n componentes

La temperatura de ruido total o equivalente del receptor es la temperatura de ruido vista en la entrada del circuito, y todos los componentes contribuyen según la siguiente expresión:

$$T_E = T_{C1} + \frac{T_{C2}}{g_{C1}} + \frac{T_{C3}}{g_{C1}g_{C2}} + \dots + \frac{T_{Cn}}{g_{C1}g_{C2}\dots g_{Cn-1}} \quad (2.15)$$

Con la temperatura de ruido, se caracteriza cómo se degrada la $\frac{S}{N}(dB)$, mientras más grande sea T_E , peor será la relación señal ruido en la entrada del demodulador. A la hora de diseñar, para caracterizar la degradación de la relación señal ruido de un circuito, se suele usar un parámetro equivalente a la temperatura de ruido: la figura de ruido. Este parámetro se suele dar en decibelios, por lo tanto, la expresión para hallar este parámetro es:

$$F = 10 \log_{10}\left(1 + \frac{T_E}{T_0}\right) \quad (2.16)$$

Con las bandas de *FI* y *RF* se establecen las condiciones de frecuencia del receptor.

Dadas estas condiciones, se podrá determinar las características del mezclador, así como el valor de oscilador local y el aspecto de los filtros. Con P_{FI} , P_{RF} y F , se establecen las condiciones de potencia de señal y ruido. Como todo los componentes tienen figura de ruido, así como ganancia o pérdidas de inserción, todos los componentes influirán en el balance de potencia.

2.4. Módulo LoRa SX1272/73

El módulo LoRa SX1272/73[13] es un transceptor *half-duplex* que funciona en la banda libre ISM (*Industrial Scientific and Medical*) e implementa la tecnología LoRa. LoRa es un protocolo de comunicaciones inalámbricas de amplia cobertura que implementa espectro ensanchado, minimiza las interferencias y el consumo de potencia[14]. El protocolo LoRa se fundamenta en dos pilares: la modulación LoRa y el ahorro de energía en los equipos. La modulación LoRa proporciona a los receptores una sensibilidad que, en combinación con las técnicas de espectro ensanchado, permite recuperar señales con una relación señal ruido muy débil.[5]

La capacidad del módulo LoRa para recuperar señales muy débiles motiva que dicho módulo sea una especificación en lo que a este TFG se refiere, ya que el sistema conformado por el módulo LoRa y el cabezal va a trabajar en un escenario donde la radiofrecuencia se ve perjudicada. De cara al desarrollo del TFG, interesan las siguientes características del módulo SX1272/73: la banda de FI, el ancho de banda de canal, la canalización, sensibilidad y la potencia de transmisor.

- Banda FI: este módulo puede trabajar desde 860 MHz hasta 1020 MHz. En Europa la banda de funcionamiento del LoRa va de 863 a 870 MHz.
- Ancho de banda de canal: el ancho de banda de canal es programable desde 250 kHz hasta 500 kHz. Se da como especificación un ancho de banda de canal de 300 kHz
- Canalización: se especifica que la distancia entre portadoras sea de 300 kHz.
- Sensibilidad: según el fabricante, la sensibilidad del dispositivo está en torno a

los -137 dBm. Para el diseño del cabezal, se adopta una postura conservadora y se supondrá que esta sensibilidad es de -120 dBm.

- Potencia del transmisor: este módulo permite programar la potencia de salida en tres niveles. Se puede programar para transmitir 0 dBm, 7 dBm y 14 dBm.
- Guarda del servicio: separación entre el comienzo de la banda y la portadora del primer canal. En este módulo es de 2.2 MHz

Dado que el transceptor es *half-duplex*, no puede transmitir y recibir de forma simultánea. El cambio de modo de funcionamiento, transmisión y recepción, puede ser TDD (*Time Division Duplexation*) o duplexación por IRQ (*Interruption Request*):

- TDD: duplexación por división en tiempo. El módulo se encuentra por defecto en *stand-by* hasta que recibe una instrucción para entrar en modo recepción o transmisión. En recepción se genera un intervalo temporal en el que puede recibir datos, si no recibe nada en dicho intervalo, entra en *stand-by*. En transmisión toma los datos, los transmite y entra en *stand-by*.
- Duplexación por IRQ: el módulo se configura para que espere la detección de señal en el canal. En cuanto hayan datos, se genera una interrupción que habilita una rutina de servicio para recibir datos y vuelve a *stand-by*. Para conmutar a transmisión, hay que configurar el módulo en *stand-by* y después configurarlo en transmisión. Una vez configurado, se toman los datos, se envían y se vuelve a entrar en *stand-by*.

El módulo indica mediante un pin si se encuentra en transmisión o recepción. Si está en transmisión, el pin 23 se encontrará a nivel alto, si está en recepción, el pin 23 se encontrará a nivel bajo. Como se proporciona una guarda del servicio de 2.2 MHz, la portadora del primer canal se sitúa en 865.2 MHz y el resto de portadoras se encuentran en $f_n(MHz) = 865,2 + 0,3(n - 1)$. Por lo tanto, quedan explicitadas las características del módulo LoRa necesarias para poder afrontar el diseño.

2.5. Cabezal de VHF

Un cabezal es un subcircuito cuyo objetivo es aprovechar las características de un transmisor, receptor o transceptor (circuito que cumple funciones de transmisor y receptor simultáneamente) en una banda de frecuencias para la cual no ha sido diseñado. Como subcircuito, se puede representar el cabezal como el la siguiente figura:

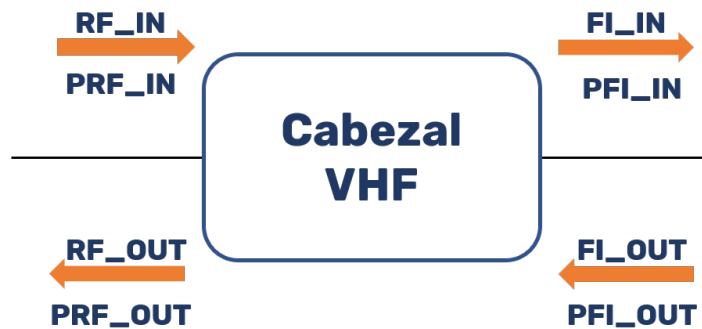


Figura 2.20: Cabezal

Se tienen, *grosso modo*, cuatro condiciones de diseño en un cabezal: banda de frecuencias de entrada y salida del cabezal, RF_{IN} y RF_{OUT} , banda del transceptor, FI_{IN} y FI_{OUT} , potencia de entrada y salida del cabezal, PRF_{IN} y PRF_{OUT} , y potencia del transceptor, PFI_{IN} y PFI_{OUT} . Por lo tanto, el cabezal tiene dos objetivos básicos:

- Adaptación de la banda de trabajo del transceptor a la banda que se especifique.
- Adaptación de los niveles de potencia del transceptor a los niveles que se especifique.

Las condiciones de frecuencia y potencia del transceptor, vendrán dadas por el módulo transceptor que se quiera aprovechar. Sin embargo, las condiciones de potencia y frecuencia a la entrada y salida del cabezal vendrán dadas por el servicio a cubrir. Las condiciones de potencia y frecuencia del receptor se recogen en la **sección 2.4**. Quedan, pues, por definir las condiciones de potencia y frecuencia a la salida y entrada del cabezal.

- Frecuencia: se aprovechará una banda de frecuencias de VHF cedidas por el Cabil-

do de Gran Canaria y que se usó previamente para el TFM ”*Sistema de comunicaciones móviles VHF-Ku de banda estrecha para red de emergencia en entornos rurales*”[15]. Se usará de dicha en banda el rango que abarca desde 169.05 MHz hasta 171.15 MHz.

- Potencia: la elección del rango de las condiciones de potencia viene impuesta por la experiencia de la División de Ingeniería de Comunicaciones en comunicaciones en escenarios como en el que se plantea este TFG. Se estima un rango de potencia recibida desde los -120 dBm hasta -65 dBm, también, se fija un nivel de potencia de salida que abarca desde 30 dBm hasta 33 dBm.

Dadas las características explicitadas en este apartado y las que se proporcionan en el apartado anterior, se puede proceder al diseño del cabezal.

Capítulo 3

Diseño del cabezal

3.1. Introducción

En este TFG se pretende diseñar e implementar un cabezal de VHF para integrar un módulo LoRa, es decir, se tiene un módulo LoRa (el cual trabaja en la banda de 863 MHz hasta los 870 MHz) y se pretende aprovechar sus características en VHF. En la siguiente figura se muestra el proceso de diseño del cabezal:

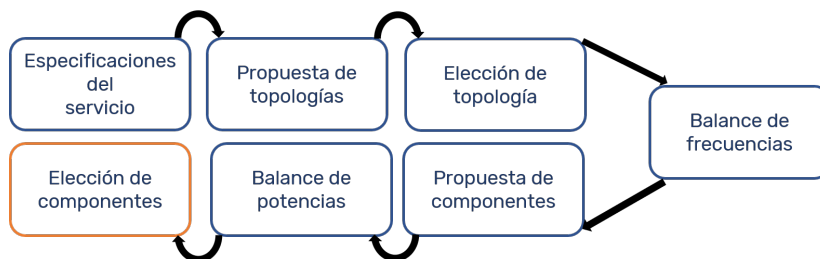


Figura 3.1: Diagrama del proceso de diseño

El diseño de los componentes que irán en el cabezal, así como sus características vendrán definidas por las especificaciones del servicio a cubrir, es decir, la comunicación entre dos transceptores compuestos por un módulo LoRa y un cabezal de VHF. Por lo tanto, es imperativo definir las especificaciones del sistema para elaborar un diseño. Una vez definidas las especificaciones se procederá a la propuesta y elección de la topología del circuito, y según dicha topología, se realizará el balance de frecuencias.

Según los resultados que se desprendan del balance de frecuencias, se llevará a cabo

una propuesta de componentes. De la propuesta se escogerán los componentes que irán en el diseño final, justificando dicha elección con el balance de potencias y su impacto económico en el presupuesto del proyecto.

3.2. Especificaciones del servicio

Dadas las condiciones descritas en las secciones 2.4 y 2.5 de esta memoria, se obtienen unas especificaciones del servicio. Se distinguen dos especificaciones de servicio: las fijadas por el módulo LoRa y las fijadas por cómo se ha definido la señal en RF. Ambas se recogen en la tabla 3.1:

Especificaciones del servicio		
	LoRa	RF
Nº canales	7 canales <i>half-duplex</i>	isofrecuencia
Pin (dBm)	[-120:-50]	[-120:-65]
Pout (dBm)	0 - 7 - 14	[30:0.5:33]
Canalización (KHz)	300	–
Guarda del servicio (MHZ)	2.2	–
Ancho de banda de canal (KHz)	300	–
Banda de trabajo (MHZ)	[865.05:867.15]	[169.05:171.15]

Tabla 3.1: Especificaciones del servicio

Se añade a las especificaciones del servicio descritas en la **tabla 3.1** que la figura de ruido del conjunto formado por el cabezal de VHF y el módulo LoRa sea, en la medida de lo posible, menor que 8 dB, la cual es una figura de ruido clásica en baja frecuencia. A continuación, se muestran las asignaciones de los canales a sus correspondientes frecuencias:

Canal	Frecuencia RF (MHz)
1	169.2
2	169.5
3	169.8
4	170.1
5	170.4
6	170.7
7	171

Tabla 3.2: Asignación de frecuencia por canal

La distribución de los canales de la **tabla 3.2** se puede apreciar en la **figura 3.2**. Hay siete canales adyacentes entre sí, con una separación de 300 kHz, y cada canal, representado por un rectángulo azul y una flecha vertical negra, tiene un ancho de banda de 300 kHz.

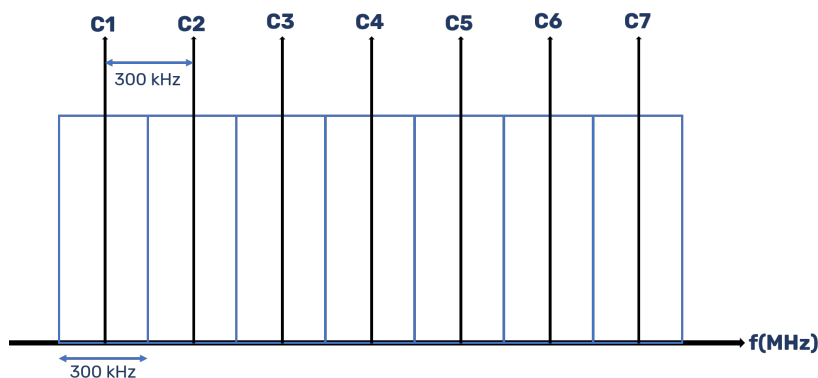


Figura 3.2: Distribución de los canales en el espectro

3.3. Propuesta y elección de topología

Dadas las especificaciones del servicio, se han de esbozar posibles topologías de circuito para el cabezal, es decir, combinaciones de componentes susceptibles de cumplir dichas especificaciones. Como punto de partida, se sabe que el cabezal forma parte de un transceptor, por lo tanto cumple funciones de receptor y transmisor. El circuito se comporta de forma diferente según esté trabajando en recepción o en transmisión, así que se necesitarán dos ramas diferenciadas para cada caso. Además, el transceptor no puede estar actuando en recepción y transmisión simultáneamente porque es *half-duplex*, así que se necesita un subcircuito que permita la conmutación entre la rama receptora, en adelante RX, y la rama transmisora, en adelante TX. Como solo puede estar habilitada una rama del cabezal, los conmutadores deben actuar de forma simultánea y habilitar el camino TX o RX. Para ello, se aprovechará la señal que proporciona el pin 23 del módulo SX1272/73. En la **figura 3.3** se puede observar la situación descrita, las ramas TX y RX, los elementos de conmutación y una conexión para la señal de control del SX1272/73.

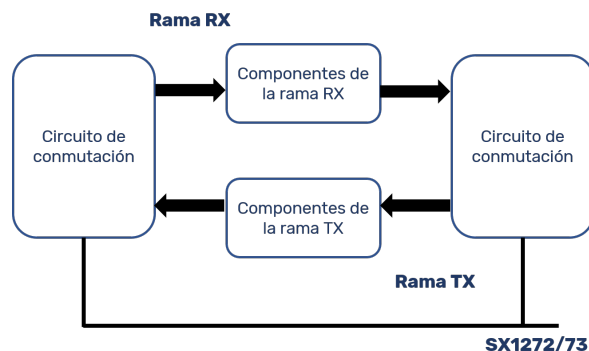


Figura 3.3: Aspecto inicial de la topología del cabezal

Para la conversión de frecuencias, se necesita un mezclador. El proceso de mezcla es común al proceso de transmisión y al de recepción, por lo tanto, existe la posibilidad de que vaya en una rama común TX-RX, o que haya un mezclador en la rama RX y otro en la rama TX. Previo al mezclador, se ha de colocar su correspondiente filtro de atenuación de frecuencia imagen, salvo que se justifique que sea innecesario.

En la rama RX, el primer componente que debe aparecer es un filtro de RF para atenuar todas las bandas de frecuencia que no sean de interés. Una vez atenuadas esas frecuencias, se procede a una etapa de amplificación cuya finalidad consiste en asegurar una determinada relación señal-ruido en la salida del cabezal. Tras la etapa de amplificación, será necesaria una etapa de filtrado para atenuar los productos de intermodulación que genere la etapa de amplificación.

En la rama TX, se necesita una etapa de amplificación para asegurar el nivel de salida de las especificaciones del servicio. Para poder generar el rango dinámico con saltos de 0.5 dB, será necesario un atenuador variable, y es recomendable un filtro previo a la etapa de amplificación para atenuar los productos de intermodulación generados en el proceso de mezcla.

3.3.1. Topologías

Dadas las necesidades descritas, se proponen las siguiente topologías:

- Topología I: esta es la topología más intuitiva si se toma de referencia la **figura 3.3**. Se han introducido los componentes de la rama RX y TX entre los dos

conmutadores.

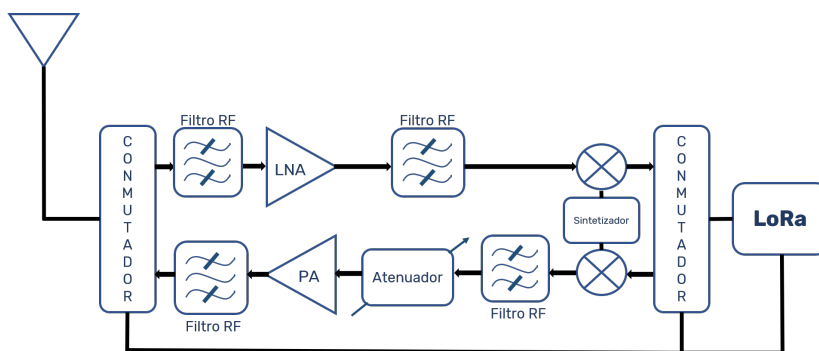


Figura 3.4: Topología I

- Topología II: esta topología es una variación de la topología I. Los dos filtros que están al principio de la rama RX y al final de la rama TX se llevan a una rama común antes del primer conmutador del circuito.

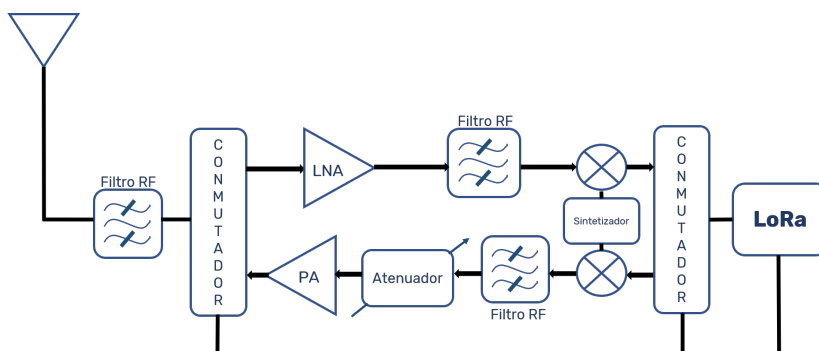


Figura 3.5: Topología II

- Topología III: en esta topología, en vez de usar un mezclador por cada rama, se lleva el componente a una rama común antes del LoRa. También se aplica la misma filosofía que en la topología II colocando un filtro antes del primer conmutador.

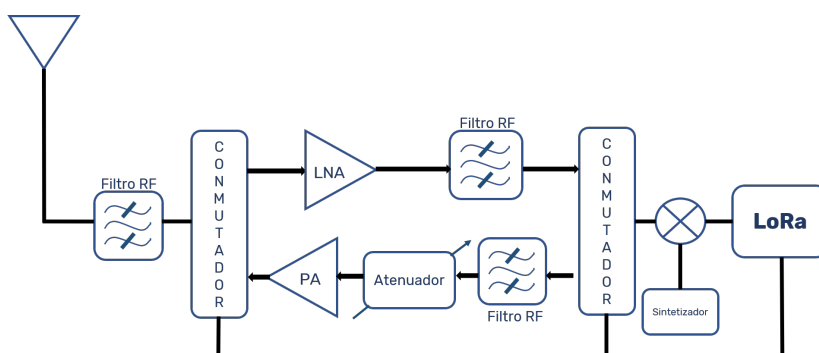


Figura 3.6: Topología III

- Topología IV: la topología IV es una variante de la topología III. En este caso, el filtro al final de la rama de RX y el filtro al principio de la rama TX se trasladan a una rama común antes del mezclador.

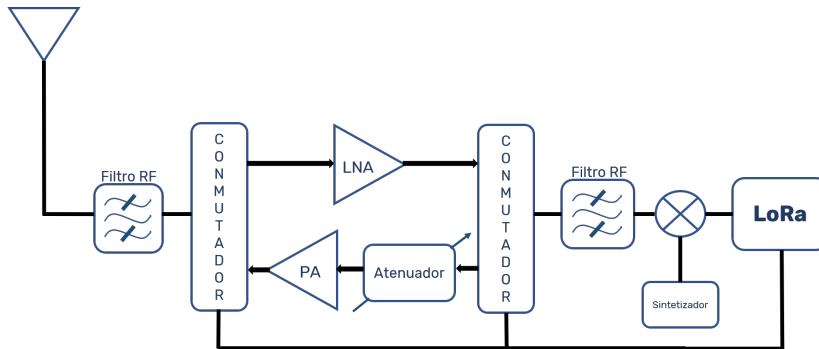


Figura 3.7: Topología IV

Las diferentes topologías ofrecen sus ventajas y desventajas, y en base a ellas y a las necesidades que tenga el sistema, se escogerá una.

3.3.2. Elección de topologías

En las cuatro topologías propuestas se han añadido dos elementos aparte de los ya descritos antes: un bloque sintetizador y una conexión del LoRa con los conmutadores. El bloque sintetizador será el encargado de generar la señal de oscilador local que necesita el mezclador para funcionar. Por otro lado, la conexión del LoRa con los conmutadores permitirá configurar el transceptor como transmisor o receptor. Otro aspecto destacable en las cuatro topologías es la ausencia de un filtro de atenuación de frecuencia imagen cuando el transceptor funciona como transmisor, es decir, cuando la señal sale del LoRa. A pesar de que lo habitual es que esté, en este caso, se asume que el módulo LoRa saca la señal ya filtrada y, consecuentemente, es innecesario dicho filtro.

En cuanto a las cuatro topologías propuestas, procede realizar un análisis general de las mismas. La complejidad de los circuitos depende de la cantidad de componentes que tengan, en ese sentido, la topología I es la más compleja y la topología IV la más sencilla. Esa complejidad tiene una influencia directa en el impacto económico del circuito y en la dificultad de implementación. En la medida de lo posible, se intentará

minimizar la complejidad del circuito para simplificar el trabajo futuro y el coste del transceptor.

Aún así, la complejidad del circuito proporciona una mayor libertad a la hora de la propuesta de componentes, ya que según dónde se sitúen los componentes sus características serán más o menos restrictivas. En ese sentido, se debe asumir un compromiso en cuanto a la topología, ya que una mala elección de la topología supondrá volver a repetir este punto del TFG, mientras que una buena elección supondrá realizar pequeñas modificaciones o, en el mejor de los casos, ninguna.

Para simplificar la elección de la topología, se van a distinguir dos grupos: el grupo A y el grupo B.

- El grupo A está formado por las topologías I y II.
- El grupo B está formado por las topologías III y IV.

La principal diferencia entre el grupo A y el grupo B es el planteamiento de las etapas de mezcla, es decir, cómo se sitúan los mezcladores en el circuito. En el grupo A se tiene un mezclador en la rama TX y uno en la rama RX mientras que, en el grupo B, esos mezcladores se unifican en una rama común antes del LoRa. De entrada, el grupo B tiene una restricción debido a la situación del mezclador en el circuito: el mezclador ha de ser necesariamente pasivo. Al estar en una rama común, el mezclador debe permitir el paso de señal en los dos sentidos, lo cual no se podrá conseguir siendo el mezclador activo. En el grupo A, es indiferente que sea pasivo o activo, así que en ese sentido, se tiene más libertad en este grupo de cara a una propuesta de componentes. En cuanto a figura de ruido del receptor, un mezclador activo con una figura de ruido razonable sería más favorable, ya que su ganancia contribuiría a reducir la figura de ruido del receptor. Sin embargo, dado que el mezclador es el último elemento del receptor, su contribución a la reducción de la figura de ruido es despreciable, por lo tanto, que el mezclador sea activo no proporciona ninguna ventaja sobre un mezclador pasivo.

Dado el razonamiento anterior, se tiene que el grupo A proporciona una única ventaja respecto al grupo B: poder escoger un mezclador con un alto grado de especificidad para la banda de VHF en recepción y para la banda de ISM en transmisión. En cuanto

al grupo B, este proporciona una serie de ventajas que son de interés para el cabezal. En primer lugar, la simplificación de la circuitería. Al tener un único mezclador, el área del circuito será menor y se reducirán el número de pistas en el circuito, es decir, permite una mayor integración y facilita el futuro diseño *software*. Por otro lado, se ahorrarían costes en la adquisición de los componentes, ya que se tendrían que comprar la mitad de mezcladores.

Por lo tanto, dado el número de ventajas que proporciona el grupo B respecto al grupo A, para la elección de la topología, se estudiarán como opciones finales las topologías III y IV. Entre estas dos topologías hay una única diferencia: la topología III contempla un filtro al final de la rama RX y uno al principio de la rama TX, mientras que la topología IV unifica esos dos filtros en uno previo al mezclador. En la rama RX, la finalidad del filtro es la atenuación de la frecuencia imagen en la entrada del mezclador. En la rama TX, el filtro debe atenuar los productos de intermodulación generados por el mezclador.

Para la topología IV, el filtro asume las funciones que tienen los dos filtros de la topología III. Tanto en TX como en RX se trabaja en la misma banda de frecuencias, por lo tanto los filtros de TX y RX son similares. Este aspecto es positivo puesto que, muy probablemente, no se podrá encontrar un filtro que se ajuste de forma exacta a las especificaciones que se desprendan del balance de frecuencias. Esto implica que del balance se extraerán unas características ideales para el filtro y que habrá que asumir un compromiso en el que se sacrifiquen las prestaciones del circuito para poder escoger un componente. Por lo tanto, para este circuito en concreto, si un filtro en concreto cumple para la rama RX, también cumplirá para TX y, consecuentemente, será válido para la topología IV.

En cuanto a las ventajas y desventajas de las topologías, se plantea un análisis más sencillo. En el caso de la topología III, los filtros están antes del conmutador que conecta con el mezclador. El conmutador es un componente que también genera productos de intermodulación, y según sea transmisión o recepción, afecta de forma diferente. En recepción, se filtra la frecuencia imagen, la señal va al conmutador y después a la etapa de mezcla. En la etapa de mezcla interesa que la señal llegue lo más filtrada posible, pero como está antes el conmutador entran también al mezclador

frecuencias no deseadas. En transmisión, la señal sale del mezclador y el conmutador la encamina hacia el filtro previo a la etapa de potencia. En el mezclador se generan unos productos de intermodulación que se deben atenuar para no contaminar el espectro radioeléctrico. También el conmutador genera productos de intermodulación que, junto con los generados por el mezclador, pasan al filtro y se atenúan.

En la topología IV se da el caso contrario a la topología III. En recepción, el último elemento previo al mezclador es el filtro, por lo tanto, la señal bien filtrada. Sin embargo, en transmisión, se atenúan bien los productos de intermodulación del mezclador pero no los del conmutador. Llegados a este punto, se plantean dos situaciones: se favorece el circuito en recepción o se favorece el circuito en transmisión. En transmisión, en ambas topologías los productos de intermodulación del mezclador se filtran y, únicamente, en la topología IV no se filtran los del conmutador. El conmutador es un componente que no genera productos de intermodulación con niveles de potencia alto comparados con los que va a generar la etapa de potencia, en ese sentido, se puede asumir que no se filtren. Sin embargo, en recepción sí que resulta crítico que toda frecuencia que no se encuentre en la banda de RF se atenúe ya que, si no se filtran adecuadamente, al mezclarse pueden acabar en la banda FI perjudicando la relación señal ruido en el demodulador.

A parte de lo crítico que resulta filtrar bien antes de la etapa de mezcla, no se puede obviar que se reduce el número de filtros en el cabezal. Los filtros en la banda de VHF suelen ser de un tamaño grande en comparación con otros circuitos integrados que funcionan en la misma banda, así que reducir el número de filtros permite reducir el área del circuito para lograr así un circuito más compacto. Por lo tanto, para favorecer el funcionamiento del cabezal en recepción, minimizar el área del circuito, facilitar la implementación y reducir los costes, se escoge la topología IV.

3.4. Balance de frecuencias

Dada las especificaciones del servicio y la topología elegida, se procede al balance de frecuencias. Se llama balance de frecuencias al conjunto de planteamientos y cálculos que se realiza para determinar el valor o valores de oscilador local de un transceptor,

así como las frecuencias que deben atenuar los filtros. Este procedimiento tiene tres pasos fundamentales que se sintetizan en la siguiente regla nemotécnica: banda-OL-imagen. En primer lugar, se determinan las bandas de RF y FI, es decir, las bandas de frecuencias antes y después del proceso de conversión que realiza el mezclador. Una vez determinadas, se procede a calcular los posibles valores de oscilador local u OL que aseguren la conversión de frecuencias tal y como dictaminan las especificaciones del servicio. Dado un valor de OL, se calcula la banda imagen asociada a ese valor de OL, y así, recursivamente se hará con el resto de valores de OL calculados. Una vez planteados todos los casos, se determina qué valor de oscilador local es el más adecuado para cumplir las especificaciones y qué frecuencias deben atenuar los filtros. Para una justificación del proceso que se recoge en este apartado de la memoria, se recomienda la lectura del **anexo C**.

El esquemático para el que se va a realizar el balance de frecuencias es el que se ve en la **figura 3.8**

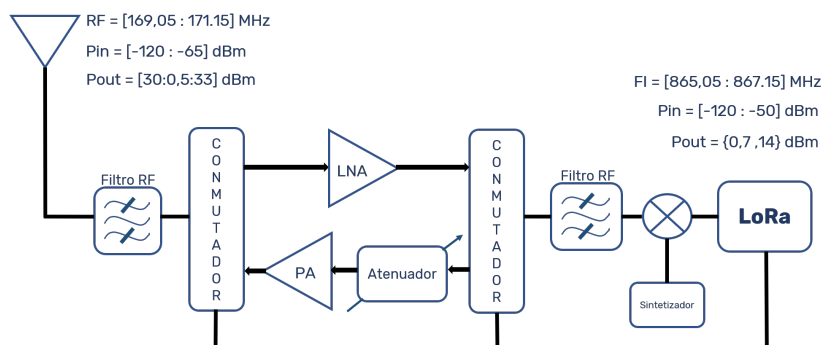


Figura 3.8: Esquemático del circuito

El primer paso es determinar las bandas de RF y FI con las que va a trabajar el transceptor. Se identifican las dos bandas de frecuencias con los siguientes intervalos:

- Banda RF: $RF = [169,05 - 171,15]$ MHz
- Banda FI: $FI = [865,05 - 867,15]$ MHz

3.4.1. Determinación del oscilador local

El oscilador local es la señal que el mezclador toma de referencia para realizar la conversión de frecuencias. Si se trata de un oscilador local fijo, entonces, será un tono a una determinada frecuencia, si es variable, la señal de oscilador local será un conjunto de tonos en diferentes frecuencias. Para la determinación del oscilador local se parte de la suposición de que se necesita un valor de oscilador para recepción, mover la banda de RF a FI, y otro para transmisión, mover la banda de FI a RF. Por lo tanto, se supone un oscilador variable.

Se considerará, en primer lugar, la recepción de la banda RF y su posterior conversión a la banda de funcionamiento del LoRa, es decir, a FI. Por regla general, hay dos frecuencias posibles en el espectro que puede tomar el oscilador local, un valor por debajo de la banda RF y un valor por encima de RF. Sin embargo, si la frecuencia del oscilador local es menor que la frecuencia de RF, es decir, $f_{OL} < f_{RF}$, ningún valor de f_{OL} llevará la banda de RF a FI. Por lo tanto, se impone una condición estricta: $f_{OL} > f_{RF}$.

Se puede observar, consecuentemente, la situación inicial en la siguiente figura:

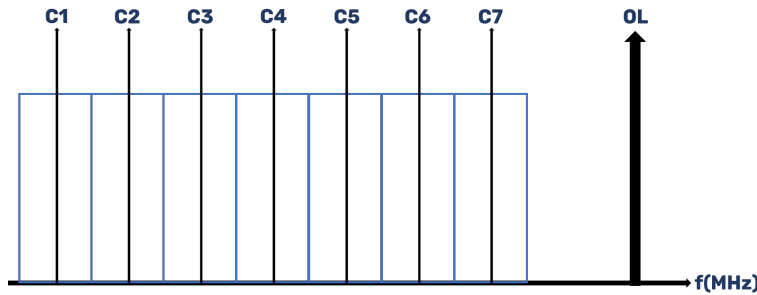


Figura 3.9: Situación inicial para el cálculo de OL

Si consideramos que la banda RF se mezcla en suma con el oscilador local, se obtendrá el valor del oscilador como:

$$f_{OL}(MHz) = f_{C1}^{FI} - f_{C1}^{RF} = 865,2 - 169,2$$

$$f_{OL} = 696MHz$$

Calculado el valor de OL, se procede a calcular dónde se sitúa la banda imagen BI. Con la siguiente expresión, se calcula BI:

$$BI(MHz) = FI + 696$$

Por lo tanto, se identifica la banda imagen con el intervalo $BI = [1561,05 - 1563,15]$ MHz. Cuando BI se mezcla con OL en resta, solapa con FI. Siendo RF la banda que recibe el cabezal, FI la banda tras la conversión y BI la banda imagen, se puede apreciar en la siguiente figura la disposición de las tres en el espectro junto al oscilador local.

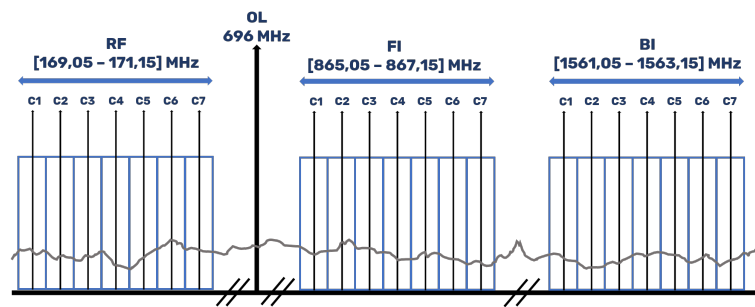


Figura 3.10: Representación de las bandas de RF, FI, BI y el oscilador local en suma

La situación del espectro de la **figura 3.10** se da cuando al realizar la mezcla, se toma la componente suma. Si por el contrario, se pretende tomar la componente resta, se necesitará un valor de OL que lleve la banda RF a la banda FI. Al considerar la componente resta con un oscilador local por encima del banda de RF, habrá inversión del espectro en la conversión. Por lo tanto, cuando se produzca la conversión de frecuencia, el canal 1 (C1) de RF acabará en el canal 7 (C7) de FI, el canal 2 de RF acabará en el canal 6 de FI y así sucederá con el resto de canales. Consecuentemente, la expresión para calcular el valor de OL en este caso será:

$$f_{OL}(MHz) = f_{C1}^{FI} + f_{C7}^{RF} = 865,2 + 171$$

$$f_{OL} = 1036,2MHz$$

Calculado el valor de OL, se procede a calcular dónde se sitúa la banda imagen en

el espectro. Con la siguiente expresión, se calcula BI:

$$BI(MHz) = FI + 1036,2$$

Por lo tanto, el intervalo con el que se identifica la banda imagen en este caso es $BI = [1901,25 - 1903,35]$ MHz. Cuando esta banda se mezcla con el OL en resta, solapa con FI. Siendo RF la banda que recibe el cabezal, FI la banda tras la conversión y BI la banda imagen, se puede apreciar en la siguiente figura la disposición de las tres en el espectro junto al oscilador local.

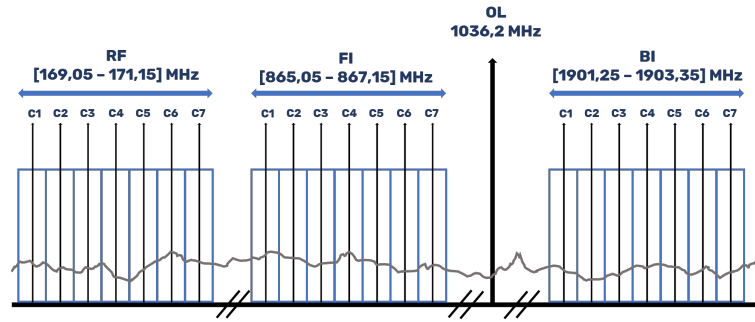


Figura 3.11: Representación de las bandas de RF, FI, BI y el oscilador local en suma

Se han calculado dos posibles valores de OL para recepción, 696 MHz y 1036.2 MHz. Ahora procede calcular OL para transmisión, es decir, tomar la señal de FI que saca el LoRa y llevarla a la banda de RF. En esta topología, con los valores de OL calculados para recepción se puede bajar la banda de FI a RF. Si se toma la banda de FI y se mezcla en resta con 696 MHz, se demuestra que los canales en FI se trasladan donde los canales de RF:

$$FI - 696 = [865,05 - 867,15] - 696 = [169,05 - 171,15] = RF(MHz)$$

De igual manera sucede si se toma el valor de 1036.2 MHz, en este caso, como OL está por encima de la banda de FI, habrá inversión del espectro y el canal 7 de FI se trasladará al canal 1 de RF, el canal 6 de FI se trasladará al canal 2 de RF y así sucederá con el resto de los canales:

$$|FI - 1036,2| = |[865,05 - 867,15] - 1036,2| = [169,05 - 171,15] = RF(MHz)$$

Por lo tanto, no se necesita un oscilador local variable, pues con un solo valor de OL se puede trasladar la banda de RF a FI, y de FI a RF. Para generar la señal de oscilador local, previsiblemente, se recurrirá al uso de un sintetizador. Por regla general, suele ser más sencillo encontrar sintetizadores cuando la frecuencia es más baja, por lo tanto, en aras de simplificar la futura propuesta y elección de componentes, se fija el valor de oscilador local:

$$f_{OL} = 696MHz$$

Con el valor de OL escogido, en RX se toma la componente suma y en TX se toma la componente resta a la salida del mezclador. Por lo tanto, la componente resta en RX y la componente suma en TX son productos de intermodulación que se generan en el proceso de mezcla y que se deben atenuar. Se denotan los productos de intermodulación en recepción y transmisión como PI_{RX} y PI_{TX} respectivamente. Para hallar dichos productos de intermodulación, se recurren a las siguientes expresiones:

- Productos de intermodulación en recepción:

$$PI_{RX} = |RF - f_{OL}| = |[169,05 - 171,15] - 696|$$

$$PI_{RX} = [524,85 - 526,95]MHz$$

- Productos de intermodulación en transmisión:

$$PI_{TX} = FI + f_{OL} = [865,05 - 867,15] + 696$$

$$PI_{TX} = [1561,05 - 1563,15]MHz$$

Así, el espectro en recepción y en transmisión resultarían tal y como se muestra en las **figuras 3.12** y **3.13**. En ambas se muestra, a la izquierda de la línea vertical naranja el espectro antes de pasar por el mezclador, y a la derecha, después de pasar por el mezclador. En la **figura 3.12** se asume que la banda imagen se ha atenuado y, consecuentemente, no aparece después de la mezcla.

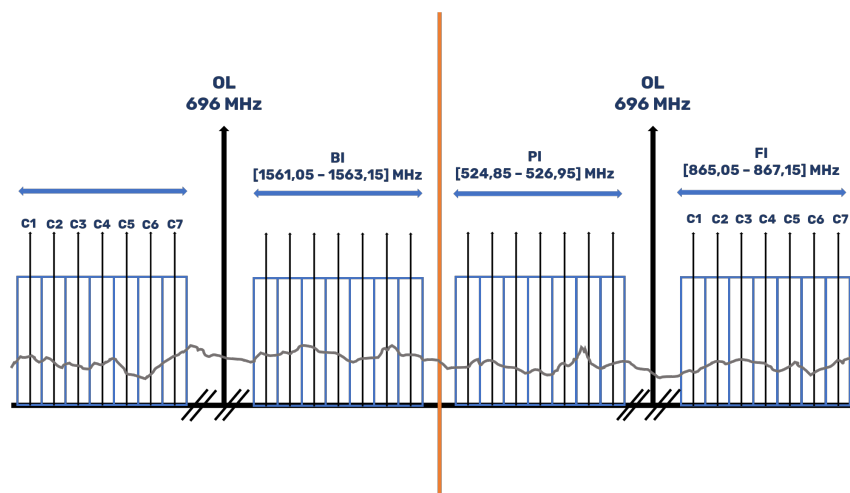


Figura 3.12: Representación del espectro en recepción

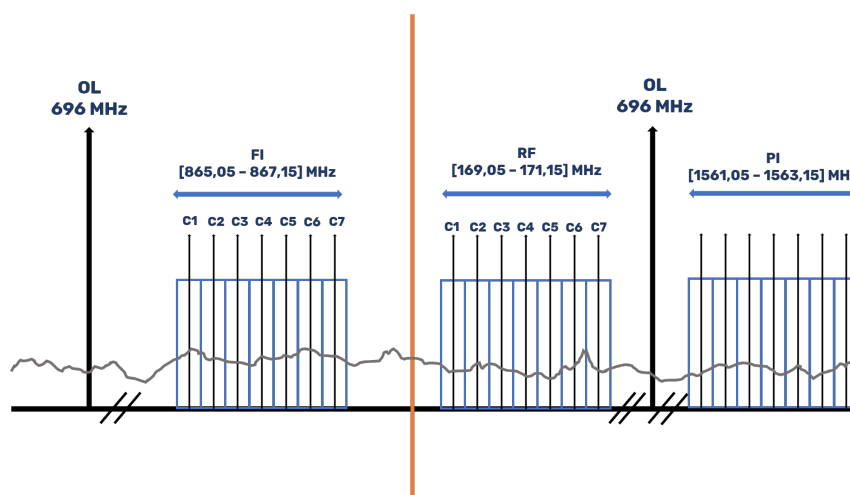


Figura 3.13: Representación del espectro en transmisión

3.4.2. Especificaciones de los filtros

En el esquemático de la **figura 3.8** hay dos filtros: un filtro después de la antena, a partir de ahora F1, y un filtro antes del mezclador, a partir de ahora F2. Ambos filtros trabajan con la banda RF, por lo tanto, estarán centrados en torno a 170.1 MHz y tendrán un ancho de banda mínimo de 2.1 MHz. En cuanto a su funcionalidad:

- F1: el filtro F1 tiene como objetivo principal la atenuación de todas las frecuencias fuera de la banda de trabajo del transceptor y el ruido del canal en recepción. En transmisión contribuye a atenuar los productos de intermodulación que genera el mezclador.
- F2: el filtro F2 tiene como objetivos la atenuación de la banda imagen en recepción

y de los productos de intermodulación en transmisión.

La banda imagen y los productos de intermodulación PI_{TX} se sitúan en las mismas frecuencias en el espectro, por lo tanto, ambos filtros deben atenuar la misma frecuencia: 1561.2 MHz. Como se va a atenuar dos veces sobre la misma frecuencia, no es necesario asignar un valor de atenuación excesivamente alto a ninguno de los filtros, lo cual podría incrementar su precio. Por lo tanto, se asigna a F1 y a F2 una atenuación mínima de 60 dB sobre 1561.2 MHz. En las dos siguientes figuras se ilustra cómo actúan los dos filtros en el espectro:

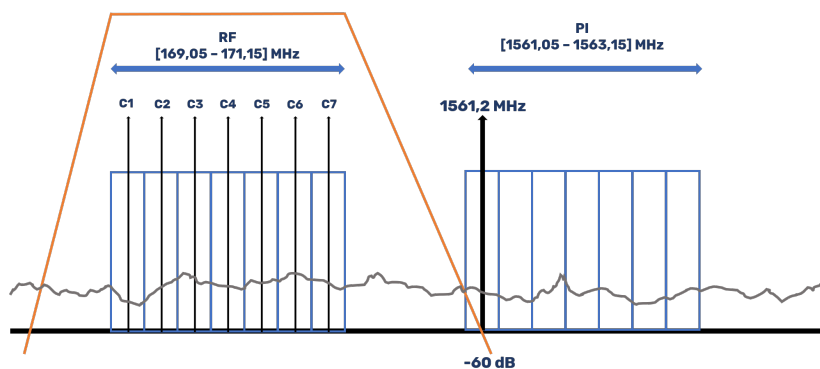


Figura 3.14: Representación del módulo de la función de transferencia del filtro F1 (color naranja)

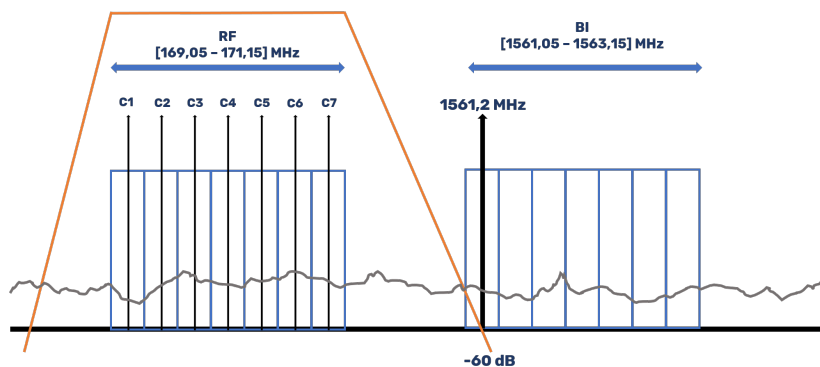


Figura 3.15: Representación del módulo de la función de transferencia del filtro F2 (color naranja)

3.5. Propuesta de componentes

Con la topología escogida y el balance de frecuencias hecho, se procede a realizar una propuesta de componentes. En **tabla 3.3** se muestran los componentes que se

necesitan así como las cantidades necesarias.

Componente	Cantidades)
LNA	1
PA	1
Atenuador variable	1
Conmutadores	2
Mezclador	1
Sintetizador	1
Filtros RF	2

Tabla 3.3: Componentes y cantidades

Se ha realizado una búsqueda exhaustiva de componentes en catálogos *web* de diferentes distribuidores y se ha intentado, en la medida de lo posible, escoger componentes de un único de distribuidor para abaratar el coste en gastos de envío. Casi todos los componentes propuestos son de *Digikey*, exceptuando los filtros de RF, ya que en la *web* de este distribuidor se ha encontrado un amplio abanico de opciones para cada componente. Para los filtros de RF, se hizo una búsqueda en *Farnell*, *RS Components* y *Minicircuit* entre otros, siendo *Minicircuit* el distribuidor finalmente escogido. A continuación, se procederá a detallar la propuesta de componentes para cada uno de ellos en una tabla en la cual se especifican sus parámetros más importantes. Esos parámetros son:

- G: indica cuánto aumenta el nivel de la señal a la salida del componente respecto del nivel de entrada.
- IRL: indica cuánta potencia se refleja a la entrada del componente cuando se inyecta la señal en la entrada
- ORL: indica cuánta potencia se refleja a la salida del componente cuando se inyecta señal en la salida del componente.
- M.I: nivel máximo de potencia que admite el componente en su entrada.
- M.O: nivel máximo de potencia que puede entregar el componente en su salida.
- FR: indica cuánta potencia de ruido añade el componente a la señal deseada.

Cabe destacar que todos los componentes que se proponen son válidos para la topología, pero es necesario hacer un baremo para hacer una elección óptima de los componentes.

Componente	G(dB)	IRL(dB)	ORL(dB)	M.I(dBm)	M.O(dBm)	FR(dB)
ADL5530	16,5	11,4	29,3	10	16,5	3,5
ADL5534	20,5	20	27,6	10	20,3	2,7
AFIC901	30,6	-	-	-	2,7	-
BGA2870	31	27	17	-	4	3,2
BGA2874	31	29	28	-	5	3
MAAM011156	19	20	20	11	25	7,5
MAX2611	19	9,2	13	13	3,7	4
MAX2650	18	7,7	4,1	13	0,7	3,5
THS9000	15,7	39	18	-	18	3,75
THS9001	15,6	28	16,8	-	18	4,3

Tabla 3.4: LNA

Componente	G(dB)	IRL(dB)	ORL(dB)	M.I(dBm)	M.O(dBm)	FR(dB)
HMC1099PM5E	20	16	17	33	40,3	-
MW7IC008N	24,6	25	-	27	40,4	-
NPA1003	22,5	13	12,6	-	38,4	-

Tabla 3.5: PA

Componente	G(dB)	IRL(dB)	ORL(dB)	M.I(dBm)	M.O(dBm)
PE43711	[-0.25:-0.25:-31.75]	14	14	31	-
SKY12347-362LF	[-0.5:-0.5:-31.5]	15	15	30	-
SKY12343-364LF	[-0.25:-0.25:-31.75]	2	2	30	-

Tabla 3.6: Atenuador variable

Componente	G(dB)	IRL(dB)	ORL(dB)	M.I(dBm)	M.O(dBm)	FR(dB)
HMC1118	-0,25	35	35	39	37	0,25
HMC595	-0,5	27	38	39	37,5	0,5
HMC8038	-0,75	24	24	-	36,6	0,75
PE42020A	-0,6	24	24	36,5	-	0,6

Tabla 3.7: Conmutadores

Componente	G(dB)	IRL(dB)	ORL(dB)	M.I(dBm)	M.O(dBm)	FR(dB)
ADL5350	-6,8	-	-	23	20,2	6,5
ADL5369	-6,2	-	21	20	20	8
HMC684	-6,5	19	17,5	26	26	7
HMC686	-7,25	17,5	17	23	24	7,5

Tabla 3.8: Mezclador

Componente	G(dB)	IRL(dB)	ORL(dB)	M.I(dBm)	M.O(dBm)	FR(dB)
BPF-F184	-1,68	-	-	33	-	1,68
SXBP-161R5	-2	-	-	26	-	2
SXBP-169	-2,3	35	35	27	-	2,1
TBP-154	-2,45	-	-	20	-	2,45

Tabla 3.9: Filtros de RF

En el caso del sintetizador, se tienen en cuenta unas características diferentes al resto de componentes. Estas son:

- Frecuencias: este parámetro indica el rango de frecuencias de salida del sintetizador.
- Señal de referencia: señal que usa el sintetizador para generar el rango de frecuencias de salida.
- Configuración del *chip*: mediante la aplicación de una serie de señales de control sobre los pines que dictamine el fabricante, se configura el sintetizador para que proporcione una señal a una determinada frecuencia. Esa configuración puede ser por interfaz serie o paralela. En la configuración paralela, según indique el fabricante, se aplica una combinación de niveles de tensión sobre un conjunto de pines. En la configuración serie se programan una serie de registro de forma síncrona, es decir, aplicando una serie de señales de escritura en registro sincronizadas por una señal de reloj.

Componente	Frecuencias	Señal de referencia	Configuración del <i>chip</i>
Si4133	62.5 a 1000 MHz	2 a 26 MHz	Serie
ADF4118	1 a 3 GHz	5 a 100 MHz	Serie
MAX3674	21.25 a 1360 MHz	15 a 20 MHz	Paralelo/Serie
IDT8N3DV85	15.476 a 866.67MHz	Fábrica**	Fábrica
	975 a 1300 MHz		

Tabla 3.10: Sintetizador

****La configuración del componente no es accesible al usuario. Al comprar el componente hay que especificar la configuración deseada.**

3.6. Balance de potencia

Se denomina balance de potencias al conjunto de cálculos que se realizan para comprobar si una determinada combinación de componentes cumplen las condiciones de potencia, tanto de señal como de ruido, impuestas sobre un circuito. En el caso de la potencia de señal, la comprobación se hace de forma directa: dado un nivel de potencia a la entrada, se comprueba si las ganancias de los componentes contribuyen a que el nivel de potencia a la salida satisfaga la especificación del servicio. En el caso de la potencia de ruido, se comprueba de forma indirecta, es decir, a través de la figura de ruido. Según las figuras de ruido de todos los componentes, se calcula la figura de ruido total del circuito.

Para la realización del balance se diseñaron varias tablas *excel*, las cuales se adjuntan en el archivo *balance.xlsx*, como herramienta de cálculo. En este apartado de la memoria no se desarrollará el balance de potencias hecho ya que podría resultar engorroso, no obstante, se hará una guía por la hoja de cálculo usada para realizar el balance explicando su diseño.

3.6.1. Explicación de la hoja de cálculo

Se puede ver el aspecto general de la hoja en la **figura 3.16**. Se pueden diferenciar dos partes fundamentales en la hoja: una parte de datos y otra de cálculos. La parte



Figura 3.16: Aspecto general de la hoja de cálculo

de datos está encuadrada en naranja y la de cálculo en negro.

La parte de datos la forman las tablas en amarillo con nombres *Datos globales* y *Resultados*. En *Datos globales* se recogen las especificaciones del servicio de potencia, la constante de Boltzman, el ancho de banda del canal, la temperatura de ruido de referencia y la temperatura de ruido de la antena. En *Resultados* se recogen los resultados del balance. Aparte de las tablas amarillas, hay otras tres tablas en las que se especifican los componentes de la propuesta así como sus parámetros característicos, estas tablas son: *Componentes comunes a RX-TX*, *Componentes RX* y *Componentes TX*.

- Datos globales y resultados.

Datos globales			Resultados		
K (cte de Boltzman)	0,00	W/Hz*K	Figura de ruido Rx	7,15	dB
B (Ancho de banda)	300000,00	Hz	(S/N) _i	-0,80	dB
T0(Tem.Referencia)	290,00	K	(S/N) _o	-7,53	dB
T(Tem.Eq.Antena)	290,00	K	Pout	37,42	dBm
F(Figura de ruido)	8,00	dB			
Pin mínima	-120,00	dBm			
Pin máxima	-65,00	dBm			

Figura 3.17: Datos globales y resultados

- Componentes comunes a RX-TX.

Componentes comunes a Rx-Tx								
	Filtro BPF-F184	Mezclador ADL5350	Mezclador ADL5369	Mezclador HMC684	Lofta	Commutador 0	Switch HMC1118	Switch HMC595
Ganancia(dB)	-1,68	-6,80	-6,20	-6,50			-0,25	-0,50
Perd.Retorno O(dB)	--	--	--	19,00			35,00	27,00
Perd.Retorno O(dB)	--	--	21,00	17,50			35,00	38,00
Perd.Max I (dBm)	33 dBm	25,00	20,00	26,00			39,00	39,00
Perd.Max O (dBm)		20,00	20,00	26,00			37,00	37,50
Figura de ruido (dB)	1,68	6,50	8,00	7,00	5,00		0,25	0,50
Ganancia	0,88	0,21	0,24	0,22			0,94	0,89
Factor de ruido	1,47	4,47	6,31	5,01	3,16		1,06	1,12
Potencia O _i (dBm)		4,00	(-6, 10)	(-6, 3)				

Figura 3.18: Componentes comunes RX-TX

■ Componentes RX.

Componentes RX				
	LNA ADL5530	LNA ADL5534	LNA AFIC901	LNA BGA2870
Ganancia(dB)	16,50	20,50	30,60	31,00
Perd.Retorno I(dB)	11,40	20,00	--	27,00
Perd.Retorno O(dB)	29,30	27,60	--	17,00
Pot.Max I (dBm)	10,00	10,00	--	--
Pot.Max O (dBm)	16,50	20,30	-2,70	4,00
Figura de ruido (dB)	3,50	2,70	--	3,20
Ganancia	44,67	112,20	1148,15	1258,93
Factor de ruido	2,24	1,86	--	2,09
Potencia OL (dBm)				

Figura 3.19: Componentes rama RX

■ Componentes TX.

Componentes Tx			
	AMP.POT HMC	AMP.POT MW71	AMP.POT NPA
Ganancia(dB)	20,00	24,60	22,50
Perd.Retorno I(dB)	16,00	25,00	13,00
Perd.Retorno O(dB)	17,00	--	12,60
Pot.Max I (dBm)	33,00	27,00	TBD
Pot.Max O (dBm)	40,30	40,40	38,40
Figura de ruido (dB)			
Ganancia	100,00	288,40	177,83
Factor de ruido	1,00	1,00	
Potencia OL (dBm)			

Figura 3.20: Componentes rama TX

Hay dos tablas en la parte de cálculo: una para el receptor y otra para el transmisor. La tabla del receptor es la de la **figura 3.21**. En la fila G acumulada(dB) se calcula la ganancia del circuito por etapas, si hay m elementos o etapas con ganancia g_i en dB, para la etapa n ($n < m$), la ganancia acumulada se calcula como:

$$g_n = \sum_{i=0}^{n-1} g_i \quad (3.1)$$

La ganancia total se calcula como:

$$g = \sum_{i=0}^{m-1} g_i \quad (3.2)$$

En la fila G acumulada se calcula G acumulada(dB) de la etapa en lineal, es decir:

$$g = 10^{\frac{gn}{10}} \quad (3.3)$$

	COM	F1	LNA	COM	F2	MX	LoRa
G acumulada(dB)	-0,50	-2,80	16,20	15,70	13,40	6,60	
G acumulada	0,89	0,52	41,69	37,15	21,88	4,57	
F acumulado	1,12	1,65	4,53	4,54	4,55	4,71	5,18
Aporte por etapa	1,12	0,53	2,88	0,00	0,02	0,16	0,47
N (dBm)	-119,06	-119,68	-96,29	-96,79	-99,07	-105,73	
F Ruido (dB)	0,50	2,18	6,56	6,57	6,58	6,73	7,15
Te (K)	36,61	195,59	1059,84	1060,72	1065,74	1113,28	1255,20
Pot máx (dBm)		0,00	--	0,00		23,00	
Potencia a la salida	-120,50	-122,80	-103,80	-104,30	-106,60	-113,40	Pin=-120dBm
Potencia a la salida	-65,50	-67,80	-48,80	-49,30	-51,60	-58,40	Pin=-65 dBm

Figura 3.21: Hoja de cálculo para el receptor

En la fila F *acumulado* se calcula figura de ruido. Según la fórmula de Friis[16], para un receptor con m elementos, la figura de ruido viene dada por:

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_m - 1}{G_1 G_2 \dots G_{m-1}} \quad (3.4)$$

En la fila *Aporte por etapa* se calcula cada término de la **ecuación 3.4**, es decir, $\frac{F_m - 1}{G_1 G_2 \dots G_{m-1}}$. Por lo tanto, en la fila *Aporte por etapa* y columna *COM*, en la celda está el valor F_1 , en la misma fila y columna *F1* en la celda está $\frac{F_2 - 1}{G_1}$ y así sucesivamente. Obtenidos los aportes de cada etapa, en la fila *F acumulado* se va sumando los aportes según la **ecuación 3.4**. En esa fila y en la columna *COM*, la celda tiene el valor F_1 . En la misma fila y en la columna *F1*, la celda guarda el valor $F_1 + \frac{F_2 - 1}{G_1}$ y así sucesivamente.

En la fila *F Ruido (dB)* se toma cada valor de las celdas de la fila de *F acumulado* y se pasa a decibelios $F(dB) = 10 \log_{10}(F)$. En la fila *T (K)* se toman los valores de las celdas de *F acumulado* y se pasa a temperatura de ruido usando la correspondiente expresión $T = \frac{F-1}{290K}$. En la fila *N (dBm)* se calcula el nivel de ruido en cada etapa mediante la expresión $N(dBm) = 10 \log_{10}(K(T_0 + T)BG) + 30$ [16]

En las dos últimas filas se calcula el nivel de potencia en cada etapa del receptor partiendo de un nivel estimado de potencia en la entrada del receptor y la ganancia acumulada en cada etapa. Se estudia para el valor mínimo de potencia recibida estimado, -120 dBm, y para el máximo estimado, -65 dBm. Se comprueba que para el mínimo, al final del receptor, llega un nivel de potencia mayor que el valor de sensibilidad, es decir, -120 dBm. Se comprueba también que, para el máximo, el nivel de potencia a la salida del cabezal es menor que el nivel de saturación, es decir, -50 dBm. Se puede

sintetizar este párrafo en la siguiente expresión:

$$P_{RX}(dBm) = [-120, -65] + \sum_{i=0}^{m-1} g_i = [-120, -65] + g : P_{RX} \subseteq [-120, -50]$$

	MX (MX0)	F2	COM	POT1	POT2		COM	F1
G acumulada[dB]	-6,80	-9,10	-9,60	15,00	39,60		39,10	37,42
G acumulada	0,21	0,12	0,11	31,62	9120,11		8128,31	5520,77
Pot máx [dBm]	20,20		0,00	38,40	0,00		0,00	Att var [-7,5 : -0,5: -4,5] dB
Potencia a la salida	-6,80	-9,10	-9,60	15,00	39,60		39,10	37,42
								PoutLoRa=0dBm

Dado que tenemos un rango de potencia de 14 dB a la salida del LoRa, y a la salida de la antena hay un rango de 7 dB, solo comprobamos que con la potencia mínima del LoRa llegamos a la potencia mínima de salida

Figura 3.22: Hoja de cálculo para el transmisor

En la **figura 3.22**, se calcula el nivel de potencia en cada etapa del transmisor partiendo de un nivel de potencia dado en la salida del LoRa y de la ganancia acumulada en cada etapa del transmisor. El LoRa pueda dar a su salida 0 dBm, 7 dBm y 14 dBm, y con el nivel de potencia del LoRa y la ganancia del transmisor se debe alcanzar el rango de potencia de salida dado en las especificaciones. Las expresiones para el cálculo de ganancia vistas para el receptor son igualmente válidas para el transmisor, por lo tanto, la potencia en la rama TX tiene que cumplir:

$$P_{TX}(dBm) = P_{LoRa} + \sum_{i=0}^{m-1} g_i : P_{TX} \subseteq [30, 33]$$

3.7. Elección de componentes

Dada la propuesta de componentes y realizado el balance de potencias, procede realizar una elección justificada de los componente que se usarán cuando se diseñe la PCB. Aparte de los resultados que se extraen del balance de potencias, hay otros factores que pueden influir en la elección de componentes como el impacto económico, las interfaces de entrada y salida, el consumo de potencia, etc.

A lo largo de este apartado, por cada componente del circuito, se justificará qué *chip* se elige.

3.7.1. LNA

Se muestra, a continuación, una tabla que recoge la propuesta de LNA y sus correspondientes precios.

LNA	Precio (euros)
ADL5530	2.74
ADL5534	6.54
AFIC901NT1	2.98
BGA2870	0.25
BGA2874	0.25
MAAM-011156	4.37
MAX2611EUS+T	1.94
MAX2650EUS+T	2.08
THS9000DRWT	2.02
THS9001DBVT	2.8

Tabla 3.11: Precios de los LNA

A la hora de elegir LNA, las columnas **M.I** y **M.O** de la **tabla 3.4** influyen menos que el resto ya que el LNA se usa en recepción, y los niveles de señal son muy bajos. Los parámetros más influyentes son la ganancia y la figura de ruido, ya que, mientras mayor sea la ganancia y menor sea la figura de ruido, menor será la figura de ruido del receptor.

El fabricante del AFIC901 no da la suficiente información como para tenerlo en cuenta en la elección, por lo tanto, se descarta. Los dos BGA son los candidatos más interesantes, pues no solo tienen la mejor ganancia y figura de ruido, sino que además, tienen el precio más bajo. Desafortunadamente, en el balance de potencia se comprueba que la ganancia de los BGA es superior a la ganancia máxima que puede tener el receptor, así que se descartan los BGA. En cuanto a los restantes, son bastante similares en características, pero los THS900X, el MAAM y el ADL5534 tienen unas pérdidas de retorno significativamente superiores al resto de opciones, por lo tanto, los cuatro anteriores se descartan también.

De las opciones restantes, debido a la similitud entre ellos, se opta por el más barato, es decir, el LNA MAX2611.

3.7.2. PA

Se muestra, a continuación, una tabla que recoge la propuesta de los amplificadores de potencia y sus correspondientes precios.

PA	Precio (euros)
HMC1099PM5E	85.12
MW71C008NT1	21
NPA1003QA	40.7

Tabla 3.12: Precios de los PA

Las opciones propuestas para el PA son bastante similares en características, y por ende, cualquiera de ellos sería un candidato idóneo para el circuito. Sin embargo, en lo que al precio se refiere, las diferencias son notorias, por lo tanto, se escogerá el más barato con el fin de minimizar el coste económico del cabezal.

3.7.3. Filtros de RF

Se muestra, a continuación, una tabla que recoge la propuesta de filtros y sus correspondientes precios.

De los filtros propuestos en la **tabla 3.9**, *a priori*, el filtro ideal sería el BPF-F184, ya que es el que mejores características presenta y el único que admite la potencia del transmisor (rango de 30 a 33 dBm). Por lo tanto, como mínimo, necesitaríamos una unidad de dicho filtro. Sin embargo, el fabricante no vende unidades sueltas, sino que fija un mínimo de unidades a comprar, es decir, que se tendrían que comprar varias unidades del BPF-F184. Esta casuística impone, sobre el desarrollo de este TFG, un problema: el precio del BPF-F184 es elevado y si se decide su adquisición, se tendrían

Filtro	Precio (\$)
BPF-F184	58.95
SXBP-161R5	17.95
SXBP-169	15.95
TBP-154	18.95

Tabla 3.13: Precios de los filtros de RF

que comprar varias unidades, por lo tanto, se incrementaría mucho el coste económico del cabezal.

Llegados a este punto, se impone la necesidad de modificar la topología o de buscar más filtros. Tras una segunda exhaustiva búsqueda de filtros, no se logra encontrar ninguna opción viable, y consecuentemente, se modifica la topología. Se opta por trasladar el filtro a la salida de la antena a la rama receptora, dejando al conmutador como el primer elemento del cabezal. También se coloca un filtro de RF previo al atenuador para mantener la atenuación sobre los productos de intermodulación en transmisión. La topología final es:

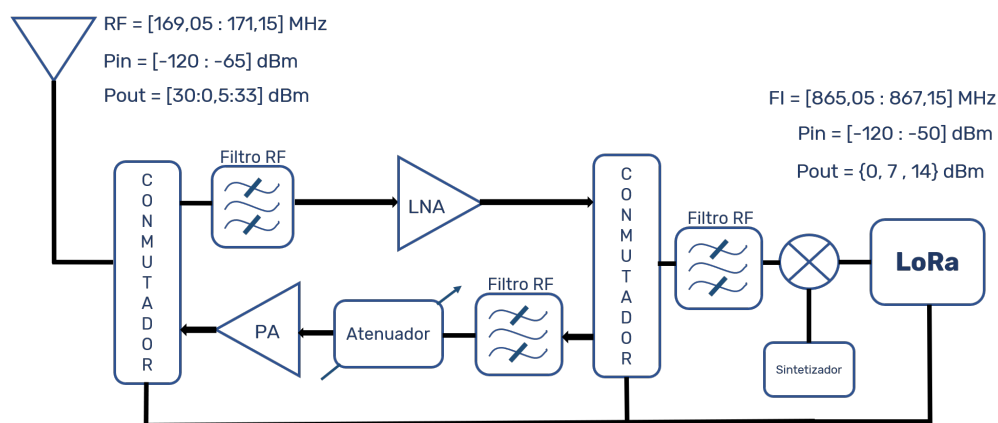


Figura 3.23: Topología final modificada

Una vez modificada la topología, y descartado el filtro BPF-F184, se procede a la elección del filtro de RF. El TBP-154 es el que mayor atenuación tiene sobre la banda de paso, y el más caro, por lo tanto, se descarta. Entre los dos SXBP, sus características son similares, pero el SXBP-161 no da información sobre las pérdidas de retorno. Dado que el SXBP-169 ofrece más información y resulta más económico, se escoge el SXBP-169.

3.7.4. Atenuador

Se muestra, a continuación, una tabla que recoge la propuesta de atenuadores y sus correspondientes precios.

Tal y como se puede ver en la **tabla 3.6**, el atenuador PE43711 es muy similar al

Atenuadores	Precio (euros)
SKY12347-362LF	5.16
PE43711	12.25
SKY12343-364LF	6.25

Tabla 3.14: Precios de los atenuadores

SKY12347-362LF en características, sin embargo, el PE43711 cuesta algo más del doble, así que se descarta dicho componente. El SKY12347-364LF presenta unas mejores prestaciones que el SKY12347-362LF en cuanto a pérdidas de retorno, sin embargo el rango de atenuación del SKY12347-362LF se ajusta mejor. Aparte del mejor ajuste en cuanto a la atenuación, el SKY12347-362LF resulta más económico, así que se escoge el SKY12347-362LF. Este atenuador, ofrece también una interfaz de programación simple, lo cual permitirá que el controlador que se use para configuración sea más sencillo.

3.7.5. Mezclador

Se muestra, a continuación, una tabla que recoge la propuesta de mezcladores y sus correspondientes precios.

Mezclador	Precio (euros)
ADL5350	5.17
ADL5369	11.42
HMC684	19.95
HMC686	12.58

Tabla 3.15: Precios de los mezcladores

Tal y como se ve en la **tabla 3.8**, los cuatro mezcladores son comparables. Los HMC son los que tienen mayor precio y peores pérdidas de retorno, además el HMC686 es el que peor pérdida de inserción tiene. El ADL5350 no da información de pérdidas de retorno en la entrada y salida del mezclador, pero en el *datasheet* se especifica la red de adaptación de cada puerta con los valores necesarios según la frecuencia de entrada. El ADL5369 es el que mejor prestaciones que ofrece respecto a pérdidas de inserción, pero tiene una entrada y salida balanceada. Los componentes que se conectan con el mezclador, el LoRa y el filtro de RF, tienen entrada no balanceada, así que si se escogiera el ADL5369 habría que incluir circuitería adicional para que funcionara

el circuito. El ADL5350 tiene entrada y salida no balanceadas, así que no precisa de circuitería adicional.

Dado lo anterior, en primera instancia se descartan los HMC porque sus características son peores y su precio es mayor. Entre el ADL5350 y el ADL5369, el ADL5369 implica complicar la circuitería y la futura implementación, además, este resulta más caro. Por lo tanto, se escoge el ADL5350.

3.7.6. Conmutadores

Se muestra, a continuación, una tabla que recoge la propuesta de conmutadores y sus correspondientes precios.

Conmutadores	Precio (euros)
HMC1118LP3DE	10.95
HMC595AE	5.29
HMC8038LP4CETR	6.09
PE42020A-X	27.27

Tabla 3.16: Precios de los conmutadores

En la elección del conmutador hay un aspecto crítico a tener en cuenta, la potencia máxima de salida. La etapa de potencia del transmisor entrega una potencia entre 30 y 33 dBm, por lo tanto, el último componente de la cadena de transmisión debe ser capaz de soportar ese nivel de potencia, en el caso del cabezal, el conmutador conectado a la antena de la **figura 3.23**.

Tal y como se observa en la **figura 3.7**, se puede descartar el PE4220A porque el fabricante no da el dato **M.O**. En cuanto a los HMC, son bastante similares entre sí. Se puede descartar el HMC8038 por ser el que más atenúa la señal y el que peor figura de ruido tiene. El HMC1118 ofrece una atenuación y figura de ruido más favorable, aunque no es una mejora sustancial respecto al HMC95. Por otro lado, las pérdidas de retorno resultan más favorables con el HMC95 y su precio es la mitad que el precio del HMC1118. Por lo tanto, se escoge el HMC95 ya que en conjunto es mejor.

3.7.7. Sintetizador

En este punto del TFG, se tomó la decisión de que el sintetizador fuera configurable por interfaz paralela. Introducir en el diseño un *chip* con interfaz serie implicaba la necesidad de introducir un microcontrolador para generar las señales de reloj y escritura en registro, complicando así el circuito final. Dada esta circunstancia, de los sintetizadores propuestos en primera instancia, solo dos de ellos se pueden tener en cuenta para la elección: el MAX3674 y el IDT8N3DV85.

El IDT8N3DV85 presenta un inconveniente, el cual, motiva su rechazo: su configuración no es accesible por el usuario. Es cierto que el oscilador local que necesita el mezclador es fijo, y que este sintetizador puede generar el valor especificado en el balance de frecuencias, pero en un primer prototipo, es muy probable que se tengan que probar otros valores de oscilador local. Por lo tanto, el IDT8N3DV85 limita el futuro testeo en el laboratorio del cabezal. Dado toda la casuística anterior, se escoge el MAX3674, el cual tiene un precio de 11.17 euros.

Capítulo 4

Implementación del cabezal

4.1. Introducción

Una vez alcanzado este punto del TFG, se tienen los dos elementos necesarios para realizar la implementación del cabezal: la topología, la cual indica la interconexión de los diferentes componentes del circuito, y la elección de componentes. El paso intermedio entre el diseño descrito en los anteriores capítulos y la implementación del circuito es el diseño software de dicha PCB (*Printed Circuit Board*).

Para el diseño de la PCB es necesario el uso de algún *software* para definir la placa. Definir la placa consiste en insertar los *pads*, superficie de metal donde se sueldan los componentes, y dibujar las pistas, conexiones entre los diferentes componentes. Entre la variedad de *software* que hay en el mercado, se usará el *EAGLE*[17] de *Autodesk*. *EAGLE* es un *software* gratuito que, para diseños de baja frecuencia, ofrece todo lo necesario. Además, en los últimos años, la comunidad que usa este *software* ha crecido y, consecuentemente, hay más modelos de componentes y diseños en la red.

Antes de entrar en el diseño de PCB con *EAGLE*, es necesario profundizar en los conceptos y vocabulario asociado al diseño de PCB.

4.2. Diseño de PCB

Una PCB es una placa en la que se imprimen los *pads* y las pistas de un circuito. Las pistas constituyen las interconexiones entre los diferentes componentes del circuito, y los *pads* es el área donde se sueldan los componentes. Los componentes pueden ser de inserción o de montaje superficial:

- Componentes de inserción: los *pads* de los componentes de inserción lo conforman una serie de vías que conectan con varias pistas. Esas vías tienen un contacto metálico expuesto en el cual se introducen y sueldan las patas de los componentes.

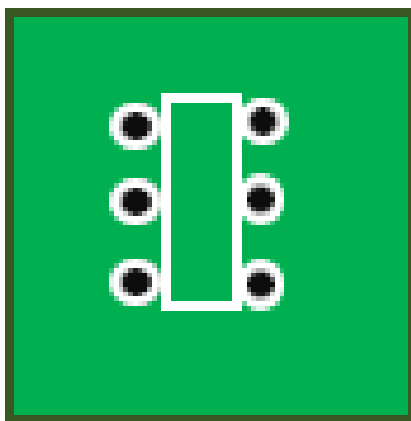


Figura 4.1: *Pad* de un componente de inserción

- Componentes de montaje superficial o SMD (*Surface Mount Device*): los SMD tienen una huella o *footprint* de material conductor definida por el fabricante. Para introducir un SMD en una PCB, es necesario imprimir en la misma el *footprint* del componente, depositar sobre dicho *footprint* una sustancia conductora y colocar el componente encima. Una vez depositado el componente sobre la correspondiente huella en la placa, se aplica calor para que haya contacto eléctrico.

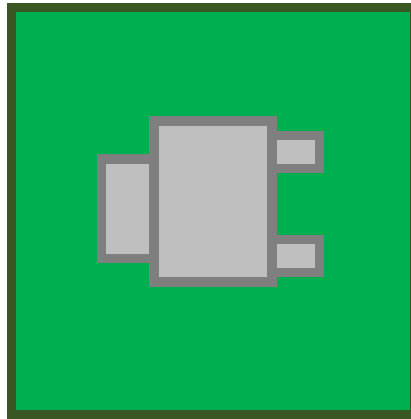


Figura 4.2: *Pad* de un componente SMD

Las PCB se componen de una serie de capas de diferentes materiales. En el mercado, hay mucha variedad en cuanto a número de capas pero, en general, suelen aparecer las siguientes:

- *Sustrato*: capa hecha de material dieléctrico. Es la capa sobre la que se colocan el resto de capas.
- *Cobre*: capa de material conductor. Suelen haber al menos dos, una por encima del sustrato, *top layer*, y otra por debajo, *bottom layer*. En esta capa, se definen las pistas y los *pads*, y el resto de la capa que no se usa como pista o *pad* se deja como plano de masa.
- *Soldermask*: capa de material no dieléctrico que se deposita sobre la capa de cobre. Esta capa deja expuestos los *pads* para la posterior soldadura de componentes. Esta capa no suele aparecer en los diseños de alta frecuencia.
- *Silkscreen*: esta capa se sitúa sobre la *soldermask* o sobre la capa de cobre, si no hubiera *soldermask*. En esta capa se define la serigrafía de la PCB, así como símbolos que ayuden al técnico a identificar los elementos de la PCB con los elementos de la topología del circuito.

En la siguiente figura se muestra la estructura por capas de la PCB.



Figura 4.3: Distribución de capas en una PCB

4.3. Software Eagle para diseño de PCB

EAGLE es un *software* para diseño de PCB de *Autodesk*. Las características por las cuales se ha escogido este *software* son:

- Es gratuito.
- Es intuitivo.
- Hay mucha información sobre su uso debido a la comunidad que hay detrás.
- Gran variedad de *libraries* de componentes.

El proceso de diseño de una PCB en EAGLE consta de una serie de pasos. En este apartado se clarificará la secuencia típica que hay que seguir: desde la introducción de los modelos de componentes que el *software* necesita, hasta el esbozo del *boardfile*. Se complementará todo el proceso con imágenes de las diferentes ventanas y menús de la aplicación. En primer lugar, se mostrará cómo crear *libraries* en EAGLE y las diferentes maneras de introducir los modelos de los componentes, una vez definidos esos procesos, se propondrá un ejemplo de circuito con una topología sencilla y se creará la PCB.

4.3.1. Creación de *libraries* y generación de modelos

Al abrir la aplicación, la primera ventana muestra un menú con diferentes opciones:

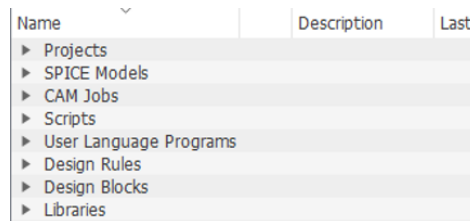


Figura 4.4: Menú inicial de EAGLE

De ese menú, de cara al desarrollo del TFG solo son interesantes dos opciones: *Projects* y *Libraries*.

- *Projects*: cuando se cree un proyecto, EAGLE lo coloca en ese submenú para hacerlo más accesible

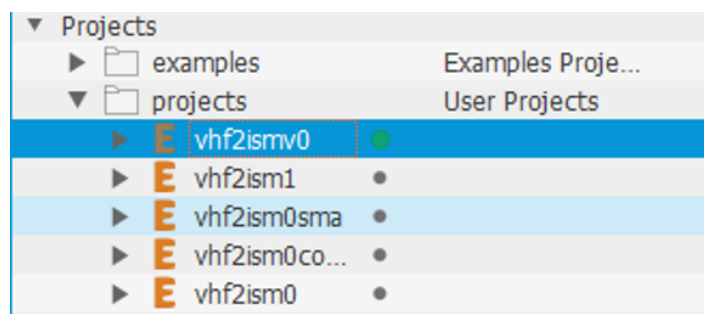
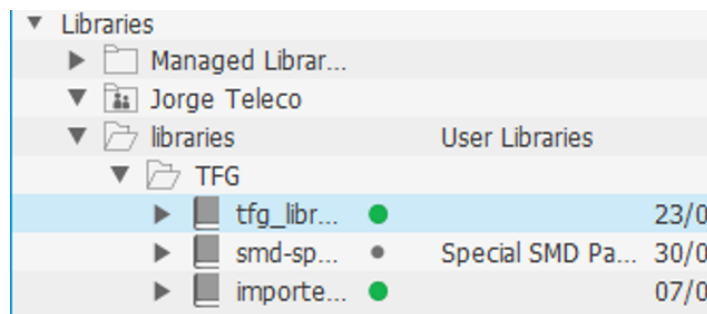
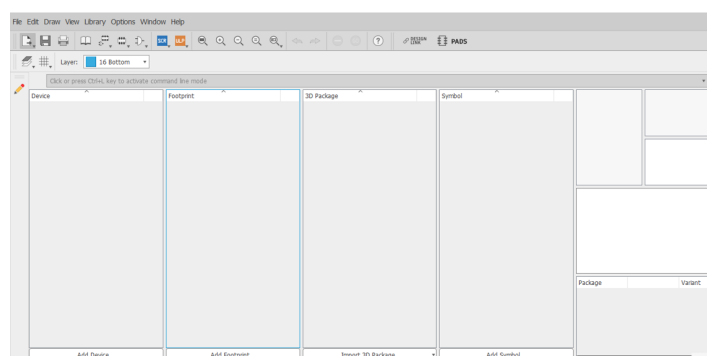


Figura 4.5: Menú inicial de EAGLE: *Projects*

- *Libraries*: a través de esta opción, se podrá acceder a las diferentes *libraries* que EAGLE proporciona. También serán accesibles las que se importen o se creen por el usuario.

Figura 4.6: Menú inicial de EAGLE: *Library*

Antes de comenzar a diseñar la PCB, se necesita tener definida una topología y sus componentes. El siguiente paso, sería comprobar si los modelos de los componentes para EAGLE se encuentran en las *libraries* que trae el *software*. En el caso de que dichos modelos no estén disponibles por defecto en el *software*, habrá que introducirlos. Con este fin, en primer lugar se crea una *library* propia en la que se van a introducir los nuevos modelos. Para crear una, en el *toolbar* superior de la ventana de inicio, se va a *File*, después a *New* y, seguidamente, a *Library*. A continuación, se muestra la siguiente ventana:

Figura 4.7: *Library* vacía

Todos los dispositivos que se añadan a esa *library*, aparecerán ahí. Llegados a este punto, se pueden dar dos circunstancias: que el modelo del componente que se necesita está en la *Internet*, o que no lo esté. Si el componente está disponible, se puede suministrar el modelo de las siguientes maneras:

- Archivo *.lbr*: en este caso, se proporciona el modelo como una *library*. En este caso, cuando se esté diseñando el circuito, bastará con importar el dispositivo en el esquemático accediendo al directorio en el que se encuentre el archivo *.lbr*.

- Archivo *.scr*: en este caso, se está proporcionando un *script*. En la **figura crema 3**, tras seleccionar *File*, se selecciona la opción *Execute Script*. Tras buscar en el directorio en el que se encuentre el archivo y seleccionarlo, el modelo del componente aparece en la *library*.

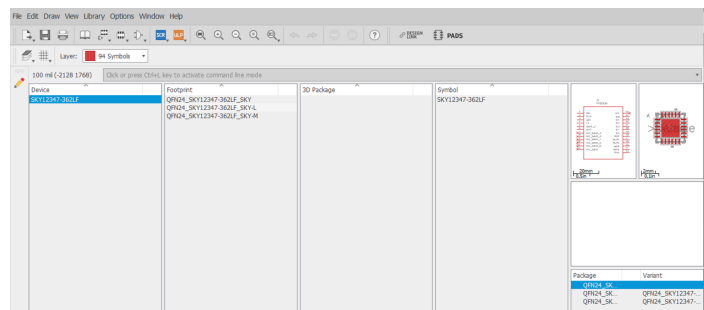


Figura 4.8: Nuevo componente añadido

En el caso de que el modelo del componente no esté, habrá que definirlo. EAGLE define los modelos de componentes como un objeto llamado *Device* al que se le asocian dos atributos: el *Footprint* y el *Symbol*. Para crear un *Device*, se siguen los siguientes pasos:

- Se consulta el *datasheet* del fabricante para saber las medidas del componente.
- En la **figura 4.7**, escogemos *Add Footprint*.
- Se crea el *Footprint* tal y como indica el fabricante.

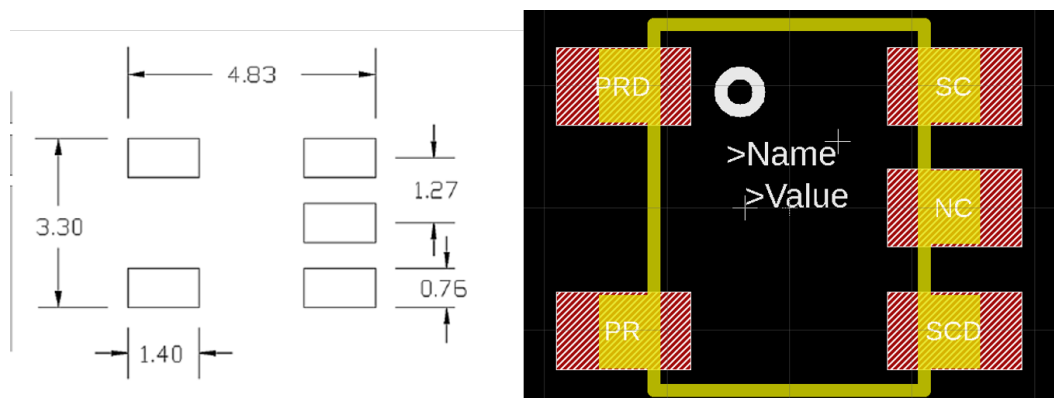


Figura 4.9: *Footprint* en EAGLE y *Footprint* dado por el fabricante

- Se crea el *Symbol* en *Add Symbol*. Es importante que el número de pines coincida con el número de *pads* del *Footprint*.

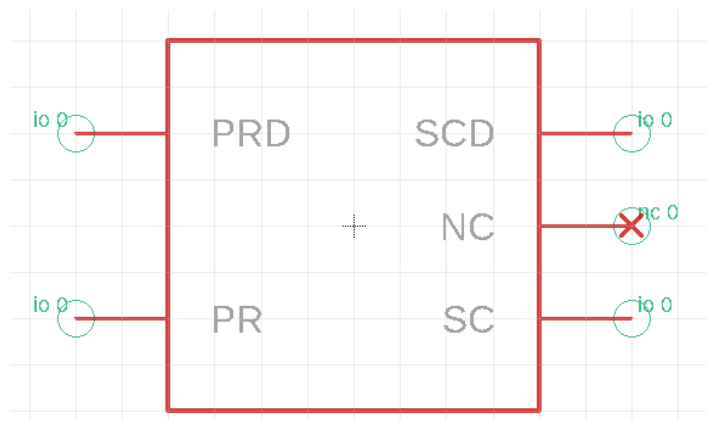


Figura 4.10: *Symbol*

- Se crea el *Device* en *Add Device* y se asocian el *Footprint* y el *Symbol*.

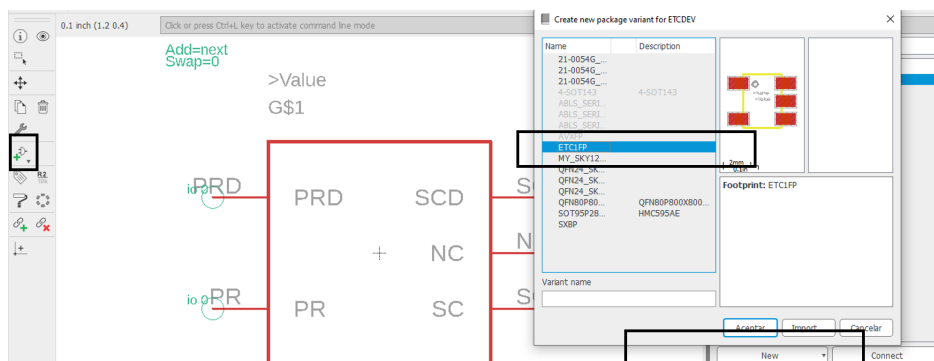


Figura 4.11: *Footprint y Symbol*

- Se asocian los pines del *Symbol* con los *pads* del *Footprint*.

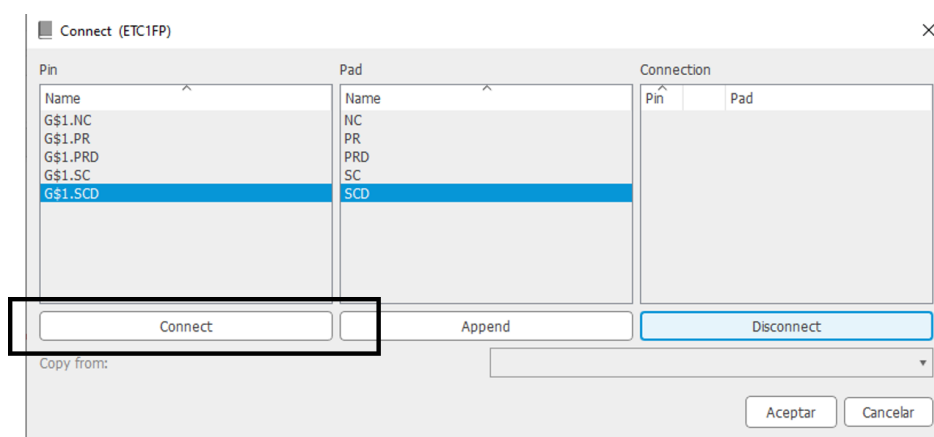


Figura 4.12: Ventana para conectar *pads* del *Footprint* con los pines del *Symbol*

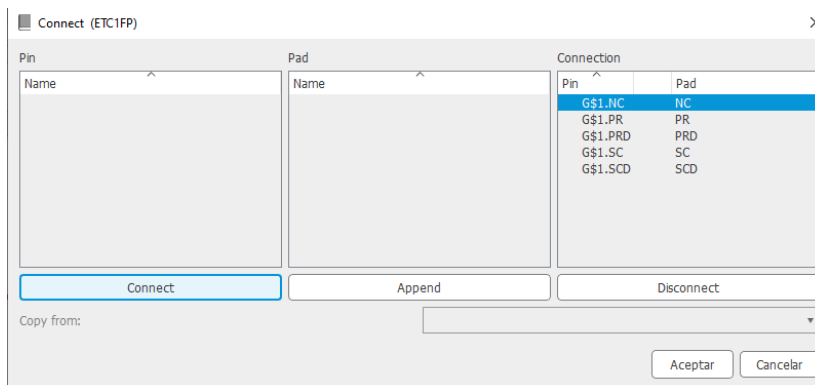


Figura 4.13: Conexión *pads* del *Footprint* con los pines del *Symbol*

Así se crearían los modelos de componentes para su uso en EAGLE. Una vez se tengan todos los modelos de los componentes, se puede empezar a diseñar la PCB.

4.3.2. Creación del *Schematic* y el *Boardfile*

La creación de la PCB conlleva la generación de dos archivos:

- Creación del esquemático : el esquemático es el primer paso. Consiste en introducir en EAGLE la topología del circuito, añadiendo las redes de componentes pasivos que especifique el fabricante.
- Creación del *boardfile*: una vez genera el esquemático, EAGLE permite pasar a la herramienta para crear el *layout* de la PCB.

Primero, se ha de crear el proyecto en la ventana inicial de EAGLE, una vez creado, dentro del proyecto nuevo, se crea un archivo *Schematic*. Una vez EAGLE genera el archivo, muestra una ventana como la siguiente:

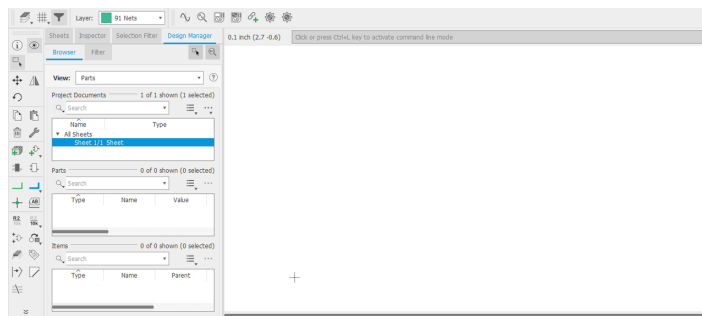


Figura 4.14: Ventana para creación y edición de esquemáticos

Se añade un componente:

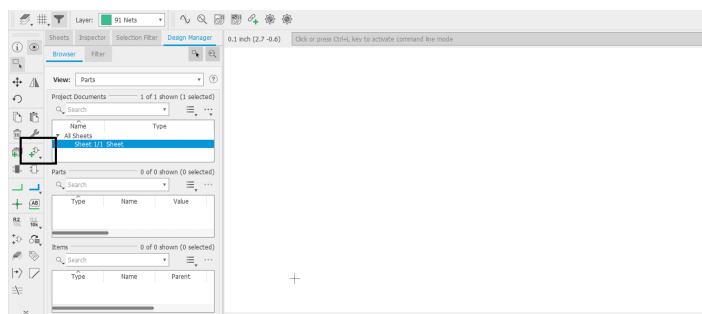


Figura 4.15: *Button* para añadir un componente

Se tendría un resultado como el de la siguiente figura:

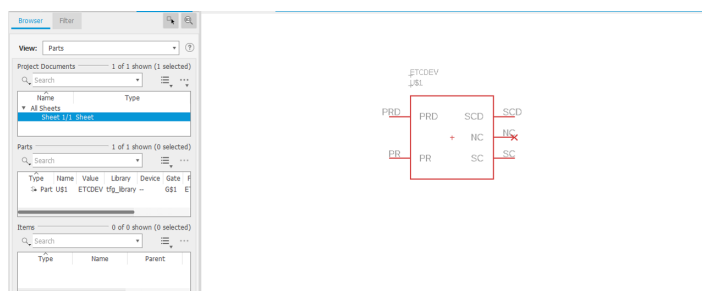


Figura 4.16: Esquemático con un componente

Tras añadir unos cuantos elementos más al circuito, se obtiene el circuito de la figura 4.17 y se realiza el conexionado como se muestra en la figura 4.18

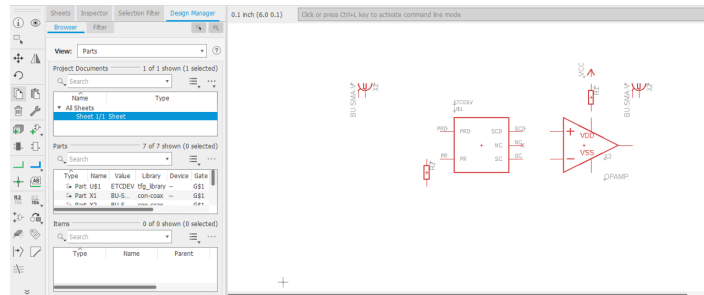


Figura 4.17: Esquemático con todos los componentes

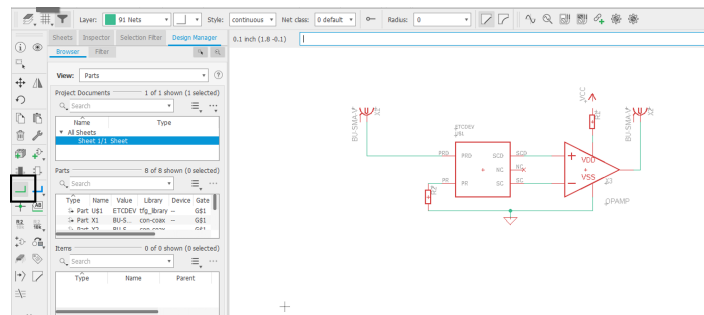


Figura 4.18: *Button* para crear los conexionados y realización del conexionado

En la ventana del editor del esquemático, se selecciona la siguiente opción:



Figura 4.19: *Button* para generar el *boardfile*

Se genera la siguiente ventana:

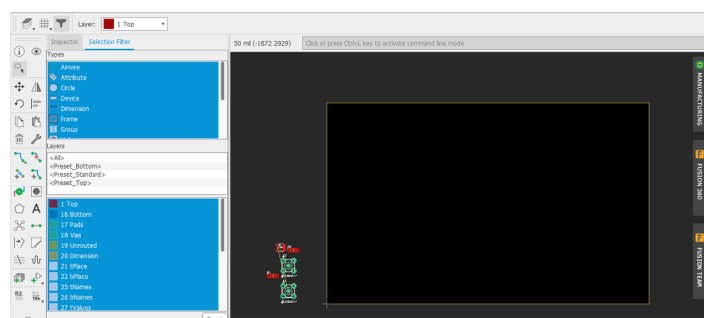


Figura 4.20: Ventana para el *boardfile*

El rectángulo de bordes amarillo representa el área de la PCB. En dicho área es donde se deben distribuir los componentes y generar las conexiones entre ellos. En primer lugar, se procede a distribuir los *footprints* en el área definida por el rectángulo amarillo, seguidamente, se dibujan las pistas de interconexión con la herramienta

encuadrada en negro:

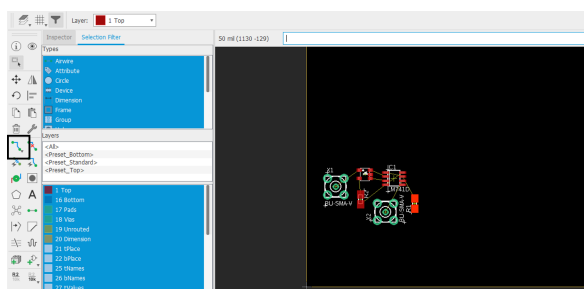


Figura 4.21: Distribución de los componentes

Una vez realizado el conexionado, la PCB tiene un aspecto como el siguiente:

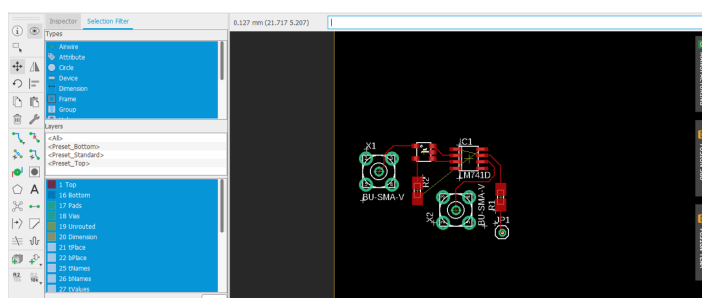


Figura 4.22: Conexionado realizado

Ahora, se procede a ajustar el área de la PCB:

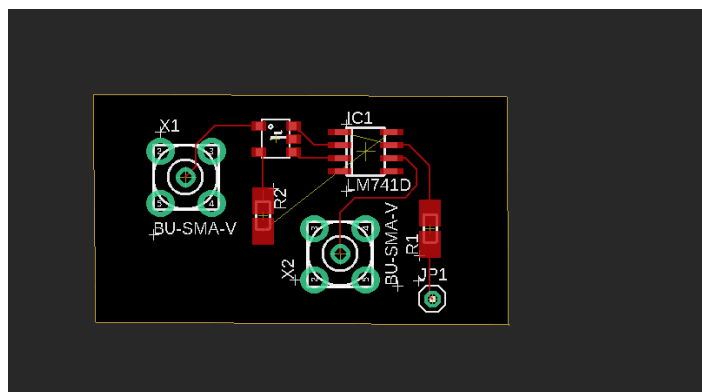


Figura 4.23: Ajuste del área de la PCB

Con la herramienta *Polygon*, se generan los planos de masa y de alimentación. Basta con crear un rectángulo, uno por cada plano, sobre el rectángulo amarillo y asignar el nombre de GND para el plano de masa y VCC para el de alimentación:

Usando la herramienta *rasnet*, se comprueba que el conexionado se ha realizado correctamente:

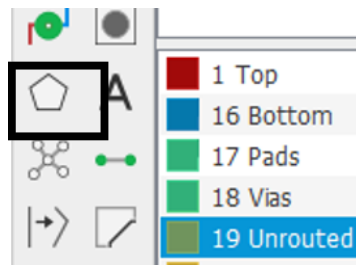


Figura 4.24: *Polygon*

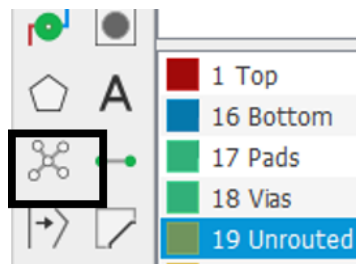


Figura 4.25: *Rastnet*

Ratsnest: Nothing to do! Left-click to select signal object to route

Figura 4.26: Resultado del *rastnet*

Una vez realizado el *rastnet*, la PCB está lista para ser exportada y mandada a fabricar:

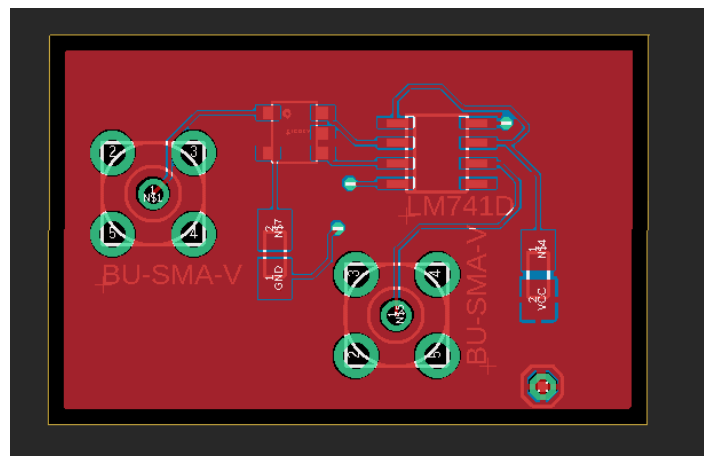


Figura 4.27: PCB tras el *rastnet*

4.4. Diseño del cabezal en EAGLE

En la **sección 4.3** se ha hecho una guía sobre cómo diseñar una PCB usando el *software* EAGLE. En dicho ejemplo, se ha partido de un circuito muy sencillo: un amplificador operacional conectado a un transformador. En el caso del cabezal, el circuito resulta más intrincado que el anterior, por lo tanto, no se va a explicitar todo el proceso ya que sería extenso y engorroso.

En este punto de la memoria, se hará un repaso por las diferentes versiones que se han hecho de la PCB hasta llegar al diseño que finalmente se ha mandado a fabricar. A pesar de que durante el proceso de diseño en EAGLE ha habido muchas modificaciones, se presentarán tres versiones de la PCB. A nivel de esquemático, los cambios no son muy notorios, pero en el *boardfile* sí se distinguen claramente los cambios.

En el esquemático y, consecuentemente, en el *boardfile* hay elementos aparte de los componentes que se preveían en el circuito. Esos componentes son redes de bobinas, resistencias y condensadores que los fabricantes recomiendan incluir a la hora de usar sus dispositivos, es decir, que si no se incluyen dichas redes el dispositivo no funcionará como se especifica en los *datasheets* o, que directamente no funcionará.

Antes de definir el esquemático de la primera versión del circuito, se tuvo que introducir los modelos de los componentes, pues ninguno venía por defecto en las *libraries* de EAGLE. En la siguiente tabla se recogen los componentes de los cuales se tuvo que introducir el modelo.

Componentes
Conmutador HMC595AE
Sintetizador MAX3674
PA MW7I
Mixer ADL5350
Atenuadr SKY
Filtro BPF

Tabla 4.1: Modelos introducidos manualmente en EAGLE

4.4.1. Versión 1: vhf2lora.v1

En esta versión surgió un problema con el sintetizador y el mezclador. El mezclador, en su entrada de OL, admite una señal no balanceada, sin embargo, la salida del sintetizador es balanceada. La solución planteada en principio fue conectar un amplificador diferencial a la salida del sintetizador para convertir la señal balanceada en no balanceada.

El esquemático de esta versión es el de la **figura 4.29**. El *boardfile* definitivo de esta versión es el siguiente:

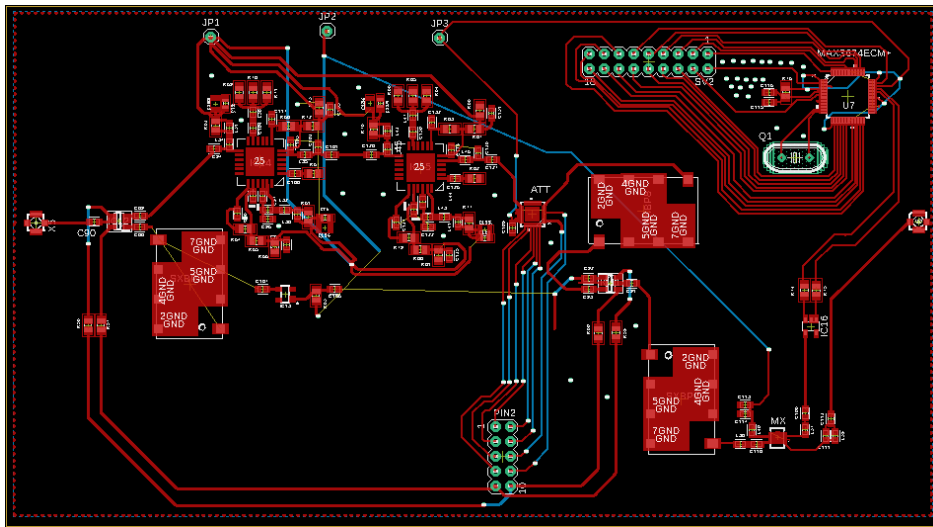


Figura 4.28: *Boardfile* de vhf2lora.v1

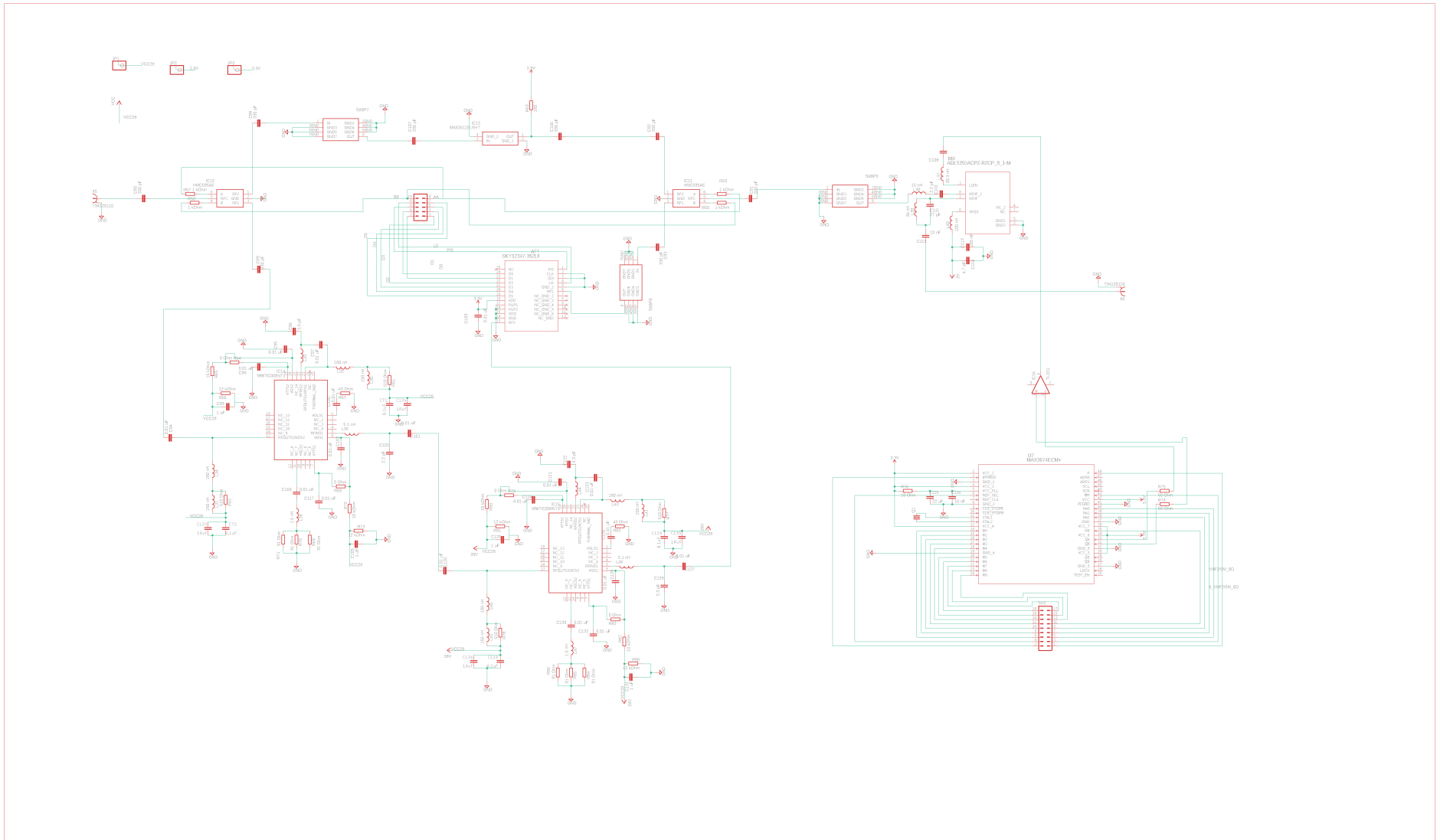


Figura 4.29: Esquemático de vhf2lora.v1

4.4.2. Versión 2: vhf2lora.v2

El principal problema de la anterior versión es el poco aprovechamiento del área de la PCB. Tras analizar la **figura 4.28**, hay mucho espacio entre pistas y componentes, los huecos en negro. Tal y como está la PCB en esa figura, ocupa un espacio de 15×11 cm aproximadamente. Para la versión vhf2lora.v2, el principal objetivo es el aprovechamiento del espacio de la PCB.

El esquemático de esta versión es igual que el de la versión vhf2lora.v1. Tras reorganizar los elementos de la PCB, se obtiene el siguiente *boardfile*:

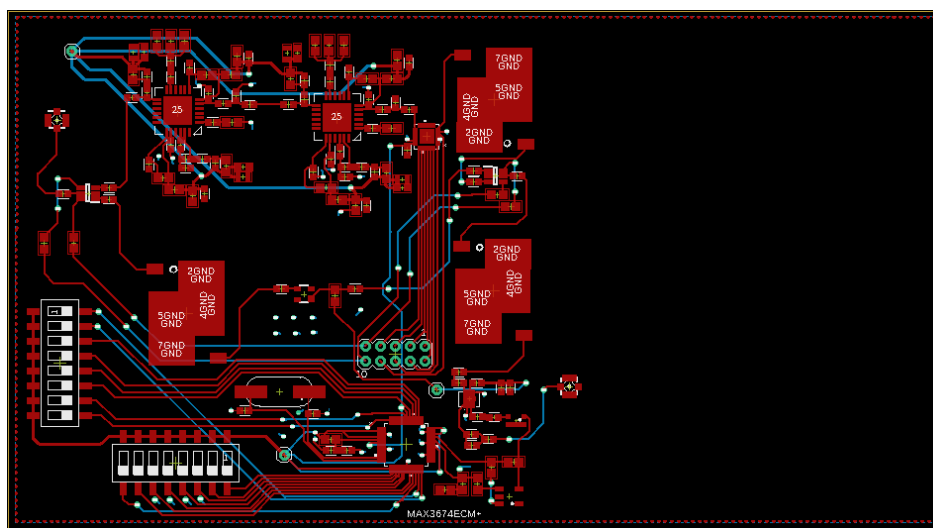


Figura 4.30: *Boardfile* de vhf2lora.v2

En la **figura 4.30** queda de manifiesto que se ha logrado reducir la dimensión horizontal del PCB prácticamente a la mitad. Hay un espacio entre la zona superior y la zona inferior de la PCB dejado a propósito. Ese plano de masa separa la rama transmisora de la receptora para evitar acoples.

4.4.3. Versión 3: vhf2lora.v3

La versión vhf2lora.v3 es la definitiva. Hay tres cambios importantes respecto a la versión anterior:

- Se reduce aún más el tamaño de la PCB.

- Se cambian los conectores. Los conectores iniciales eran coaxiales, y se cambian por SMA (*SubMiniature version A*). Además, se introducen conectores en varios puntos del circuito para poder medir individualmente etapas claves del cabezal.
- Se plantea una mejor solución para la salida balanceada del sintetizador.

La solución para la salida del sintetizador implica un cambio en el esquemático del cabezal. El nuevo esquemáticos sería el de la **figura 4.32**. Resulta interesante profundizar en el subcircuito introducido para adaptar la salida del sintetizador a las características del mezclador.

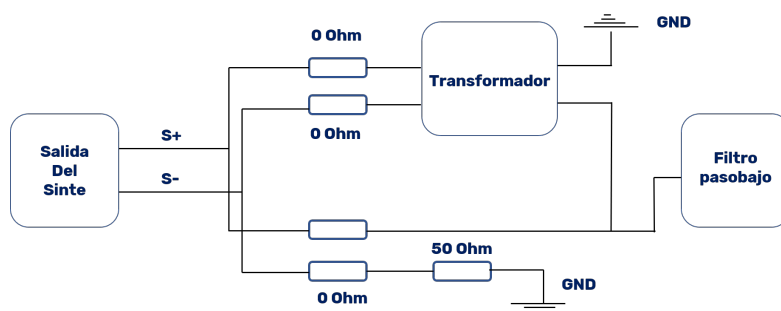
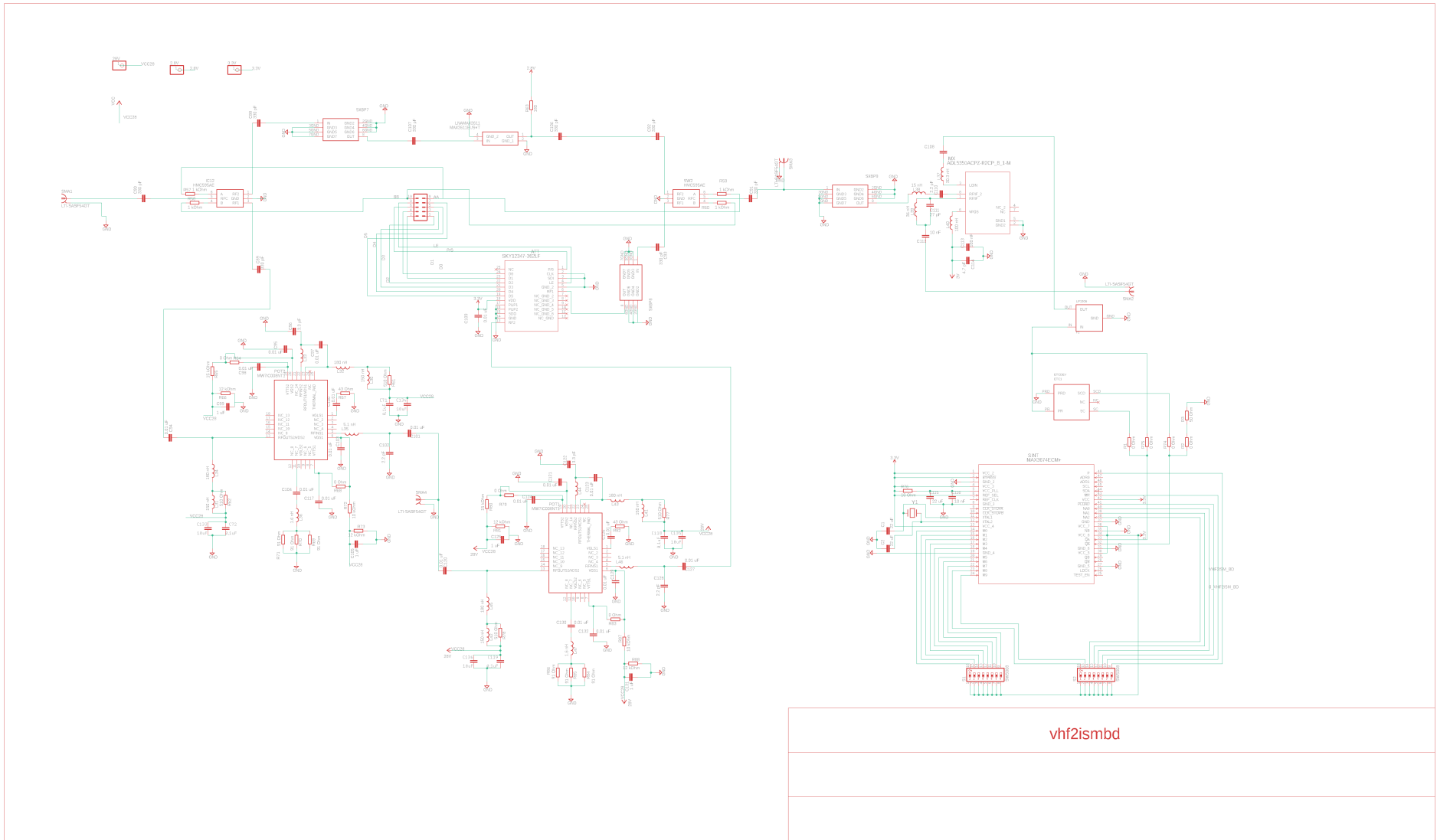


Figura 4.31: Circuito de salida del sintetizador

La salida del sintetizador está formada por dos señales: S+ y S-. Esas salidas se conectan a 4 resistencias de 0Ω , los dos resistencias de la parte superior del esquemático conectan con una posible solución (solución A), y las dos de la zona inferior con otra (solución B). Se ha diseñado así para probar las dos soluciones por separado y decidir la mejor. Si se desueldan las dos resistencias de la zona superior, se testea la solución B, al contrario, si se desueldan las dos resistencias de la zona inferior, se testea la solución A.



vhf2ismbd

Figura 4.32: Esquemático de vhf2lora.v3

Las dos soluciones tienen sus ventajas y desventajas:

- Solución A: se lleva la salida del sintetizador a un transformador para sacar una señal no balanceada. Esta solución implica comprar un componente más, pero previsiblemente será mejor a nivel de potencia de la señal.
- Solución B: se lleva una componente de la salida del sintetizador al filtro paso bajo, y la otra se lleva a tierra, mediante una impedancia de 50 Ohm, la impedancia característica. Esta solución no implica comprar componente, ya que 50 Ohm es un valor típico y está en el laboratorio, sin embargo, disminuirá el nivel de potencia a la entrada del filtro paso bajo.

El filtro paso bajo es un elemento que no se contemplaba en las anteriores versiones. Se usa este filtro para modificar la forma de onda de la señal de salida del sintetizador. El sintetizador saca un tren de pulsos, y para el mezclador viene mejor un tono, es decir, una señal sinusoidal. En el dominio de la frecuencia, el espectro de un tren de pulsos es una *sinc* cuya componente de más potencia se sitúa en la frecuencia de oscilación del tren de pulsos, y el resto de componentes se sitúan en múltiplos enteros de esa frecuencia fundamental. Se sabe que el espectro de una senoide es una delta en la frecuencia de oscilación, así que, con el filtro se eliminan todas las componentes de la *sinc* exceptuando la fundamental, que es la que va a generar la senoide.

Los componentes elegidos para el transformador y el filtro son:

Transformador	ETC1-1-13
Filtro	LP1206

Tabla 4.2: Componentes para la salida del sintetizador

Ambos componentes son de montaje superficial y funcionan en la banda de frecuencias de interés. El transformador atenúa 1 dB sobre la banda la frecuencia de interés, es decir, 696 MHz. El filtro atenúa 1 dB sobre 696 MHz, y sobre el segundo armónico, es decir, 1392 MHz, algo más de 50 dB.

El resultado final del *boardfile* es:

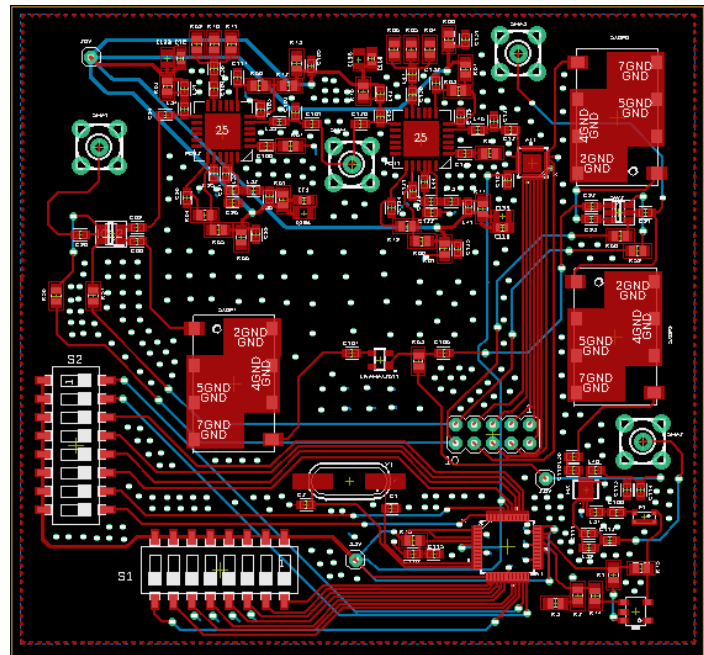


Figura 4.33: *Boardfile* de vhf2lora.v3

Capítulo 5

Medidas y resultados

5.1. Introducción

Una vez soldada la PCB, se ha de validar el prototipo y detectar los fallos para la siguiente versión. Como el cabezal actúa como transceptor junto con el LoRa, hay que validar tanto las funciones del sistema en recepción como en transmisión. Por lo tanto se tomarán medidas para caracterizar el comportamiento real del cabezal, y a partir de esas medidas se podrá validar el cabezal para el conjunto del sistema. Antes de comenzar a tomar las medidas hay que configurar la PCB y suministrar la potencia que necesita para funcionar.

La configuración de la PCB se recoge en el **anexo A**. Una vez se haya configurado correctamente, se debe seleccionar en el banco de pines el modo recepción o transmisión y testarlo. Introduciendo un '1' en el pin 6 y un '0' en el pin 4, se configura la PCB en recepción, por el contrario, si se configura con un '0' en el pin 6 y un 1 en el pin '4', se configura en transmisión.

Otro punto importante previo a la toma de medidas, es la alimentación de la PCB. Este punto es sumamente importante, ya que si los componentes activos de la PCB no reciben la corriente necesaria, el funcionamiento de la placa no será el deseado. Cómo alimentar la PCB se recoge en el **anexo B**.

Para realizar las medidas hará falta instrumentación para generar señales, introdu-

circlos en el circuito y medir su efecto en él. En ese sentido, la instrumentación necesaria será:

- Generador de funciones para generar las señales de entrada al circuito.
- Osciloscopio para medir la señal en el dominio del tiempo.
- Analizador de espectros para medir la señal en el dominio de la frecuencia.
- Cables para conectar la instrumentación y la PCB.
- Multímetro.

5.2. Medidas del receptor

Para validar el funcionamiento del receptor se tomarán las siguientes medidas:

- Ganancia del receptor.
- Figura de ruido.
- Ancho de banda.

Previo a tomar las medidas, se configura en recepción y se alimenta la PCB tal y como se explicita en los anexos correspondientes. Para cada medida se describirán los montajes a realizar así como el procedimiento.

5.2.1. Ganancia del receptor

Para medir la ganancia del receptor, el montaje será el de la **figura 5.1**. La banda de RF está en torno a los 170 MHz, por lo tanto, se genera un tono de -30 dBm a 170 MHz y se mide el nivel de potencia del primer armónico en el analizador de espectro. Dado el nivel medido P_{IN} , se desconecta la señal del analizador de espectros y se lleva al conector SMA0 del cabezal. Se conecta un cable al conector SMA1 y se lleva la

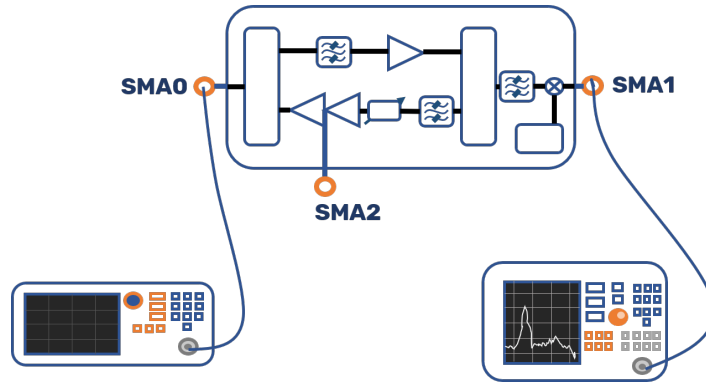


Figura 5.1: Montaje medida ganancia del receptor

señal de salida del cabezal al analizador de espectros. Dado el nivel medido P_{OUT} , la ganancia del receptor es:

$$G_{RX}(dB) = P_{OUT} - P_{IN} \quad (5.1)$$

La ganancia G_{RX} es la resultante de combinar la ganancia del LNA y las pérdidas de inserción del resto de elementos que actúan en recepción.

5.2.2. Ancho de banda del receptor

Se define el ancho de banda del receptor a 3 dB, es decir, se establecerán la frecuencia inferior y superior de la banda del receptor donde la potencia caiga 3 dB. El montaje para la medida es el siguiente:

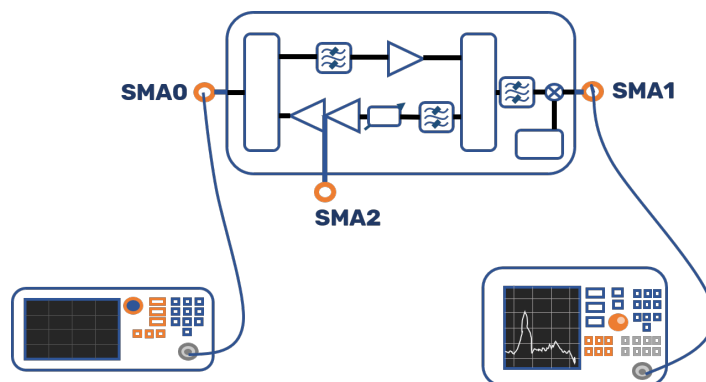


Figura 5.2: Montaje medida ancho de banda del receptor

Se conecta el generador de funciones al analizador de espectros y se introduce un tono de -30 dBm a 170 MHz con un determinado nivel de potencia P_{IN} . Se desconecta el generador de funciones del analizador de espectros, se inyecta la señal en el conector

SMA0 del cabezal y la salida del conector SMA1 en la entrada del analizador de espectros. Tal y como sucedió en el apartado anterior, se mide una potencia de salida $P_{OUT} = P_{IN} + G_{RX}$. A continuación se disminuye el valor de la frecuencia de entrada en el generador de funciones y, cuando la potencia de salida se reduce 3 dB, la frecuencia en el *display* del generador de funciones es la frecuencia de corte inferior f_{ci} . De igual manera, se aumenta el valor de la frecuencia en el generador de funciones, y cuando la potencia se reduce 3 dB, la frecuencia en el *display* del generador de funciones es la frecuencia de corte superior f_{cs} . Dadas esas dos frecuencias, el ancho de banda del receptor resulta:

$$BW_{RX}(MHz) = f_{cs} - f_{ci} \quad (5.2)$$

5.2.3. Figura de ruido

Para medir la figura de ruido se usará el método de la mínima señal detectable. Se define la mínima señal detectable (MSD) como la señal de entrada que genera a la salida una relación señal ruido de 0 dB. Si se define la figura de ruido del receptor como el empeoramiento de la relación señal ruido, se tiene que:

$$F = \frac{S_{IN}N_{OUT}}{N_{IN}S_{OUT}} \Rightarrow F = \frac{MSD}{N_{IN}} \quad (5.3)$$

Despejando MSD y teniendo en cuenta que la ganancia del receptor en lineal es $G_{RX} = \frac{S_{OUT}}{S_{IN}}$, se tiene que:

$$MSD = \frac{N_{OUT}}{G_{RX}} \quad (5.4)$$

Si se pasan las **ecuaciones 5.4** y **5.3** a decibelios se obtiene:

$$MSD(dBm) = N_{OUT}(dBm) - G_{RX}(dB) \quad (5.5)$$

$$F(dB) = MSD(dBm) - N_{IN}(dBm) \quad (5.6)$$

De la **ecuación 5.5**, se puede medir indirectamente N_{OUT} y G_{RX} se ha medido anteriormente. De la **ecuación 5.6**, el ruido de entrada se puede calcular sabiendo el

ancho de banda del receptor B_{RX} en hercios:

$$N_{IN}(dBm) = 10 \log_{10}(KT_0 B_{RX}) - 30 \quad (5.7)$$

El montaje para realizar la medida es el siguiente:

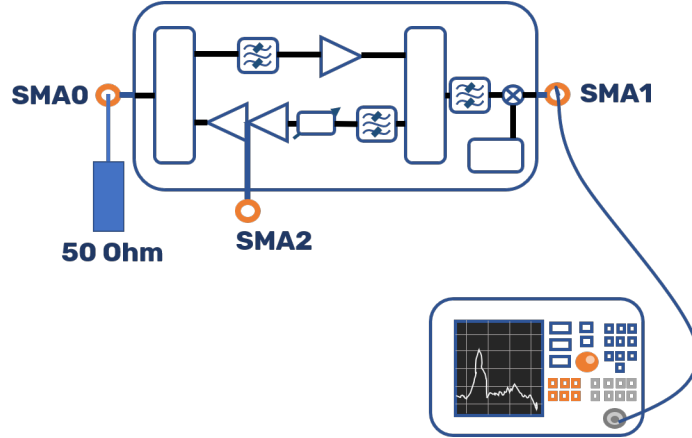


Figura 5.3: Montaje medida figura de ruido del receptor

Se conecta una impedancia de 50Ω a la entrada del cabezal, conector SMA0. La salida del cabezal SMA1 se conecta al analizador de espectros y se mide la potencia. Esa potencia es la que integra el filtro de resolución del analizador de espectros, dado que se quiere medir la potencia que integra la banda del receptor, a la potencia de ruido medida P_N se le resta el ancho de banda de resolución RBW para obtener la densidad espectral de potencia a la salida del receptor:

$$\rho(dBm/Hz) = P_N - 10 \log_{10}(RBW) \quad (5.8)$$

Sabiendo la densidad espectral de potencia ρ , se calcula la potencia de ruido que integra el ancho de banda del receptor:

$$N_{OUT} = \rho + 10 \log_{10}(BW_{RX}) \quad (5.9)$$

Conocido N_{OUT} , se calcula la figura de ruido aplicando la **ecuación 5.6**.

5.3. Medidas del transmisor

Para validar el funcionamiento del transmisor se tomarán las siguientes medidas:

- Ganancia del transmisor.
- Ancho de banda.
- Medidas del amplificador de potencia.

Previo a tomar las medidas, se configura en transmisión y se alimenta la PCB tal y como se explicita en los anexos correspondientes. Para cada medida se describirán los montajes a realizar así como el procedimiento.

5.3.1. Ganancia del transmisor

Para medir la ganancia del transmisor, el montaje será el siguiente:

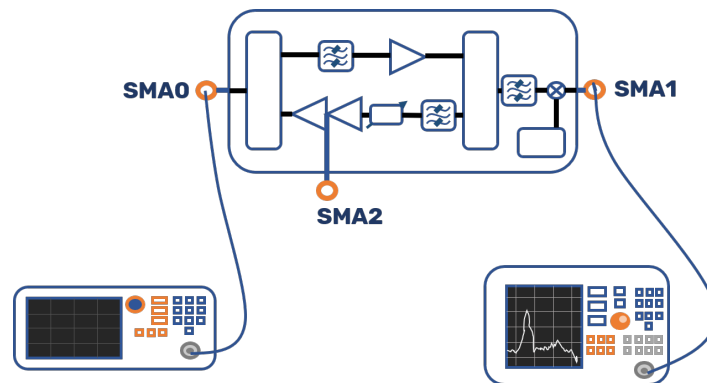


Figura 5.4: Montaje medida ganancia del transmisor

La banda de FI está en torno a los 870 MHz, por lo tanto, se genera un tono de -30 dBm a 870 MHz y se mide el nivel de potencia del primer armónico en el analizador de espectro. Dado el nivel medido P_{IN} , se desconecta la señal del analizador de espectros y se lleva al conector SMA1 del cabezal. Se conecta un cable al conector SMA0 y se lleva la señal de salida del cabezal al analizador de espectros. Dado el nivel medido P_{OUT} , la ganancia del transmisor es:

$$G_{TX}(dB) = P_{OUT} - P_{IN} \quad (5.10)$$

Esta ganancia es la resultante de la ganancia de la etapa de potencia y de las pérdidas de inserción del resto de componentes que influyen en transmisión.

5.3.2. Ancho de banda del transmisor

Se define el ancho de banda del transmisor a 3 dB, es decir, se establecerán la frecuencia inferior y superior de la banda del transmisor donde la potencia caiga 3 dB. El montaje para la medida es el siguiente:

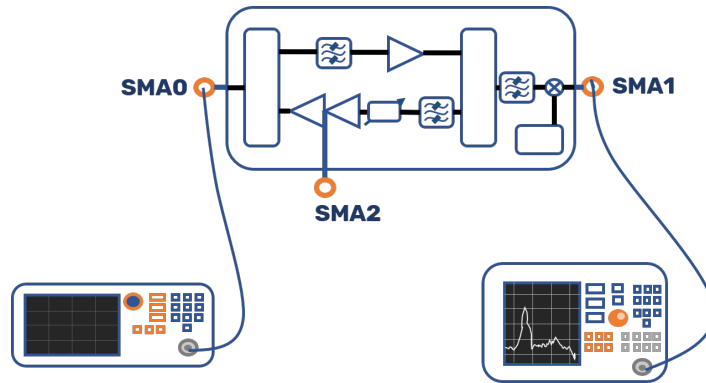


Figura 5.5: Montaje medida ancho de banda del transmisor

Se conecta el generador de funciones al analizador de espectros y se introduce un tono de -30 dBm a 870 MHz con un determinado nivel de potencia P_{IN} . Se desconecta el generador de funciones del analizador de espectros, se inyecta la señal en el conector SMA1 del cabezal y la salida del conector SMA0 en la entrada del analizador de espectros. Tal y como sucedió en el apartado anterior, se mide una potencia de salida $P_{OUT} = P_{IN} + G_{TX}$. A continuación se disminuye el valor de la frecuencia de entrada en el generador de funciones y, cuando la potencia de salida se reduce 3 dB, la frecuencia en el *display* del generador de funciones es la frecuencia de corte inferior f_{ci} . De igual manera, se aumenta el valor de la frecuencia en el generador de funciones, y cuando la potencia se reduce 3 dB, la frecuencia en el *display* del generador de funciones es la frecuencia de corte superior f_{cs} . Dadas esas dos frecuencias, el ancho de banda del transmisor resulta:

$$BW_{TX}(MHz) = f_{cs} - f_{ci} \quad (5.11)$$

5.3.3. Medidas del amplificador de potencia

Se tomarán dos medidas en lo que al amplificador de potencia se refiere: el P_{1dB} y su ganancia individual. Para medir la ganancia del amplificador de potencia se realiza el siguiente montaje:

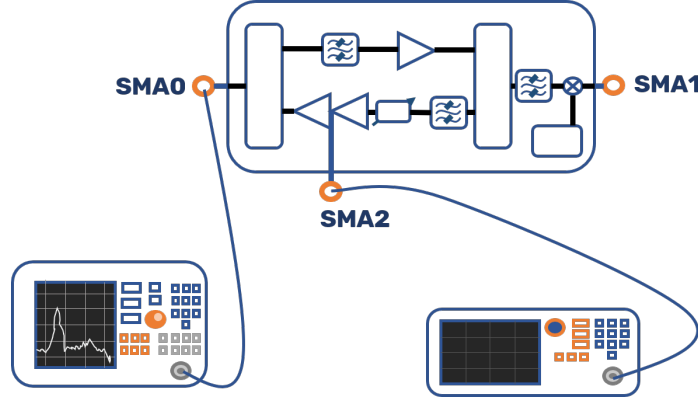


Figura 5.6: Montaje medidas amplificador de potencia

Se genera un tono de 170 MHz con una potencia de -30 dBm y se mide su potencia en el analizador de espectros. La potencia medida será P_{IN} . Se desconecta la señal del analizador de espectros y se inyecta en el conector SMA2. Se conecta un cable en el conector SMA0 del cabezal y se lleva al analizador de espectros. La señal medida es P_{OUT} , por lo tanto, la ganancia del amplificador de potencia será:

$$G_{POT} = P_{OUT} - P_{IN} + IL_{CONM} \quad (5.12)$$

Donde IL_{CONM} son las pérdidas de inserción del conmutador que hay después del amplificador de potencia. Con el mismo montaje, se procede a subir el nivel de potencia en el generador de funciones. Cuando la potencia de salida que se mide en el analizador de espectros deje de aumentar, significará que el amplificador ha entrado en zona no lineal y está saturando la señal. La relación entre la potencia de entrada y salida es:

$$P_{OUT} = P_{IN} + G_{POT} - IL_{CONM} \quad (5.13)$$

Cuando se mida un P_{OUT} que difiera 1 dB respecto a la potencia que se calcula con la **ecuación 5.13**, entonces, el punto definido por P_{IN} y P_{OUT} medidos es el punto

P1dB.

5.4. Implementación del diseño en PCB

Tras mandar a fabricar la PCB, el resultado es una placa de unas dimensiones de 9,5x9 cm. El aspecto que presenta la placa es el siguiente:

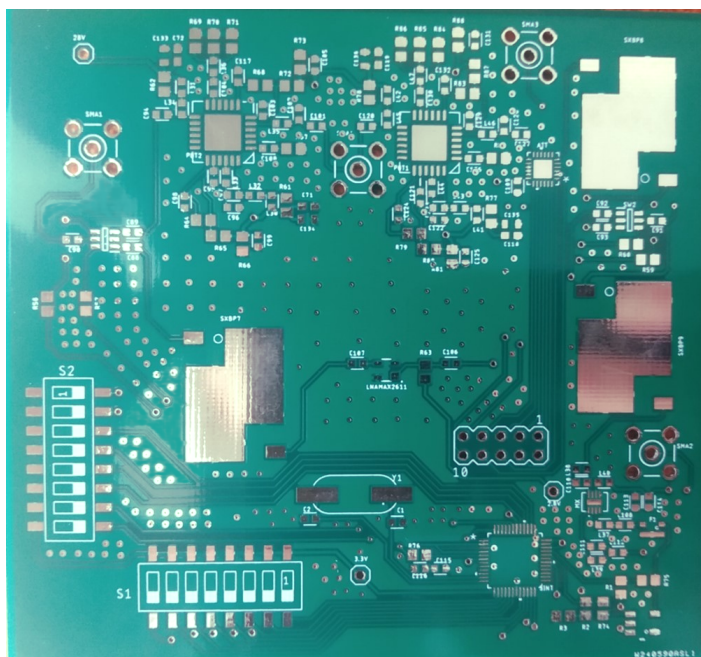


Figura 5.7: PCB sin soldar

En la **figura 5.7** se pueden distinguir de forma sencilla la *soldermask* y la *silkscreen*. La *soldermask* es la capa de color verde y los *pads* expuestos de los componentes. La *silkscreen* la conforman las figuras y letras en blanco. Si se compara la **figura 5.7** y la **figura 5.8**, se puede comprobar que el resultado coincide con lo diseñado en el *software*.

Entre los diferentes elementos, se pueden indentificar:

- Los conectores SMA, los cuales están identificados con los cuadrados blancos.
- Los filtros de RF, los cuales están identificados con los rectángulos amarillos.
- El sintetizador, señalado por un cuadro verde.

- El LNA, situado dentro del óvalo amarillo.
- El cristal de referencia del sintetizador, situado dentro del óvalo blanco.
- Los amplificadores de potencia, rodeados por un círculo verde.

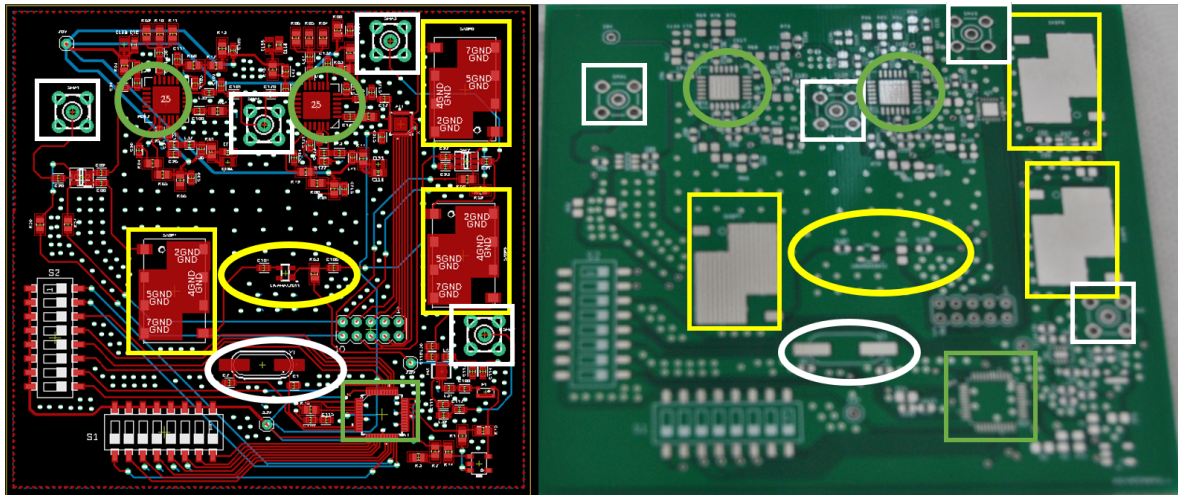


Figura 5.8: Comparativa entre EAGLE y la PCB

Tras soldar los componentes, la PCB toma el siguiente aspecto:

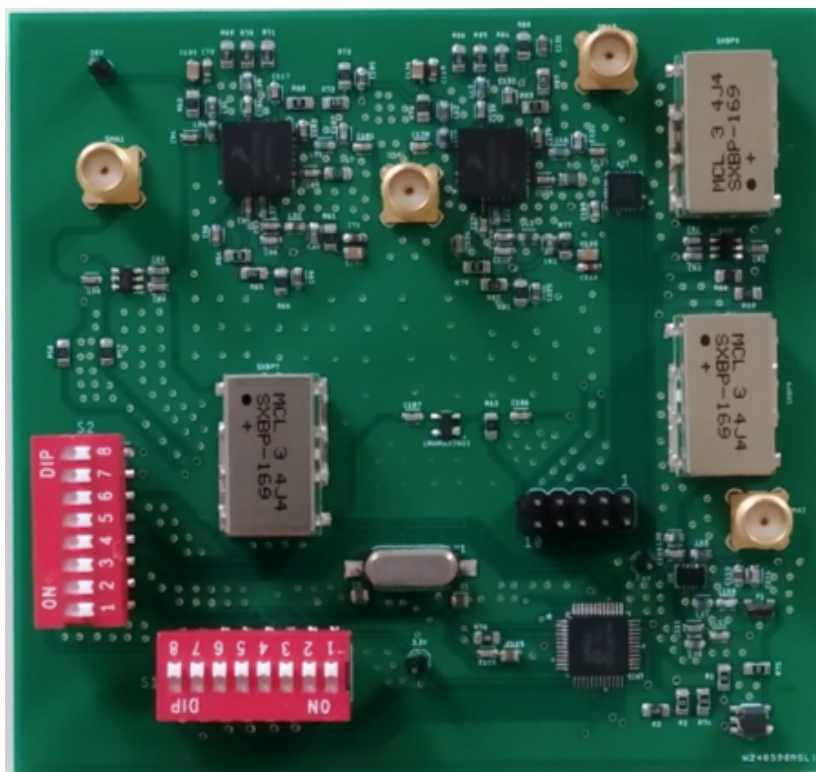


Figura 5.9: PCB con los componentes soldados

Los cuadros blancos señalan los conectores SMA de entrada y salida del cabezal. El conector de la izquierda se conectará la antena, el de la derecha con el módulo LoRa.

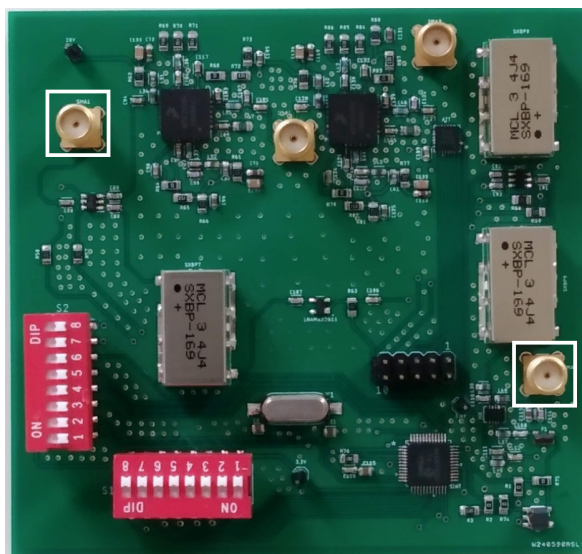


Figura 5.10: Conectores de entrada/salida del cabezal

La zona dentro del rectángulo amarillo es la rama transmisora, encuadrado en rojo está los dos amplificadores de potencia. El conector SMA entre ambos se ha puesto ahí con el fin de testear la etapa de potencia. El rectángulo blanco denota la cadena receptora, es decir, el filtro de RF, rectángulo rojo, y el LNA, cuadrado rojo.

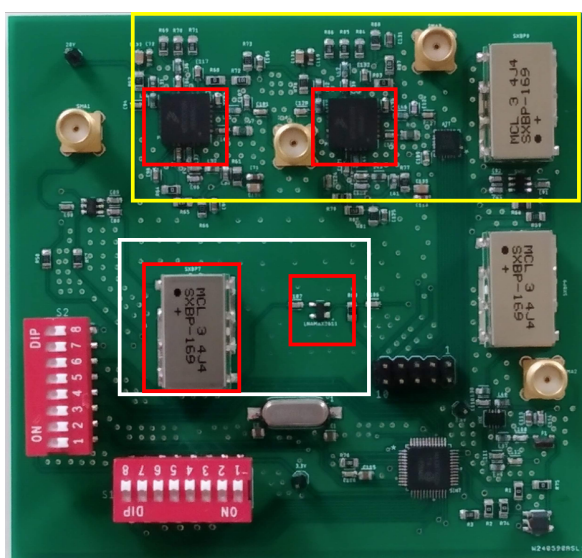


Figura 5.11: Cadena receptora/transmisora

El rectángulo azul encierra el cristal y el sintetizador, el cual genera la señal de oscilador local que el mezclador, señalado por el cuadrado blanco, usa como referencia.

Los componentes señalados en la esquina inferior derecha son el transformador para convertir la señal balanceada en no balanceada y el filtro paso bajo para transformar el tren de pulsos en un tono.

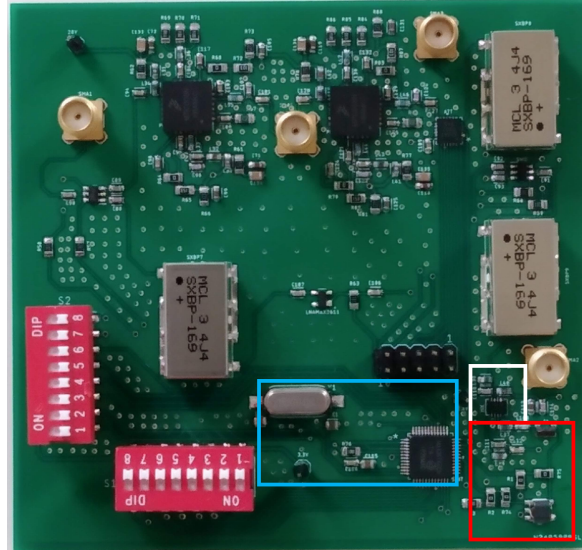


Figura 5.12: Circuito de generación del oscilador local

Los dos bloques rojos son los *switches* manuales para configurar el sintetizador. La tira de pines (rectángulo rojo) controla el atenuador (rectángulo blanco) y los conmutadores, encuadrados en negro. El control de la tira de pines se trata en el **anexo D**.

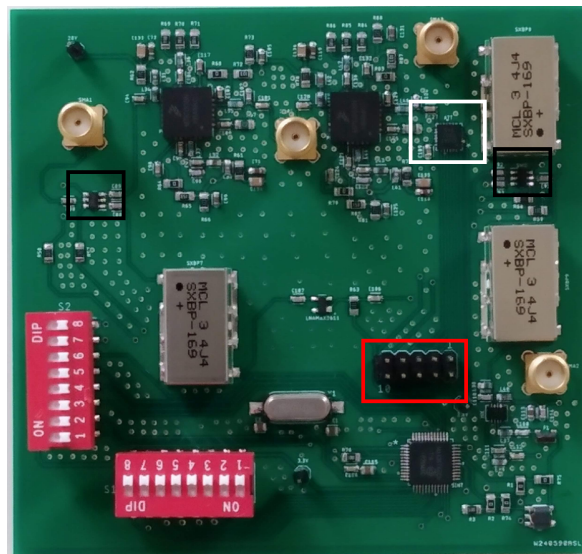


Figura 5.13: Componentes de control y conmutadores

5.5. Resultados

Tras alimentar la PCB y configurarla en recepción, se proceden a tomar las primeras medidas. Antes de introducir señales en la entrada del cabezal, se toman medidas del sintetizador. El sintetizador es el componente que genera la señal de oscilador local para que el mezclador pueda realizar la conversión de frecuencias de RF a FI y viceversa. Por lo tanto, si el sintetizador no funciona, el circuito no funciona.

Se intenta tomar una primera medida a la salida del sintetizador. El analizador de espectros no muestra nada a la salida. Dado este problema, se procede a realizar cambios en la configuración del sintetizador, pero el resultado no varía. Viendo que el problema está en el sintetizador, se testea de forma aislada el componente.

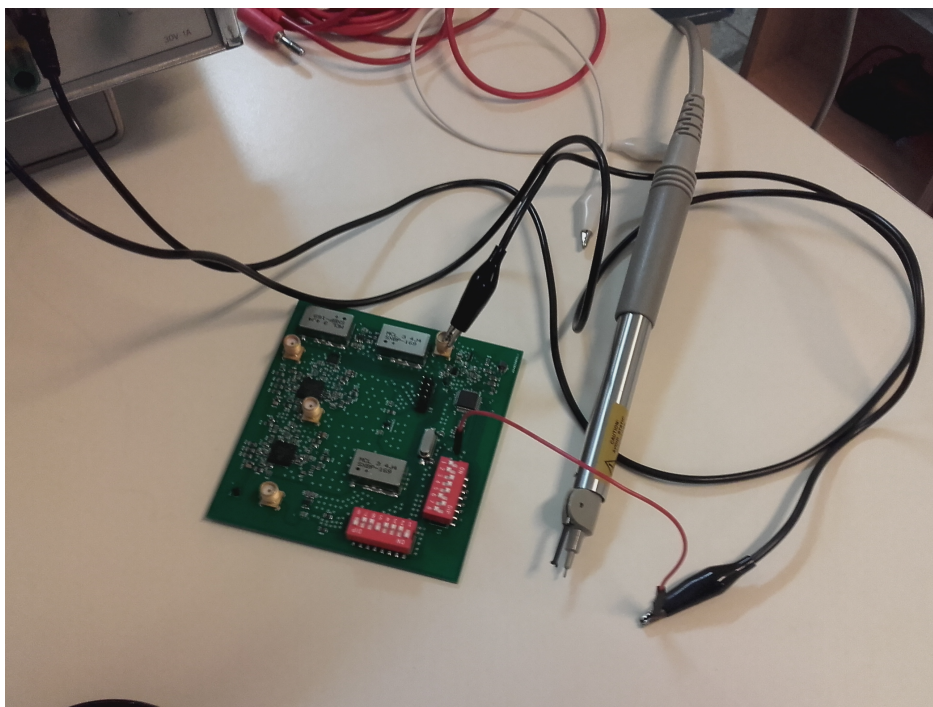


Figura 5.14: Alimentación aislada del sintetizador

La fuente de alimentación, tal y como se muestra en la **figura 5.15**, indica que el componente está consumiendo unos 480 mA, cuando según el fabricante, este componente debería consumir en torno a los 130 mA. Una posible explicación a que no funcione haya señal de salida en el sintetizador podría estar relacionado con la corriente que está consumiendo de la fuente.

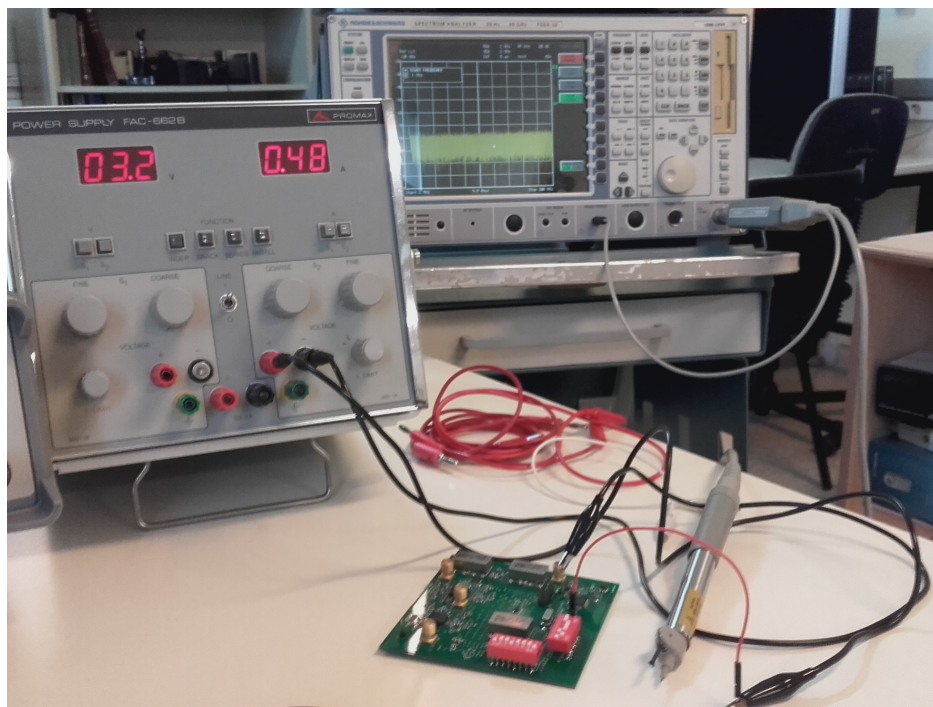


Figura 5.15: Consumo del sintetizador

Se procede, también, a medir en la entrada del sintetizador. A la entrada de este componente está el cristal de 16 MHz que el sintetizador necesita para generar sus señales. Las señales del cristal suelen ser muy débiles, así que para medirla, se precisa de una sonda activa. Al tocar el contacto eléctrico del cristal con la sonda, el osciloscopio no refleja ningún tipo de señal, por lo tanto, el cristal vino defectuoso y habría que sustituirlo por otro.

Respecto al sintetizador, una posible explicación a su inusual consumo es que hayan cortocircuitos en la alimentación interna del *chip*. Por lo tanto, se procedió a usar un multímetro para comprobarlo. Tras configurar el multímetro como *tester*, se midió entre cada pin de alimentación y tierra para comprobar si había una caída de potencial entre los pines. Todos los pares de pines alimentación-tierra dieron una caída de potencial, así que no hay un cortocircuito interno. Por lo tanto, será necesario medir el sintetizador de forma aislada para averiguar qué explica ese consumo. Llegados a este punto, cubiertos los objetivos y horas del TFG, se dio por finalizado el desarrollo del mismo.

Capítulo 6

Conclusiones y líneas futuras

Este capítulo consta de dos apartados: conclusiones y líneas futuras. Con las medidas tomadas a este primer prototipo, finaliza este TFG habiendo cumplido los dos objetivos planteados en el anteproyecto. Para llegar al punto de medidas, en este TFG se ha seguido un proceso muy extenso, por lo tanto, en el apartado de conclusiones lo que se recoge es una síntesis de todo el TFG y qué hemos obtenido de cada punto del mismo. Las líneas futuras que se proponen nacen de observaciones que se han ido haciendo a lo largo del TFG que supondrían una mejora para el siguiente prototipo.

6.1. Conclusiones

El punto de partida de este TFG es el diseño de un cabezal de VHF para la integración de LoRa.

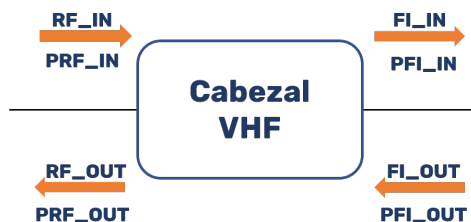


Figura 6.1: Cabezal

Los parámetros a la derecha del cabezal vienen definidos por el módulo LoRa usado,

por otro lado, los parámetros a la izquierda del cabezal se dan como especificaciones fijadas por la experiencia de la División de Ingeniería de Comunicaciones en entornos rurales. Una vez tenemos definidos esos parámetros, tenemos fijadas las especificaciones que el cabezal debe cumplir y, consecuentemente, podemos abordar el diseño del cabezal.

El diseño del cabezal supone un flujo de trabajo que comienza con la propuesta de topologías para el cabezal y culmina con la elección del conjunto de componentes que irán en el cabezal. De las especificaciones del cabezal, se extrae que, aparte de los componentes típicos en un circuito de comunicaciones, necesitamos un subcircuito que permita conmutar entre transmisión y recepción así como un atenuador variable para generar un rango de potencia de salida. Sabiendo la necesidad de componentes de la topología procedimos a realizar una propuesta de topologías. Tras analizar las ventajas y desventajas de las diferentes topologías de la propuesta, se escogió una y procedimos al balance de frecuencias. Del balance y las especificaciones obtenemos las características que debe tener nuestra propuesta de componentes, la cual evaluamos con el balance de potencias en conjunto al aspecto económico para derivar, finalmente, en una elección de componentes. Finalizado el diseño teórico del cabezal, tenemos dos resultados fundamentales a partir de los cuales podemos abordar la implementación del circuito: la topología y la elección de componentes.

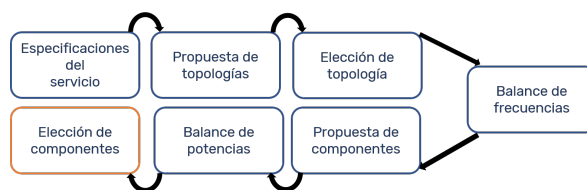


Figura 6.2: Diagrama del proceso de diseño

La elección de componentes llevó a una ligera modificación de la topología, en concreto, los filtros de RF. La búsqueda de filtros de RF supuso una de las dificultades más pronunciadas en el capítulo de diseño del cabezal, en primer lugar, por escasez de candidatos que cumplieran nuestras condiciones de contorno. En segundo lugar, ninguno de los candidatos podía aceptar el nivel de potencia de la etapa de potencia de la rama transmisora, así que hubo que modificar la topología y quitar el filtro de RF de la rama común previo al primer conmutador. La modificación de la topología era

inocua de cara al balance de frecuencias, por lo tanto, no hubo necesidad de repetir el proceso de diseño del cabezal. Por lo tanto, de los resultados obtenidos del **capítulo 3** podemos extraer que la elección de topología fue acertada, pues solo hubo que realizar una pequeña modificación de la misma que ni siquiera afectó al resto del diseño.

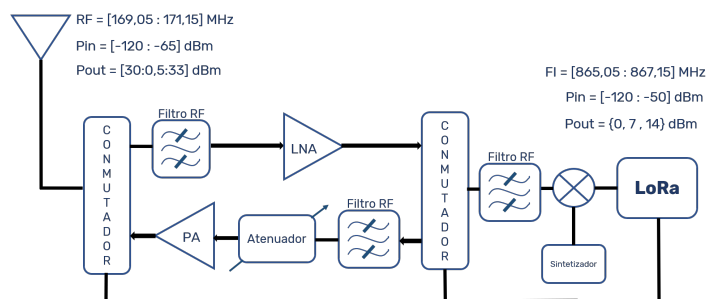


Figura 6.3: Topología final modificada

Con la modificación de la topología y la elección de componentes, procedemos a la implementación del cabezal en una PCB. Para la PCB, recurrimos al *software* EAGLE. Hasta llegar al *layout* final, hubo varias versiones, las cuales se fueron depurando hasta llegar a la versión final de la PCB. A lo largo de este proceso, hubo que introducir un subcircuito a la salida del sintetizador para adaptar la señal de oscilador local a las necesidades del mezclador. Este subcircuito consta de un transformador para convertir la señal de balanceada a no balanceada y un filtro paso bajo para convertir el tren de pulsos en senoide.

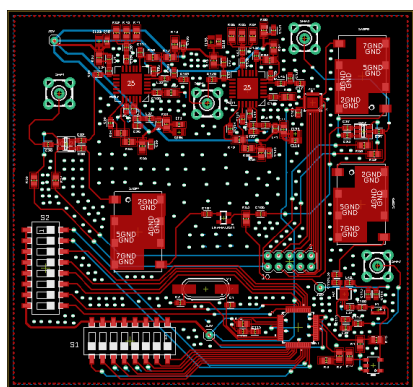


Figura 6.4: *Boardfile* de la PCB

El *boardfile* es uno de los resultados fundamentales del capítulo de implementación. Ese archivo se exporta, y a partir del mismo, se fabrica la PCB. La obtención de la PCB es el segundo resultado fundamental del capítulo de implementación, y una vez

hayamos validado que esa PCB concuerda con el *boardfile*, se sueldan los componentes y obtenemos el tercer y último resultado fundamental del **capítulo 5**: la PCB con los componentes soldados. Del procedimiento llevado a cabo en el **capítulo 4** obtuvimos que necesitábamos circuitería adicional para poder adaptar el funcionamiento del sintetizador al mezclador, la cual diseñamos y añadimos al resto del diseño. De los resultados de este mismo capítulo podemos extraer que la PCB tiene el tamaño adecuado para una fácil integración en una unidad móvil.

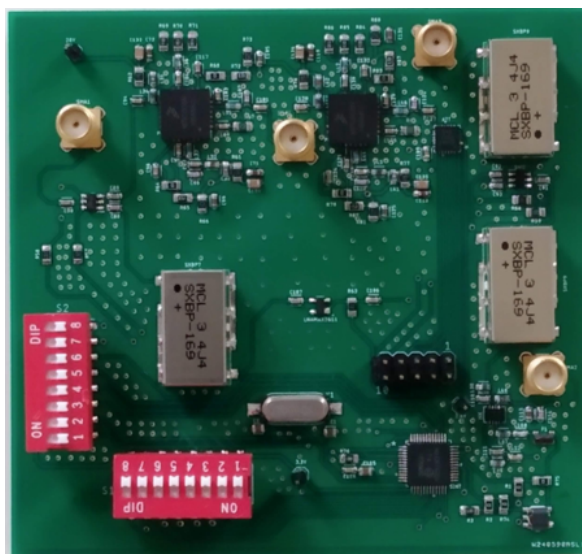


Figura 6.5: PCB con los componentes soldados

Con la PCB soldada, podemos proceder a tomar las medidas para validar nuestro diseño. Una vez configurada y alimentada correctamente la PCB, procedemos a medir el receptor. Al no obtener ningún resultado del receptor, a fin de averiguar el motivo, procedemos a tomar medidas en la salida del sintetizador. En la salida del sintetizador no se obtiene señal tampoco. Esta circunstancia nos permite identificar qué componente no está cumpliendo su función, pues estando el sintetizador alimentado, debería dar una señal a la salida independientemente del resto del circuito.

Una vez identificado que el problema está siendo el sintetizador, alimentamos de forma aislada este componente y nos fijamos en que está consumiendo una corriente mucho mayor de lo que el fabricante indica, por lo tanto, esto nos puede indicar que el componente vino defectuoso de fábrica. Tras realizar modificaciones sobre la configuración del sintetizador, el resultado a la salida del sintetizador no varía. Como última medida, usamos una sonda activa para medir la señal de entrada del sintetizador, es

decir, la salida del cristal. Obtenemos que el cristal no está sacando señal, por lo tanto, el motivo por el cual no está funcionando el receptor es que al sintetizador no le llega la señal de referencia para generar su salida. El hecho de que el cristal no funciona no implica que el sintetizador no esté averiado, su consumo de corriente sigue siendo inusual, y es un aspecto a tener en cuenta para un segundo prototipo.

En líneas generales podemos afirmar que el resultado final cumple sobradamente lo que se puede esperar de un primer prototipo en un proyecto *hardware*. En primer lugar, el diseño del cabezal equilibra la necesidad de unas prestaciones adecuadas y de un impacto económico mínimo. En segundo lugar, en la implementación se genera una PCB con una alta capacidad de integración, además, se incluyeron conectores adicionales para separar diferentes partes de la placa en módulos y poder testarla de forma aislada. En cuanto a las medidas, obtuvimos que el cristal vino defectuoso y que el consumo del sintetizador sobrepasa lo que afirma el fabricante. En definitiva, hemos logrado obtener un prototipo con unas buenas prestaciones e implementación de cuyas medidas se desprenderán las mejoras a realizar para el próximo prototipo.

6.2. Líneas futuras

En general, el trabajo futuro a realizar relacionado con las conclusiones de este TFG viene fijado por los fallos de este primer prototipo y la no validación del sistema. Además, a medida que se ha ido avanzando en el TFG se han presentado otros aspectos que no hemos tenido en cuenta en el diseño que contribuirían a generar un prototipo más robusto e integrado. En ese sentido, las líneas futuras propuestas son:

- Cambiar el cristal defectuoso y medir de forma aislada el sintetizador para comprobar que se genera correctamente el oscilador local.
- Integración de circuitos de pull-up y pull-down para los *chips* con pines que admiten señales de control asíncronas. Estos circuitos no se contemplaron para el primer diseño para dedicar más tiempo al resto del *hardware*
- Integración de un regulador para distribuir la alimentación del circuito desde un único punto del mismo. Este circuito no se contempló para el primer prototipo

porque suponía una inversión de horas mayor de lo estipulado, sin embargo, se contempla para el segundo prototipo como una mejora sustancial de cara a la alimentación del circuito.

- Medir de forma aislada el resto de componentes del cabezal para comprobar la precisión de los datos de los *datasheets* proporcionados por los fabricantes
- Validar el cabezal con las medidas descritas en el **capítulo 5**.
- Validar el cabezal en conjunto con el LoRa.

Parte II

Bibliografía

Bibliografía

- [1] IDeTIC, *Página web IDeTIC*. dirección: <https://www.idetic.ulpgc.es/idetic/index.php/es/>.
- [2] —, *Página web SeLiF*. dirección: <https://www.idetic.ulpgc.es/idetic/index.php/es/proyecto-selif>.
- [3] M. S. Padrón, *PFC: Sistema de gestión de radiocomunicaciones multimodo*. Escuela de Ingeniería de Telecomunicación y Electrónica, 2015.
- [4] A. Dyukov, “Mask Angle Effects on GNSS Speed Validity in Multipath and Tree Foliage Environments”, *Progress In Electromagnetics Research*, vol. 105, págs. 313-332, 2010.
- [5] J. A. G. Rosario, *TFM: Estudio de la viabilidad de comunicaciones V2X en larga distancia*. Escuela de Ingeniería de Telecomunicación y Electrónica, 2017.
- [6] J. M. H. Rábanos, *Transmisión por radio 6ª Edición*. Editorial universitaria Ramón Aceres, 2008, ISBN: 9788480048569.
- [7] Y. H. L. Y. S. Meng, “INVESTIGATIONS OF FOLIAGE EFFECT ON MODERN WIRELESS COMMUNICATION SYSTEMS: A REVIEW”, *Asian Journal of Applied Sciences*, vol. 04, págs. 2321-0893, 2016.
- [8] IDeTIC, *Página web Red GesFoGO*. dirección: <http://www.gesfogo.ulpgc.es/index.php/es/>.
- [9] A. V. Oppenheim, A. S. Willsky y S. H. Nawab, *Señales y sistemas*. Pearson Educación, 1998, ISBN: 9789701701164.
- [10] N. Piskunov, *Cálculo diferencial e integral*, 9681839854. Limusa, 1999.

- [11] M. S. J. G. Proakis, *Communication systems engineering Second Edition*. Prentice-Hall, 2002, ISBN: 0130617938.
- [12] B. G. I. M. Sierra Pérez, *Electrónica de comunicaciones 1ª Edición*. Editorial universitaria Ramón Aceres, 2008, ISBN: 9788420536743.
- [13] S. Corporation, *Web al datasheet del SX1272*. dirección: <https://www.semtech.com/products/wireless-rf/lora-transceivers/sx1272#download-resources>.
- [14] L. Alliance, *Página web LoRa Alliance*. dirección: <https://lora-alliance.org/>.
- [15] F. E. Y. Monzen, *TFM: Sistema de comunicaciones móviles VHF-Ku de banda estrecha para red de emergencia en entornos rurales*. Escuela de Ingeniería de Telecomunicación y Electrónica, 2017.
- [16] H.T.Friis, “Noise Figures of Radio Receivers”, *Proceedings of the IRE*, vol. 32, págs. 419-422, 1944. DOI: 10.1109/JRPROC.1944.232049.
- [17] AutoDesk, *Página web Eagle*. dirección: <https://www.autodesk.com/products/eagle/overview?plc=F360&term=1-YEAR&support=ADVANCED&quantity=1>.
- [18] ULPGC, *BOULPGC 3 de junio de 2019*. dirección: https://www.ulpgc.es/sites/default/files/ArchivosULPGC/boulpgc/BOULPGC/boulpgc_junio_2019_3_junio.pdf.

Parte III

Presupuesto

Presupuesto

P.1. Introducción

En esta parte del documento se desglosa el coste económico asociado al desarrollo de este TFG. Los aspectos del trabajo que han contribuido a dicho coste son:

- Recursos *hardware*.
- Recursos *software*.
- Recursos humanos.
- Redacción del documento.

P.2. Recursos hardware

En la **tabla P.1** se recogen los recursos *hardware* y su vida útil.

Recurso hardware	Vida útil (años)
Asus F541U	5
Arduino Uno	3
Protoboard	5

Tabla P.1: Recursos hardware y su vida útil

Recursos Hardware				
Descripción	Tiempo	Valor de adquisición	Amortización anual	Coste final
Asus F541U	4 meses	749.00 €	149.8 €	37.45 €
Arduino Uno	1 mes	20 €	6.66 €	6.66 €
Protoboard	1 mes	10 €	2 €	2 €
Total:		779 €	158.46 €	46.11 €

Tabla P.2: Coste de equipos *hardware*

El coste final de los recursos *hardware* asciende a CUARENTA Y SEIS EUROS CON ONCE CÉNTIMOS.

P.3. Recursos software

En la **tabla P.3** se recogen los recursos *software* y su vida útil.

Recurso software	Vida útil (años)
SO Windows 10	5
Office 365	1
Overleaf	1
EAGLE	1
IDE Arduino	1

Tabla P.3: Recursos *software* y su vida útil

Recursos Software				
Descripción	Tiempo	Valor de adquisición	Amortización anual	Coste final
SO Windows	4 meses	126.37 €	25.24 €	6.31 €
Office 365	4 meses	69 €	69 €	17.25 €
Overleaf	4 meses	0.00 €	0.00 €	0.00 €
EAGLE	3 meses	0.00 €	0.00 €	0.00 €
IDE Arduino	1 meses	0.00 €	0.00 €	0.00 €
Total:		195.37 €	94.24 €	23.56 €

Tabla P.4: Coste de equipos *software*

El coste final de los recursos *software* asciende a VEINTITRÉS EUROS CON CINCUENTA Y SEIS CÉNTIMOS.

P.4. Recursos humanos

Según la tabla ”*CLASIFICACIÓN Y RETRIBUCIÓN DEL PERSONAL CONTRATADO CON CARGO A PROYECTOS, PROGRAMAS, CONVENIOS Y CONTRATOS*” del BOULPGC del 3 de junio de 2019[18], el sueldo base de un técnico con formación a nivel de grado a 20 horas semanales es el de la **tabla P.5**.

Recursos Humanos			
Personal	Coste total mensual	Tiempo	Total
Ingeniero Técnico	711.9 €	4 meses	2847.60 €

Tabla P.5: Coste de recursos humanos

El coste total de recursos humanos es de DOS MIL OCHOCIENTOS CUARENTA Y SIETE EUROS CON SESENTA CÉNTIMOS.

P.5. Material fungible

Se entienden como material fungible los siguientes útiles:

- Miscelánea: folios, utensilios de escritura, tinta, etc. Se estima su coste en CIENTO EUROS.
- *Chips*: su coste asciende a TRESCIENTOS CINCUENTA Y NUEVE EUROS CON CINCO CÉNTIMOS.
- PCB: su coste asciende a OCHENTA Y OCHO EUROS CON SETENTA Y DOS CÉNTIMOS

El coste final resulta QUINIENTOS CUARENTA Y SIETE EUROS CON SETENTA Y SIETE CÉNTIMOS.

P.6. Redacción del documento

Dadas las horas asignadas a la redacción del documento especificadas en el anteproyecto y, teniendo en cuenta el coste por hora del ingeniero técnico según el BOULPGC del 3 de junio de 2019[18], los costes de redacción se recogen en la siguiente tabla:

Redacción			
Personal	Coste por hora	Horas	Total
Ingeniero Técnico	8.89 €	38	338.15 €

Tabla P.6: Coste de redacción

El coste de redacción asciende a un total de TRESCIENTOS TREINTA Y OCHO EUROS CON QUINCE CÉNTIMOS.

P.7. Aplicación de impuestos y coste final

Se recoge el coste final en la siguiente tabla

Presupuesto Final	
Partidas	Totales
Recursos Hardware	46.11 €
Recursos Software	23.56 €
Recursos Humanos	2847.60 €
Total parcial:	2917.27 €
Material fungible	547.77 €
Redacción del documento	338.15 €
Total:	3803.19 €
IGIC (7%): 266.22 €	
Total aplicando IGIC:	4069.41 €

Tabla P.7: Presupuesto total

El coste total resulta CUATRO SESENTA Y NUEVE EUROS CON CUARENTA Y UN CÉNTIMOS.

Presupuesto

Así lo declaro yo, Jorge Monzón Monedero, a día 26 de noviembre de 2020.

Las Palmas de Gran Canaria a 26 de noviembre de 2020

Firmado:

Parte IV

Anexos

Anexo A

Configuración de la PCB

En la PCB hay varios componentes que admiten señales de control por interfaz paralela, es decir, son componentes cuyo funcionamiento se puede modificar mediante la aplicación de una combinación de señales sobre un conjunto de pines. Dicha combinación de señales, niveles de tensión que para los componentes constituyen un '0' o '1' lógico, se introduce en la placa a través de un pin o una tira de pines y se puede controlar vía *software*, mediante un microcontrolador, o vía *hardware* mediante el uso de conmutadores o *switches* manuales.

En la siguiente figura, se muestra una representación de la PCB donde solo se destacan pines individuales, una tira de pines y dos *switches* manuales.

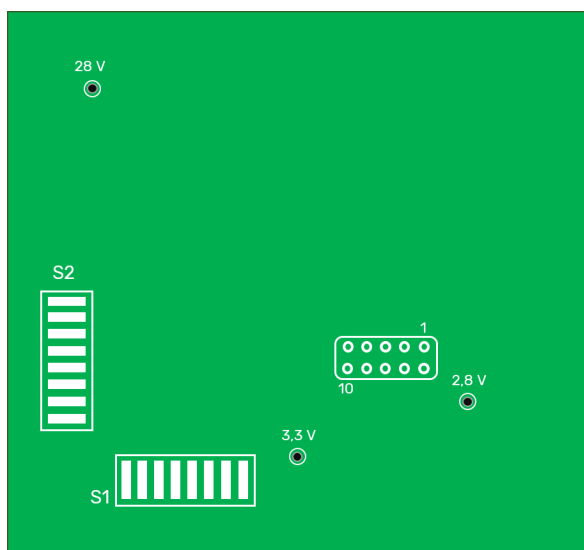


Figura A.1: Representación de la PCB

En la **figura A.1**, se destacan los siguientes elementos:

- Tres pines de alimentación..
- Una tira de pines distribuidos en dos filas de cinco pines. Con estos diez pines se configura el atenuador variable y se conmuta entre transmisión y recepción.
- Dos *switches* manuales, S1 y S2, mediante los cuales se configura el sintetizador.

A.1. Sintetizador MAX3674

Los *switches* S1 y S2 controlan los pines del sintetizador. El sintetizador es el *chip* encargado de generar la señal de oscilador local del mezclador.

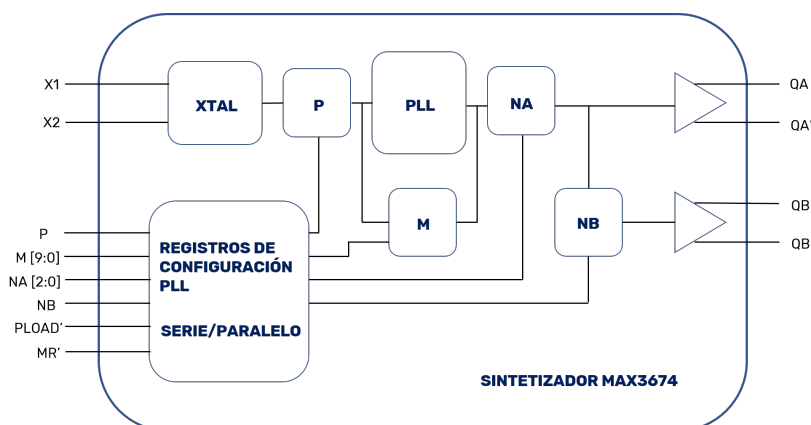


Figura A.2: Diagrama de bloques simplificado del sintetizador MAX3674

Tal y como se ilustra en la **figura A.2**, el sintetizador tiene una serie de entradas, la cual podemos clasificar en dos tipos: de control y de cristal. X1 y X2 son las entradas de cristal, de esos pines se extrae la señal de referencia del sintetizador. El resto de entradas, son de control, es decir, a través de esas entradas se puede configurar el sintetizador. A la derecha de la figura están las salidas QA y QB, de ellas se extrae la señal de oscilador local del mezclador.

La **tabla A.1** muestra la relación que hay entre el número y el nombre que el fabricante asocia a cada pin del integrado. El pin MR aplica un *reset* a la configuración del integrado, el fabricante recomienda que su valor esté a '0' cada vez que se alimenta

Nº Pin	Nombre del pin
[14 - 18]	[M0 - M4]
[20 - 24]	[M5 - M9]
[38 - 40]	[N2 - N0]
41	PLOAD
43	MR
48	P

Tabla A.1: Relación entre el número del pin y su nombre en el integrado

el integrado o cada vez que se aplica un cambio a la configuración. Una vez configurado, se pone a '1'. El pin PLOAD permite conmutar entre los dos modos de programación del integrado, interfaz paralela o interfaz serie. En este TFG, se optará por la interfaz paralela, por lo tanto, su valor estará siempre a '0'.

El resto de pines de la tabla, controlan de forma directa el valor de frecuencia de salida del sintetizador. Según el fabricante, la expresión para poder calcular dicha frecuencia es:

$$f_{OUT} = \frac{f_{REF}}{P} * \frac{M}{NA * NB} \quad (A.1)$$

En la **ecuación A.1**, f_{REF} es la frecuencia del cristal (X1 y X2 en la **figura A.2**), cuyo valor es 16 MHz. P , M , NA y NB indican los valores de los divisores de frecuencias homónimos en la **Figura A.2**. Con el valor de cristal de 16 MHz, para lograr una frecuencia de salida de 696 MHz, se deben fijar los divisores P , M y NA . Según el fabricante, el divisor P solo puede tomar dos valores: 2 y 4. Poniendo P a '0' se configura el valor 2 y poniéndolo a '1', se configura con el valor 4. NA puede tomar las potencias de 2 desde 2 a 64.

N2	N1	N0	Valor NA
0	0	0	2
1	0	0	4
0	1	0	8
1	1	0	16
0	0	1	32
1	0	1	64

Tabla A.2: Configuración de NA

M puede tomar cualquier valor entre 136 y 725. Para configurar M con el valor deseado, basta con cambiar dicho valor de base decimal a base binaria, y tomar los

primeros diez *bits*. Con el fin de ilustrar, se dispone el siguiente ejemplo: se supone que el valor deseado para M es 724. En base binaria, el valor sería 0010 1101 0100, y tomando los primeros diez *bits* se obtendría que $M[9:0] = 10\ 1101\ 0100$.

Si para los divisores P , M y NA se toman los valores 4, 348 y 2, con el valor de cristal de 16 MHz se obtiene:

$$f_{OUT} = \frac{16MHz}{4} * \frac{348}{2} = 696MHz \quad (A.2)$$

Se demuestra así que no es necesario el uso de NB para lograr el valor de 696 MHz, por ese motivo, se prescinde del uso de la salida QB, ya que con QA es suficiente.

A.2. Localización y configuración de S1 y S2

Habiéndose explicado el funcionamiento del sintetizador MAX3674, se recogen, a continuación, la localización de los *switches* S1 y S2 en la PCB así como su configuración.

A.2.1. Conmutador S1

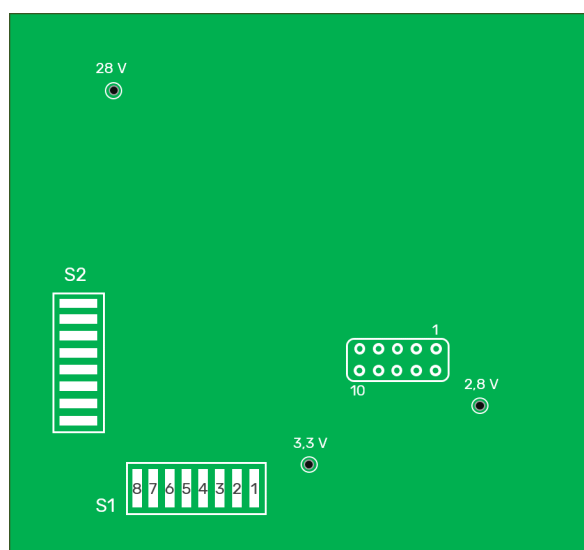


Figura A.3: Representación de la PCB: localización de S1

Pin S1	Pin Sintetizador	Valor
1	M0	0
2	M1	0
3	M2	1
4	M3	1
5	M4	1
6	M5	0
7	M6	1
8	M7	0

Tabla A.3: Configuración de S1

A.2.2. Conmutador S2

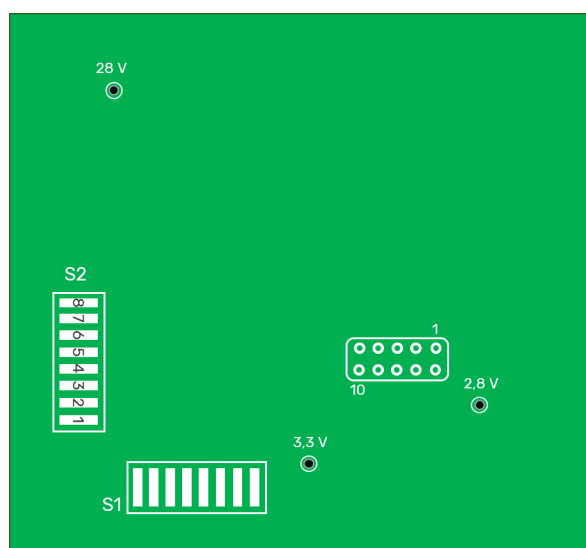


Figura A.4: Representación de la PCB: localización de S2

Pin S2	Pin Sintetizador	Valor
1	P	1
2	MR	0 *
3	PLOAD	0
4	NA0	0
5	NA1	0
6	NA2	0
7	M9	0
8	M8	1

Tabla A.4: Configuración de S2

*Siempre a '0' al principio o para introducir una nueva configuración, una vez establecida la configuración deseada, poner a '1'

A.3. Atenuador y conmutadores controlados por tensión

El banco de pines tiene asociado el control del atenuador variable, así como la conmutación entre transmisión y recepción a través de los *switches* controlados por tensión.

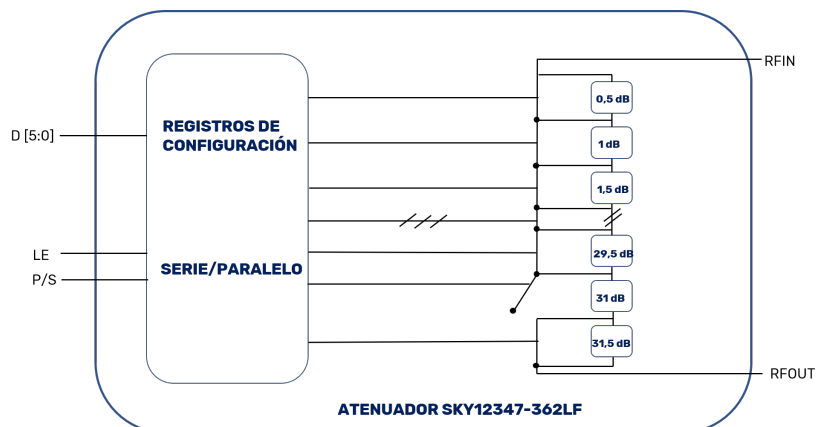


Figura A.5: Diagrama de bloques simplificado del atenuador SKY12347-362LF

El objetivo del atenuador SKY12347-362LF es crear un rango dinámico de señal de salida, entre 30 y 33 dBm con pasos de 0.5 dB. Tiene una entrada y una salida de RF, en la **figura A.5** son RIN y RFOUT. Aparte, tiene tres entradas de control, en la figura son LE, D[5:0] y P/S. La **tabla A.5** muestra la relación entre el nombre del pin en la **figura A.5** y el número de pin que le asigna el fabricante.

Nº Pin	Nombre del Pin
6	RFIN
13	RFOUT
[19 -24]	[D5 - D0]
1	P/S
4	LE

Tabla A.5: Relación entre el número del pin y su nombre en el integrado

Los pines D[5:0] permiten, a través de una combinación de niveles de señal, la introducción de un determinado valor de atenuación, el cual puede ir de 0.5 dB a 31.5 dB. El pin LE se encarga de habilitar la configuración que se haya introducido en el integrado a través de los pines D[5:0], mientras se configura D[5:0], LE debe estar a

'0', y cuando se haya introducido la configuración, LE debe cambiar a '1'. P/S permite conmutar entre interfaz serie e interfaz paralela, para interfaz paralela, este pin debe estar siempre a '0'. RFIN y RFOUT son los pines de entrada y salida de la señal de RF.

La tabla de verdad para programar los pines D[5:0] es la siguiente:

Atenuación (dB)	D5	D4	D3	D2	D1	D0
0.5	1	1	1	1	1	0
1	1	1	1	1	0	1
...
31	0	0	0	0	0	1
31.5	0	0	0	0	0	0

Tabla A.6: Tabla de verdad de los pines D[5:0] del atenuador

El rango de atenuación deseado es [7.5:4.5]. Para lograr este rango, se necesita el siguiente extracto de la **tabla A.6**:

Atenuación (dB)	D5	D4	D3	D2	D1	D0
7.5	1	1	0	1	1	0
7	1	1	0	1	1	1
6.5	1	1	1	0	0	0
6	1	1	1	0	0	1
5.5	1	1	1	0	1	0
5	1	1	1	0	1	1
4.5	1	1	1	1	0	0

Tabla A.7: Tabla de verdad de los pines D[5:0] del atenuador para el rango [7.5:4.5]

La finalidad de los *switches* HMC59AE es controlar la conmutación entre transmisión y recepción. Mediante una combinación de dos señales de tensión sobre unos determinados pines del conmutador, se habilita un camino u otro para la señal de RF.

Tal y como se muestra en la **figura A.6**, hay tres pines de entrada y dos de salida. De los tres pines de entrada, dos de ellos, A y B son pines de control. A través de estos pines se configurará el camino que siga la señal de RF ya sea hacia la salida RF1 o hacia la salida RF2.

La **tabla A.8** muestra la relación entre los nombre de los pines en la **figura A.6** y el número de pin que le asigna el fabricante. Conmutar entre transmisión y recepción,

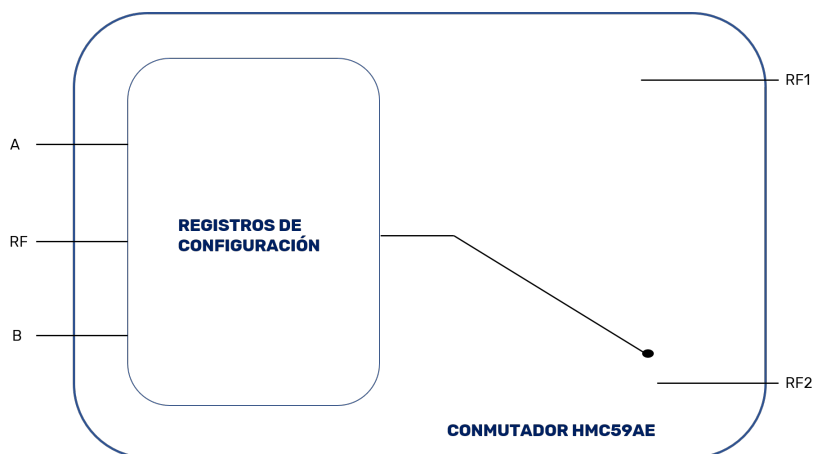


Figura A.6: Diagrama de bloques simplificado del conmutador HMC59AE

se traduce en este TFG en conmutar entre RF1 y RF2, es decir, que tal y como está diseñada e implementada la PCB, RF1 implica transmisión y RF2 implica recepción. En el caso concreto de este componente, la configuración resulta más sencilla: poniendo el pin A a '1' y el pin B a '0', se configura la PCB para recepción. Si, por el contrario, se pone el pin A a '0' y el pin B a '1', se configura la PCB para transmisión.

Nº Pin	Nombre del Pin
5	RF
3	RF1
1	RF2
6	A
4	B

Tabla A.8: Relación entre el número del pin y su nombre en el integrado

A.4. Localización y configuración del banco de pines

En la **figura A.7** se detalla la posición de cada pin del banco de pines junto al número que se le asocia para identificarlo. De los diez pines, los ocho primeros están reservados para el control del atenuador variable, y los otros dos son para uso de los conmutadores. En la **tabla A.9**, se detalla una configuración posible para la PCB. Tal y como está en dicha tabla, el atenuador variable sería controlado por interfaz paralela e introduciría una atenuación de 7.5 dB, además, como la tupla A-B está al valor '10',

la PCB estaría configurada en recepción.

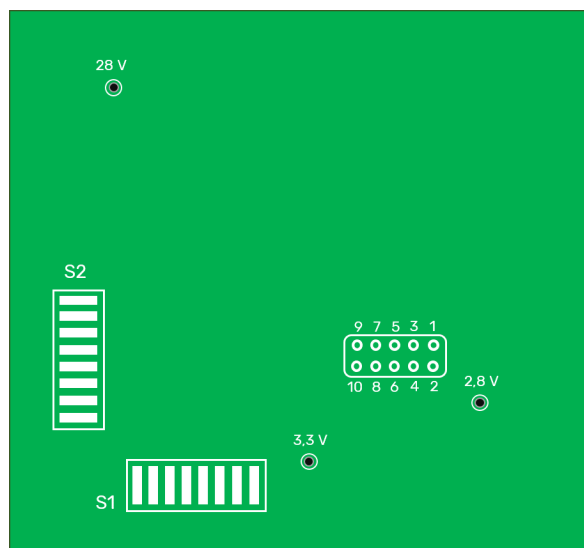


Figura A.7: Representación de la PCB: banco de pines

Pin	Pin Atenuador	Valor
1	D2	1
2	D1	1
3	D3	0
4	D0	0
5	D4	1
6	P/S	0
7	D5	1
8	LE	1
9	AA	1
10	BB	0

Tabla A.9: Relación de señales del banco de pines

Anexo B

Alimentación de la PCB

Se pueden clasificar los componentes de la PCB en dos grupos: componentes pasivos y componentes activos. Los componentes activos son aquellos que, para su correcto funcionamiento, precisan de una alimentación, es decir, un suministro de potencia. Por el contrario, los elementos pasivos no precisan de alimentación alguna. En la siguiente tabla se recogen todos los componentes activos en la PCB:

LNA MAX2611
Amplificador de potencia MW7IC008NT1
Mezclador ADL5350
Sintetizador MAX3674
Atenuador SKY12347-362LF

Tabla B.1: Tabla de los componentes activos en la PCB

- El amplificador MAX2611, es un amplificador de bajo ruido, es decir, tiene una figura de ruido bajo y una ganancia alta. Según el fabricante, se puede suministrar entre 3.25 y 4.26 V, y para el valor de ganancia que se necesita, precisa entre 16 y 20 mA.
- El mezclador ADL5350 tiene integrado un amplificador para la señal de oscilador local que sale del sintetizador. Para este amplificador, se puede suministrar entre 2.7 y 3.5 V y una corriente en torno a unos 13 mA.
- El sintetizador MAX3674 tiene dos alimentaciones: la del propio componente y

la del PLL que tiene integrado. Para ambas, se recomienda un rango de tensión entre 3 V y 3.4 V, y necesita en torno a unos 130 mA.

- El amplificador de potencia MW7IC008NT1 necesita, según el fabricante, una tensión de 28V y una corriente en torno a los 100 mA.
- El atenuador variable SKY12347-362LF admite un rango de tensiones entre 3.3 V y 5.5 V, y necesita en torno a 100 μ A.

B.1. Puntos de alimentación en la PCB

En la PCB hay tres pines dedicados a la alimentación de los componentes activos y para la señal de tensión de los *switches* manuales. En la siguiente imagen, se ilustran dichos pines:

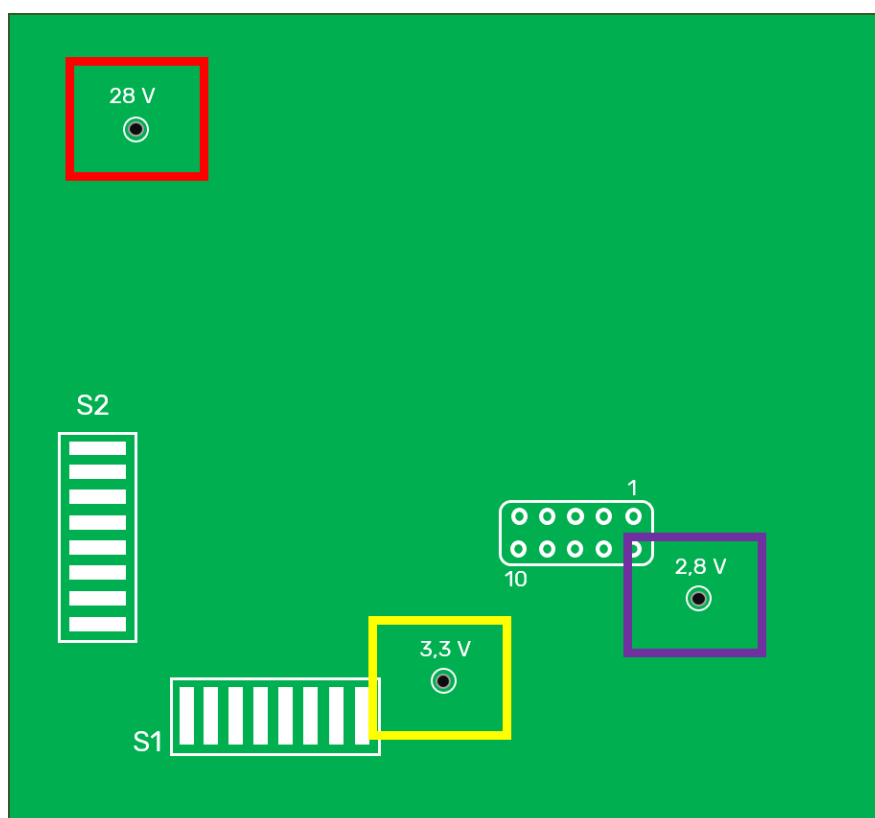


Figura B.1: Representación de la PCB resaltando los pines de alimentación

Se pueden distinguir los tres pines de alimentación a través de los cuadros de color rojo, amarillo y púrpura. El pin encuadrado en color rojo se encarga de alimentar

exclusivamente a los dos amplificadores de potencia, el pin encuadrado en amarillo se encarga de alimentar al sintetizador y al atenuador variable, y, el pin encuadrado en púrpura se encarga de alimentar al amplificador LNA y al mezclador.

Para saber la corriente y la tensión que hay que suministrar en cada pin, se necesita conocer el consumo en potencia de cada componente. Una vez conocido dicho consumo, se asocia el consumo del componente con el pin que lo alimenta y se suman las corrientes. La potencia de un componente al que se le suministra una tensión V y una intensidad de corriente I viene dada por la siguiente ecuación:

$$P(W) = I * V \quad (\text{B.1})$$

B.1.1. Pin encuadrado en rojo

El amplificador de potencia precisa de una tensión de 28 V y una corriente de 100 mA. Dadas las limitaciones de las fuentes de tensión del laboratorio, resulta más cómodo trabajar con un nivel de tensión más bajo, en torno a unos 12 V. Como la potencia de consumo del componente se ha de mantener constante, y estamos reduciendo la tensión, se deberá aumentar el suministro de corriente:

$$P_{28V} = P_{12V} \Rightarrow 28 * I_{D28} = 12 * I_{D12} \Rightarrow I_{D12} = \frac{28}{12} * 100m \quad (\text{B.2})$$

Por lo tanto, $I_{D12} \approx 233mA$. Como hay dos amplificadores de potencia, esta corriente de consumo se duplica, y hay que suministrar al pin 12 V y en torno a 470 mA.

B.1.2. Pin encuadrado en amarillo

Para este pin se va a fijar una tensión de 3.3 V, una tensión que admiten tanto el sintetizador como el atenuador. El sintetizador necesita una corriente en torno a 130 mA, y el atenuador en torno a 0.1 mA. En total, se necesitarían unos 130.1 mA en ese pin. Para mayor seguridad, incrementamos el valor de esa corriente a 131 mA, por lo

tanto, al pin se le suministraría 131 mA a 3.3 V.

B.1.3. Pin encuadrado en púrpura

Para este pin se va a fijar una tensión de 3.3 V, una tensión que, según los fabricantes, admiten tanto el LNA como el mezclador. El LNA necesita una corriente entre 16 mA y 20 mA para la obtención del nivel de ganancia deseado. Se tomará una corriente de 19 mA para este componente. En cuanto al mezclador, el fabricante indica una corriente de unos 10 mA. Por lo tanto, se necesitarían unos 29 mA, pero para mayor seguridad, se incrementa dicho valor hasta los 32 mA.

B.2. Alimentaciones total de la PCB

A continuación, se recoge en una tabla las alimentaciones estimadas por cada pin, y la alimentación total de la PCB.

Pin	Tensión (V)	Corriente (mA)	Potencia (mW)
Rojo	12	470	5640
Amarillo	3.3	131	432.3
Púrpura	3.3	32	105.6
PCB	–	–	6178

Tabla B.2: Consumo de cada pin y de la PCB

Las alimentaciones recogida en la tabla son estimaciones en base a la información suministrada por los fabricantes de los componentes. Existe la posibilidad de que, en la práctica, se necesite un consumo mayor, y por lo tanto, se deba incrementar la corriente o la tensión. Dada esta posibilidad, ya que los componentes tienen un nivel de corriente y tensión máximos, y que superar dicho límite puede implicar la avería del componente, se recoge a continuación una tabla con los valores máximos de corriente y tensión:

Componente	Tensión (V)	Corriente (mA)
MW7IC008NT1	32	—
MAX2611	—	40
ADL5350	4	—
MAX3674	3.9	20
SKY12347-362LF	6	—

Tabla B.3: Valores máximos de los componentes

Anexo C

Balance de frecuencias

En los circuitos de comunicaciones es habitual aplicar sobre las señales conversiones de frecuencias para simplificar los diseños de los circuitos, optimizar la propagación por un canal determinado, asegurar una serie de características en un servicio, etc. Para lograr dicha conversión de frecuencias se usa un componente llamado mezclador:

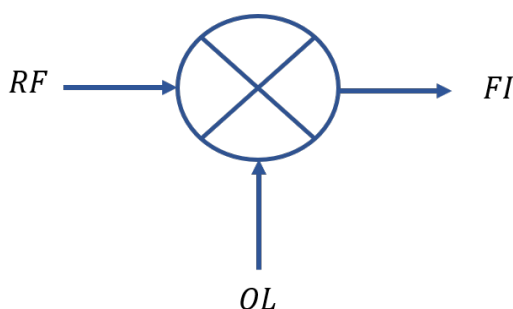


Figura C.1: Mezclador

A la entrada del mezclador, hay una banda de frecuencias llamada RF que, al mezclarse con OL, se traslada a la banda de frecuencias FI. El balance de frecuencias consiste en un conjunto de planteamientos y cálculos para determinar qué valores de OL llevan la banda RF a FI y qué valores de frecuencias han de atenuar los filtros de frecuencia imagen. Se puede sintetizar este procedimiento en la siguiente regla nemotécnica: Banda-OL-Imagen. En primer lugar, se determinan las bandas de RF y FI, seguidamente se determinan los valores de OL que aseguran que RF se traslade a FI en la mezcla, y por último, se calcula la banda imagen BI a atenuar.

A la salida de un mezclador, hay una señal compuesta por dos señales: una cuya frecuencia es de $RF + OL$, la componente suma, y otra cuya frecuencia es de $RF - OL$, la componente resta. Según las necesidades del circuito, FI será o una componente u otra. En el mezclador, no solo se mezcla OL con RF, aparte, hay otras componentes de frecuencia generadas por la no linealidad del resto de dispositivos y potencia de ruido que también se mezclan con OL. A el conjunto de frecuencias que no son RF que, al mezclarse con OL, solapa en la banda de trabajo FI se le denomina banda imagen BI. Resulta crítico determinar correctamente BI para atenuarla, porque si no se atenúa bien, el receptor no será capaz de recuperar el mensaje de la señal recibida.

Para ilustrar este procedimiento, se proponen en este anexo dos situaciones genéricas que muestran un ejemplo de conversión hacia arriba o *up-converted*, típica de transmisores, y un ejemplo de conversión hacia abajo o *down-converted*, típica de los receptores.

C.1. Conversión hacia abajo

Se propone la siguiente situación:

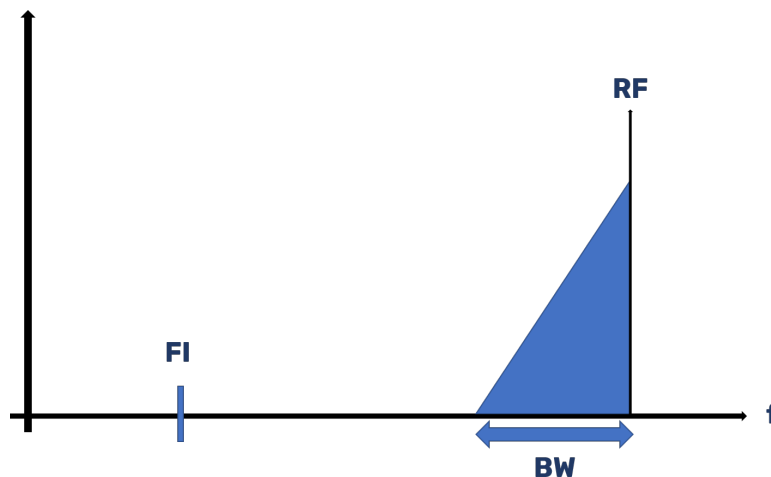


Figura C.2: Espectro triangular con $RF > FI$

Se tiene el espectro de una portadora modulada de ancho BW a una frecuencia RF, por lo tanto la banda $RF = [RF - BW, RF]$, en la **figura C.2**. Hay que trasladar RF a la frecuencia FI, tal que $RF > FI$, por lo tanto, se tienen dos valores posibles para el oscilador local:

- $OL_1 = RF - FI$: para llevar RF a FI con el oscilador local OL_1 , se mezclan RF y OL_1 y se toma la componente resta.
- $OL_2 = RF + FI$: para llevar RF a FI con el oscilador local OL_2 , se mezclan RF y OL_2 y se toma la componente resta.

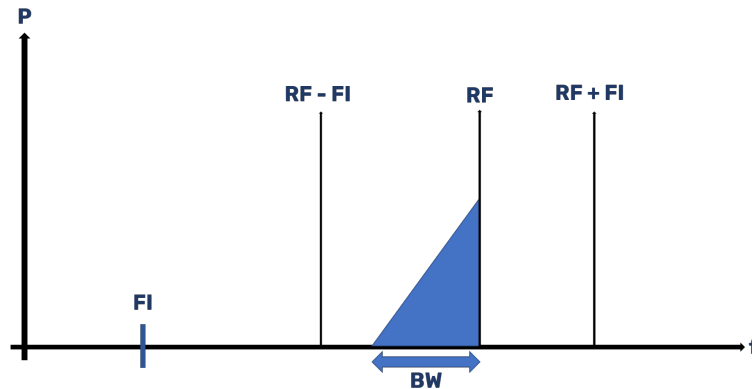


Figura C.3: Espectro triangular $RF > FI$ con los dos osciladores

C.1.1. OL_1

Para el caso de OL_1 , la situación en el espectro sería la de la siguiente figura:

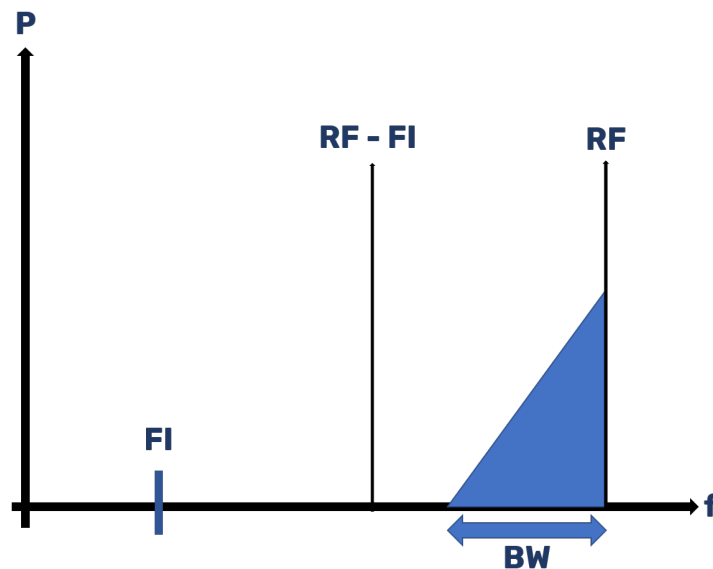


Figura C.4: Espectro triangular $RF > FI$ con OL_1

Cuando RF y OL_1 pasan por el mezclador y se toma la componente resta se obtiene

a la salida:

$$RF - OL_1 = RF - (RF - FI) = FI$$

La componente $RF - BW$ tras la mezcla se traslada a $FI - BW$:

$$RF - BW - OL_1 = RF - BW - (RF - FI) = FI - BW$$

Por lo tanto, la banda FI resultaría $FI = [FI - BW, FI]$. Faltaría determinar la banda imagen BI asociada a OL_1 , es decir, las frecuencias que al mezclarse con OL_1 se trasladan a FI. BI debe ser necesariamente menor que OL_1 , ya que ninguna frecuencia mayor OL_1 puede caer en FI tras mezclarse con el oscilador.

La componente resta de la mezcla de BI con OL_1 cae en FI, por lo tanto, $BI = OL_1 - FI$.

$$|BI - OL_1| = |(OL_1 - FI) - OL_1| = FI$$

Si no se tomase el valor absoluto, el resultado sería $-FI$. No existen las frecuencias negativas, el signo negativo implica que el espectro se invierte en la conversión. Debido a la inversión del espectro, la otra componente de BI está en $BI + BW$, y al mezclarse con OL_1 en resta, debe caer en $FI - BW$:

$$|BI + BW - OL_1| = |OL_1 - FI + BW - OL_1| = |-(FI - BW)| = FI - BW$$

Por lo tanto, se tiene que:

- Banda $RF = [RF - BW, RF]$
- Banda $FI = [FI - BW, FI]$
- Banda $BI = [OL_1 - FI, OL_1 - FI + BW]$

Si se representan las tres bandas en el espectro, se obtiene la siguiente figura:

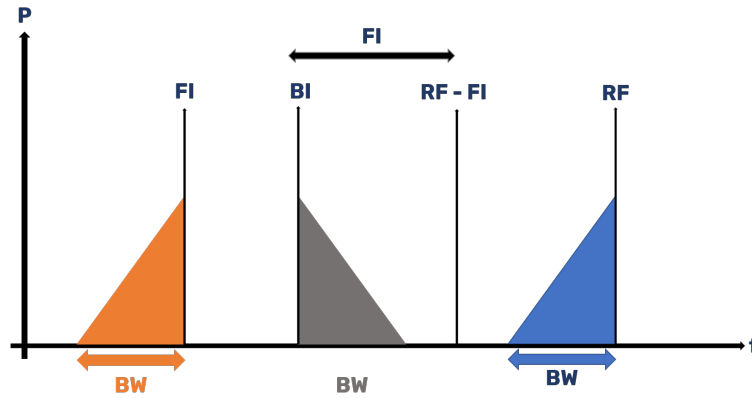


Figura C.5: Situación general del espectro

C.1.2. OL2

Para el caso de OL_2 , la situación en el espectro sería la de la siguiente figura:

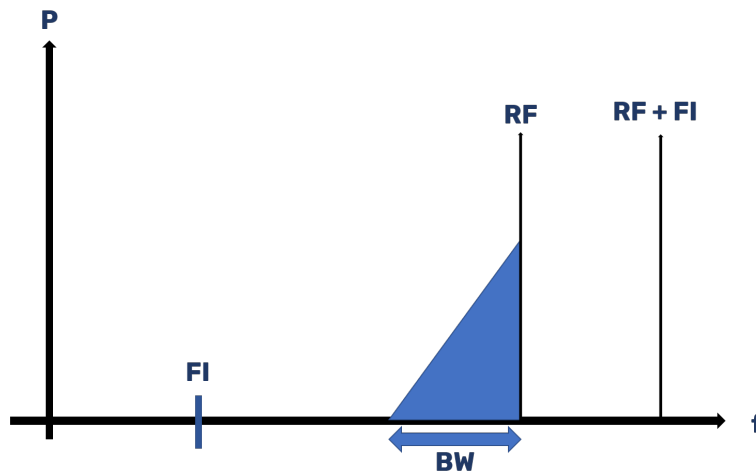


Figura C.6: Espectro triangular $RF > FI$ con OL_2

Cuando RF y OL_2 pasan por el mezclador y se toma la componente resta se obtiene a la salida:

$$|RF - OL_2| = |RF - (RF + FI)| = FI$$

Nuevamente, hay inversión espectral en la conversión del espectro. La componente de $RF - BW$, al mezclarse con FI , pasa a estar en $FI + BW$.

$$|RF - BW - OL_2| = |RF - BW - (RF + FI)| = |-BW - FI| = FI + BW$$

Por lo tanto, la banda FI resultaría $FI = [FI, FI + BW]$. Faltaría determinar la banda imagen BI asociada al OL_2 , es decir, las frecuencias que al mezclarse con OL_2 se trasladan a FI. En este caso, BI necesariamente debe estar en una frecuencia mayor que OL_2 , ya que ningún valor de frecuencia menor que OL_2 al mezclarse con dicho oscilador puede caer en FI.

La componente resta de la mezcla de BI con OL_2 cae en FI, por lo tanto, $BI = OL_2 + FI$.

$$BI - OL_2 = (OL_2 + FI) - OL_2 = FI$$

La otra componente de la banda BI está en $BI + BW$, la cual, al mezclarse en resta con OL_2 debe caer en $FI + BW$.

$$BI + BW - OL_2 = (OL_2 + FI) + BW - OL_2 = FI + BW$$

Por lo tanto, se tiene que :

- Banda $RF = [RF - BW, RF]$
- Banda $FI = [FI, FI + BW]$
- Banda $BI = [OL_2 + FI, OL_2 + FI + BW]$

Si se representan las tres bandas en el espectro, se obtiene la siguiente figura:

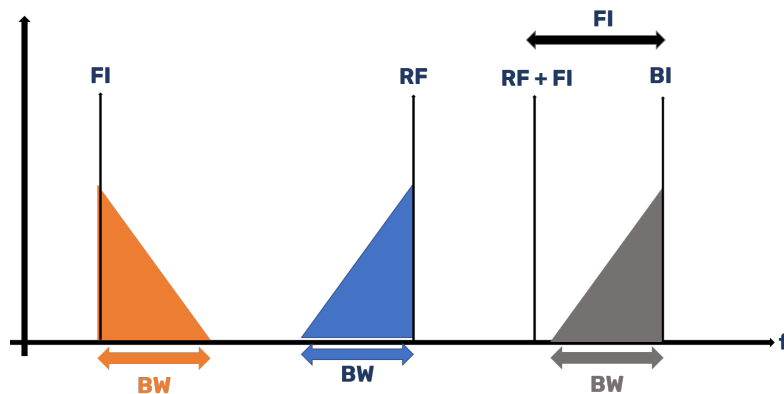


Figura C.7: Situación general del espectro

C.2. Conversión hacia arriba

Se propone la siguiente situación:

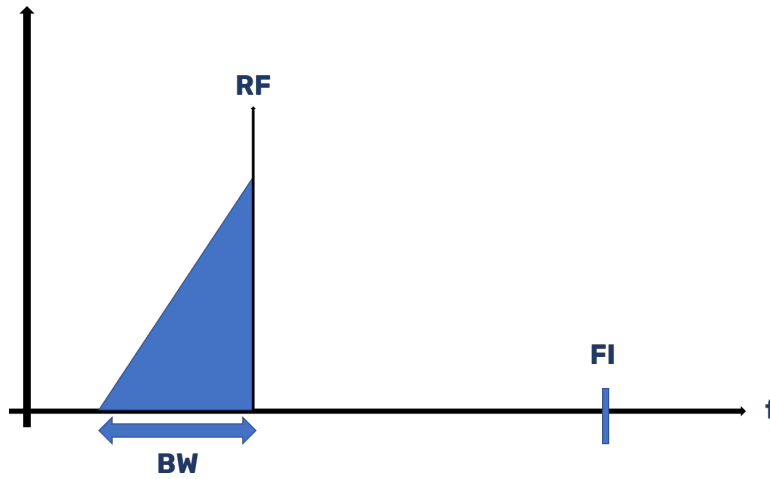


Figura C.8: Espectro triangular con $RF < FI$

Se tiene el espectro de una portadora modulada de ancho BW a una frecuencia RF en la **figura C.8**. Se tiene que trasladar RF a la frecuencia FI , tal que $RF < FI$.

- $OL_1 = FI - RF$: para llevar RF a FI con el oscilador local OL_1 , se mezclan RF y OL_1 y se toma la componente suma.
- $OL_2 = FI + RF$: para llevar RF a FI con el oscilador local OL_2 , se mezclan RF y OL_2 y se toma la componente resta.

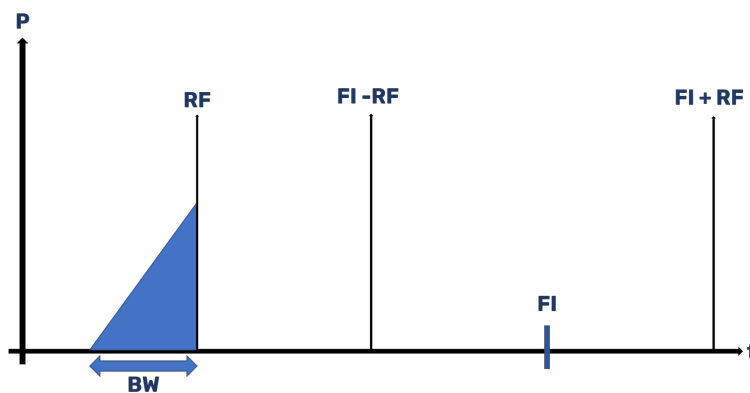


Figura C.9: Espectro triangular con $RF < FI$ con los dos osciladores

C.2.1. OL1

Para el caso de OL_1 , la situación en el espectro sería la de la siguiente figura:

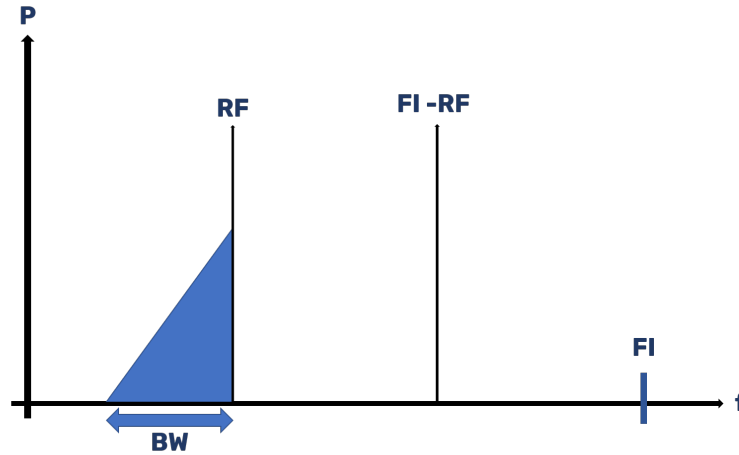


Figura C.10: Espectro triangular $RF < FI$ con OL_1

Cuando RF y OL_1 pasan por el mezclador y se toma la componente suma se obtiene a la salida:

$$RF + OL_1 = RF + (FI - RF) = FI$$

La componente $RF - BW$ tras la mezcla se traslada a $FI - BW$:

$$RF - BW + OL_1 = RF - BW + (FI - RF) = FI - BW$$

Por lo tanto, la banda FI resultaría $FI = [FI - BW, FI]$. Faltaría determinar la banda imagen BI asociada a OL_1 , es decir, las frecuencias que al mezclarse con OL_1 se trasladan a FI . BI debe ser necesariamente mayor que OL_1 , ya que ninguna frecuencia menor a OL_1 puede caer en FI tras mezclarse con el oscilador.

La componente resta de la mezcla de BI con OL_1 cae en FI , por lo tanto, $BI = FI + OL_1$.

$$BI - OL_1 = (FI + OL_1) - OL_1 = FI$$

La otra componente de BI está en $BI - BW$, y al mezclarse con OL_1 en resta, debe

caer en $FI - BW$:

$$BI - BW - OL_1 = (FI + OL_1) - BW - OL_1 = FI - BW$$

Por lo tanto, se tiene que:

- Banda $RF = [RF - BW, RF]$
- Banda $FI = [FI - BW, FI]$
- Banda $BI = [OL_1 + FI - BW, OL_1 + FI]$

Si se representan las tres bandas en el espectro, se obtiene la siguiente figura:

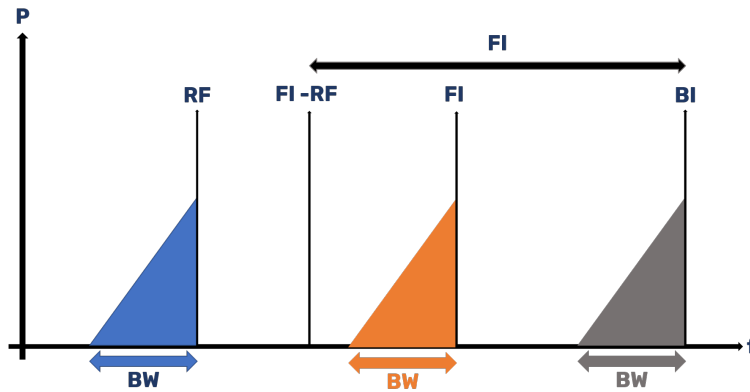


Figura C.11: Situación general del espectro

C.2.2. OL2

Para el caso de OL_2 , la situación en el espectro sería la de la siguiente figura:

Cuando RF y OL_2 pasan por el mezclador y se toma la componente resta se obtiene a la salida:

$$|RF - OL_2| = |RF - (FI + RF)| = FI$$

Nuevamente, hay inversión espectral en la conversión del espectro. La componente de $RF - BW$, al mezclarse con OL_2 , pasa a estar en $FI + BW$.

$$|RF - BW - OL_2| = |RF - BW - (RF + FI)| = |-BW - FI| = FI + BW$$

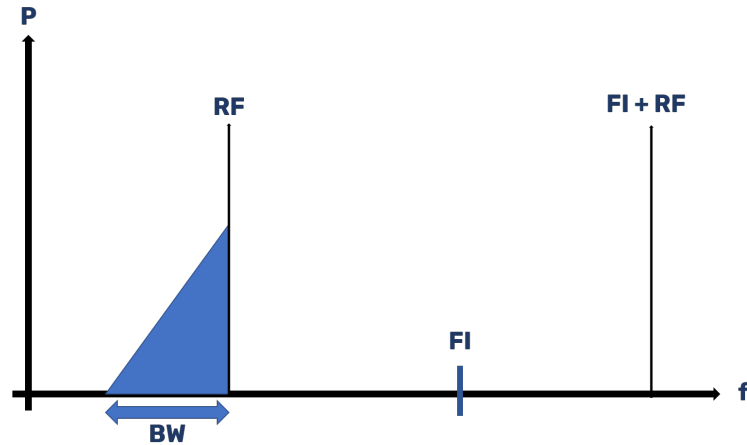


Figura C.12: Espectro triangular $RF < FI$ con OL_2

Por lo tanto, la banda FI resultaría $FI = [FI, FI + BW]$. Faltaría determinar la banda imagen BI asociada al OL_2 , es decir, las frecuencias que al mezclarse con OL_2 se trasladan a FI. En este caso, BI necesariamente debe estar en una frecuencia mayor que OL_2 , ya que ningún valor de frecuencia menor que OL_2 al mezclarse con dicho oscilador puede caer en FI.

La componente resta de la mezcla de BI con OL_2 cae en FI, por lo tanto, $BI = OL_2 + FI$.

$$BI - OL_2 = (OL_2 + FI) - OL_2 = FI$$

La otra componente de la banda BI está en $BI + BW$, la cual, al mezclarse en resta con OL_2 debe caer en $FI + BW$.

$$BI + BW - OL_2 = (OL_2 + FI) + BW - OL_2 = FI + BW$$

Por lo tanto, se tiene que :

- Banda $RF = [RF - BW, RF]$
- Banda $FI = [FI, FI + BW]$
- Banda $BI = [OL_2 + FI, OL_2 + FI + BW]$

Si se representan las tres bandas en el espectro, se obtiene la siguiente figura:

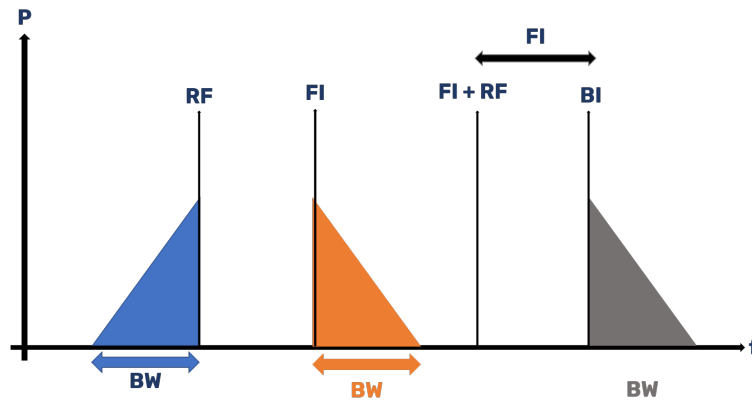


Figura C.13: Situación general del espectro

Anexo D

Configuración del atenuador usando Arduino Uno

D.1. Introducción

El atenuador variable es el componente que permite generar el rango de potencia variable en la rama transmisora. Este componente se configura por interfaz paralela a través de ocho pines. A los ocho pines del *chip* se accede por la tira de pines de la PCB, tal y como se recoge en el **anexo A**. Para generar y encaminar las señales que se introducirán en la tira de pines, se usará un Arduino Uno. Como el sintetizador no está operativo, no circulará señal por la rama transmisora y, por lo tanto, no se puede probar el sistema de control que se menciona en la tarea 5 del anteproyecto directamente en la PCB.

El sistema de control del atenuador consiste en poner a nivel alto o nivel bajo una serie de pines con el Arduino. Para validar esto, se procederá a montar un circuito con ocho *leds*, si se configura un determinado pin a '1', el *led* se encenderá, y si se configura a '0', se apagará.

D.2. Circuito

A nivel de circuito, se tiene la siguiente topología:

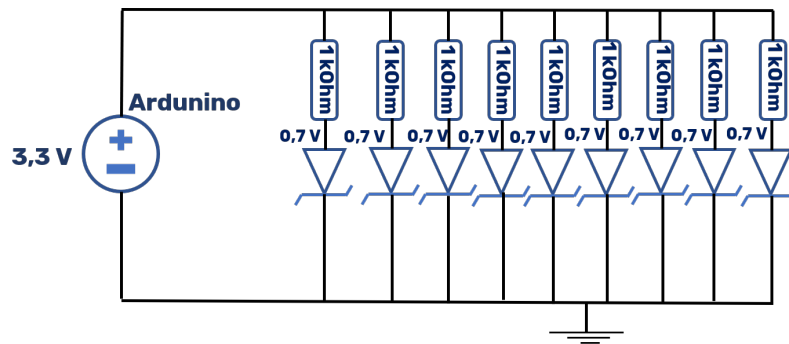


Figura D.1: Topología del circuito

El ánodo de los *leds* se conectan directamente a tierra, y los cátodos se conectan a su correspondiente resistencia de polarización. Los *leds* necesitan 0.7 V, las salidas del Arduino sacan 3.3 V y las resistencias son de 1 kOhm, por lo tanto, las corrientes de polarización de cada led son:

$$I_D = \frac{3,3 - 0,7}{1k} \Rightarrow I_D = 2,6mA$$

El circuito llevado a la *protoboard* tiene el siguiente aspecto:

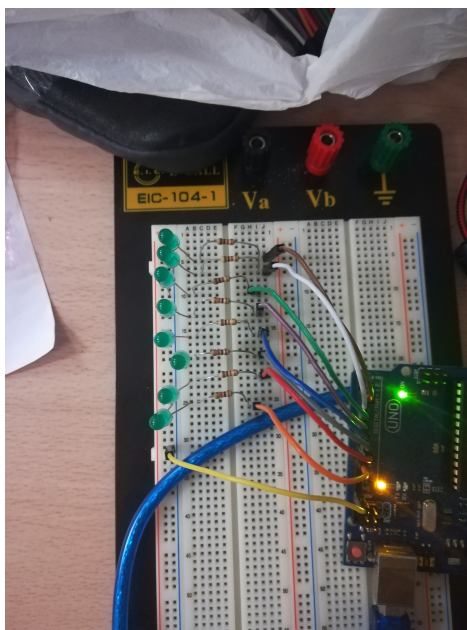


Figura D.2: Circuito en *protoboard*

Se ha conectado la tierra que proporciona el Arduino a los ánodos de los *leds* mediante el cable amarillo, y se han usado los pines del dos al nueve para suministrar la tensión necesaria a cada *led*.

D.3. Programación

Una vez construido el circuito, se conecta el Arduino vía USB al portátil. En el portátil se programará el *firmware* del microprocesador, se compilará y se cargará en el Arduino. Para programar el Arduino, se recurre al entorno de desarrollo de Arduino. El programa a implementar sigue el diagrama de flujo de la siguiente figura:

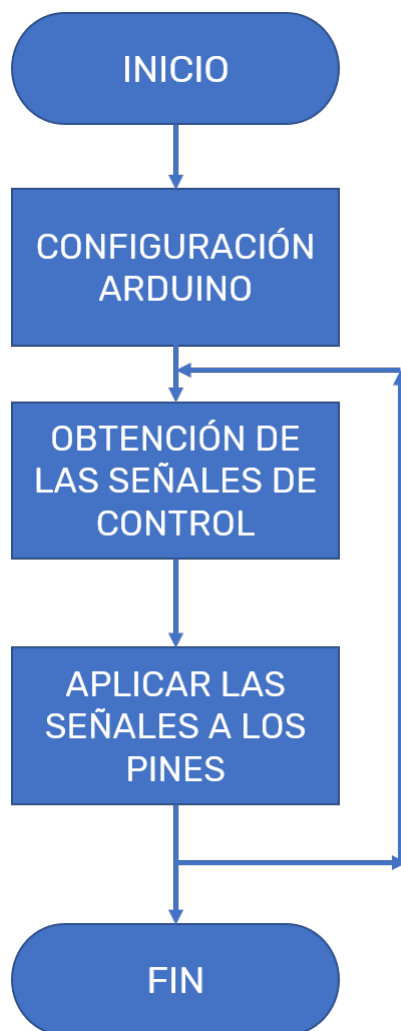


Figura D.3: Diagrama de flujo del *firmware*

La configuración del Arduino se hace en el método *setup()*. Previo a este método,

se han definido dos constantes:

```
const int n_pin = 8;
const int ledPin[n_pin] = {2,3,4,5,6,7,8,9};
```

Figura D.4: Declaración y asignación de constantes

Con la constante *npin* se definen el número de pines que se van a usar, en este caso, los ochos pines que se necesitan para configurar el atenuador. La otra constante es un *array* de tipo *int* en el que se insertan el números de cada pin que se va a usar del Arduino, en este caso se van a usar los pines del 2 al 9. En el método *setup()* están las siguientes líneas de código:

```
void setup() {
  // Configure the pins as outputs
  setupPin();
  // Initialize the serial port (USB) at 9600 bauds
  Serial.begin(9600);}
}
```

Figura D.5: Método *setup()*

En este método se llama al método de la clase *Serial begin(9600)*, mediante el cual se habilita el puerto serie para comunicar el portátil y el Arduino. El método *setupPin()* se usa para configurar los pines que se van a usar como salida:

```
void setupPin(){
  for(int i = 0;i<n_pin;i++){
    pinMode(ledPin[i], OUTPUT);
  }
}
```

Figura D.6: Método *setupPin()*

Configurado el Arduino, se programa para poder escribir en los pines que se han configurado como salida. Dicha funcionalidad se define en el método *loop()* (**figura D.7**).

En este método se crea una *String* en la que se van a guardar los los niveles que se van a aplicar a cada pin, es decir, un '1' o un '0'. Una vez creada dicha variable, se solicita al usuario que introduzca por teclado los valores que quiere asignar a cada pin con el método *ask4config()*(**figura D.8**). Almacenados los valores obtenidos con

el método anterior, se escribe cada valor en su correspondiente pin con el método `writeInPin()`(figura D.9).

```
void loop() {
  // Initialize the configuration as an empty string
  String config= "";
  // Ask for a configuration to the user
  config = ask4config();
  // Apply the configuration into the pins
  writeInPin(config);
}
```

Figura D.7: Método `loop()`

```
String ask4config(){
  String config = "";
  for(int i = 0; i < n_pin; i++){
    Serial.println("Led " + (String)(i+2) + " valor: ");
    while (Serial.available() == 0) {}
    config += Serial.readString();
  }
  return config;
}
```

Figura D.8: Método `ask4config()`

```
void writeInPin(String config){
  for(int i = 0; i < n_pin; i++){
    if(config.substring(i, i+1) == "1"){
      digitalWrite(ledPin[i], HIGH);
    } else{
      digitalWrite(ledPin[i], LOW);
    }
  }
}
```

Figura D.9: Método `writeInPin()`

D.4. Prueba del código

Para probar el código, se compila y se carga en el Arduino. Nada más cargarse, en la ventana de la **figura D.10** se solicita que se introduzca qué nivel se quiere dar al pin 2. Se va a asignar una secuencia alternada de '1' y '0' a los pines, por lo tanto, al pin 2 le corresponde un '1', al pin tres un '0', y así sucesivamente. El resultado final será que el primer *led* estará encendido, el segundo apagado, el tercero encendido, etc.

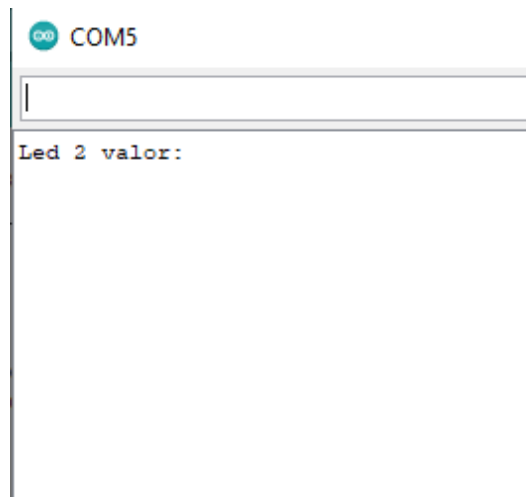


Figura D.10: Solicitud de valor para el pin 2

Tras introducir la secuencia alternada de '1' y '0', se obtiene lo siguiente:

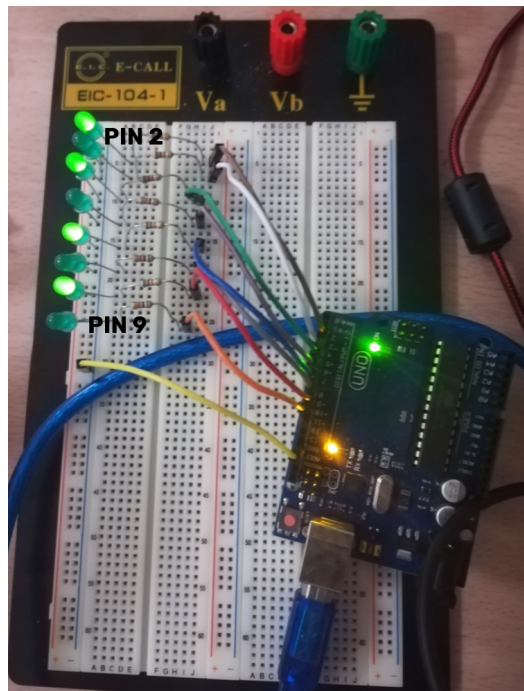


Figura D.11: Secuencia introducida en los pines

Por lo tanto, el código ha funcionado tal y como se ha programado y, con ese código, se puede configurar el atenuador tal y como se explicita en el **anexo A**.