

PROYECTO

FRECUENCIMETRO DIGITAL



TUTOR: Juan Manuel Carrasco Rosales

ALUMNO: LUIS SANTIAGO BELDERRAIN MOVIGLIA

CURSO ACADEMICO 81-82

FRECUENCIOMETRO DIGITAL



M E M O R I A

## INDICE

### PRIMERA PARTE

TITULO PAG:

#### ESTUDIO GENERAL SOBRE FRECUENCIMETROS

I.	PRECISION.....	1
I.1	ERRORES NATURALES(INHERENTES).....	2
I.2	ERROR BASE-TIEMPO.....	3
I.2a	TRINMING.....	4
I.2b	IMPULSOS.....	5
II.	ERRORES DEPENDIENTES DEL MODO FUNCIONAL...11	11
II.1	ERRORES DEL MODO DE FRECUENCIA.....	11
II.2	ERRORES DEL MODO PERIODO.....	19
II.3	ERRORES DEL MODO INTERVALO DE TIEMPO.....	23
II.4	ERRORES EN MODO ANCHO-IMPULSO.....	31
II.5	ERRORES EN RELACION DE MODO.....	31

SEGUNDA PARTE

PAGINA

II.1	DESCRIPCION DEL FRECUENCIOMETRO	
	DIGITAL .....	I
II.1a.	TABLA DE SENSIBILIDAD .....	III
II.2	CARACTERISTICAS .....	V
II.3	ESQUEMA ELECTRICO .....	VI
II.4	FASE DE ENTRADA BF-AF Y AF-VHF.....	VII
II.5	CIRCUITO DE LA BASE DE LOS TIEMPOS .....	XIV
II.6	CIRCUITO DE LAS FUNCIONES .....	XXIII
II.6a.	FUNCION FRECUENCIA.....	XXIV
II.6b.	FUNCION PERIODO .....	XXVI
II.6c.	FUNCION CRONOMETRO .....	XXVII
II.7	FASE DE ALIMENTACION .....	XXX

## INDICE DE TABLAS Y ESQUEMAS Y GRAFICOS

### PRIMERA PARTE

<u>TITULO</u>	<u>PAG</u>
Fig 1 # 1 CUENTA AMBIGUA .....	II a
Fig 2 ERROR DEBIDO A LA # 1 CUENTA AMBIGUA, CON UNA FUNCION DE NUMEROS DE PULSOS CONTADOS.	II b
Fig 3 DEPENDENCIA DE AL TEMPERATURA DE UN OSCILADOR DE CUARZO PARA VARIOS ANGULOS CORTANTES (Y FIG 6).....	II c
Fig 4 DIAGRAMA DE UN TCXO -CIRCUITO BASICO-.....	II d
Fig 5 DEPENDENCIA DE LA FRECUENCIA DE UN TCXO...	II e
Fig 6 IDEN Fig 3.....	II e
Fig 7 CARACTERISTICA DE ENVEJECIMIENTO DE UN OSCILADOR DE CUARZO.....	II f
Fig 8 PERIODO CORTO DE ESTABILIDAD DE UN OSCILADOR DE CUARZO.....	II g
Fig 9 ERROR DE FRECUENCIA EN FUNCION DEL TIEMPO DE ENTRADA DE LA # 1 CUENTA AMBIGUA Y LA PRECISION DEL RELOJ.....	II i
Fig 10 ERROR CAUSADO POR LA MODULACION DE AMPLITUD.....	II j
Fig 11 MEDIDA DE LA FRECUENCIA DE FUGA.....	II k
Fig 12 DIAGRAMA ENBLOQUE (SIMPLIFICADO) DEL MODO DE FRECUENCIA DE FUGA.....	II l
Fig 13 LA INFLUENCIA DEL RUIDO.....	II m
Fig 14 IDEN.....	II m
Fig 15 IDEN.....	II m
Fig 16 PRINCIPIO DEL ATENUADOR (DIODO PIN).....	II n
TABLA N1 CARACTERISTICA BE UN OSCILADOR DE CRISTAL	II h

<u>TITULO</u>	<u>PAG</u>
Fig 17 DIAGRAMA ENBLOQUE DE UN CIRCUITO CAG.....	II o
Fig 18 EJEMPLOS DE DIFERENTES SEÑALES CON INCORREC-	
TOS Y CORRECTOS AJUSTES DEL NIVEL TRIGGER. II p	
Fig 19 INFLUENCIA DEL RUIDO EN LAS MEDIDAS DE MODO	
PERIODO.....	II q
Fig 20 PRECISION EN FUNCION DE LA RESOLUCION BASE	
TIEMPO, PRECISION DE RELOJ Y $\pm 1$ LA CUENTA	
AMBIGUA.....	II r
Fig 21 ERROR DE TIEMPO ( $\Delta t$ ) EN FUNCION DE LA SEÑAL	
DEPENDIENTE. CON PICO DE RUIDO ( $E_n$ ).....	II s
Fig 22 ERROR TOTAL EN LA MEDIDA DEL INTERVALO DE	
TIEMPO EN FUNCION DEL INTERVALO DE TIEMPO	
TOTAL DEPENDIENTE DE LA SEÑAL.....	II t
Fig 23 a ERROR DE HISTERESIS (TRIGGER).....	II u
Fig 24 b COMPENSACION DEL ERROR DEBIDO A LA	
HISTERESIS DEL TRIGGER.....	II u
Fig 25 SEGMENTO REFORZADO POR MEDIO DE LA PUERTA	
DE SALIDA.....	II v
Fig 26 MASKING EN MEDIDAS DEL INTERVALO DE TIEMPO	II w
Fig 27 MEDIDA DE TIEMPO SOBRE CONTACTOS REBOTADOS	II x
Fig 28 a MEDIDA DE PULSO SOBRE UNA SEÑAL CON	
RESONANCIA CONSIDERADA.....	II y
Fig 29 b MEDIDA DE FRECUENCIA SOBRE UNA SEÑAL CON	
RUIDO.....	II y
Fig 30 c MEDIDAS DE FUGAS.....	II y
Fig 31 CUENTA FRACCIONADA EN UN INTERVALO DE TIEMPO	
EN EL INTERVALO DE TIEMPO PROMEDIADO.....	II z
Fig 32 SINCRONISMO DE ENTRADA EN EL INTERVALO DE	
TIEMPO PROMEDIADO.....	II z'

SEGUNDA PARTE

PAGINA

- ESQUEMA ELECTRICO DEL PREAMPLIFICADOR  
DE ENTRADA BF-AF-VHF..... III.a.
  
- ESQUEMA ELECTRICO DE LA BASE DE  
TIEMPO ..... III.b. y  
III.c.
  
- ESQUEMA DEL CIRCUITO DE LAS  
FUNCIONES..... III.d. y  
III.e.
  
- ESQUEMA ELECTRICO DEL CIRCUITO  
DE VISUALIZACION..... III.f.
  
- ESQUEMA ELECTRICO DEL CIRCUITO  
DE ALIMENTACION..... III.g.

**P R I M E R A** ----- **P A R T E**

ESTUDIOS GENERALES SOBRE FRECUENCIMETROS

I.

PRECISION

En los contadores digitales y en los distintos tipos de medidas que pueden ser realizados con ellos, se le exige una precisión. Una de las grandes ventajas de éste tipo de instrumento, es la posibilidad de una gran precisión.

Digo "posibilidad" porque existe un considerable número de casos en que el instrumento puede producir respuestas falsas. El reconocimiento y entendimiento de las fuentes de errores ayudará al usuario a encontrar formas de reducir sus efectos; así incrementamos la utilidad de las mediciones con contadores digitales.

Aunque los contadores usualmente poseen un considerable número de dígitos (8 o más), esto nos da ninguna garantía de precisión, pero al menos da la posibilidad de una rápida y alta resolución. La precisión depende de otros factores.

Los errores de los contadores digitales de los cuales son responsables, pueden ser divididos dentro de dos principales categorías:

- A) Los errores naturales dentro del mismo sistema digital.
- B) Los errores específicos, implicados en el modo de medición.

## I.1 ERRORES NATURALES (INEHERENTES)

### El # primer error de cálculo

El error básico de todos los instrumentos digitales, es el # priemer error de cálculo, el cual es propio o característico de dos señales aplicadas a la entrada principal que generalmente no está sincronizada.

Como se puede ver claramente en la pág IIa (figura 1) si la entrada se sincroniza, los números de pulsos pasan con dos sucesivas entradas de pulsos, y por tanto los contadores pueden diferir por UNO.

Este # priemer error de cálculo naturalmente se aplica solamente a una señal de medición: en una serie de mediciones, la respuesta final puede ser generalizada y el error puede ser considerablemente reducido.

El error relativo causado por este primer error de cálculo ambiguo esta relacionado con los contadores, como se puede ver en la siguiente ecuación.

$$\text{ERROR RELATIVO} = \frac{1}{N^{\circ} \text{ de contadores}} \times 100 \%$$

Esta relación se refiere al gráfico de la página II b figura 2.

I.2. EL ERROR BASE-TIEMPO

El otro factor importante que determina la precisión en un sistema contador como tal, es la estabilidad de la base de tiempo.

Como en la mayoría de los contadores para producir el tiempo de referencia, se usan osciladores de cristal. Los principales factores que podrían afectar la precisión del reloj son:

- 1.- Las variaciones de imprecisión del trimming.
- 2.- El impulso debido a la temperatura.
- 3.-"Long-term" y "Short-term" estables.
- 4.- El suministro de voltaje.

I . 2a.

Trimming

Si el valor prescrito de un oscilador de referencia es por ejemplo 10 MHz., es necesario el Trimming con un pequeño capacitor, puesto que la técnica de la producción mecánica, no permite la producción de placas de cuarzo, de exactamente 10 MHz. Cada una las distintas construcciones de "Trimming" tiene diferentes resoluciones, las cuales inafortunadamente no se encuentran siempre determinadas.

Por supuesto, la frecuencia final de precisión prescrita depende del primer modelo patrón.

$$\text{IMPRECISION}_{\text{TRIMMING}} = \text{modelo primario erróneo} + \text{resolución de trimming}$$

I.2b. Impulsos

Aunque un oscilador de cristal se debe prescribir a una precisión inicial de, por ejemplo  $10^{-9}$ , ésta precisión, propia del impulso, no se obtendrá hasta después de un cierto tiempo.

Para encontrar las especificaciones de precisión requeridas, es importante conocer los valores de los distintos componentes del impulso en orden.

La dependencia de temperatura puede ser minimizada mediante un corte de cristal con un coeficiente de temperatura bajo, u operando el cristal hasta una temperatura tal que el coeficiente de temperatura sea cero (ver punto crítico T en la página II.d. fig. 3). Un coeficiente típico de temperatura es el que alcanza  $\pm 1^\circ C.$ , el punto crítico es aproximadamente  $5 \times 10^{-9}/^\circ C.$ . Cuando se requiere una mejor estabilidad de sus propiedades, tienen que tomarse medidas especiales, para compensar el impulso o para evitar cambios de temperatura. Semejantes soluciones son fundadas en TCXO'S y osciladores de horno controlado respectivamente. La temperatura en osciladores de cristal (TCXO'S) contiene un trabajo prescrito que compensa para la dependencia de temperatura de la placa de cuarzo.

Esta compensación de trabajo prescrito está construida con componentes dependientes de la temperatura, para de este modo suministrar un control de voltaje que varía con la temperatura.

Este voltaje en su turno controla la frecuencia osciladora por un diodo varactor (ver fig. 4 págs. II.e.).

Con una adecuada seleccion de todos los componentes, el cambio de frecuencia causado por el diodo varactor es exactamente el opuesto de la frecuencia de impulso del mismo cristal - ( ver figura 5 ).

El impulso residual es aproximadamente 10 veces mejor que el impulso frecuencial del cristal del cristal mismo.

En la mayoría de los modelos caracteristicos de TCXO, cuando la temperatura va desde 0° C hasta 50° C, la frecuencia de impulso es de unos  $10^{-6}$ , el propósito especial de TCXO puede incluso llegar a  $10^{-7}$  para la misma temperatura alcanzada.

Para un alto requerimiento de la estabilidad, se usa un horno controlado para mantener el oscilador de cristal a una temperatura fija.

Para mantener una horma a dicha temperatura constante, ésta tiene que ser alrededor de 20° C por encima de la temperatura máxima del ambiente. ( por ejemplo 50° C). Afortunadamente los cortes de cristales A-T con ángulo de corte de 35° 19' ( ver figura 6 ) tienen un punto crítico en sus impulsos característicos hasta exactamente la temperatura requerida (70° C).

La alta estabilidad de los osciladores de horno controlado hacen uso de su punto crítico. Todos los cristales han sido medidos para determinar la temperatura alcanzada hasta este punto crítico, ya que este varía con el ángulo de corte. La temperatura del horno es entonces prescrita y por lo tanto lo es para cada cristal. Para obtener elevadas estabilidades, la temperatura del horno está constantemente mantenida con 0,1° C.

De ésta manera, éstas estabilidades de frecuencia del orden de  $10^{-8}$  son obtenidas para la temperatura ambiente de alcance  $0^\circ\text{C} - 50^\circ\text{C}$ . Una combinación de cristales especiales y más sofisticados de horno pueden incluso dar estabilidades 10 veces mejores que ésta.

La dependencia de la temperatura de ambos TCXO y osciladores de horno controlado es no lineal, lo cual dice que los coeficientes de temperatura son diferentes para temperaturas ambientes diferentes. La especificación de un porcentaje del coeficiente de temperatura para estos osciladores es solamente una indicación aproximada y se puede entender mal fácilmente. Los valores específicos tienen que ser válidos para el cambio de temperatura de  $13^\circ\text{C}$  a  $14^\circ\text{C}$ , pero la variación de  $37^\circ\text{C}$  a  $38^\circ\text{C}$  podría ser altamente ambigua (o ambigua como menos).

El envejecimiento del impulso "long-term" del oscilador de cristal es en cierto modo prescrito a la inmigración de pequeñas partículas entre las láminas de cuarzo y los electrodos vaporizados y depositados. Otro factor que puede influir en el envejecimiento es la deformación en el sistema de montaje de la placa de cuarzo y la contaminación durante el proceso de fabricación. El cambio en efectos masivos causado por la inmigración, la gradual disminución en deformación y cambios estructurales en la placa prescrita - por imperfecciones, producirán el cambio de frecuencia resonante como una función de tiempo.

La velocidad del envejecimiento depende principalmente de la calidad del cuarzo, pero también es alta durante el

primer mes de operación. La característica del envejecimiento es exponencial durante la primera etapa de la vida del cristal, y gradualmente se convertirá en lineal después de un número de semanas o meses ( ver figura 7 ). Mejores tipos de osciladores de cristal tienen una velocidad de envejecimiento menor de  $2 \cdot 10^{-8}$  por año. Para aplicaciones de alta precisión, los osciladores de cristal son preenvejecidos en las fábricas.

Cuando la velocidad de envejecimiento se ha estabilizado para un valor positivo dentro de límites especificados, los osciladores se encuentran descargados ( es decir liberados ).

El " short-term " de estabilidad es principalmente afectado por defectos en el enrejado del cristal y la inestabilidad en el circuito oscilador. Ello es por naturaleza no sistemático, por esto causa la frecuencia para fluctuar casi el long-term. Ello por lo tanto es muy difícil para definir el impulso short-term exactamente. Es generalmente específico como la raíz cuadrada significada por RMS de la frecuencia de desviación sobre un cierto porcentaje de tiempo. Los mejores tipos de cristales osciladores dan valores de unas pocas partes en  $10^{-10}$  por segundo del porcentaje de tiempo ( bajo condiciones ambientales y un suministro de voltaje constante ) y unas pocas partes en  $10^{-9}$  en un porcentaje de tiempo de 24 horas ( ver figura 8 ).

El último factor importante influyente en la precisión de un cristal oscilador, es la estabilidad del suministro de energía. Suministros de energía bien estabilizados dan variaciones de frecuencias acordes con el reloj de unas partes  $10^{-10}$  por 10% de la varicación del voltaje de línea.

Ello puede estar claro desde el superior, que debería ~~coger~~ coger todos estos factores dentro de una cuenta, cuando determine la precisión de las mediciones digitales.

Además, cuando un oscilador de cristal es usado para ~~un~~ ~~o~~ un considerable periodo de tiempo, el efecto acumulativo de los factores superiores mencionados pueden causar su frecuencia para un impulso más allá de los límites permitidos. Ello puede ser por consiguiente necesario, para recalibrar el oscilador de tiempo en tiempo. Es ordinario practicarlo para hacer ésto con una fuente de referencia cuya precisión es finalmente una orden de magnitud mejor que esa unidad que se quiso calibrar.

El mejor modelo es uno de frecuencia atómica; ésto es asequible desde tres clases diferentes de dispositivos ("relojes atómicos"):

- a) Maser (hidrógeno o tipo amonio)
- b) resonadores de rayos atómicos (tipo Cs.)
- c) elementos gaseosos (tipo rubidio)

El reloj atómico está basado en el uso de un fenómeno periódico, como osciladores atómicos o moleculares y ~~usa~~ la frecuencia de una línea espectral emitida por un átomo al pasar desde un nivel de energía alto a otro más bajo, el cual está definido con mucha precisión e inafectado por la temperatura, el envejecimiento, etc. Estabilidades típicas de modelos de frecuencia atómica son  $1 \times 10^{-12}$  para el "maser" durante toda su vida; unas pocas partes en  $10^{-12}$  para el resonador de rayos Cs. También durante toda su vida, y de  $2 \times 10^{-11}$  por mes para el elemento gaseoso de rubidio.

Inafortunadamente, los modelos de frecuencia atómica son demasiado caros para la mayoría de los usuarios de contadores digitales. Como quiera que sea, existe una posibilidad general de usar esos modelos indirectamente para calibración, puesto que muchos gobiernos o autoridades distribuyen señales de radio a modelos de frecuencias, que están controlados por modelos atómicos. La estabilidad de estas frecuencias se encuentran en el orden de unas pocas partes en  $10^{11}$ . Al usar un tipo semejante de modelo de frecuencia, uno debe recordar que las transmisiones de radio están sujetas a propagación variable retardada, especialmente en la región de alta frecuencia cuando la propagación envuelve la reflexión de la ionosfera. Cuando la ionosfera se mueve de arriba a abajo, la frecuencia portadora puede ser modulada en fase. Estos dan resultados en un error de frecuencia , el cual se incrementa con la distancia entre el transmisor y el receptor para la alta frecuencia portadora. Errores del orden de unas pocas partes al rededor de  $10^7$  pueden ocurrir fácilmente aquí. Por eso es mejor usar portadores VLF(10-100kHz) con el propósito de calibrar, porque aquí los errores son muchos más pequeños (la propagación ocurre principalmente en la vía de la onda a tierra). La mayoría de los modelos de frecuencias portadoras contienen algunos tipos de modulación para el tiempo de resolución, y por eso no pueden ser usados directamente para la calibración. Receptores especiales han sido construidos para este propósito; Ellos generalmente comparan un modelo de frecuencia local, con la frecuencia portadora recibida, y revelan la diferencia.

## III.

ERRORES DEPENDIENTES DEL MODO FUNCIONAL

## III. 1

Errores de modo de frecuencia

En priemr lugar, la recisión de una medición de frecuencia por un contador está influenciada por el primer  $\pm$  error de cálculo ambiguo y la precisión del reloj, Los efectos de esos dos factores pueden ser combinados en un solo diagrama (ver figura 9).

Un ejemplo numérico:

Frecuencia  $10^8$  Hz

Tiempo de entrada 1 s

Número de pulsaciones  $10^8$

Revelado de precisión  $\pm$  1 dígito

Tiempo base de precisión  $\pm$  1 dígito

Precisión total  $\pm$  2 dígitos =  $2 \times 10^{-8}$

Otros errores en las mediciones de frecuencia pueden ser debidos a la amplitud de la modulación, a la modulación de frecuencia, ruidos y otras señales que interfieran.

Cuando una señal se modula en amplitud va a ser medida, un error puede ocurrir cuando el nivel del trigger está puesto incorrectamente, esto se puede ver claramente en la figura 10.

Cuando como quiera que el nivel del trigger esta puesto correctamente, por ejemplo, simétrico a la línea de cero, el valor de la medición puede ser correcto tan extensamente como  $V_{min}$  es más extenso que el del límite superior e inferior del trigger.

Un caso especial de modulación de amplitud (modulación de impulso de RF señales de ruptura ) requieren una atención especial: Cuando la entrada de tiempo seleccionada es del mismo orden o mayor que el tiempo de ruptura, pueden ocurrir errores enormes. Ello es característico de las señales de la ruptura de RF, en que el tiempo del impulso de ruptura es menor comparado con el tiempo cuando no hay impulso de ruptura ( ver figura II ). Un ejemplo típico de una señal semejante es el color de la ruptura en señales de videoa. Si por ejemplo el tiempo de ruptura es de  $200\mu s$  y el tiempo del cese de ruptura es de 10 ms, el cambio de la entrada de tiempo ( la cual debería ser  $100\mu s$  o menor ) cae exactamente dentro del tiempo de ruptura  $200\mu s$  que es extremadamente pequeño; en la práctica la señal de ruptura debe ser rajada por dos entradas sucesivas dando una lectura errónea e inestable. La solución para este problema está claramente sincronizada en la entrada. Este es logrado como sigue: Al comienzo de la medición el divisor de la base-tiempo se pone como usualmente a 99...9 pero no empieza a contar hasta que recibe un comando. En la ausencia de una señal nada sucede, pero tan pronto como el primer impulso de ruptura llega, el divisor de la base-tiempo comienza a contar ( una entrada adicional se requiere para este propósito, ver figura I2 ). El tiempo de entrada está entonces sincronizado con el período de ruptura y mientras más extenso sea, este tiempo de entrada es más pequeño que el período de ruptura. El contador puede revelar la frecuencia correcta. El mejor método de medición en el modo de ruptura de brazos es el de comenzar con el tiempo de entrada más pequeño posible y incrementar ésto hasta que...

una lectura inetable sea observada. El selector del tiempo base es entonces retrasado un escalón para dar la contestación correcta con la resolución más alta posible. Un modo de ruptura automático es contruido dentro del contador.

En caso de señales frecuenciales moduladas, uno no puede, por supuesto, hablar de una frecuencia específica, porque la frecuencia está cambiando todo el tiempo. La frecuencia revelada por un contador puede ser entonces un promedio sobre el tiempo de entrada elegido. En la práctica como quiera que el valor del revelado puede ser muy cerrado al calor actual, especialmente cuando el tiempo de entrada es un múltiplo del período de modulación. Por supuesto se debe tener cuidado que la frecuencia de la señal FM permanezca dentro de la banda casante del contador. Si la señal de potencia es mezclada con otra señal, como se hace usualmente con los convertidores heterodinos, se tiene que tener cuidado al asegurar que la señal FM no conduzca al mezclador de salida sobre pasando la vía cero, ya que esto podría conducir a un error apreciable.

El ruido es otro factor que puede afectar enormemente a la precisión de la medición cuando el valor del pico a pico de la señal de ruido sobreimpuesto es suficientemente largo como para causar extra "Trigger" como se representa en la figura 13. En este caso se verán registrados cuentas extras. Este error será mucho mayor, cuando los límites superior e inferior del "Trigger" estén alrededor de la parte de la señal con una pendiente bastante baja. (ver figura 14). Existe un considerable número de métodos para evitar los errores debidos

al ruido. Un punto que debería ser recordado es éste: en dicho caso es el valor absoluto del ruido al que es importante, y no la proporción de señal/ruido. Hasta aquí un método útil de combatir este error para ajustar el nivel de la señal a un valor semejante, cuya amplitud del ruido es menor que la de los límites superiores e inferiores del trigger ( ver figura 15).

Un ejemplo numérico puede ilustrarlo: Suponiendo que un medidor de frecuencia RF ( por ejemplo PM 6615 ) con 10 mV de sensibilidad ( por esto los límites superiores e inferiores del trigger corresponden a 30 mV) tiene que medir una señal 2V RF con otra señal de ruido de 100 mV<sub>pp</sub> superpuesta. En este caso la medición no será correcta, por que el ruido está determinado por el pulso del triggering; así son contados demasiados pulsos. Si la señal de potencia es atenuada por ejemplo 100, comoquiera que la señal de ruido está bien dentro de los límites superiores e inferiores del trigger y la señal es de 20 mV<sub>rms</sub> (más que suficiente para una cuenta con precisión) la lectura así será correcta.

Si la amplitud del sonido no fuera en la práctica concida, la medición debería empezar con un máximo de sensibilidad hasta que una lectura de frecuencia estable fuese obtenida.

Una solución simple sería siempre construir un control automático que regule la señal a un valor que fuese más exacto y suficientemente largo, que los límites superiores e inferiores del trigger para asegurar una lectura correcta. Existen dos caminos básicos de conseguir ésto:

- a. atenuación PIN-diodo y
- b. amplificación del control automático (CAG)

Ambos serán descritos a continuación;

El atenuador diodoPIN es un atenuador real, puesto entre la potencia y el amplificador. (ver fig. pág II n).

En este diagrama en bloque, simplificado, de un circuito de atenuación diodoPIN automático, es ilustrado en la figura 16. La señal de potencia pasa primero a un atenuador sujeto a 6 dB, para reducir la fuerza de potencia y mejorar el VSWR de la señal de potencia. Este atenuador de potencia es seguido por el atenuador PIN, el cual es controlado por un circuito de realimentación. La fase siguiente es el amplificador de potencia actual, el cual define la alta sensibilidad.

El circuito de realimentación consiste en un detector un control amplificado(comparador) y un convertidor de corriente DC.

El atenuador PIN atenúa, valga la redundancia, la señal de potencia suficientemente exacta, para asegurar que el voltaje potencial de salida del amplificador sea constante. Después de la detección este voltaje tiene que tener aproximadamente el mismo valor DC que el nivel de referencia. Cuando este no sea el caso, la diferencia en voltaje es amplificada y alimentada para el atenuador PIN, hasta que el voltaje potencial de salida tenga el valor deseado.

Circuitos de amplificación de control automático(CAG) usan el mismo circuito de realimentación que el atenuador de diodoPIN. La principal diferencia es ésta; mientras

que en los circuitos diodos PIN la señal de potencia se atenua realmente, en los circuitos CAG el amplificador obtiene la plena señal de potencia y la amplitud constante de potencia de salida se obtiene para variar la amplificación. El diagrama en bloque de un circuito CAG es representado en la figura 17. Los métodos de trabajos superiores son muy buenos que en la señales actuales: Señales de interferencia de los interruptores de energía máquinas soldadoras, motores eléctricos, etapas de control transistor, etc, las cuales son de la misma amplitud que la señal de RF (o más larga) y causan por supuesto falsos pulsos "trigger" pero como su frecuencia de repetición es tan mínima, esa señal RF medida tiene que poseer difícilmente alguna influencia en la precisión de la medición de la RF.

Por otra parte en mediciones de baja frecuencia, estas puntas de interferencias pueden influenciar seriamente en la precisión de la medición. El mejor método para evitar este tipo de error es interrumpir un filtro en frente del contador, para reducir el efecto de las señales de interferencias. La desventaja de semejantes filtros, para ser efectivos, es que tiene que tener lo más bajo posible la frecuencia menor cortada, lo cual puede producir dificultades, si uno tiene que medir frecuencias cerradas a esas menores frecuencias cortadas. Contadores especiales LF han superado este problema con la ayuda de un ingenioso filtro automático de ruido, el cual rechaza todas las señales con una frecuencia más alta que la que posee la señal bajo test.

Esto será claro desde el principio, es decir, la precisión de los límites superior e inferior del "Trigger" con respecto a la señal que está por medir (el trigger offset) puede ser de gran importancia en la determinación de la precisión de la medición. Los contadores buenos deberán estar provistos con controles para variar el offset de los límites inferior y superior del trigger, y con medios de monitorizar el nivel del trigger. Un ejemplo es la Philips; su contador PM 6650 tiene para este propósito un enchufe especial de potencia de salida al nivel del trigger, al que se le puede conectar un osciloscopio o un DVM. (ver figura 18, muestra algunos ejemplos más de ajustes correctos e incorrectos del nivel del trigger).

Otra fuente posible de errores es una señal falsa de una amplitud igual a la señal que va a ser medida. Si la frecuencia de la señal no deseada es mucho más elevada que la frecuencia que va a ser medida, aquella puede ser tratada de la misma forma que una señal de ruido. Será presentada como una banda a lo largo de la señal de baja frecuencia y tan pronto como la amplitud de alta frecuencia sea menor que la histéresis de la frecuencia menor, será medida correctamente. Lo mismo es aplicado a señales falsas debajo de la frecuencia que va a ser medida. Si alguna vez la amplitud de la señal falsa es mayor que la histéresis, se pueden producir errores dependiendo de la proporción de frecuencia y de dos amplitudes. Cuando la frecuencia no deseada se approxima a la frecuencia que va a ser medida, se hace menor el error. Una guía útil con la que hay que contar viene dada en el parámetro K, definido por:

$$K = \frac{V_H}{\frac{F_L}{F_M} V_L + \Delta}$$

donde:

$V_H$  es la amplitud de pico a pico de la señal de frecuencia alta

$V_L$  es aquella de la señal de frecuencia baja

$F_H$  la frecuencia alta,

$F_L$  la frecuencia baja,

$\Delta$  la histéresis del límite superior e inferior del trigger

Cuando  $K \gg I$  serán medidas las frecuencias altas, mientras que cuando  $K \ll I$  serán medida las frecuencias bajas. Al fin si  $K = I$  la posibilidad de haber errores en la cuenta es mayor.

## II. 2.

Errores del modo periodo

Como en el modo de la frecuencia, la precisión del reloj y el  $\pm I$  cuenta de ambigüedad, son también aquí las primeras fuentes de error. Un típico error de modo periódico, es el error "trigger", esto es, el error en el tiempo en el cual es abierta y cerrada la entrada principal. En el modo de frecuencia, la entrada principal es abierta y cerrada por la señal inmediatamente, "clear-cut" base de tiempo. En el modo periódico, como quiera que la entrada principal sea operada por la señal que va a ser medida, la cual puede contener un zumbido o ruido o puntas de interferencia, todos ellos podrían causar error también.

Todas estas posibles fuentes de error podrían causar que el tiempo de la entrada principal sea demasiado largo o demasiado corto, o causar incluso que la entrada principal se abra muy a menudo.

Esto puede ser explicado como sigue a continuación en la figura 19.

Si la pendiente (supuesta constante) de la señal en el punto Trigger es  $S = \tan \alpha = \frac{E_n}{A_p}$  (volt/s).

Siendo la amplitud del ruido  $E_n$ , por lo tanto nos queda la expresión anterior.

Si nosotros suponemos que la señal sea sinusoidal y le damos por  $E_s \sin \omega t$ , nosotros podemos calcular la pendiente de esta señal en el punto trigger como sigue a continuación:

$\frac{dV}{dt} = E_{sw} \cos \omega t$  y para  $t=0$ :

$$\frac{dV}{dt} = E_s \omega 2 \pi f = E_s \frac{2\pi}{p}$$

En el "trigger al cruzarse 1=2" nos queda entonces

$$\frac{E_n}{\Delta p} = \frac{E_s 2 \pi}{p} \quad \text{y} \quad \frac{\Delta p}{p} = \frac{E_n}{2 \pi E_s}$$

y este error puede ser producido dos veces, (abriendo y cerrando) el error total se da por :

$$\frac{2\Delta p}{p} = \left( \frac{1}{\pi} + \frac{E_n}{E_s} \cdot 100 \right) \%$$

Para un S/N de 40 dB esto da  $\left( \frac{1}{\pi} + \frac{1}{100} \cdot 100 \right) \% \approx 0,3\%$  así 1% de ruido puede dar un 0,3% error de tiempo para señales sinusoidales.

Este cálculo muestra claramente que el error del Trigger depende no solamente del voltaje del ruido ( $W$ ), sino también de la pendiente de la señal que va a ser medida.

Por ejemplo si quiero medir el periodo de una señal de onda cuadrada con un tiempo elevado de, por ejemplo 1% de la señal de periodo, la pendiente  $\frac{dV}{dt}$  en el punto del trigger sería:

$$\frac{dV}{dt} \approx \frac{E_s}{0,01} \quad \text{y}$$

$$\frac{E_s}{0,01p} = \frac{E_n}{\Delta p} \text{ da } \frac{\Delta p}{p} = 0,01 \frac{E_n}{E_s} \text{ asi que}$$

$$\frac{2\Delta p}{p} = \left( 2 \frac{E_n}{E_s} \cdot \frac{1}{100} \right) \%$$

el cual es 50 mejor tiempo que para una señal sinusoidal .

Por otra parte, si el nivel de trigger fuese cambiado a la cresta igual del seno de la onda, el error podría ser enorme. Este está por encima de la alta precisión de la frecuencia de reloj, de la  $\pm 1$  cuenta de ambiguedad, pero jamás cuando la cuenta viene a la precisión "over-all" de las mediciones de simples períodos sobre señales sinusoidales.

Afortunadamente hay un camino a la precisión puesto que el error se produce solamente en el momento de abrir o cerrar la entrada, el modo del periodo múltiple proporciona la solución. Si nosotros medimos, por ejemplo: 10 períodos consecutivos, el error relativo es reducido por un factor de 10 : el error absoluto es de  $2\Delta p$ , pero el error total es 10 veces menor:

$$2,10 \frac{\Delta p}{p} = \frac{1E_n}{N E_s} 100 \% \text{ ( para señales sinusoidales)}$$

En general

$$\text{el error} = \left( \frac{1}{V} - \frac{1}{N} - \frac{E_n}{E_s} 100 \right) \% \text{ para señales si-}$$

nusoidales donde N es un factor multiplicador.

Así, cuanto más periodos contemos, la precisión será mejor, hasta que el error total sea prácticamente reducido al modo  $\pm 1$  cuenta  $\pm$  precisión de reloj. El resultado combinado de varias fuentes de error es dado en los gráficos de la figura 20. En resumen, nosotros podemos anotar las condiciones básicas para mediciones buenas: Los límites superiores e inferiores del trigger deberían estar colocados; a una parte limpia de la señal, donde la pendiente de la señal sea máxima, posibles (este trae consigo el uso del modo múltiple), la relación señal a ruido debería ser elevada.

## II.3.

Errores en el modo intervalo de tiempo

En este modo, encontramos las mismas fuentes principales de error que en el modo periódico, a saber, precisión del reloj,  $\pm 1$  cuenta de ambiguedad y error trigger. Como las mediciones de intervalos de tiempos son siempre aproximadamente realizadas en señales, en forma de pulsos (mediciones de subida y tiempos de bajada), y ancho del pulso, el error trigger es generalmente especificado como:

$$\Delta T = \pm \frac{E_n}{S}$$

donde:

$\Delta T$  = error en segundos

$E_n$  = voltaje de ruido máximo

$S$  = ( $\tan \alpha$ ) = señal de pendiente (V/S)

Se sigue de la fórmula principal que, cuanto más mejora, la señal dependiente en el punto triggering, menor es entonces el error de medición; ésto es ilustrado en la figura 21. El error "over-all" decrece naturalmente, como el intervalo de tiempo incrementa cuando va a ser medido. La figura 22 muestra este error total debido a la precisión del reloj,  $\pm 1$  cuenta de ambiguedad y error trigger a una constante amplitud de ruido como una función del total del intervalo de tiempo ( $T$ ) medido, para un número de señales dependientes diferentes.

$$\text{Error total: } \frac{2\Delta T}{T} = \left( \frac{2 E_n}{ST} \right) \% \quad \pm 1 \text{ cuenta precisión}$$

del reloj.

Así de lejos están los errores en el modo del intervalo de tiempo seguido de reglas discutidas principalmente. Existen aquí, por consiguiente, algunas fuentes de error adicionales, las cuales no se encuentran en los modos de frecuencia y período. Una de estas fuentes es el mismo límite superior e inferior del trigger.

La figura 23 a, muestra como el triggering ocurre normalmente en mediciones de, por ejemplo, extensión de pulsos, donde el nivel del trigger es puesto en 50 % de amplitud de pulso. Debido a la histéresis de los circuitos trigger, el triggering no ocurrirá en el nivel del trigger puesto (puntos A y B t<sub>1</sub>) sino un tanto más tarde: en un voltaje alto cuando la pendiente del trigger seleccionada sea positiva (punto A'), y a un bajo voltaje (punto B') cuando la pendiente seleccionada es negativa.

Como resultado, el tiempo medido en el ejemplo principal (t<sub>2</sub>) será más largo de lo que debería ser. El error debido a la histéresis del trigger puede ser calculado de la misma forma que al que es debido a la influencia de señales de ruido.

$$\Delta t = \frac{E_n}{2S_1} \pm \frac{E_n}{2S_2}$$

donde:

$\Delta t$  = error en segundos

E<sub>n</sub> = "trigger window" (sus límites, superior e inferior)

S<sub>1</sub> = pendiente (en V/S) del primer pulso trigger (start)

S<sub>2</sub> = pendiente (en V/S) del segundo pulso trigger (stop)

Como quiera que modernos contadores de intervalo de tiempo tienen una compensación de trabajo neto interior que elimina automáticamente este error, cambiando el límite superior e in-

ferior del trigger abajo, por media banda de histéresis para pendientes positivas y para pendientes negativas. Así pues el triggering ocurre realmente en puntos como son A y B, ver la figura 24 b.

Otra fuente de error es el colocamiento del nivel del trigger. Por ejemplo, si queremos medir el pulso de extensiones, colocaremos el nivel del trigger a 50 % mientras que para las mediciones del tiempo de subida o el tiempo de bajada, necesitamos dos niveles de trigger al 10 % y al 90 %. Errores en estas colocaciones no son correctos para la compensación de histéresis del trigger; por ejemplo un error de colocación del 5% en un alcance trigger del 1V da un nivel de error de 50V, el peso completo del mismo ha caido en la ecuación de error "over-all". Lo mismo se aplica al impulso del montaje del nivel trigger. Por esa misma razón se tiene que tener cuidado al solder circuitos de nivel de trigger muy estables.

El resultado de estos errores de montaje pueden ser expresados en la siguiente ecuación:

$$\Delta t = \frac{E_1}{S_1} + \frac{E_2}{S_2} \text{ segundos}$$

donde:

$\Delta t$  = error en segundos

$E_2$  = error de montaje del nivel o el nivel de impulso (en V) en el canal terminal.

$E_1$  = error de montaje del nivel o el nivel de impulso (en V) en el canal inicial.

$S_1$  = cuesta de la señal (V/S) en el canal start

$S_2$  = cuesta de la señal (V/S) en el canal stop

Estos errores pueden ser corregidos si tenemos facilidad para medir el nivel de montaje. "set-level". Un contador como lo es el Philips PM 6650 tiene dos potencias de salida para este propósito; por ejemplo, un voltímetro digital conectado a una de estas dos potencias de salida puede ser usada como monitor para un montaje de alta precisión de los niveles requeridos.

De cualquier modo este método puede ser usado solamente si la señal de amplitud es exactamente conocida. Para una medición, para montar los niveles del trigger a exactamente un 10% y un 90 %, necesitamos la señal de amplitud. Cuando el nivel de la señal no es conocido, uno tiene que usar otros métodos para improvisar la precisión.

Un método posible, usado en el PM 6650, es para (un monitor) el intervalo de tiempo que va ser medido sobre una pantalla de un oscilador. La señal de entrada (representada en el tiempo comprendido, abierto y cerrado de la señal principal) es disponible en una potencia de salida adicional y puede ser usada para intensificar (modulaciones Z-axis) el segmento de la forma de la onda sobre la cual el intervalo de tiempo se mide. (ver figura 25)

Hasta aquí hemos estado discutiendo los errores causados por las imperfecciones en el circuito trigger. Existen por supuesto otras posibilidades de errores. Uno particularmente difícil de poder vencer con contadores convencionales, es un tipo de ruido repentino en el canal final, debido, por ejemplo, al contacto que entra en las mediciones de tiempo sobre relés mecánicos.

Esta señal falsa de stop lleva hacia un resultado bajo en un contado de fuera de cuenta. Circuitos especiales "hold-off" (trigger-masking) han sido creados para resolver este problema.

La operación de un circuito trigger-masking es ilustrada en la figura 26. El tiempo masking -el cual se controla por un botón en el panel frontal- empieza en el instante en el que el canal terminal ignora todos los pulsos trigger. Tan pronto como el tiempo masking(trigger hold-off) haya pasado, el canal terminal está de nuevo en condiciones normales para trabajar. La precisión conectada de este retraso no es muy importante, desde que, por supuesto, el retraso no sea tan largo como para enmascarar el pulso stop real. En la práctica, existe generalmente una posición especial "mask-check" sobre la función de interrupción conectada. Por lo que quiero decir que el tiempo masking es exactamente medido por el contado.

Esta facilidad de marca es particularmente útil para mediciones del tiempo de cierre de un relé donde el rebote del contacto da generalmente problemas: En vez de medir al correcto tiempo de cerrado, muchos relojes automáticos medirían solamente la duración del primer rebote. Con el circuito Masking el efecto del tiempo de rebote, puede ser eliminado ajustando un retraso más largo que el periodo del rebote ( ver figura 27).

Otros ejemplos de la aplicación de la mask. viene dados en la figura 28,29,30.

Finalmente un error que es frecuentemente pasado por alto es el causado por los no iguales canales Start- Stop.

Especialmente en la gama no idéntica necesitamos canales iguales muy veloces. Las diferencias en el rebote de programación entre los dos canales, causan errores sistemáticos que no pueden ser eliminados. Lo mismo aplicado a los cables de conexión de diferentes longitudes ( un cable de 20 cm de diferencia da un error sistemático de  $1 \mu s$ ). Los contadores de intervalo de tiempo de alto rendimiento como los es el PM 6650 poseen canales ecualizados Start-Stop. Debido a éste, el usuario debe tener cuidado al asegurar que los dos cables de conexión sean idénticos en todos sus aspectos.

Como ya hemos visto anteriormente, existe un considerable número de factores que pueden reducir drásticamente la precisión de las mediciones en el modo intervalo de tiempo. En el modo periódico aprendimos que podíamos aumentar considerablemente la precisión por el interruptor al modo multiple-período, desde que los errores son ocasionados al abrir y cerrar la entrada principal en este modo. Esta ventaja no se aplica al porcentaje del modo del intervalo de tiempo, porque aquí la entrada se abre y se cierra al comienzo y al final de cada intervalo de tiempo. En resumen, el error trigger y la  $\pm$  cuenta ambigua puede ser actualmente acumulada.

Por lo tanto, el modo de porcentaje mejora también esta situación, la señal suministrada es periódica ( $T$  es constante, ver figura 31) y la frecuencia ( $1/T$ ) no está sincronizada con la frecuencia del reloj, el intervalo de tiempo  $\Delta t$  puede ser medido con una alta y fiel resolución de precisión:  $10^n$  períodos. Esta, da más resoluciones digitales  $N$ , y desde que esta sea una

medición estadística el error es reducido por un factor de  $\sqrt{10^n} = 10^{n/2}$

En principio el número registrado en la unidad **contadora digital** (**UCD**) será siempre un múltiplo del período del reloj, pero existen otros caminos para medir fracciones del período del reloj. Un ejemplo numérico aclearará esto (ver figura 31).

Aquí el intervalo de tiempo que va ser medido es de 14 ns y la duración del impulso de reloj es de 10 ns. Ahora se podrá demostrar que en este caso la UCD registrará 1 cuenta en un 60 % de los intervalos de tiempo, y 2 cuentas en un 40%.

Esto quiere decir que después de 1000 intervalos de tiempo consecutivos, 1 cuenta tendrá que ser registrada en 600 intervalos ( $600 \times 10 \text{ ns} = 6000 \text{ ns}$ ) y 2 cuentas, ambas en 400 intervalos ( $400 \times 20 \text{ ns} = 8000 \text{ ns}$ ). La cuenta total será entonces 14000 ns sobre 1000 intervalos, dando un porcentaje de un intervalo de 14 ns.

Esta regla es también válida para intervalos de tiempos menores que la frecuencia del reloj. Por ejemplo, con un intervalo de tiempo de 8 ns obtenemos un 20 % sin cuenta y 80 % con cuenta.

$$200 \times 0 \text{ ns} = 0$$

$$\underline{800 \times 10 \text{ ns} = 8000}$$

Total de cuenta 8000 ns por 1000 intervalos = 8 ns/intervalo. Como este cálculo es solamente válido dentro de múltiples períodos de reloj, en otras palabras si nosotros hemos eliminado la  $\pm$  cuenta de ambiguedad.

Esto se puede hacer debido al circuito de coincidencia el cual trabaja como se explica a continuación (ver fig.32)

Primeramente el impulso start es almacenado en el flip-flop A ( $Q_A$  es alto) en el tiempo 1 ; la D imput del flip-flop C será entonces también alta, y el pulso siguiente del reloj (al tiempo 2) asegurará el flip-flop C, entonces el  $\bar{Q}_C$  baja.

Cuando el pulso del reloj desaparece (tiempo 3) todos los inputs de la entrada de coincidencia son bajos así que la potencia de salida de la entrada 1 se eleva y libera el primer pulso de UCD (secuencia inicial). La secuencia final funciona como se indica en los párrafos siguientes: Con el tiempo 4 el flip-flop B se coloca; al siguiente pulso del reloj (tiempo 5)  $Q_D$  funciona alto, bloqueando la entrada 1. La potencia de salida del flip-flop D es también usada para reajustar los flip-flops A y B, lo cual ocurre después de algún retaso (tiempo 6). Finalmente, desde  $Q_A$  y  $Q_B$  son denuevo bajos, el siguiente pulso de reloj reajustará los flip-flops C y D (tiempo 7) y puede entonces empezar una nueva secuencia. En el ejemplo anterior hemos trabajado con un intervalo de tiempo pequeño (1 o 2 cuentas) pero el circuito trabajará también por supuesto con cualquier número de cuentas en un intervalo dado.

II.4.

Errores en el modo ancho del pulso

Como el modo ancho-pulso es básicamente una versión especial del modo intervalo de tiempo, los errores serán gobernados por las consideraciones discutidas anteriormente.

II.5.

Error en relación de modo

Exactamente como en el modo periódico, el error trigger y el de la  $\pm$  cuenta de ambiguedad tiene que ser tomada aquí dentro de la cuenta.

El empleo del modo multiple-relación mejora la precisión, exactamente como el manojo del modo multiple-período hace mediciones periódicas más precisas.

**S E G U N D A        P A R T E**

## II.4 DESCRIPCION DEL FRECUENCIMETRO DIGITAL

Los puntos más calificativos de este medidor, no solo de frecuencia, sino de impulso, de periodo y como crónómetro, respecto a otros son:

- 1) Todas las fases BF- AF-VHF están insertadas sobre un único circuito impreso, por lo tanto no tenemos tantas ramas separadas para ser luego conectadas entre si con hilos volantes, sino encontramos una sola lámina madre y una para los display.
- 2) En este frecuencímetro es eliminado todos los conmutadores rotativos, que hay en antiguos frecuencímetro, por lo tanto se evitan efectuar aquellas decenas de conexiones en los cuales muchos se equivocan.
- 3) Además se emplean display de 7 segmentos en total se usan 6 de forma que sobre la gama de los 145-420 MHz. se pueden leer también las unidades de los kilohertz.
- 4) También se han insertado en las fases de AF-VHF un preamplificador híbrido de banda ancha de 30 MHz. a 1GHz. que permite medir también señales de intensidad muy débil.
- 5) Lleva también un filtro de BF que restringe la banda pasante de 50 MHz. a 1 MHz. y permite medir así la frecuencia de señales no perfectamente "puras", que son por ej. de una onda cuadrada con oscilaciones parasitas sobre el frente de subida o el de bajada.

- 6) Tiene además un display de más sobre el cual aparecerá la letra F cuando utilizaremos el instrumento para medir frecuencia, la letra P para cuando se miden períodos y la letra C cuando se usa como un cronómetro y la letra I cuando se le usa como contador de impulsos.
- 7) Además tiene otro display que señalará en cambio, en forma de relampagueo (con sus tres segmentos horizontales) (A-G-D) cuando el frecuencímetro está en "OVER-RANGE", es decir cuando se supera la capacidad máxima de lectura de una puerta cualquiera.
- 8) La conmutación de las bases de tiempo y de las funciones "frecuencia-período-cronómetro-impulso" se efectúan por medio de tres botones (pulsadores), cada vez que su pulsador está apretado tenderá automáticamente a aumentar o reducir la base de tiempo o efectuar el pasaje de una función a otra.
- 9) Todos los display (indicadores LED) de la frecuencia de base de tiempos están insertos directamente en un circuito impreso adecuado con dos patas de conexión que eliminan cualquier posibilidad de error haciéndolo al circuito mucho más eficaz.
- 10) Tiene función cuenta impulsos.
- 11) En la función "cronómetro" se pueden ejecutar también sumas de tiempos, quiere decir el cronómetro se puede poner en marcha también desde el punto en el cual ha sido

bloqueado anteriormente, sin tener que volver a cero.

II.1a. SENSIBILIDAD MINIMA

Sensibilidad BF-AF	Alta Impedancia
--------------------	-----------------

de 0 a 28 MHz.....	5-10 milivol.
38 MHz.....	15 milivol.
43 MHz.....	20 milivol.
46 MHz.....	25 milivol.

Sensibilidad AF-VHF	Impedancia baja
---------------------	-----------------

15 MHz. ....	50 milivol.
25 MHz. ....	7 milivol.
80 MHz. ....	10 milivol.
90 MHz. ....	12 milivol.
140 MHz. ....	15 milivol.
170 MHz. ....	20 milivol.
200 MHz. ....	30 milivol.
300 MHz. ....	50 milivol.
400 MHz. ....	60 milivol.
500 MHz. ....	70 milivol.

Se puede ver que en el recuadro de las sensibilidades AF-VHF se ve para frecuencias inferiores a 15 MHz, un valor de sensibilidad de 50 milivoltios que aparentemente contrasta con los 7 milivoltios que se ven para las frecuencias de 25 MHz. puede suponerse que se trata de un error o sea que se quisiera escribir 5 milivoltios en lugar de

50 milivoltios.

En realidad no existe tal error, pues porque sobre esa frecuencia la sensibilidad es efectivamente de 50 milivoltios y se reduce luego a solo 7 milivoltios cuando se sube la frecuencia a 25 MHz.

El motivo de esta causa, habría que buscarla en el preamplificador híbrido insertado en esta fase el cual, aún estando en condición de amplificar de igual manera todas las frecuencias comprendidas entre 30 MHz y 1 GHz. bajo 25 MHz. presenta un beneficio muy reducido y esto claramente se repercute sobre las sensibilidad del frecuencímetro que por tanto resulta inferior de aquella que tiene por ejemplo 100-150 MHz.

Por otra parte esta carencia de sensibilidad sobre la parte baja de la gama AF no impide absolutamente las prestaciones globales de este instrumento de momento que se tiene siempre a disposición a la entrada BF-AF a alta impedancia que desde 0 a 28 MHz. presenta una sensibilidad comprendida dentro de 5 y 10 milivoltios, por lo tanto más que suficiente para medir señales también débiles arriba de esta gama.

Para la gama AF-VHF no se da mucha impulso a la sensibilidad para evitar que esto produjera inestabilidad al instrumento, o sea para evitar el inconveniente de que aparezcan sobre los display números debidos a frecuencias falsas captadas por vía capacitiva del cable externo situado en las proximidades del generador AF o de otro origen.

## II.2. CARACTERISTICAS

Las más importantes de este frecuencímetro son las siguientes:

- Base de tiempo a cuarzo con 6 distintas concecuenias.
- Indicación de 6 cifras con memoria y delay\*.
- Indicación de "OVER-RANGE" a display.
- Indicación de la función preelegida a display.
- Indicadores de escala Hz,KHz,MHz, de diodos LED.
- Medida de FRECUENCIA,PERIODO,CRONOMETRO,CUENTA IMPULSOS.
- Dos entradas START-STOP para comando cronómetro y cuenta impulsos mediante circuitos externos.
- Dos entradas para medidas de BF en CC o en AC en alta impedancia (1megaohm) para frecuencias máximas de 45-50 MHz.
- Una entrada a impedancia baja (52 ohm) para medidas en AF-VHF desde 5 MHz a 500 MHz. y más.
- Posibilidad de insertar un filtro anti-parásito para la BF (cuando estas no son limpias).

II.5.

ESQUEMA ELECTRICO

Para hacer menos ardua la lectura y comprender mejor las funciones de las distintas fases que componen el esquema eléctrico, dibujo a este esquema subdividiéndolo en varios sectores o fases, con esto logro eliminar rayas inútiles en el dibujo, (todos los hilos de alimentación se paran en un terminal sobre el cual viene indicada la tensión requerida, osea 5 6 12 voltios)

Obviamente sobre el circuito impreso todos los terminales de 12 voltios serán conectados juntos por una única pista, así como lo serán aquellos de 5 voltios.

Las fases o subdivisiones que se presentan son las siguientes:

- 1) Fase de entrada BF-AF e AF-VHF.
- 2) Fase de la base de tiempos y conmutación referidas.
- 3) Fase de conmutación de las Funciones.
- 4) Fase de visualización.
- 5) Fase de alimentación.

Las tres primeras fases se pueden montar sobre un único circuito impreso, mientras que las dos últimas, o sea aquellas relativa a los displays y la alimentación, disponen cada una de un circuito impreso propio.

## II.4

### FASE DE ENTRADA BF-AF Y AF-VHF

EN EL esquema eléctrico 1º (ver página III a) se puede ver la fase completa de entrada BF-AF y AF-VHF Su lista de componentes es la siguiente:

16 resistencias.

2 transistores

4 diodos

1 LED

1 fet

15 condensadores

4 circuitos integrados

2 conmutadores

JAF 1 = impedancia AF de 1 microhenri.®

JAF 2 = impedancia AF tipo VK 200

La fase de BF-AF esta constituida por el FET (FT1) del transistor (TR1), del integrado ECL indicado con (IC1) y el transistor (TR2), la Fase de AF-VHF esta formada en cambio por los integrados ( IC2, IC3. ).

Los cuatro NAND contenidos en el integrado (IC4) realizan en su conjunto un simple conmutador eléctrico necesario para seleccionar, según las exigencias, una o la otra entrada.

Si dejo el pulsador S<sub>2</sub>, es decir si conecto a masa, en condiciones lógicas "0"

la entradas 1-2-12 del IC4, así que sobre el terminal de salida A tengo una onda cuadrada con la misma frecuencia de la señal BF aplicada a los relativos entradas en CC o AC.

Al mismo tiempo sobre el terminal de salida B tengo una "MASA" mientras el segundo contacto de S<sub>2</sub> provocará una alimentación a través de R16 y encendiendo el LED DL 2 relativo a la entrada BF.

Pulsando el pulsador S<sub>2</sub> a fondo, se aplica sobre los terminales 1-2-12 de IC4 una tensión positiva, por lo tanto sobre el terminal de salida A se obtendrá, e se tendrá disponible, una onda cuadrada de frecuencia igual a aquella señal aplicada sobre las entradas AF-VHF pero dividida por 10.

Al mismo tiempo sobre el terminal de salida B estará presente una "TENSIONPOSITIVA" y el segundo contacto de S<sub>2</sub> hará encender el LED DL 1 para indicar precisamente que ha sido seleccionada la entrada AF-VHF.

En la fase de BF-AF encontramos conexiones de entrada, dos exactamente:

Una indicada con AC que con preferencia para medir frecuencias superiores a 50-60 Hz o señales con una fuerte componente continua que de otro modo podría bloquear el funcionamiento del circuito, y una indicada con CC para utilizarse en cambio para señales de BF con frecuencia inferiores a 50 Hz o para impulsos a frecuencias bajísimas.

La fase de entrada no requiere la presencia de ningún atenuador en cuanto los diodos DS1 y DS2 darán una

limitación automática en la amplitud de la señal sobre el "GATE" de FT1 a un máximo de 0,6 voltios positivos o negativos.

El fet FT1, un BF 244, es empleado junto al transistador VHF TR1, un PNP del tipo BFR 99, como fase preamplificadora de alta impedancia de entrada y el potenciómetro o mejor dicho trimmer R3, que encontramos aplicado en serie a la R4 sobre la base de TR1, sirve para retocar la polarización de base de este transistor en modo de obtener en cualquier circunstancia el máximo de la sensibilidad.

Desde el colector de TR1 la señal así preamplificada es aplicada a la entrada invertida o inversora (patilla 15 , en el esquema eléctrico de la figura,pág.IIIa) del primer amplificador diferencial contenido en el integrado IC1, un ECL del tipo 9582 que como claramente se ve por el esquema estos amplificadores contienen3en total cada uno con una frecuencia máxima de trabajo igual a 100 MHz.

Conectando estos tres amplificadores en cascada entre ellos se puede obtener en la salida,sobre la patilla 8 una señal de amplitud más que suficiente.

Como los niveles lógicos de salida del integrado IC1 que es un ECL, no corresponden con los del integrado IC4, en su entrada,(este integrado es un TTL)por eso hay que interponer entre estos dos integrados el transistor TR2, también este es unPNP del tipo BFR 99, el cual desempeña únicamente la función de interfase entre el ECL y el TTL.

En otras palabras este trásnsistor convierte los dos niveles de tensión normalmente presentes sobre la salida de IC1, o sea 3,3 voltios para la condición lógica 0 y 4,2 voltios para la condición lógica 1, respectivamente, en una tensión de 2,3 voltios y en una de 0,5 voltios que para un integrado TTL como lo es IC4 corresponden la primera a la condición lógica 1 y la segunda a la condición lógica 0 respectivamente.

En el esquema de la página IIIa se ve el conmutador por deslizamiento señalizado por la sigla S1 el cual, si no es pulsado excluye en la práctica el enlace entre las patillas 10 y la patilla 7 de IC1, mientras si es pulsado así la banda pasante del preamplificador será limitada, debido que al aplicarlo a fondo se conecta entre estas dos patilla ( 10 y 7) el condensador C7 de 1000 PF.

Esta limitación de la banda pasante ¿porque se hace? cuando parecería más conveniente poder aprovechar todos los MHz. disponibles.

En efecto según la lógica esto parece ser una contrasentido, aunque utilizando el frecuencímetro en BF con señales no perfectamente "limpias", este filtro es absolutamente indispensable, o sea si la onda está "sucia" es decir presentan distorsiones aunque pequeñísimas y de diversos géneros, el preamplificador, que tiene una banda pasante de más de 50 MHz, amplificará también tales impulsos y por consiguiente el frecuencímetro los cuenta dando así sobre el display una lectura doble o triple de la efectiva.

Con la introducción de este filtro sin embargo este

Inconveniente ya no puede manifestarse y la lectura obtenida sobre el display coincide perfectamente con la frecuencia ~~aplicada~~ aplicada en la entrada.

También sobre la entrada AF-VHF, así como sobre la de BF, están presentes dos diodos limitadores, que son DS3-DS4, su función es proteger la entrada del integrado IC2, un preamplificador híbrido de banda ancha, del tipo SH 120, el cual amplifica uniformemente cerca de 18 dB todas las frecuencias comprendidas entre un mínimo de 30 MHz y un máximo de 900 MHz.

Por debajo de 30 MHz, la ganancia se reduce notablemente por lo que también la sensibilidad de esta entrada se hace mucho más limitada, por tanto si se desea mejor sensibilidad, se aprovecha para estas frecuencias la fase de BF de alta impedancia.

Por encima de los 30 MHz sin embargo un amplificador tal resulta perfecto bajo todos los aspectos en cuanto para obtener una óptima amplificación de la señal hasta 900 MHz sin el peligro de autooscilaciones y sobre todo sin necesidad de ninguna puesta a punto, tampoco se necesita poner a punto el divisor por 10 enlazado a su salida (con la indicación en el esquema como IC3 pág, IIIa).

Este último, un ECL de tipo 11C90, su frecuencia máxima de trabajo está comprendida entre los 550 y los 650 MHz, por lo tanto más que suficiente.

Un ejemplo:

Tengo IC que llega solo hasta 550 MHz en salida, siendo tales frecuencias divididas por 10 por tanto siempre tengo:

550 : 10 = 55 MHz.

o sea un valor que supera ya los límites de trabajo del primer divisor por 10 empleado en la fase de cuenta.

Tal divisor, quiere decir el 74196 (ver el IC37 en la página IIIf), puede alcanzar los 50 MHz también este límite puede ser superado casi siempre.

La máxima frecuencia leible sobre la entrada AF es de 500 MHz.

Algunos libros de característica que hablan de este integrado daban como datos los siguientes:

Uno decía que llegaba hasta 530 MHz con una sensibilidad de 110 milivoltios, un segundo decía que alcanzaba hasta 590 MHz con una sensibilidad de 130 milivoltios un tercero decía que llegaba hasta 524 MHz con 100-105 milivoltios de sensibilidad, un cuarto superaba los 546 MHz y el quinto llegaba hasta los 563 MHz ambos con 110 milivoltios de sensibilidad.

Ninguno se paraba en los 500 todos lo superaban ampliamente.

El divisor IC3, a pesar de ser muy veloz, posee también la característica de no necesitar trimmer externo para regular la sensibilidad de la que no le importa de obtener una salida TTL compatible o sea de poder manejar directamente un integrado TTL sin necesidad de interponer ningún circuito de interfase.

En efecto la salida, (patilla 11) sobre el esquema eléctrico (pág. IIIa ) está conectado directamente al la entrada, patilla 13, de uno de los nand de conmutación contenido en el integrado IC4.

Este integrado es absolutamente indispensable para alcanzar las frecuencias máximas, es del tipo SN74S00 o SN74H00, o sea un integrado TTL de la serie "veloz", si no uso esto lo que pasaría sería que se hubiese parado muchos MHz más a bajo.

Los diodos que aparecen en el esquema son de protección, no es recomendable aplicar sobre la entrada AF una señal de potencia muy elevada, sobre todo si se tiene presente que la sensibilidad de esta fase es tal de que puede tener un lectura con solo el hecho de acercar la punta de la sonda a un trasmisor,(la lectura es de una frecuencia)

Sobre el terminal de salida B el cual se conecta al correspondiente terminal B del esquema de la página IIIb cuando se selecciona la entrada AF-VHF está presente una tensión positiva mientras cuando se selecciona la entrada BF está presente una tensión nula.

## II.5.

CIRCUITO DE LA BASE DE LOS TIEMPOS

Esta es la sección más importante de cualquier frecuencímetro

Como se ve en esquema eléctrico de la página III b, en lugar de adoptar el clásico circuito compuesto por un oscilador de cuarzo seguido por 6-7 divisores por 10 del tipo SN 7490, (como se ha visto anteriormente), hago uso del integrado MK 5009 (indicado con las siglas IC5) el cual además de ser ya por si mismo un perfecto oscilador, contiene en su interior toda una cadena de divisores que se pueden commutar por el exterior actuando sobre las patillas 12-13-14, obteniéndose así en la salida, según las exigencia, la frecuencia del cuarzo dividida por 1, por 10, 100 etc.

La tabla siguiente nos dice que si modificamos las condiciones lógicas sobre la patillas 12-13-14 del integrado MK 5009 , se obtendrá en la salida(patilla 1) la frecuencia obtenida en la segunda columna.

CONDICION LOGICA EN LAS PATILLAS	FRECUENCIA DE SALIDA SOBRE PATILLA 1	TIEMPO EN PERIODO
12    13    14		
0    0    0	1 MHz.	1 microsegundo
0    0    1	100 KHz.	10 "
0    1    0	10 KHz.	100 "
0    1    1	1 KHz.	1 "
1    0    0	100 Hz.	10 "

1	0	1	10 Hz.	100 milisegundos
1	1	0	1 Hz.	1 segundos
1	1	1	0,1 Hz.	10 "

Al mismo integrado se le puede también manejar con una frecuencia base externa, como podría ser por ejemplo: la dada por un generador de frecuencias .

El cuarzo que se aplica entre las patillas 8-9 del IC5 es un cuarzo de 1 MHz, que podría oscilar 20-30 Hz. por encima o por debajo de la frecuencia referida sobre su envoltura, se ha introducido además entre la patilla 9 del integrado y la masa un condensador C20 de 10/60 pF el cual permitirá corregir en fase de contraste estas pequeñas diferencias que de otro modo, a 500-600 MHz podría llevar a un error de lectura de algún KHz.

Los tres terminales 12-13-14 del integrado IC5 según la condición lógica que tengan, se obtendrá en la salida (patilla 1) las frecuencias señaladas en la tabla anterior.

DE esas 8 frecuencias posibles, solo seis se usarán, por lo tanto descarto aquella de 100 KHz y aquella de 10KHz que no interesan, y para seleccionarlas se hace por medio de las entradas 12-13-14 del integrado MK 5009 con la salida C-B-A (patilla 6-2-3) de un contador adelante -atrás de tipo SN 74192 (indicado como IC10).

Pulsando el pulsador P1, conectado el monoestable 7A, se aplica un impulso negativo a la entrada 5 del IC10 (cuenta adelante) obligando así al integrado a incremen-

tar en una unidad la combinación binaria presente sobre sus salidas, es decir a pasar por ejemplo de la condición 1 0 0 que selecciona la frecuencia de 100 Hz a la condición 1 0 1 que selecciona en su lugar la frecuencia de 10 Hz.

Por lo contrario pulsando el pulsador P2, o sea aquél conectado al monoestable 7B, se aplica un impulso negativo a la entrada 4 del IC 10 (cuenta atrás) obligando así al integrado a disminuir en una unidad la combinación binaria presente sobre sus salidas, es decir a pasar por ejemplo de la condición 1 1 1 , que selecciona la frecuencia de 0, 1 Hz a la condición 1 1 0 que selecciona la frecuencia de 1 Hz. Por lo tanto cada vez que pulso P1 tengo la posibilidad de disminuir la frecuencia de la base de tiempos obteniendo así unas lecturas más lentas, pero también un mayor número de cifras significativas sobre los display, y por lo contrario pulsando P2, aumento la frecuencia de la base de los tiempos obteniendo de tal forma una lectura más veloz a fin de poder medir frecuencia más elevadas.

Por lo tanto con los dos pulsadores tengo la posibilidad de escoger de vez en vez la frecuencia de la base tiempos que mejor se adapta a nuestras exigencias, tratando siempre de que aparezca sobre el display el máximo número de cifras para obtener la mayor precisión posible.

Con un ejemplo comprenderemos mejor esto:

Supongamos que se quiere medir una frecuencia de 32 456 820 Hz, la mejor lectura se obtendrá con la base de tiempos seleccionada a 100 Hz; de hecho de esta manera

sobre el display veremos aparecer 32 456 8 MHz, es decir que tendremos todas las 6 cifras empeñadas.

Usando una base de tiempo más veloz por ejemplo 1 KHz sobre el display veremos que aparece 032,456 MHz, es decir que tendremos una buena precisión pero habremos eliminado los "millares" de Hertz que sin embargo antes aparecían.

Si además a este punto quisieramos conocer, de esa misma frecuencia, las decenas de Hertz y los Hz. no tendríamos que hacer otra cosa sino disminuir la frecuencia de la base de tiempo llevandola a 1 Hz y en tal caso el frecuencímetro iría a "OVER-RANGE", o sea veremos encenderse sobre el display de la izquierda los tres segmentos horizontales del "FUERA - ESCALA", pero en tales condiciones podremos leer 456820 Hz y sabiendo que hemos mandado fuera escala los 32 MHz, podremos fácilmente remontarnos a la efectiva frecuencia aplicada en la entrada, o se 32 MHz es 456 820 Hz.

Este frecuencímetro también puede medir en BF las decimas de Hertz, de hecho se aplica en la entrada una frecuencia de 1325,6 Hz (por ejemplo) aprovechando la base de tiempos más lenta , o sea aquella a 0,1 Hz, sobre el display comparecerá exactamente tal valor, o sea 1325,6 Hz.

Bien para poder conmutar la frecuencia de la base de los tiempos es preciso modificar la condición lógica presente sobre las patillas 12-13-14 de IC 5 actuando sobre los pulsadores P1 y P2 los cuales hacen "avanzar" o "retroceder" el contador IC 10,

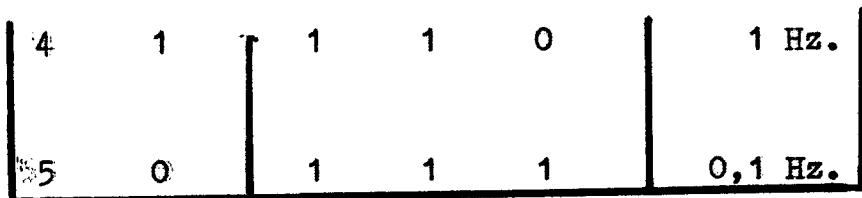
. Las puertas NAND y los inversores que estan conectados al contador sirven para poder pasar directamente de la frecuencia de 1 KHz a la frecuencia de 1 MHz y al revés, descartando automáticamente las frecuencias de 10KHz y de 100 KHz.

Las medidas en "frecuencia" la base de los tiempos comprendidas entre 0,1 Hz y 1 KHz son suficientes para obtener una lectura perfecta mientras que para las medidas en "periodo" la frecuencia de 1 Mhz es suficiente.

Siempre esta red de NAND y de inversores van además a inhibir al pulsador P1 cuando se ha alcanzado la frecuencia más alta, o sea 1 MHz.

En la siguiente tabla se observa la condición lógica presentes sobre las patillas 12-13-14 del IC 5, la correspondientes frecuencias que se seleccionan para cada impulso aplicado a las entradas del IC 10 a través de los pulsadores P1 o P2.

P 1	P 2	CONDICION DE LAS PATILLAS			FRECUENCIA
		12	13	14	
0	5	0	0	0	1 MHz.
1	4	0	1	1	1 KHz.
2	3	1	0	0	100 Hz.
3	2	1	0	1	10 Hz.



En el esquema de la página IIIb las salidas 6-3-2 del IC 10 además de estar conectada a las entradas 12-13-14 del IC 5, están conectadas también a las entradas 13-14-15 del IC 6 un decodificador del tipo SN 7442, este decodificador tiene dos funciones que son :

- a) La función de encender, a través de las patillas de salida 1-4-5-6-7-9, los diodos LED puestos sobre el panel frontal para indicar que la base de tiempo ha sido seleccionada, o sea 0,1 Hz, 1 Hz, 10 Hz, 100 Hz, 1 KHz, o 1 MHz.
- b) Esta segunda es la encargada de encender a través de la cadena de NAND - NOR puesta abajo en el esquema (pág. III b) y a través de los transistores TR3, TR4, TR5, TR6, el punto decimal sobre los display en la posición exacta que se pide, en base a la puerta preelegida, para obtener una correcta lectura de las frecuencias.

En la primera puerta (base de tiempo en 0,1 Hz) obtengo una lectura en Hertz, sobre la segunda y tercera puerta (base de tiempo en 1 Hz y 10 Hz) se obtiene una lectura en Kilohertz, mientras sobre la cuarta, quinta y sexta puerta (base de tiempo en 100 Hz y 1 KHz y 1 MHz) se obtiene una lectura en Megahertz.

Pongamos un ejemplo:

Leyendo sobre la primera puerta (patilla), 0,1Hz, el número 367598 deberemos entender 36759,8 Hz.

o leyendo sobre la segunda puerta (0,1) el número 136759  
deberemos entender 136,759 Hz

Leyendo sobre la tercera puerta (10 Hz) el número 213675  
deberemos entender 2136,75 KHz.

Leyendo sobre la cuarta puerta (100 Hz) el número 0321367  
deberemos entender 32, 1367 MHz,

Leyendo sobre la quinta puerta (1 KHz) el número 032136  
deberemos entender 32, 136 MHz.

Leyendo sobre la sexta puerta (1 MHz) el número 000032  
deberemos entender 32 MHz.

En las funciones de período, cronómetro y cuenta impulsos el punto decimal no aparece sobre el display.

La tabla siguiente indica la unidad de medida con la cual debe ser leído el número que aparece sobre los display según la "función" y la puerta preelegida.

PUERTA (ESCALA)	MEDIDA EN FRECUENCIA	MEDIDA EN PERIODO Y CRONOMETRO
0,1 Hz.	Hertz	décima de segs.
1 Hz.	Hertz	segundos
10 Hz.	Kilohertz	1/10 segs.
100 Hz.	Megahertz	1/100 segs.
1 KHz.	Megahertz	milisegundos
1 MHz.	Megahertz	microsegundos

Para la medida en frecuencia, período y cronómetro utilizaremos la base de tiempos referente a la primera columna.

Mientras se miden períodos se pueden también saber, por medio de una fórmula, el valor exacto de frecuencia aplicada en la entrada, (hay que leer el número que se encuentra en el display).

La fórmula es la siguiente:

FRECUENCIA EN Hz. = Hz BASE TIEMPOS : PERÍODO

EJ:

Para una base de tiempo de 10 Hz, va efectuar una medida en "período" y leer sobre los display el número 340, o sea 340 décimas de segundo, sustituyendo en la fórmula tenemos:

$$10:340 = 0,029$$

Por lo tanto aprovechando la función "período" se puede leer frecuencias aún extremadamente bajas con una absoluta precisión.

Este automatismo que se realiza por la selección de la base de tiempo, tiene la ventaja de resolver todos los problemas que generalmente aparecen al emplear los conmutadores rotativos, a los cuales siempre les ocurre algo, ya sea al conectarlos o por lo aparatosos que son, (otro problema es con el punto decimal que no coincide al final).

De este modo en cambio no hay posibilidad de equivocación alguna, pues si cambia la frecuencia de la base de tiempo, automáticamente cambia el punto decimal que se pone exactamente sobre el display requerido.

A (en el esquema de la página III b), la patilla 5 del integrado MK 5009, (indicado como IC 5) llega un terminal el cual puede ser conectado de dos forma, una puede ser

al positivo de alimentación por medio de un puente y la otra es a masa,

Este terminal tendrá que ser conectado a masa (internal) si se desea manejar el cuarzo interno de 1 MHz, si en cambio se desea manejar el integrado con una frecuencia externa sacada de cualquier otro oscilador, entonces este terminal tendrá que ser conectado, por medio del puente, a 5 voltios positivos (externo), y aplicando la frecuencia externa sobre la patilla 3 y la masa.

Si no se quiere usar frecuencias externas por la base de tiempo se conecta entonces este terminal directamente a masa. Para predisponer el frecuencímetro tanto (externo como interno) lo hago por medio de un interruptor conectado a la patilla 3 del IC MK 5009, para la entrada de tal frecuencia.

Los terminales C-D-E-F-G-H presentes en este esquema se conectan a los correspondientes terminales presentes sobre el esquema eléctrico referido "al conmutador de las funciones" (ver pág. III d).

El terminal B se conecta en cambio al terminal B de la fase de entrada BF-AF y AF-VHF.

Los números 1A-2A-3A, indicados en la parte inferior del esquema de la pág. III b, se refieren a los terminales del conector a los cuales se conecta el circuito impreso.

## II.6.-

CIRCUITO DE LAS FUNCIONES

Aún sabiendo que la función principal de un frecuencímetro es aquella de medir frecuencias, a este instrumento gracias a las modificaciones que se le han realizado podemos también medir el "período", "contar los impulsos" o también como "cronómetro" se lo puede usar .

Para comprender mejor el esquema de la página III d aclaro que el hilo indicado con la letra A es aquel que proviene de la fase de entrada (ver esquema página III a) mientras el hilo indicado por la letra L es aquel que va a manejar los contadores de la fase siguiente la de visualización (ver esquema página III f), a esta fase también resultan conectados los hilos N-P de donde salen los impulsos de memoria por los contadores, los hilos Q-R de donde salen los impulsos de "RESET" (siempre por los contadores) y el hilo M desde el cual entran la indicación de "OVER-RANGE" cuando se supera el fondo-escala de cada puerta .

Pulsando el pulsador P3 una -dos -tres -y cuatro veces dará automáticamente, por medio del monostable 17 A y el flip-flop 18 A y 18 B, la selección de la función requerida, al mismo tiempo por medio de TR 7-TR 8-TR 9 TR 11, hará encender sobre el display correspondiente la inicial de la función ya elegida, es decir:

F = frecuencia

P = período

C = cronómetro

I = impulsos

## II.6.a.- Función Frecuencia

En la función "frecuencia" la señal para medir entra por el punto A y llega automáticamente, transportada sobre el hilo L y pasando a través del "GATE" constituido por tres puertas NAND indicadas por el número 25.

La frecuencia de la base de tiempos viene en cambio aplicada a la entrada del reloj del flip-flop 26 A cuyas salidas Q y  $\bar{Q}$  (patillas 5 y 6, esquema de la página III d) vienen empleadas para cerrar el "GATE" cuando ha transcurrido el intervalo de tiempo requerido ( o sea 1 segundo, 0,1 segundo, etc.) para hacer centellear el punto del "GATE"-CONTROL" sobre el display de las funciones y para poner a cero los contadores internos del MK 5009 al final de cada ciclo de lectura.

Al término de cada ciclo de lectura entra en función el oscilador, constituido por dos NAND TRIGGER-SCHMITT indicada con el número 30, el cual, por medio del integrado IC 31, que es un contador JOHNSON C/MOS a 5fase con salida decodificada, y envía antes un impulso de memoria a la red de visualización a través de los hilos N-P, y después envía un impulso de "RESET" a través de los hilos Q-R, dando la salida 9, del IC 31 y la NOR 22, restando el flip-flop 26 B, dando así la señal a un nuevo ciclo de lectura.

El integrado IC 31, por medio de su salida 7 (pág.III d) que maneja la entrada del reloj (patilla 11) del flip-flop 28 B, permite además el encendido en el display del "OVER-RANGE" los tres segmentos horizontales A-G-D, cuando la

lectura obtenida supera el fondo de escala de la puerta escogida.

En esta función resulta muy útil el interruptor S3 que se ve en la parte inferior izquierda del esquema, de la página III d, aplicado entre la patilla 3 (del monostable) y la masa.

Este interruptor permite en efecto el obtener el DELAY, o sea el disminuir el ritmo de las lecturas cuando se usa una base de tiempo muy veloz de tal manera que no se vean; los últimos display a la derecha cambiar continuamente de indicación, en el caso cuya señal aplicada en la entrada no sea estable, o sea una señal distorsionada (sucia).

## II.6.b.-

Función Período

Cuando se selecciona la función "período" sobre el display de indicador de las funciones aparece la letra P y al mismo tiempo se invierten los caminos de la señal de medida y de la frecuencia de la base de tiempo; en efecto el primero ésta vez va a manejar el flip-flop 26A mientras la frecuencia de base de tiempos viene conectada por la línea L para manejar los contadores de la fase de visualización.

Todas las demás operaciones son más o menos iguales que en el caso anterior, por tanto aquí también se puede usar el comando de DELAY en el caso de necesidad.

Generalmente las medidas en periodo se efectúan con la base de los tiempo de 1 MHz.

Si la frecuencia es muy baja tal que el frecuencímetro va a "OVER-RANGE", para medir correctamente el período se puede pasar a la escala inferior, o sea 1KHz.

## II.6.c.- Función Cronómetro

Cuando se selecciona la función cronómetro, sobre el display aparece la letra C y al mismo tiempo las pueras NAND 23 y 24 ponen la frecuencia de la base de tiempo sobre el hilo L.

En este caso no tengo una señal aplicada sobre la entrada que tenderá automáticamente a abrir el "GATE" al principio del ciclo de cuenta y a cerrarlo al final, pero, si desde el exterior doy al START al cronómetro pulsando el pulsador P4, o doy al STOP pulsando P5, sí ocurriría.

El integrado SN 74196 en su rendimiento trabaja, hasta más de 50 MHz.

Este integrado a su vez maneja con su misma salida (patilla 12), también un divisor de 10, pero de tipo SN 7490, (integrado IC 36, página III f) y a la salida del SN 7490 (patilla 11) se conecta sobre la rama de entrada los display (patilla 12) de un integrado multiplexer de tipo SN 74C926.

La razón del porque utilice estos tres integrados y no por ejemplo una única cadena de divisores todos del tipo SN 7490, es pues que con estos logramos:

- A) Alcanzar en la puesta (escala) VHF la frecuencia de los 500 MHz y también más.
- B) También con estos simplificamos al máximo el circuito.

Claro esta que con el integrado SN 74C926 se habría alcanzado el máximo de sencillez, empleando (claro está) dos de estos, que además contienen en su interior 4 divi-

sores por 10, y están en condición de manejar en multiplexer 4 display, sin necesidad de ninguna codificación

Pero el problema que presentan estos integrados es que no llegan a trabajar por arriba de los 3 MHz, mientras que en nuestro caso trabajaremos con frecuencias de 55 MHz (una vez pasada por el divisor), frecuencia ésta fuera de la capacidad del integrado SN74C926.

El integrado multiplexer SN 74196, se ha empleado solo para las últimas cuatro cifras, donde la frecuencia es ya suficientemente baja para no ponerlo en crisis.

También podría haber usado el integrado del tipo SN 7490, (que son dos divisores por 10), pero volvemos al problema de las frecuencias que queremos obtener (más de 500 MHz) o medir, por eso para VHF el integrado 11C90 ~~puede~~ fácilmente alcanzar los 600 MHz y por eso suministra a su salida una frecuencia máxima de 60 MHz, por eso elegimos un divisor que alcance el valor de 60 MHz como lo es el integrado SN 74196.

A la salida de este integrado, estando presente una frecuencia máxima de 6 MHz, es cuando recién ahora cuando se puede conectar un SN 7490, ventaja que presenta este integrado con respecto al otro es que suele ser más barato (el SN 7490 difícilmente supera los 35-40 MHz)

La salidas sea del SN 74196 o del SN 7490 no están en condición de manejar directamente a los display, por lo tanto ~~(4)~~ es necesario conectarles tanto a uno como al otro se le conectan decodificadores con memoria puede ser del tipo 9368 (IC 34 y IC 35, en la página III f) el cual

él desarrolla tal función.

Sobre la salida 11 del integrado SN 7490 la frecuencia máxima que se puede obtener, con 600 MHz a la entrada, será de 0,6 MHz, por tanto con esta se ha podido tranquilamente manejar el integrado multiplexer SN 74C926, (initializado en el esquema de la página III f con las letras IC 33).

Este último integrado, para encender los números sobre el display, no tiene la necesidad de ningún decodificador, pero si requiere que se conecte un transistor por cada display para conectarse con el colector al cátodo común.(a esta conexión se la denomina "híbrida")

Por tanto se cuenta con dos integrados TTL para los primeros dos display y un único integrado multiplexer para los últimos 4 display , con esto simplifico mucho el circuito de visualización.

Los terminales indicados con las letras 9A, 10A, 11A 12A, 13A,..... etc., son conectores en los cuales se le conectan los hilos de enlaces.

## II.7.

### FASE DE ALIMENTACION

Estos circuitos requieren tres distintas tensiones de alimentación, una de 12 voltios positivos respecto de la masa , una de 12 voltios negativos y una de 5 voltios positivos, para su funcionamiento correcto se completa el circuito de alimentación como lo muestra el esquema de la página III g.

En los instrumentos de medida (sobre todo los digitales) el circuito de alimentación es una parte extremadamente importante, en efecto no se puede suministrar toda la corriente pedida por los integrados y display, por que sino automáticamente entraría en crisis y con ellos el mismo instrumento de medida.

La fase de 5 voltios positivos se usa para alcanzar tranquilamente hasta 2 amperios, teniendo en cuenta que la absorción media de todo el frecuencímetro no supere los 1,2 amperios.

Además hay que tener en cuenta que tal absorción puede aumentar en modo considerable en el caso, por ejemplo, que todos los display se enciendan con el número 8 (todos los segmentos encendidos), por tanto hay que tener un cierto margen respecto a sus límites superiores de corriente.

El transformador T 1 de este circuito dispone de dos secundarios: uno de 10 voltios, 2,5 amperios que se usan para alcanzar los 5 voltios positivos y una toma central de 12+12 voltios de 100 mA, que se emplea en cambio para

alcanzar los 12 voltios positivos y los 12 voltios negativos respecto a la masa.

La tensión de los 10 voltios alterna, después de haber sido rectificado por el puente RS1 y filtrado por los condensadores C1,C2,C3, se conectan por medio de la resistencia R1 de la entrada del integrado estabilizador IC1 (del tipo L200). Este integrado es en práctica un perfecto regulador de tensión y corriente, puede por si mismo dar 2 Amperios.

El transistor TR1, un pnp de potencia del tipo TIP 34, que es usado para no emplear al límite de sus características al integrado IC1 (pág. IIIg), el cual dará toda la porción de corriente excedente los 60-70 Miliamperios o sea toda la corriente pedida por el frecuencímetro, mientras el integrado se limitará por su parte a mantener estable la tensión.

El potenciómetro que se aplica en la entrada (patilla 1 y 2) del integrado, inicializado como R4, permitirá fijar esta tensión exactamente sobre el valor requerido de 5,51 voltios mientras la resistencia R2, aplicada entre las patillas 2 y 5 servirá como protección contra los cortocircuitos, en efecto si la corriente que corre sobre tal resistencia supera los 2,2 - 2,3 A. el integrado sufrirá; entre las patillas 2 y 5 una caída de tensión muy elevada y automáticamente buscará limitarla bajando la tensión en la salida.

La tensión de los 12+12 voltios, después de haber sido rectificada por el puente RS2 en cambio viene estabilizada respectivamente al valor de 12 voltios positivos

y al valor de 12 voltios negativos por medio de los diodos zener DZ1 y DZ2, ambos de 12 voltios 1W, estas dos tensiones son empleadas solo y exclusivamente para alimentar el integrado oscilador MK 5009 y el preamplificador híbrido SH 120 que absorben conjuntamente una corriente muy baja (20 mA para la rama positiva y 7-8 mA para la rama negativa) .

Antes de conectar la salida de tal alimentador al frecuencímetro hay que necesariamente suministrarle una tensión y así regular el potenciómetro R4 hasta leer con el tester entre los terminales + o - exactamente una tensión de 5 , 5,1 voltios.

Hay que ver si también estan presentes la tensión de 12+12 positivos y negativos respecto a masa,

El condensador C20 permite compensar la tolerancia del cuarzo de manera que se pueda conseguir en todo momento una lectura correcta.

BIBLIOGRAFIA

=====

TITULO

AUTOR

DIGITAL INSTRUMENTE COURSE

PART 2 DIGITAL COUNTERS AND TIMERS (PHILIPS)

ED. PHILIPS.....A.J.BOUWENS

TTL DATA BOOK, THE TTL APPLICATIONS

HANBOOK, LOW POWER SCHOTTKY AND MACRO-

LOGIC TTL.....FAIRCHILD

SEMICONDUCTOR

MOTOROLA ECL SYSTEM DESIGN HANDBOOK

MOTOROLA SEMICONDUCTOR PRODUCTS,

Ed 2<sup>da</sup>. 1972..... W.R.BLOOD

NOVA ELECTRONICA. Vol 49

DATA HANDBOOK SIGNETICS..... INTEGRATED

CIRCUITS (77)

**TABLAS, GRAFICOS, ESQUEMAS Y CARACTERISTICAS**

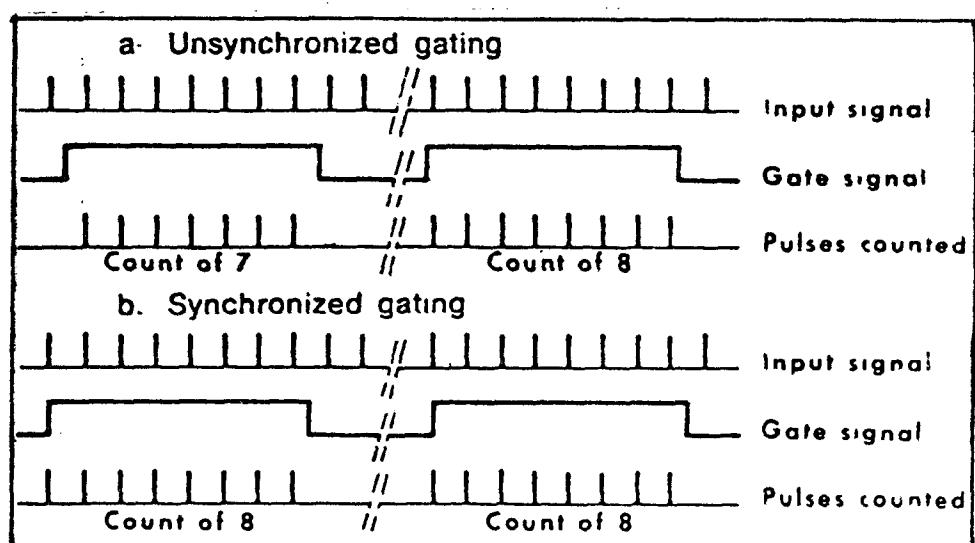


FIG. 1

# 1 CUENTA AMBIGUA

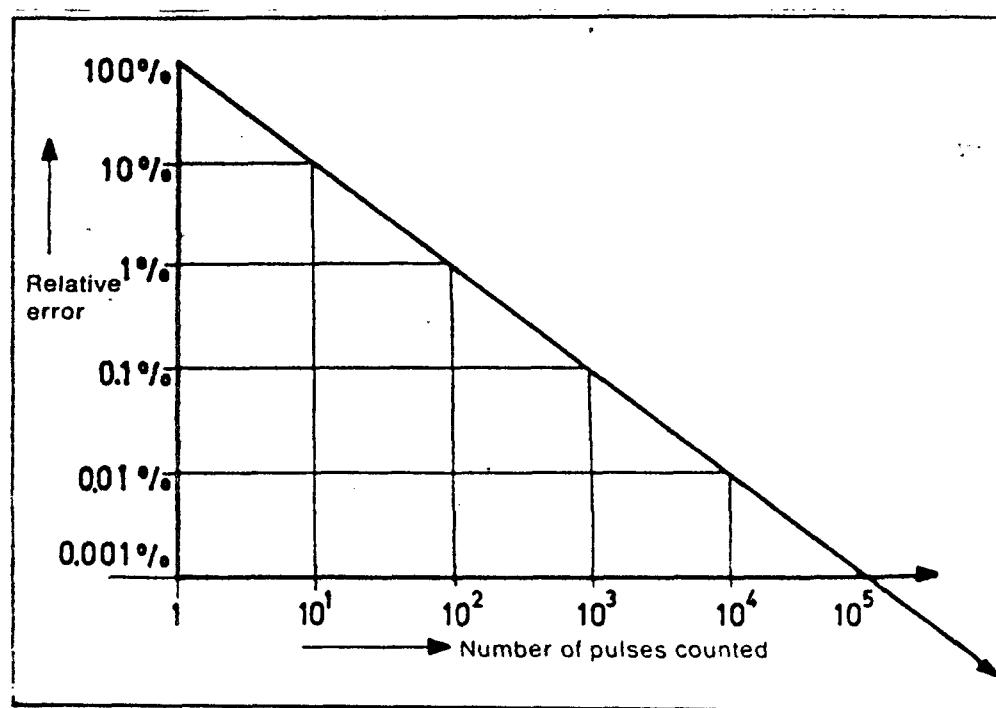


FIG: 2

ERROR DEBIDO A  $\pm 1$  LA CUENTA AMBIGUA CON UNA FUNCION  
DE NUMEROS DE PULSOS CONTADOS

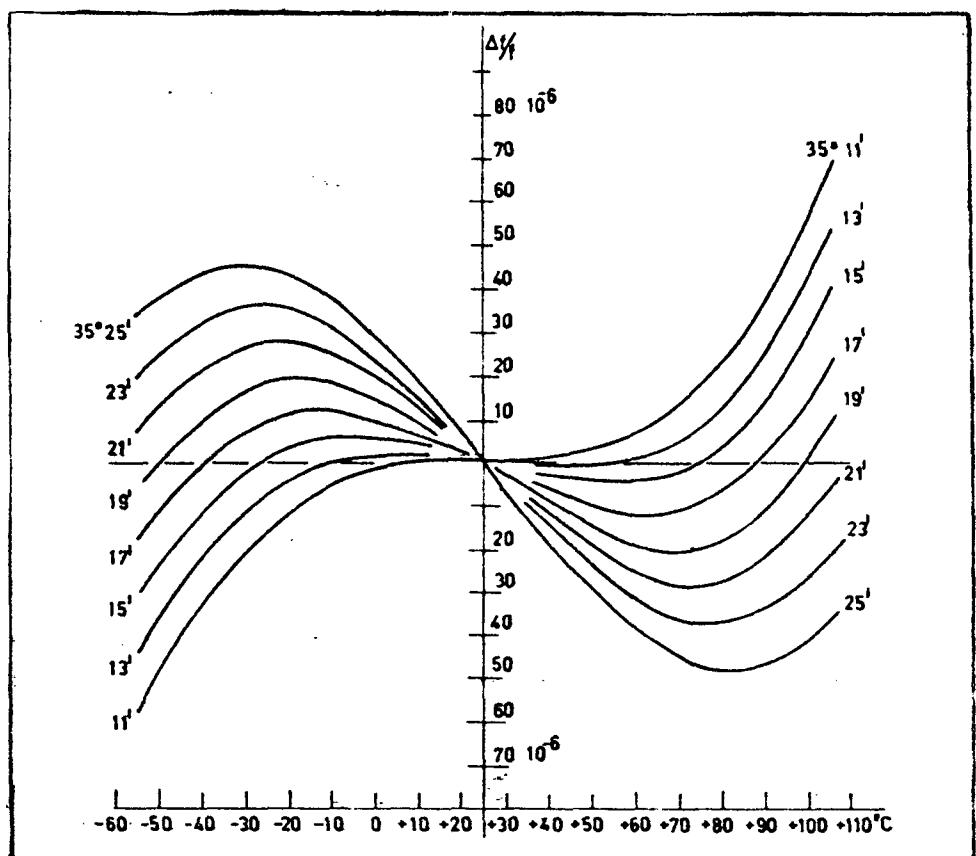


FIG 3 y FIG 6: DEDENCIA DE LA TEMPERATURA  
DE UN OSCILADOR DE CUARZO PARA VARIOS ANGULOS  
CORTANTES

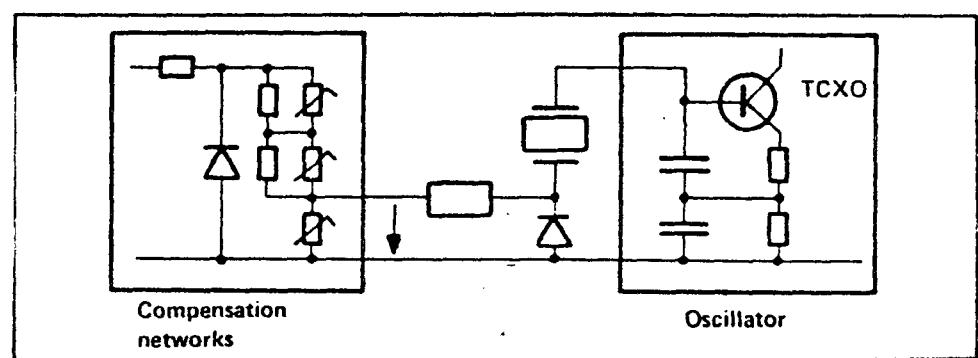


FIG 4

DIAGRAMA DE UN TCXO - CIRCUITO BASICO-

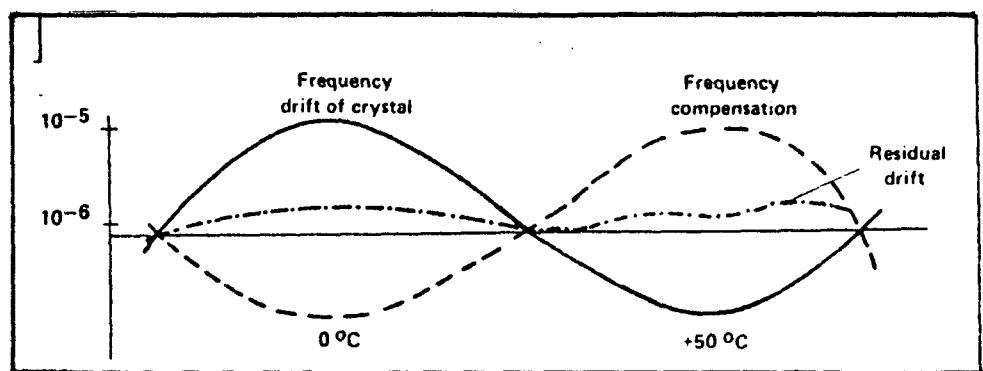


FIG. 5

DEPENDENCIA DE LA FRECUENCIA DE UN FCG

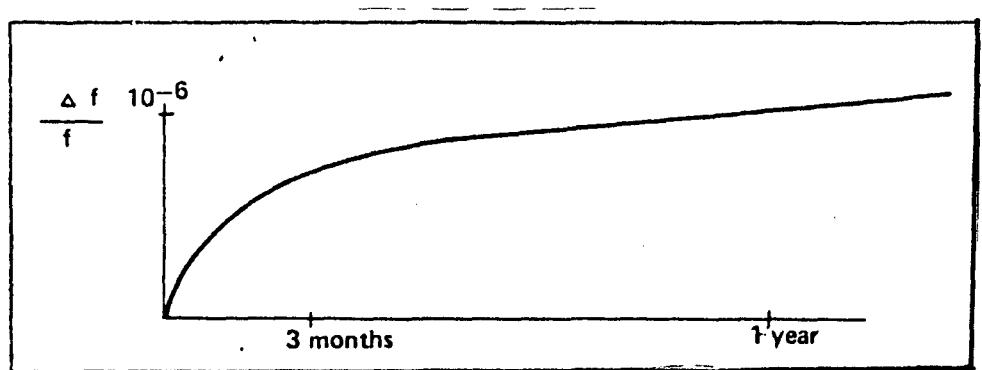


FIG 7

CARACTERISTICA DE ENVEJECIMIENTO DE UN OSCILADOR  
DE CUARZO

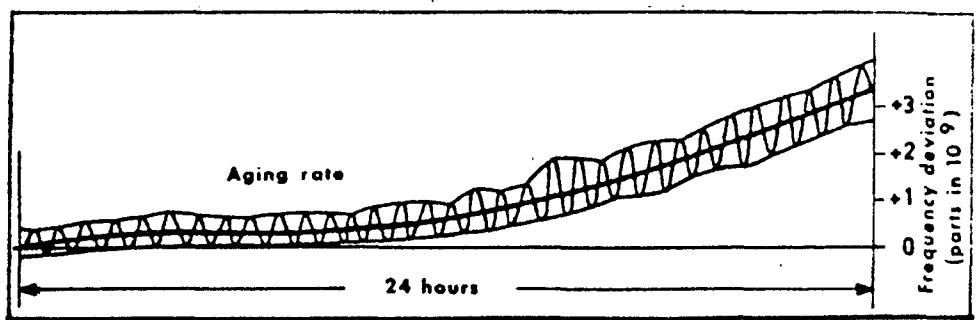


FIG. 8

PERIODO CORTO DE ESTABILIDAD DEL OSCILADOR DE  
CUARZO

	PM 9677	PM 9678	PM 9679	PM 9690	PM 9691
<b>STABILITY</b> Type:	standard crystal oscillator	TCXO	proportionally oven controlled		
against: Aging:	$< 5 \times 10^{-7}$ per month	$< 1 \times 10^{-7}$ per month	$< 1 \times 10^{-7}$ per month	$< 1.5 \times 10^{-9}$ per 24 h	$< 5 \times 10^{-10}$ per 24 h
Temperature: 0 °C...50 °C, ref. to +25 °C	$< 1 \times 10^{-8}$	$< 1 \times 10^{-8}$	$< 1 \times 10^{-7}$	$< 3 \times 10^{-9}$	$< 5 \times 10^{-9}$
Line voltage; ± 10%	$< 1 \times 10^{-8}$	$< 1 \times 10^{-8}$	$< 1 \times 10^{-8}$	$< 5 \times 10^{-10}$	$< 5 \times 10^{-10}$
Warm-up time to reach $1 \times 10^{-7}$ accuracy	—	—	< 10 min	< 15 min	< 15 min

TABLA N° 1

CARACTERISTICA DE UN OSCILADOR DE CRISTAL

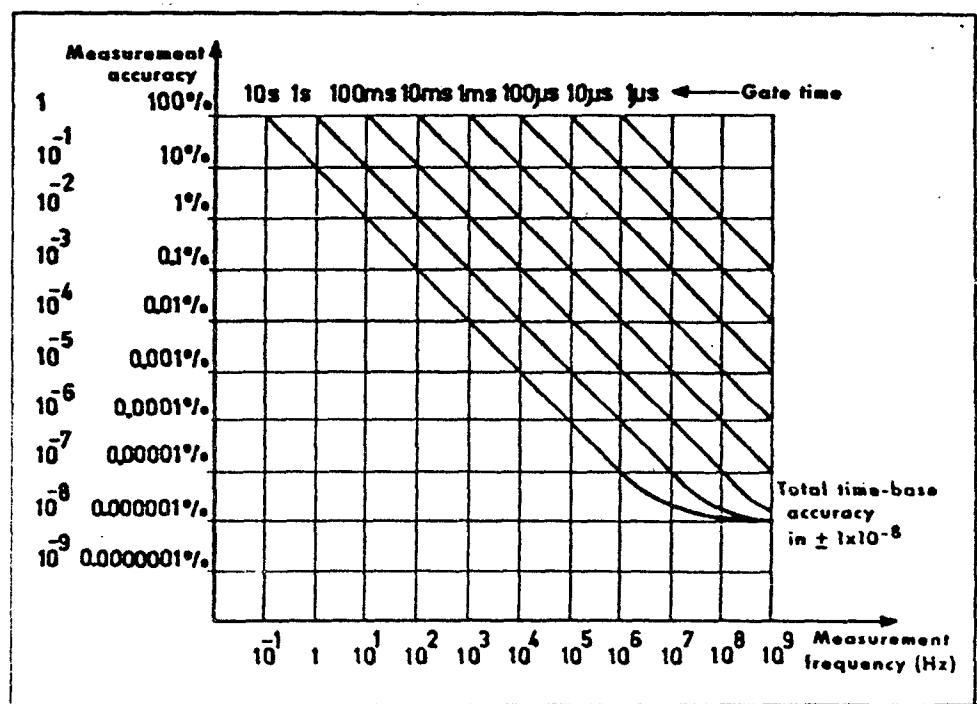


FIG 9

ERROR DE FRECUENCIA EN FUNCION DEL TIEMPO DE ENTRADA  
DE LA  $\pm 1$  CUENTA AMBIGUA Y LA PRECISION DEL RELOJ

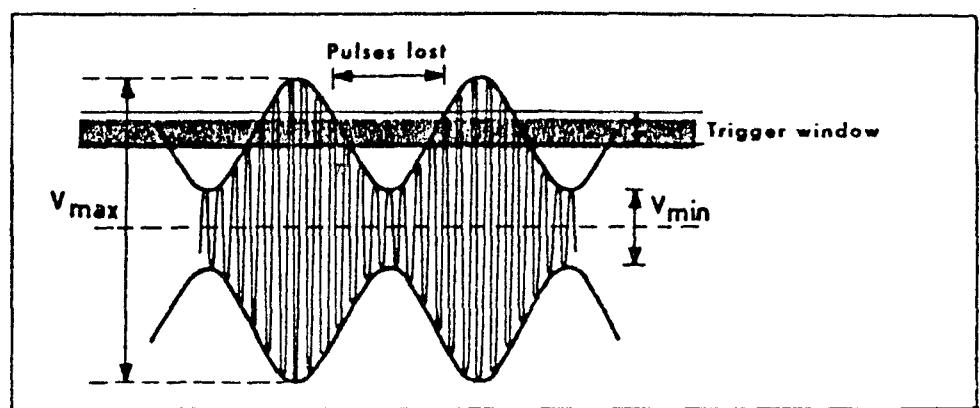


FIG 10

ERROR CAUSADO POR LA MUESTREOACION DE AMPLITUD

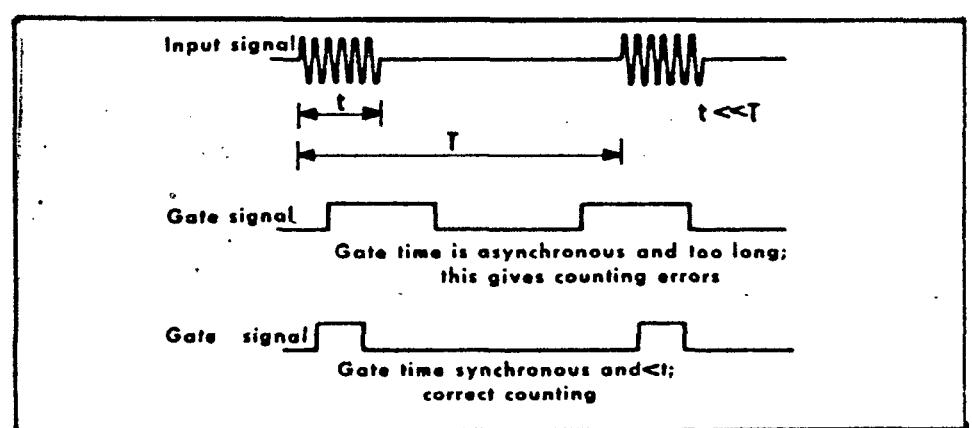


FIG 11

MEDIDA DE LA FRECUENCIA DE FUGA

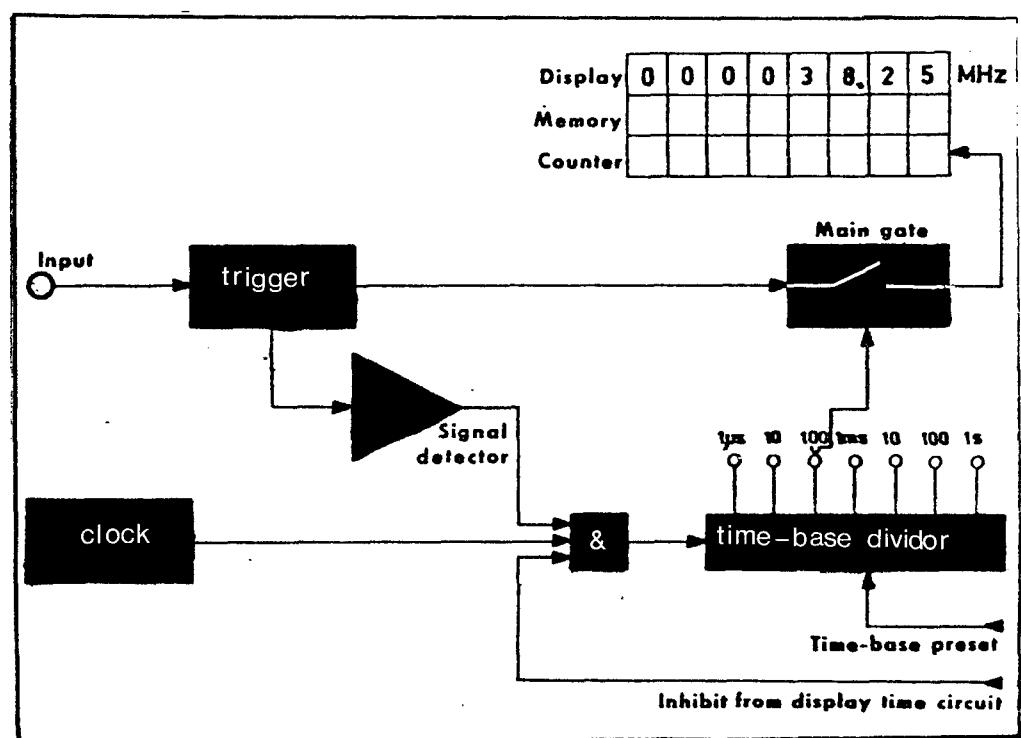


FIG. 12

DIAGRAMA ENBLOQUE (SIMPIFICADO) DEL VOC DE  
FRECUENCIA DE FUGA

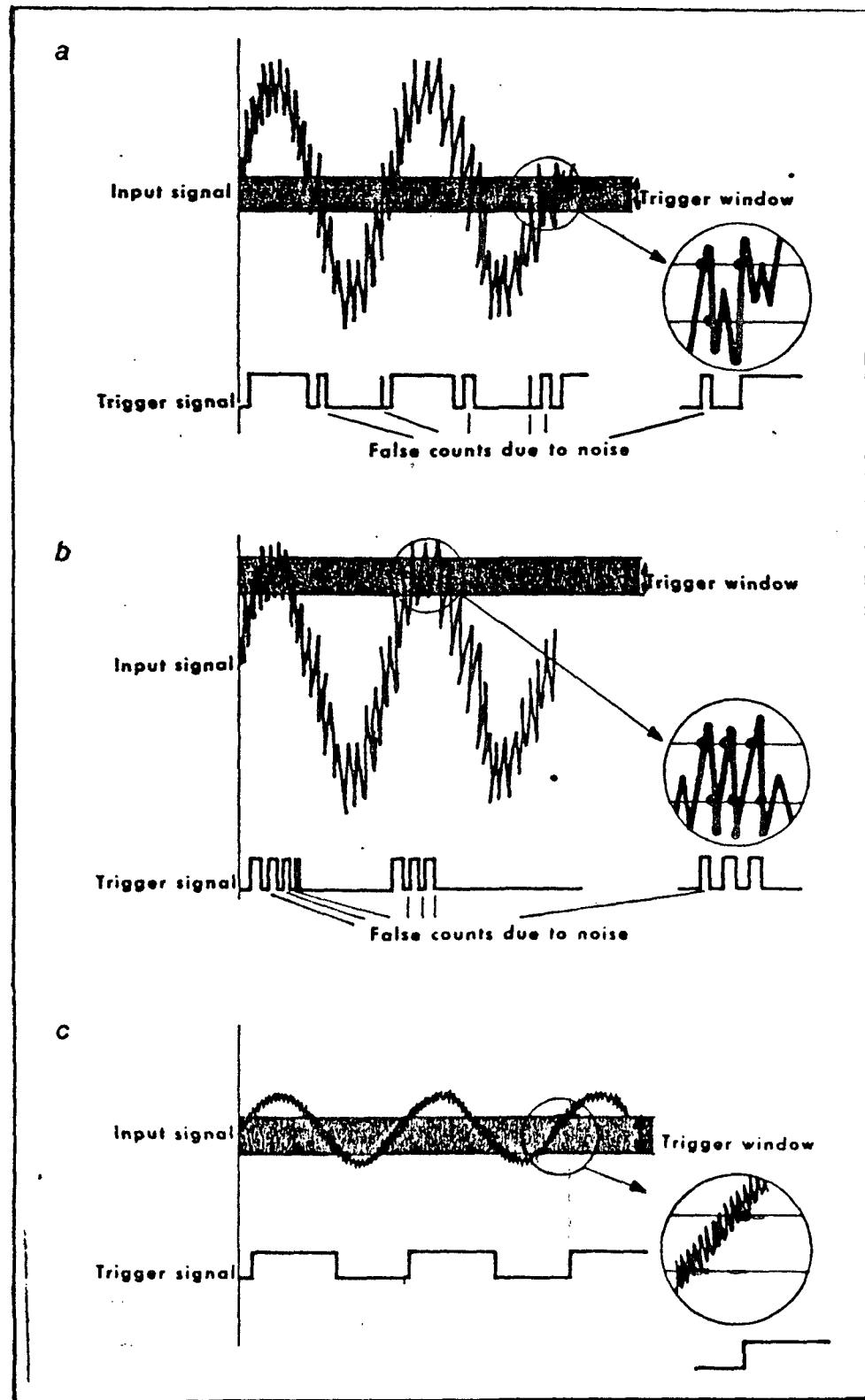


FIG 13 a

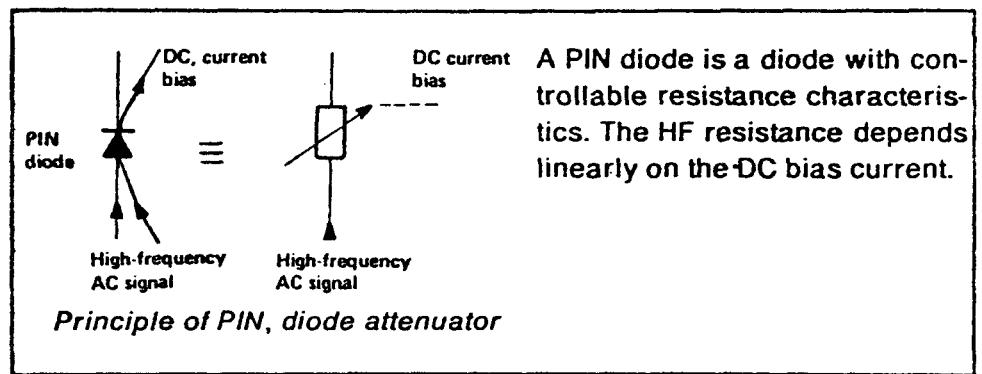
LA INFLUENCIA DEL RUIDO

FIG 14 b

LA INFLUENCIA DEL RUIDO

FIG 15 c

LA INFLUENCIA DEL RUIDO



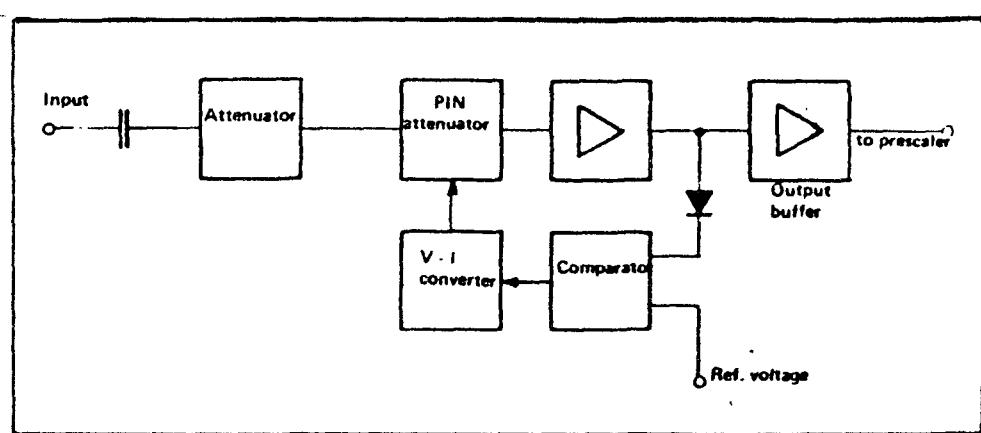


FIG 16

PRINCIPIO DEL ATENUADOR -DIODO PIN -

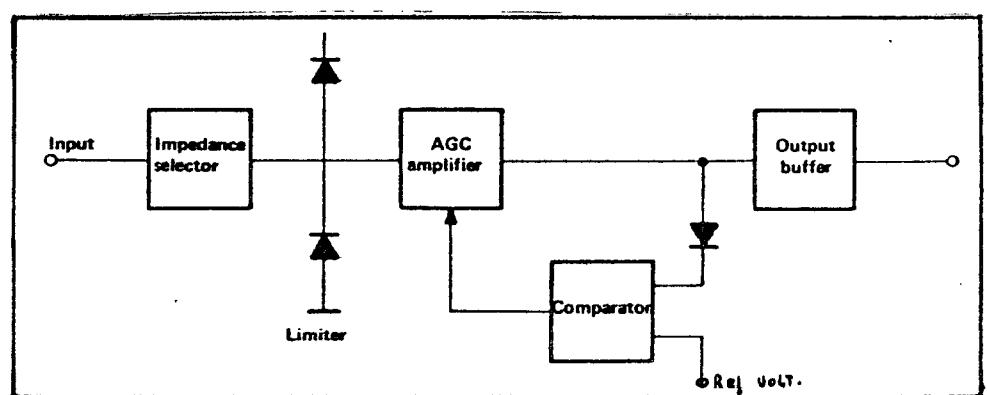


FIG 17

DIAGRAMA ENBLOQUE DE UN CIRCUITO CAG

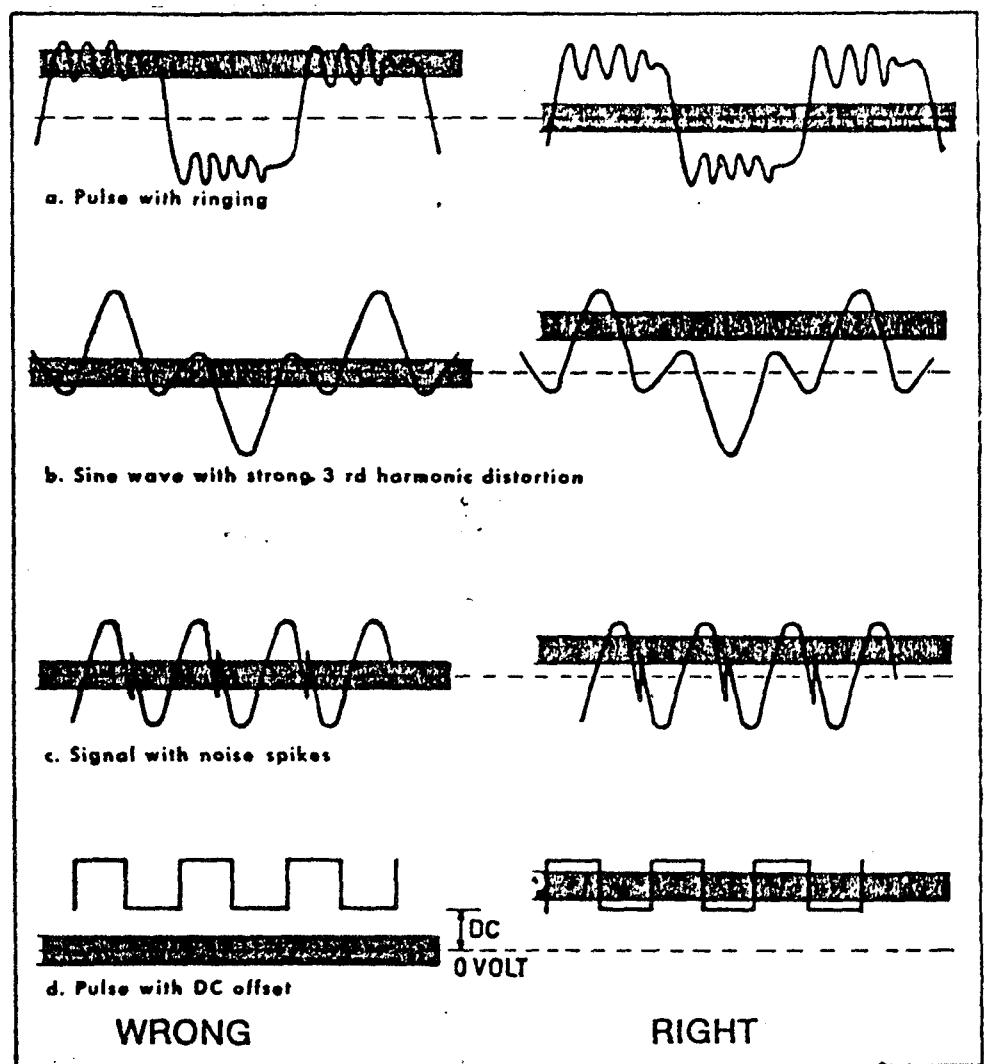


FIG 18

EJEMPLOS DE DIFERENTES SEÑALES CON INCORRECTOS Y  
CORRECTOS AJUSTES DEL NIVEL TRIGGER

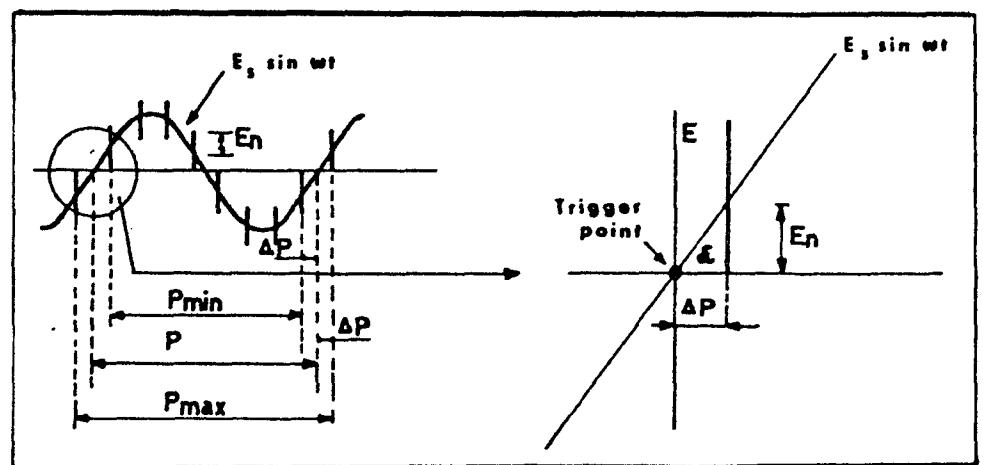
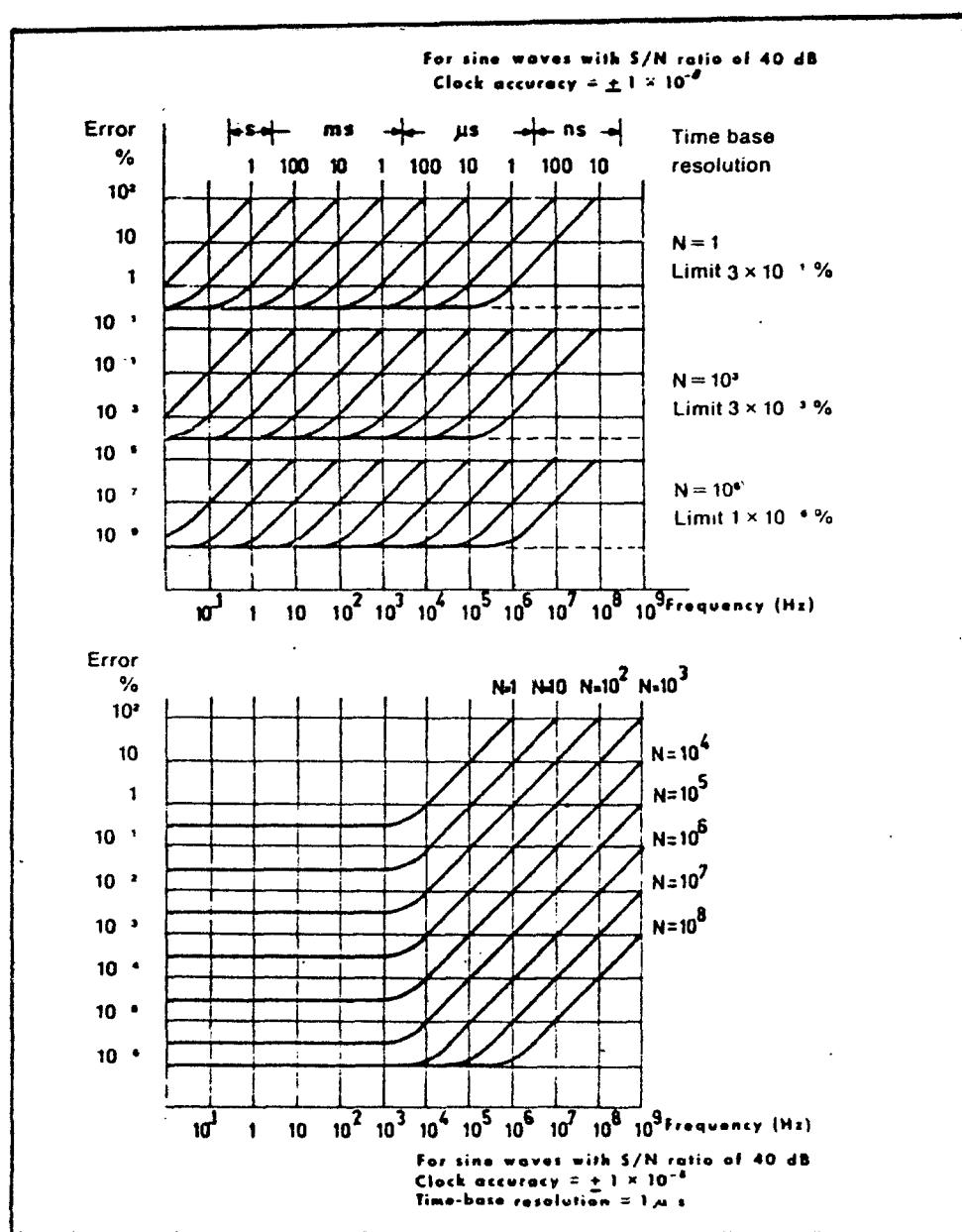


FIG 19

INFLUENCIA DEL RUIDO EN LAS MEDIDAS DE VCO  
PERIODO

FIG. 20

PRECISION EN FUNCION DE LA RESOLUCION BASE TIEMPO,  
PRECISION DE RELOJ Y  $\pm 1$  LA CUENTA AMBIGUA



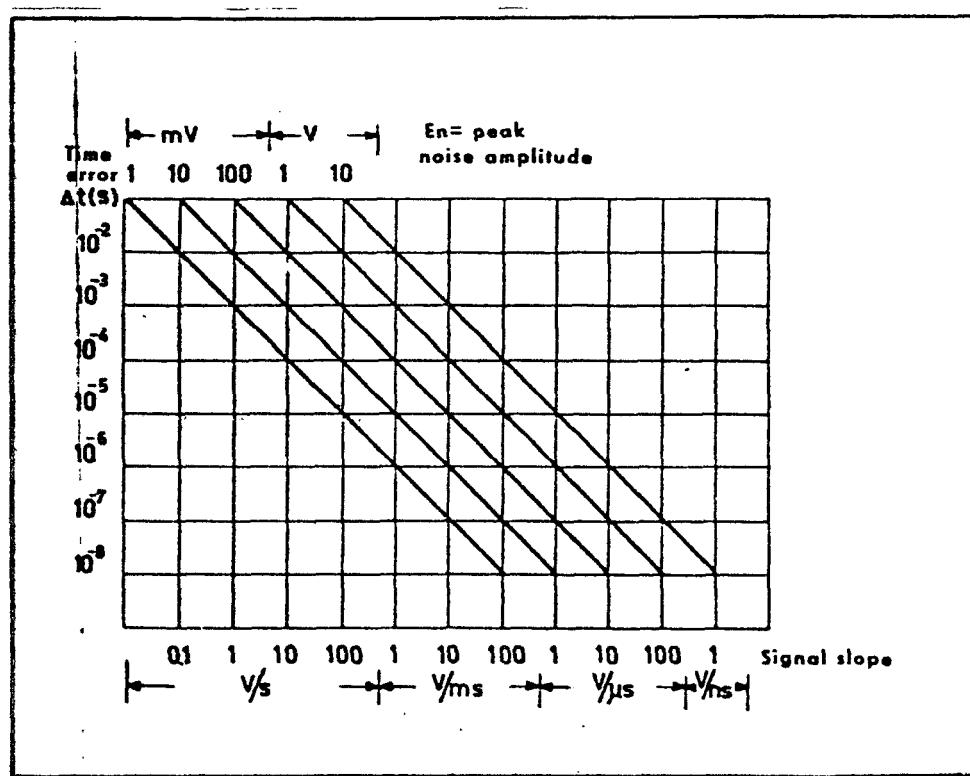


FIG 21

ERROR DE TIEMPO ( $\Delta t$ ) EN FUNCION DE LA SEÑAL  
DEPENDIENTE. CON PICO DE RUIDO ( $E_n$ )

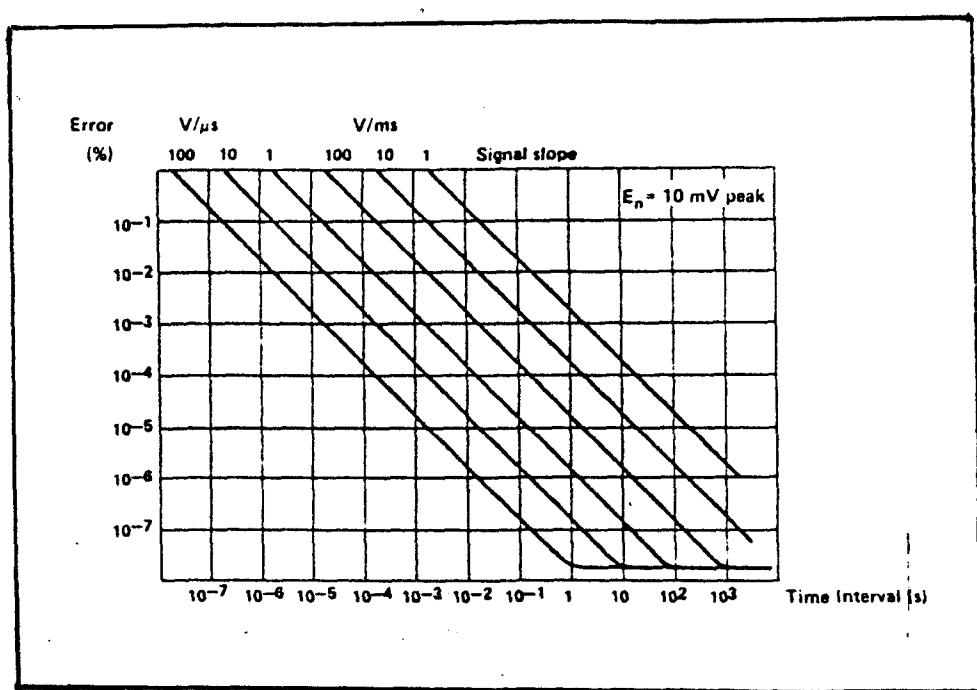


FIG 22

ERROR TOTAL EN LA MEDIDA DEL INTERVALO DE TIEMPO  
EN FUNCION DEL INTERVALO DE TIEMPO TOTAL DEPENDIENTE  
DE LA SEÑAL

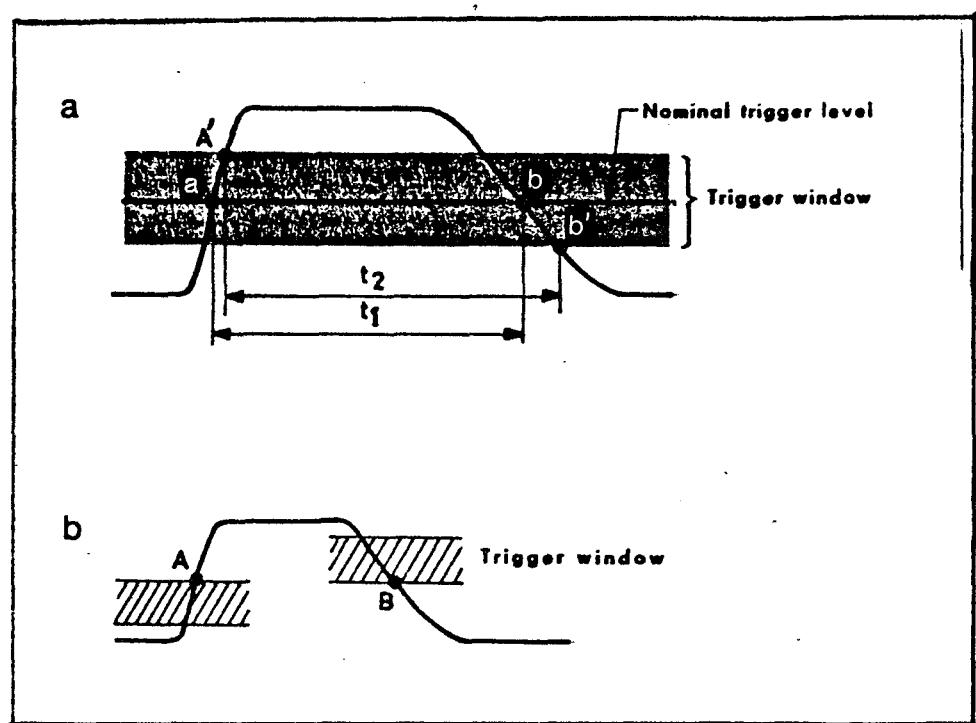


FIG 23 a ERROR DE HISTERESIS -TRIGGER-

FIG 24 b COMPENSACION DEL ERROR DEBIDO A LA  
HISTERESIS DEL TRIGGER

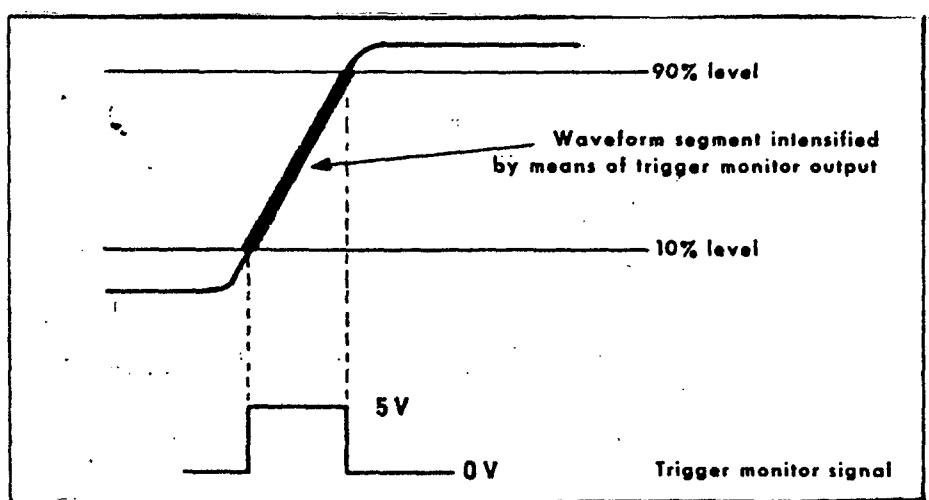


FIG 25

SEGMENTO REFORZADO POR MEDIO DE LA PUERTA DE  
SALIDA

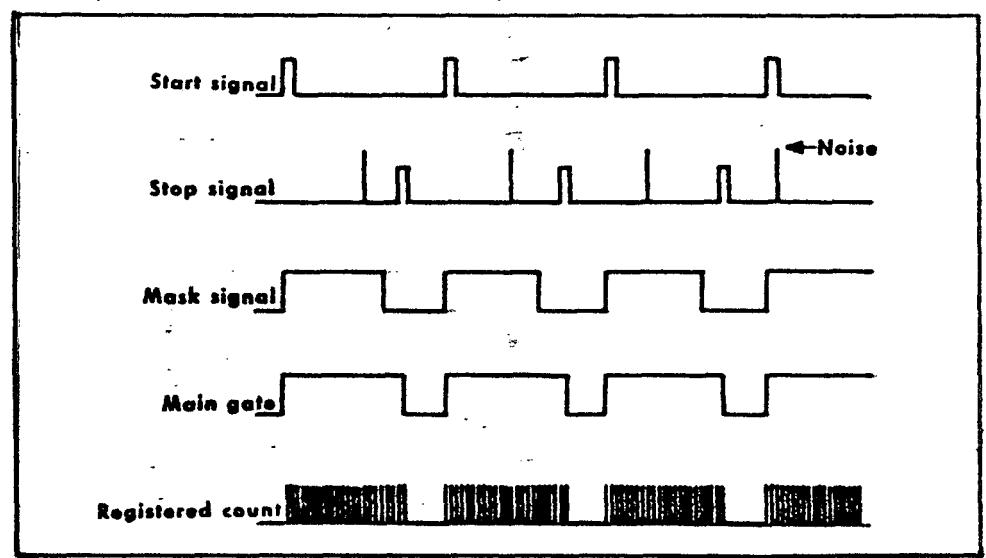


FIG 26

MASKING EN MEDIDAS DEL INTERVALO DE TIEMPO

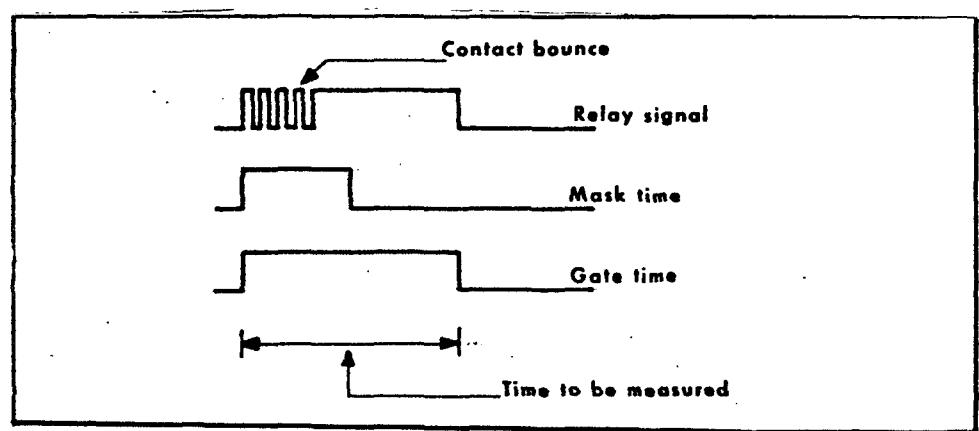


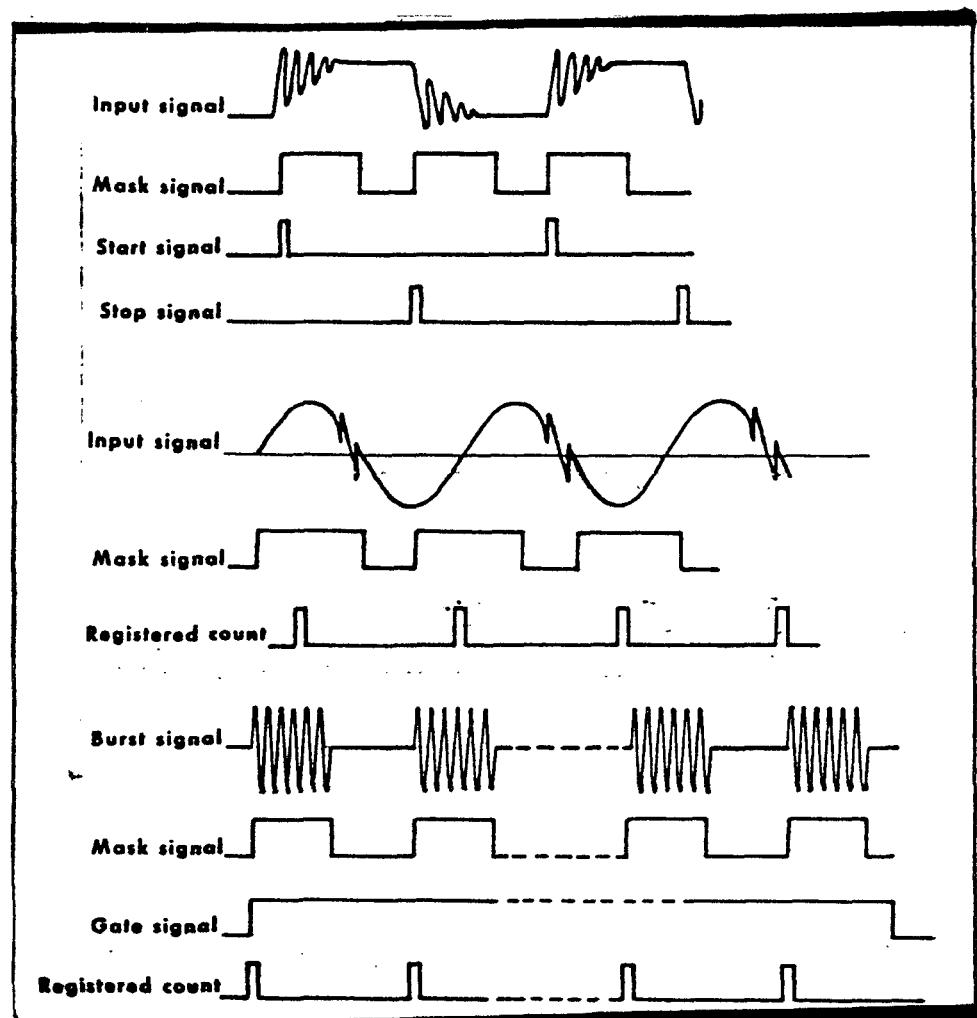
FIG 27

MEDIDA DE TIEMPO SOBRE CONTACTOS REBOTADOS

FIG 28a MEDIDA DE PULSO SOBRE UNA SEÑAL CON  
RESONANCIA CONSIDERADA

FIG 29b MEDIDA DE FRECUENCIA SOBRE UNA SEÑAL  
CON RUIDO

FIG 30c MEDIDAS DE FUGAS



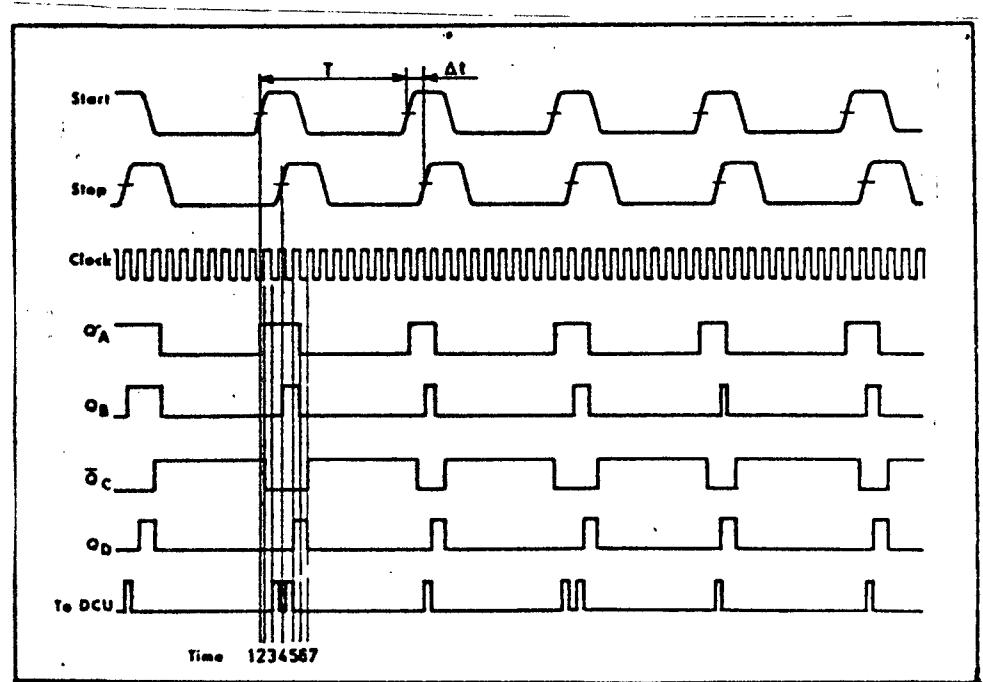


FIG 31

CUENTA FRACCIONADA EN UN INTERVALO DE TIEMPO  
EN EL INTERVALO DE TIEMPO PROMEDIADO

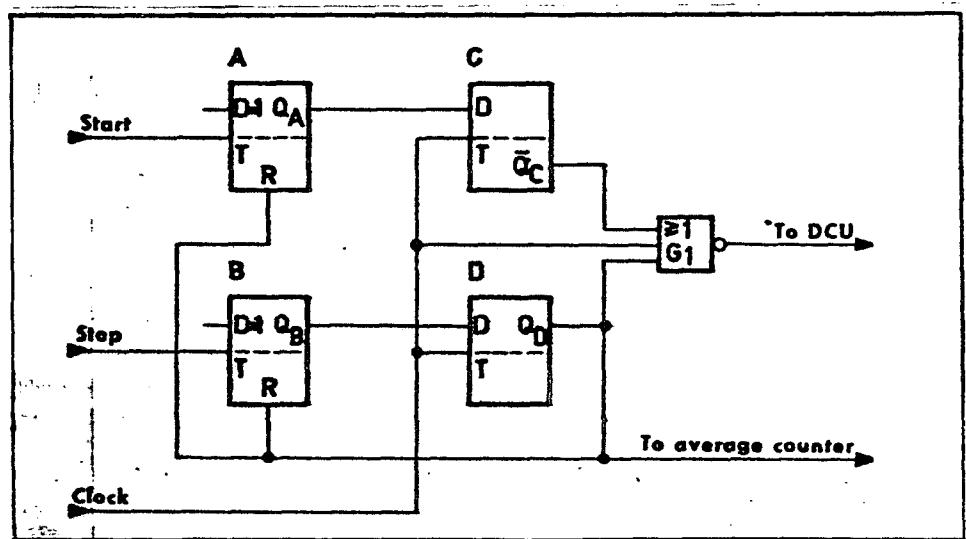
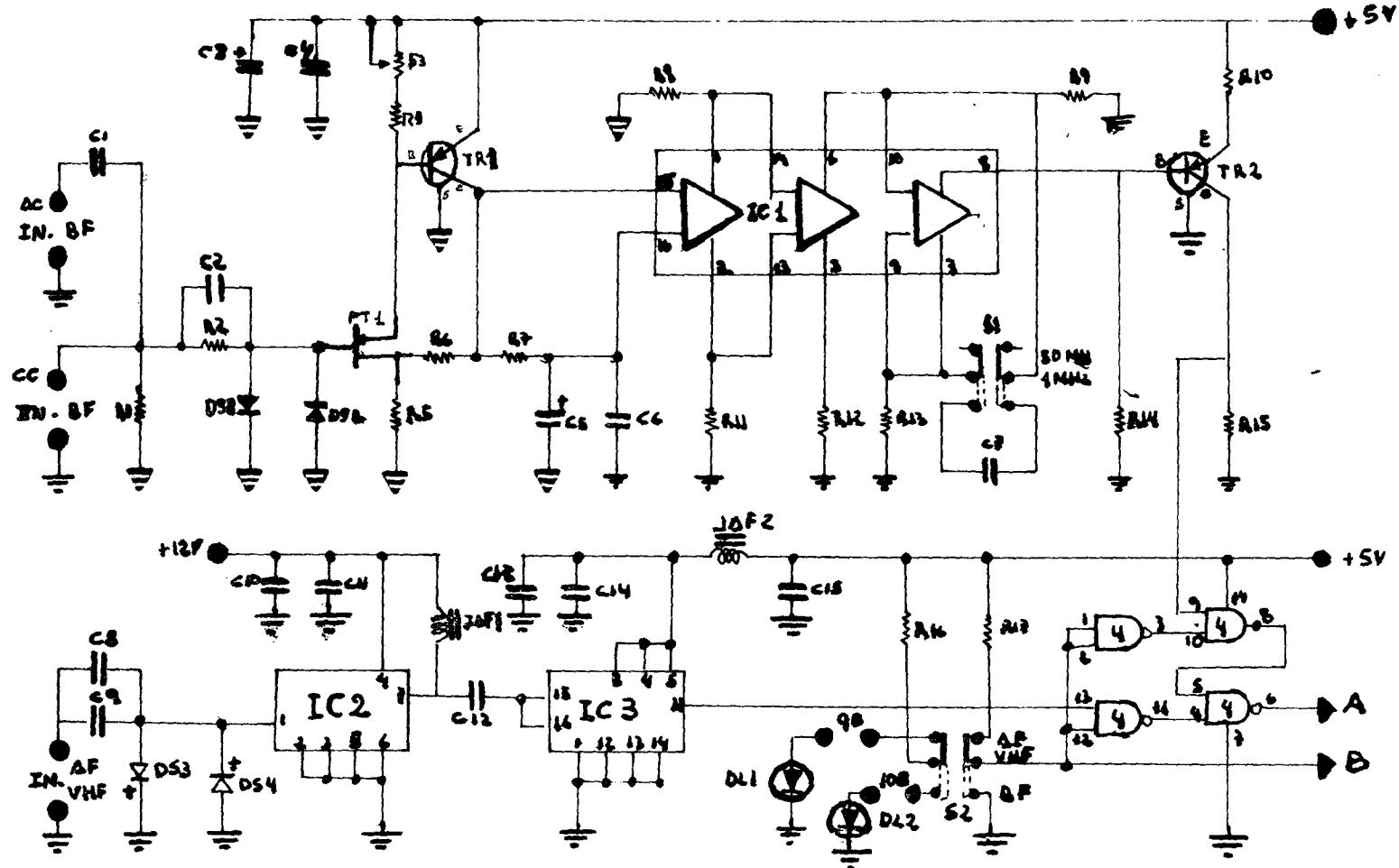


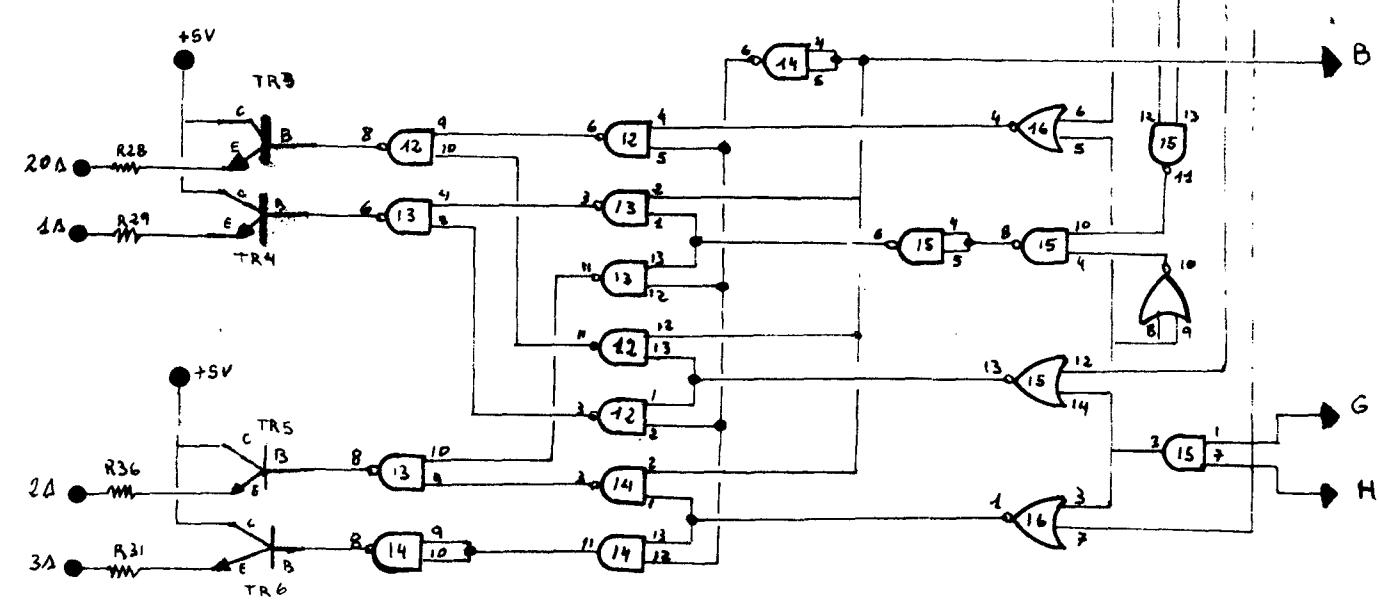
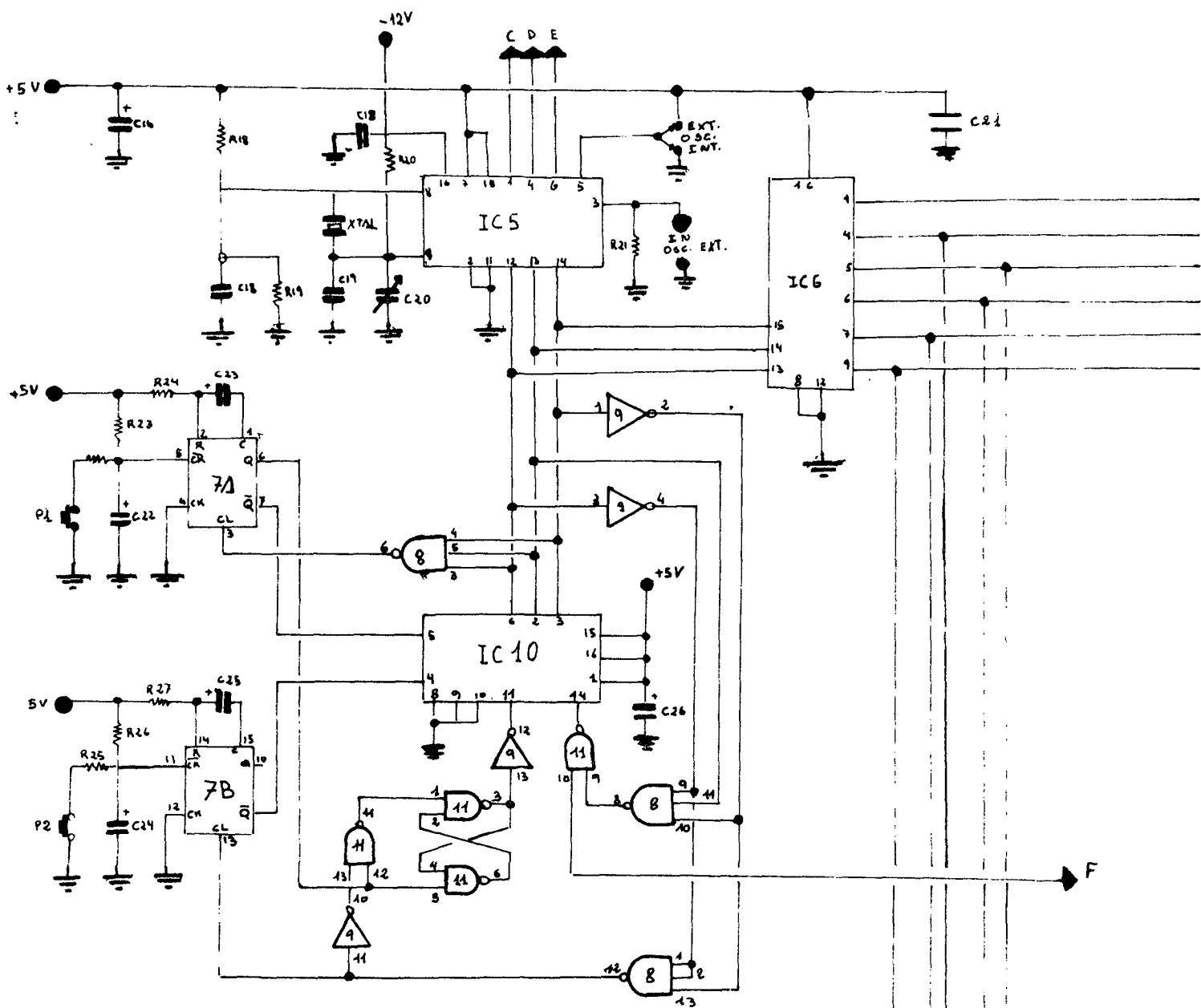
FIG 32

SINCRONISMO DE ENTRADA EN EL INTERVALO DE TIEMPO  
PROMEDIADO

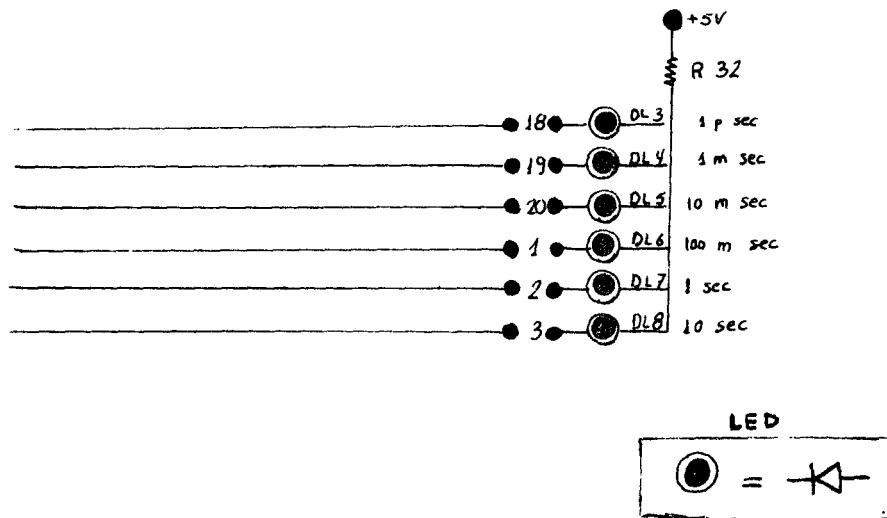


ESQUEMA ELECTRICO DEL PREAMPLIFICADOR DE ENTRADA BF-AF-VHF

**ESQUEMA ELECTRICO DE LA BASE DE TIEMPO**



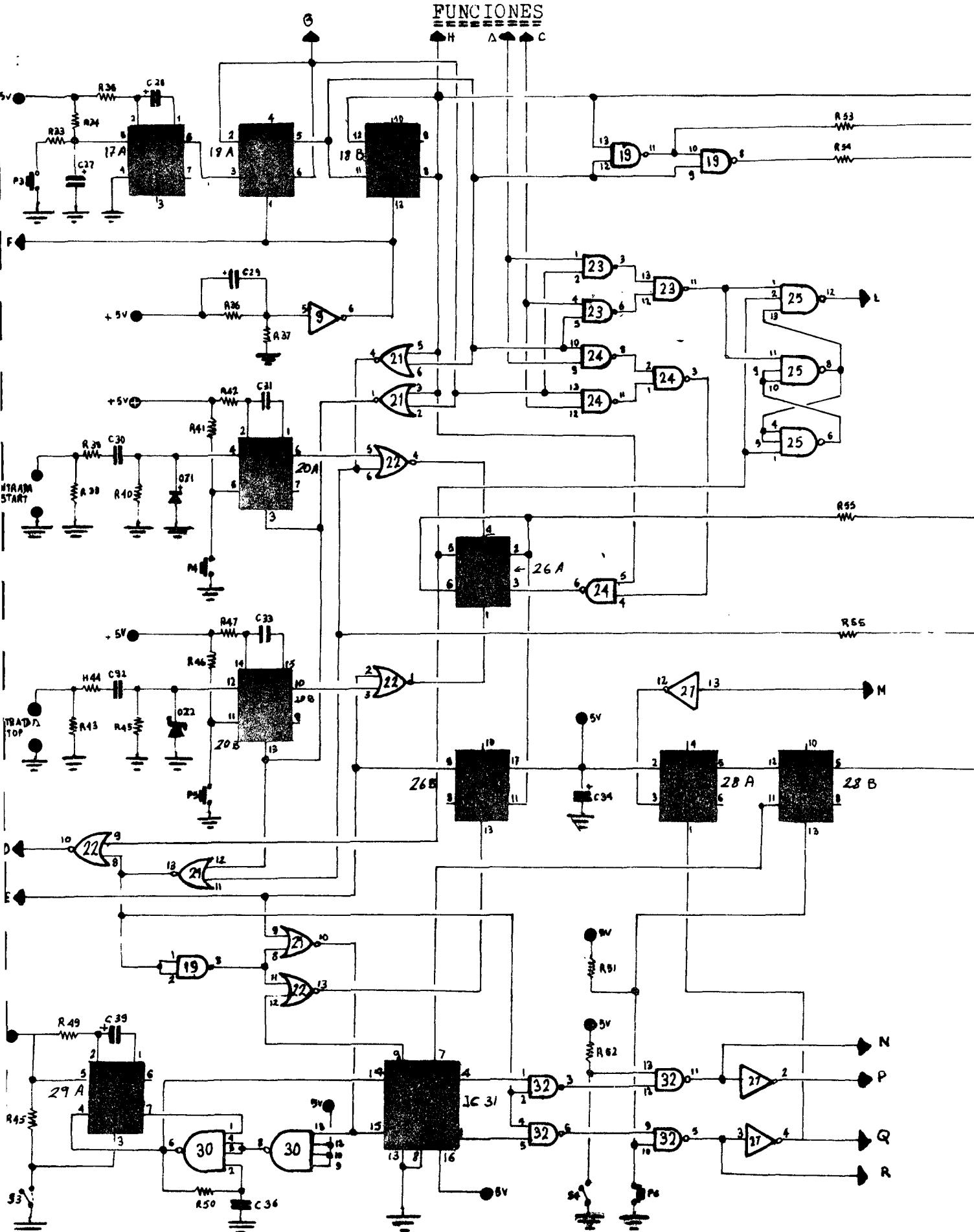
ESQUEMA ELECTRICO DE LA BASE  
DE TIEMPO



- III d -

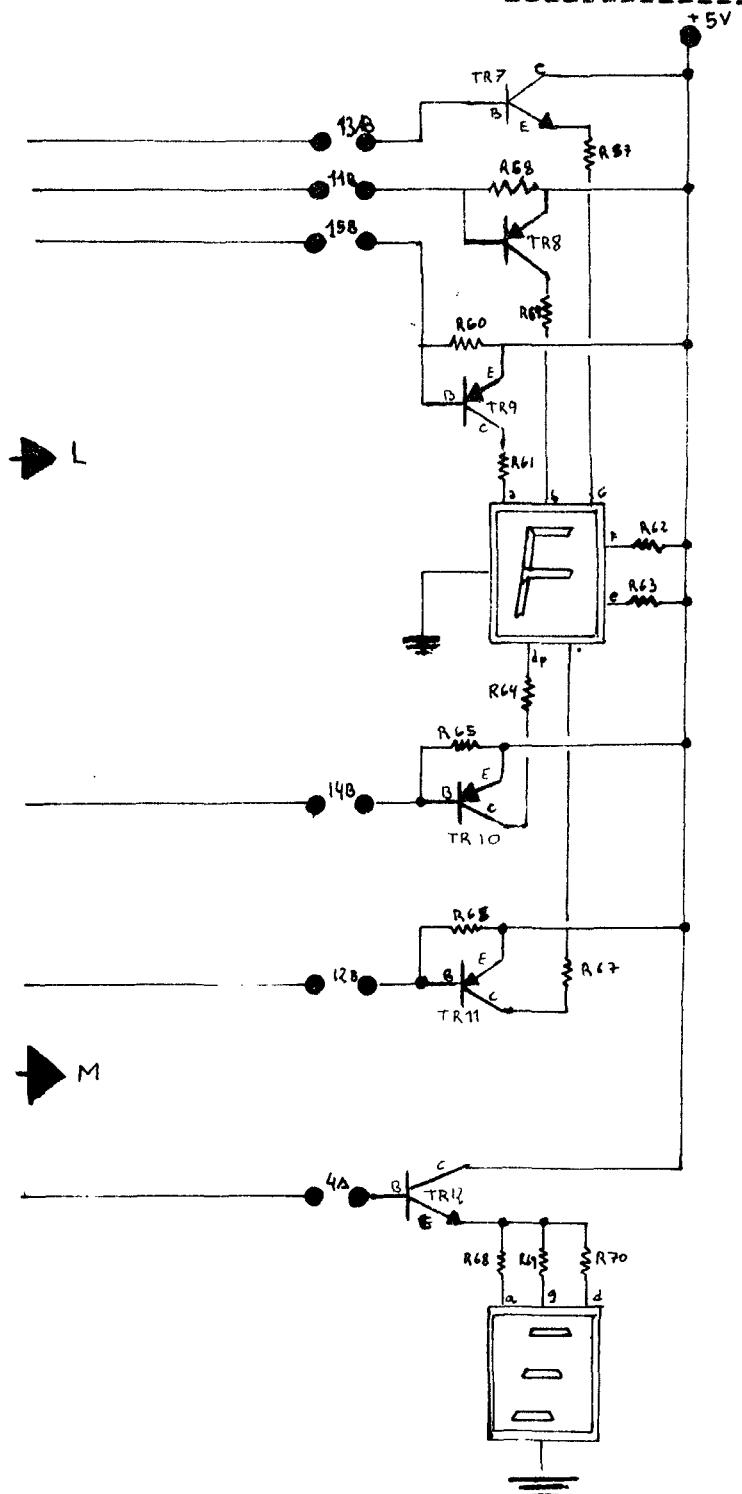
ESQUEMA ELECTRICO DEL CIRCUITO DE LAS

FUNCIONES



## (2da parte) ESQUEMA DEL CIRCUITO DE LAS FUNCIONES

## VISUALIZACION

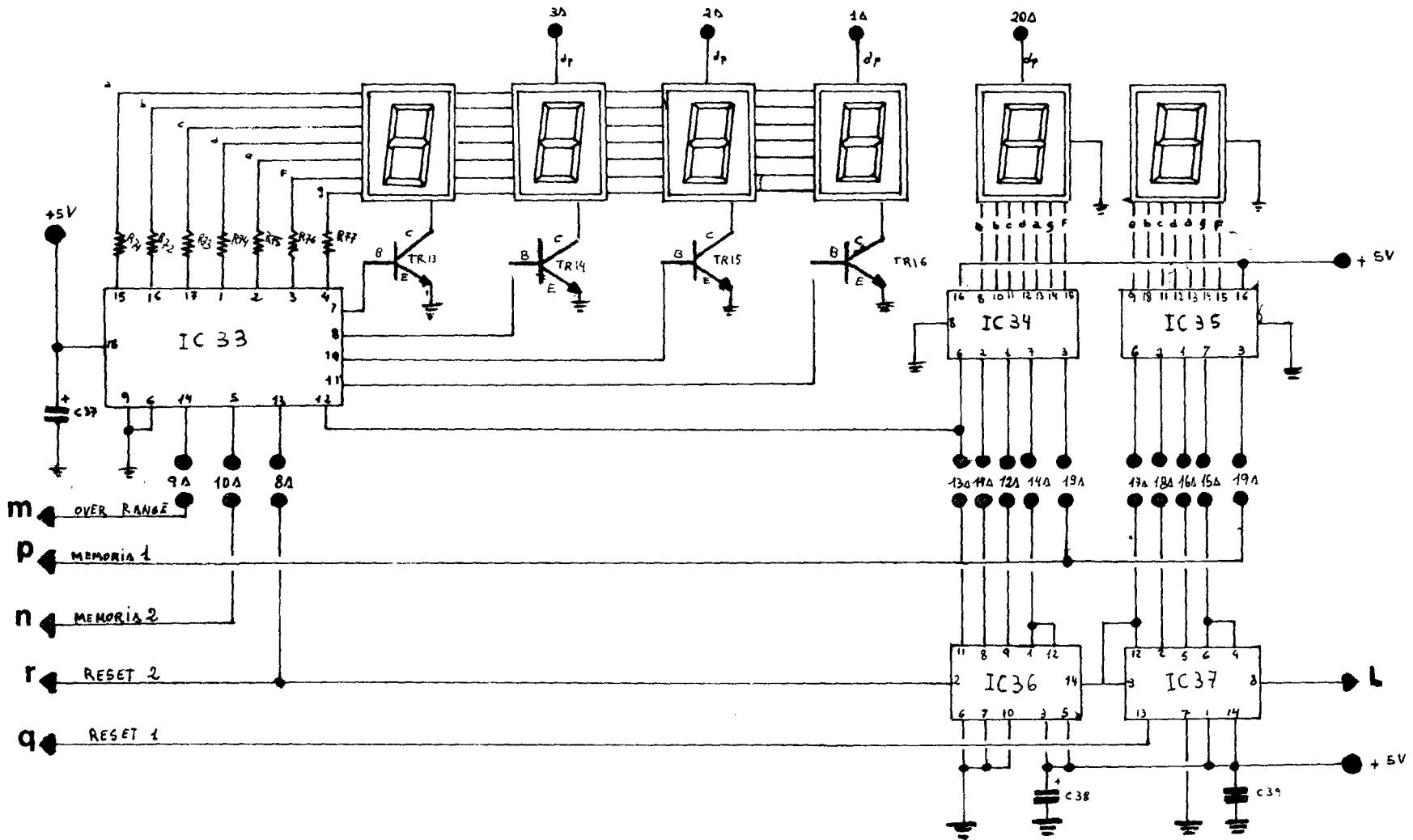


N

P

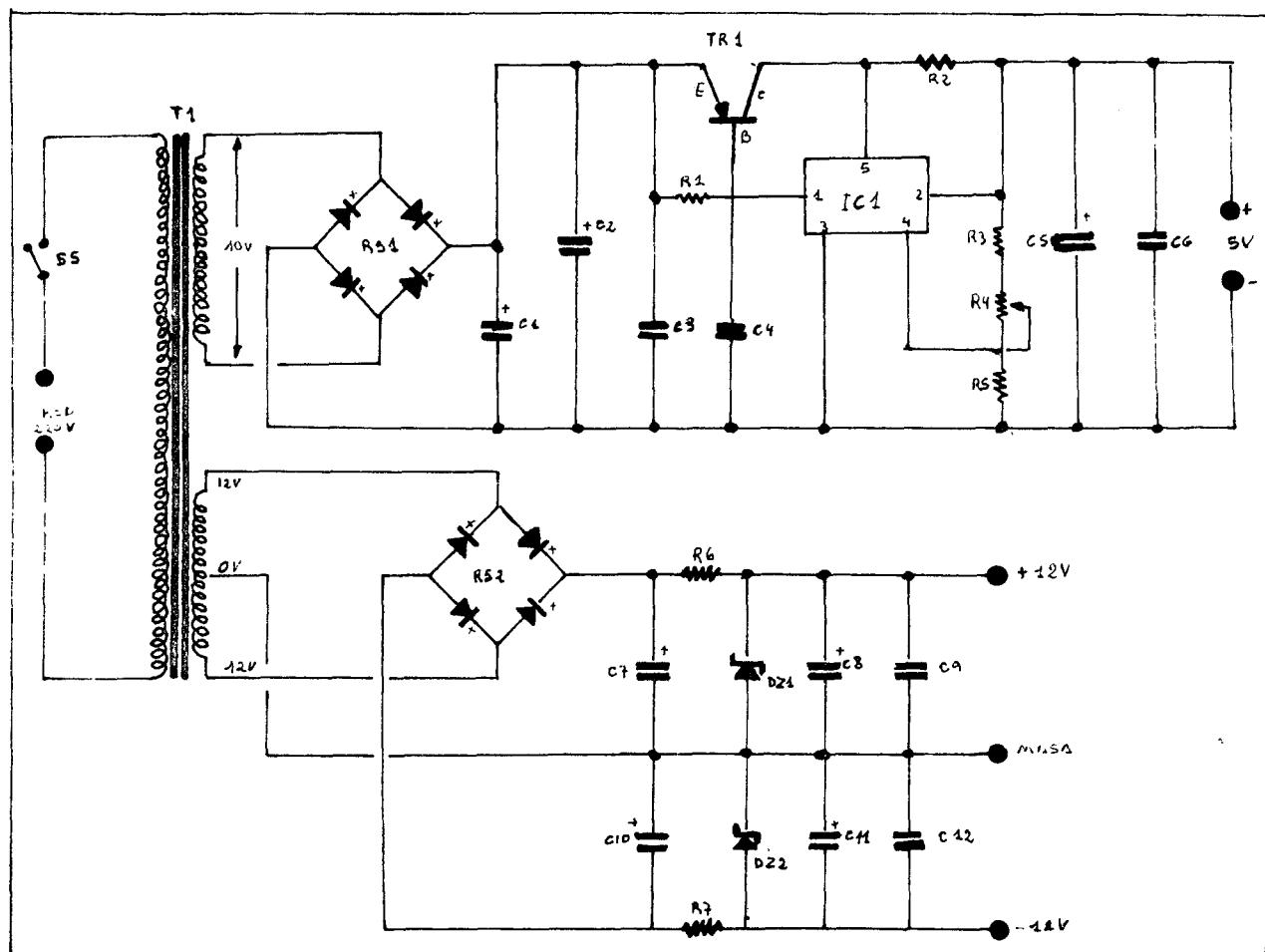
Q

R



ESQUEMA ELECTRICO DEL MÓDULO DE VISUALIZACIÓN

CIRCUITO DE ALIMENTACION



# Series 54/74

**DM5400/DM7400(SN5400/SN7400) quadruple 2-input NAND gate**

**DM5410/DM7410(SN5410/SN7410) triple 3-input NAND gate**

**DM5420/DM7420(SN5420/SN7420) dual 4-input NAND gate**

## general description

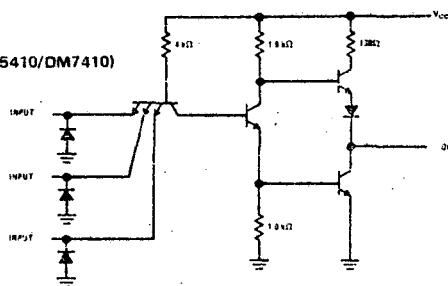
Employing TTL (Transistor-Transistor-Logic) to achieve high speed at moderate power dissipation, these gates provide the basic functions used in the implementation of digital integrated circuit systems. Characteristics of the circuits include high noise immunity, low output impedance, good capacitive drive capability, and minimal variation in switching times with temperature. The gates are compatible with and interchangeable with Series 54/74 equivalent.

## features

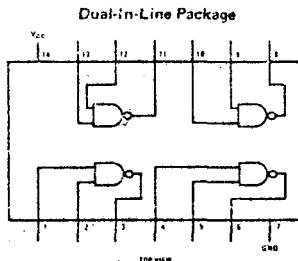
- Typical Noise Immunity 1V
- Guaranteed Noise Immunity 400 mV
- Fan Out 10
- Average Propagation Delay 13 ns
- Average Power Dissipation 10 mW per gate

## schematic and connection diagrams

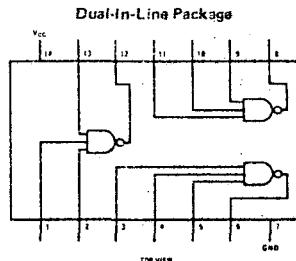
(shown for DM5410/DM7410)



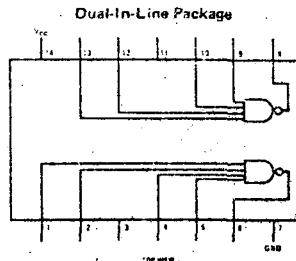
DM5400/DM7400



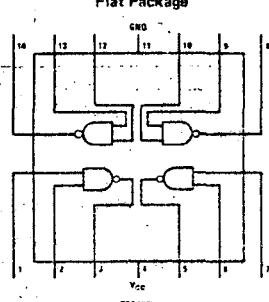
DM5410/DM7410



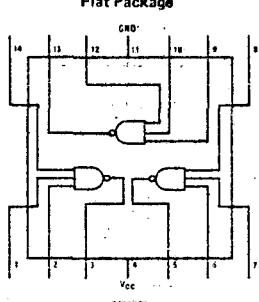
DM5420/DM7420



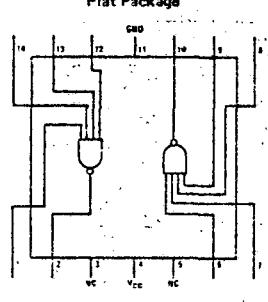
DM5400



DM5410



DM5420



**absolute maximum ratings****operating conditions**

			MIN	MAX	UNITS
V <sub>CC</sub>	7.0V	Supply Voltage (V <sub>CC</sub> )			
Input Voltage	5.5V	DM54XX	4.95	5.25	V
Storage Temperature Range	-65°C to +150°C	DM74XX	4.75	5.25	V
Fan-Out	10	Temperature (T <sub>A</sub> )			
Lead Temperature (Soldering, 10 sec)	300°C	DM54XX	-55	+125	°C
		DM74XX	0	70	°C

**electrical characteristics (Note 1)**

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Diode Clamp Voltage	V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C, I <sub>IN</sub> = -12 mA			-1.5	V
Logical "1" Input Voltage	V <sub>CC</sub> = Min	2.0			V
Logical "0" Input Voltage	V <sub>CC</sub> = Min			0.8	V
Logical "1" Output Voltage	V <sub>CC</sub> = Min V <sub>IN</sub> = 0.8V, I <sub>OUT</sub> = -400 μA	2.4			V
Logical "0" Output Voltage	V <sub>CC</sub> = Min V <sub>IN</sub> = 2.0V, I <sub>OUT</sub> = 16 mA			0.4	V
Logical "1" Input Current	V <sub>CC</sub> = Max V <sub>IN</sub> = 2.4V			40	μA
Logical "1" Input Current	V <sub>CC</sub> = Max V <sub>IN</sub> = 5.5V			1	mA
Logical "0" Input Current	V <sub>CC</sub> = Max V <sub>IN</sub> = 0.4V			-1.6	mA
Output Short Circuit Current (Note 2)	V <sub>CC</sub> = Max V <sub>IN</sub> = 0V, V <sub>O</sub> = 0V DM74XX DM54XX	-20 -18		-55	mA
Supply Current—Logical "0" (Note 3)	V <sub>CC</sub> = Max V <sub>IN</sub> = 5.0V		3	5.1	mA
Supply Current—Logical "1" (Note 3)	V <sub>CC</sub> = Max V <sub>IN</sub> = 0V		1	1.8	mA
Propagation Delay Time to Logical "0", t <sub>pd0</sub>	V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C, C = 50 pF		8	15	ns
Propagation Delay Time to Logical "1", t <sub>pd1</sub>	V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C, C = 50 pF		13	25	ns

Note 1: Unless otherwise specified min/max limits apply across the -55°C to +125°C temperature range for the DM54XX and across the 0°C to 70°C range for the DM74XX. All typicals are given for V<sub>CC</sub> = 5.0V and T<sub>A</sub> = 25°C.

Note 2: Not more than 1 output should be shorted at a time.

Note 3: Each gate.



# Series 54/74

DM5402/DM7402

## DM5402/DM7402 (SN5402/SN7402) quad 2-input NOR gate

### general description

The DM5402/DM7402 is a quad 2-input NOR gate utilizing TTL (Transistor-Transistor Logic) to achieve high speed at nominal power dissipation. It is completely compatible with other Series 54/74 devices.

### features

- Input Clamping Diodes
- Typical Noise Immunity

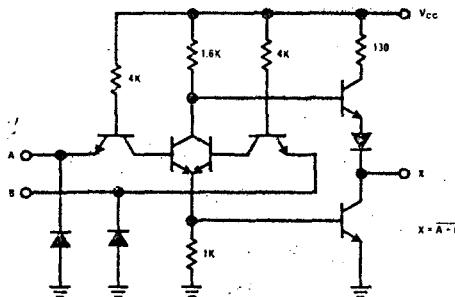
1V

■ Guaranteed Noise Immunity	400 mV
■ Fan-out	10
■ Allowable Power Supply Variation	
DM5402	4.5V to 5.5V
DM7402	4.75V to 5.25V
■ Average Propagation Delay	12 ns (with 50 pF)
■ Average Power Dissipation	14 mW per gate

### schematic and connection diagrams

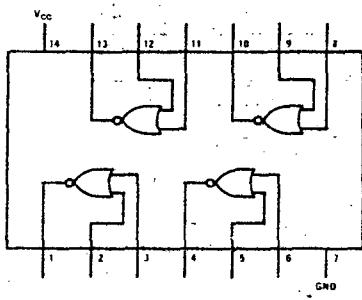
1

DM5402/DM7402 (each gate)



DM5402/DM7402

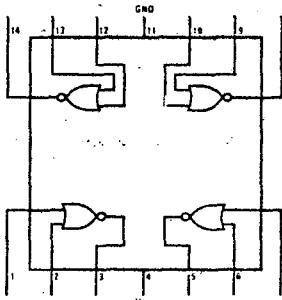
Dual-In-Line Package



TOP VIEW

DM5402

Flat Package



TOP VIEW

## absolute maximum ratings

V <sub>CC</sub>	7V
Input Voltage	5.5V
Operating Temperature Range DM7402	0°C to 70°C
DM5402	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec)	300°C

## electrical characteristics (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Diode Clamdi Voltage	V <sub>CC</sub> = 5.0V T <sub>A</sub> = 25°C I <sub>IN</sub> = -12 mA		-1.0	-1.5	V
Logical "1" Input Voltage	DM5402 V <sub>CC</sub> = 4.5V DM7402 V <sub>CC</sub> = 4.75V	2.0			V
Logical "0" Input Voltage	DM5402 V <sub>CC</sub> = 4.5V DM7402 V <sub>CC</sub> = 4.75V			0.8	V
Logical "1" Output Voltage	DM5402 V <sub>CC</sub> = 4.5V DM7402 V <sub>CC</sub> = 4.75V V <sub>IN</sub> = 0.8V, I <sub>OUT</sub> = -400 μA	2.4			V
Logical "0" Output Voltage	DM5402 V <sub>CC</sub> = 4.5V DM7402 V <sub>CC</sub> = 4.75V V <sub>IN</sub> = 2.0V, I <sub>OUT</sub> = 16 mA			0.4	V
Logical "1" Input Current	DM5402 V <sub>CC</sub> = 5.5V DM7402 V <sub>CC</sub> = 5.25V V <sub>IN</sub> = 2.4V			40	μA
Logical "1" Input Current	DM5402 V <sub>CC</sub> = 5.5V DM7402 V <sub>CC</sub> = 5.25V V <sub>IN</sub> = 5.5V			1	mA
Logical "0" Input Current	DM5402 V <sub>CC</sub> = 5.5V DM7402 V <sub>CC</sub> = 5.25V V <sub>IN</sub> = 0.4V		-1.0	-1.6	mA
Output Short Circuit Current (Note 2)	DM5402 V <sub>CC</sub> = 5.5V DM7402 V <sub>CC</sub> = 5.25V V <sub>OUT</sub> = 0	-20 -18	-32	-55	mA
Supply Current-Logical "0" (each gate)	DM5402 V <sub>CC</sub> = 5.5V DM7402 V <sub>CC</sub> = 5.25V V <sub>IN</sub> = 5.0V			3.6	6.3 mA
Supply Current-Logical "1" (each gate)	DM5402 V <sub>CC</sub> = 5.5V DM7402 V <sub>CC</sub> = 5.25V V <sub>IN</sub> = 0V			2.0	3.6 mA
Propagation Delay to a Logical "0", t <sub>pd0</sub>	V <sub>CC</sub> = 5.0V T <sub>A</sub> = 25°C N = 10 C = 50 pF	3	9	15	ns
Propagation Delay to a Logical "1", t <sub>pd1</sub>	V <sub>CC</sub> = 5.0V T <sub>A</sub> = 25°C N = 10 C = 50 pF	5	13	22	ns

Note 1: Min/max limits apply across the guaranteed temperature range of 0°C to 70°C for the DM7402 and -55°C to +125°C for the DM5402 unless otherwise specified. All typicals are given for V<sub>CC</sub> = 5.0V and T<sub>A</sub> = 25°C.

Note 2: Only one output at a time should be short circuited.



# Series 54/74

## DM5404/DM7404(SN5404/SN7404) hex inverter

### general description

The DM5404/DM7404 is a hex inverter utilizing TTL to achieve high speed at nominal power dissipation. It is totally compatible with other Series 54/74 devices.

### features

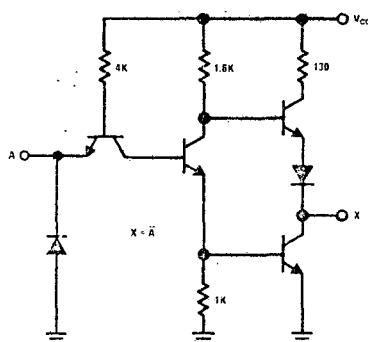
- Input clamping diodes
- Typical Noise Immunity

1V

■ Guaranteed Noise Immunity	400 mV
■ Fan-out	10
■ Allowable Power Supply Variation	
DM5404	4.5V to 5.5V
DM7404	4.75V to 5.25V
■ Average Propagation Delay	12 ns (with 50 pF)
■ Average Power Dissipation	10 mW per gate

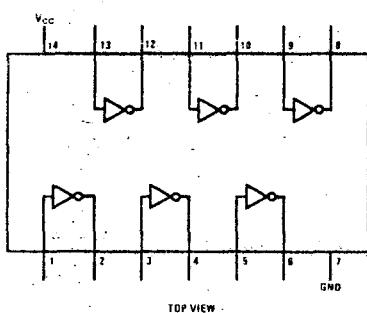
### schematic and connection diagrams

DM5404/DM7404



DM5404/DM7404

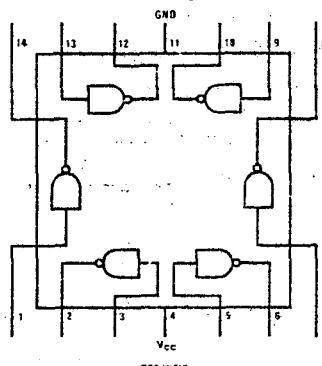
Dual-In-Line Package



TOP VIEW

DM5404

Flat Package



TOP VIEW

**absolute maximum ratings**

V <sub>CC</sub>	7V
Input Voltage	5.5V
Operating Temperature Range DM7404	0°C to 70°C
DM5404	-55°C to +125°C
Storage Temperature Range Lead Temperature (soldering, 10 sec)	-65°C to +150°C 300°C

**electrical characteristics (Note 1)**

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input diode clamp voltage	V <sub>CC</sub> = 5.0V I <sub>IN</sub> = -12 mA			-1.5	V
Logical "1" Input Voltage DM5404	V <sub>CC</sub> = 4.5V		2.0		V
DM7404	V <sub>CC</sub> = 4.75V				
Logical "0" Input Voltage DM5404	V <sub>CC</sub> = 4.5V			0.8	V
DM7404	V <sub>CC</sub> = 4.75V				
Logical "1" Output Voltage DM5404	V <sub>CC</sub> = 4.5V	V <sub>IN</sub> = 0.8V, I <sub>OUT</sub> = -400 μA	2.4		V
DM7404	V <sub>CC</sub> = 4.75V				
Logical "0" Output Voltage DM5404	V <sub>CC</sub> = 4.5V	V <sub>IN</sub> = 2.0V, I <sub>OUT</sub> = 16 mA		0.4	V
DM7404	V <sub>CC</sub> = 4.75V				
Logical "1" Input Current DM5404	V <sub>CC</sub> = 5.5V	V <sub>IN</sub> = 2.4V		40	μA
DM7404	V <sub>CC</sub> = 5.25V				
Logical "1" Input Current DM5404	V <sub>CC</sub> = 5.5V	V <sub>IN</sub> = 5.5V		1	mA
DM7404	V <sub>CC</sub> = 5.25V				
Logical "0" Input Current DM5404	V <sub>CC</sub> = 5.5V	V <sub>IN</sub> = 0.4V		-1.0	mA
DM7404	V <sub>CC</sub> = 5.25V			-1.6	
Output Short Circuit Current (Note 2)	V <sub>CC</sub> = 5.5V	V <sub>OUT</sub> = 0	-20		mA
DM7404	V <sub>CC</sub> = 5.25V		-18	-30	-55
Supply Current - Logical "0" (each gate)	V <sub>CC</sub> = 5.5V	V <sub>IN</sub> = 5.0V		3.0	5.1
DM7404	V <sub>CC</sub> = 5.25V				mA
Supply Current - Logical "1" (each gate)	V <sub>CC</sub> = 5.5V	V <sub>IN</sub> = 0		1.0	1.8
DM7404	V <sub>CC</sub> = 5.25V				mA
Propagation Delay to a Logical "1", t <sub>pd1</sub>	T <sub>A</sub> = 25°C N = 10	V <sub>CC</sub> = 5.0V C = 50 pF	5	16	22
Propagation Delay to a Logical "0", t <sub>pdo</sub>	T <sub>A</sub> = 25°C N = 10	V <sub>CC</sub> = 5.0V C = 50 pF	3	9	15

Note 1. Min/Max limits apply across the guaranteed temperature range of 0°C to 70°C for the DM7404, and -55°C to +125°C for the DM5404, unless otherwise specified. All typicals are given for V<sub>CC</sub> = 5.0V and T<sub>A</sub> = 25°C.

Note 2. Only one output at a time should be short circuited.



# Series 54/74

DM5413/DM7413

## DM5413/DM7413(SN5413/SN7413) dual Schmitt-trigger

### general description

The DM5413/DM7413 is a dual Schmitt-trigger with input gating. It differs from a conventional dual 4-input gate in that instead of having a single threshold voltage, the DM5413/DM7413 has different thresholds for positive- and negative-going inputs. When the output is in the logical "0" state an input must be lowered to 0.9 volts typically before the output changes state. Conversely in order to return to the logical "0" state the input must rise to 1.7V typically. This hysteresis is extremely beneficial in applications where slow rise and fall time signals are prevalent.

### features

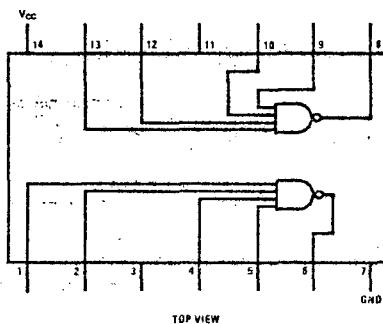
- Series 54/74 compatible
- 800 mV hysteresis typ. — higher noise immunity
- Operation from very slow ramp voltages
- Temperature compensated design
- Typical propagation delay — 17 ns
- Typical power dissipation 42 mW per function

### applications

- Pulse shaper
- Threshold detector

### logic and connection diagram

Dual-In-Line and Flat Package



TOP VIEW



**absolute maximum ratings** (Note 1)

Supply Voltage		7V
Input Voltage		5.5V
Output Voltage		5.5V
Operating Temperature Range		
DM5413	DM5413	-55°C to +125°C
DM7413		0°C to +70°C
Storage Temperature Range	DM7413	-65°C to +150°C
Lead Temperature (Soldering, 10 sec)		300°C

**electrical characteristics** (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{T+}$ , Positive-Going Threshold Voltage	$V_{CC} = 5V$	1.5	1.7	2.0	V
$V_{T-}$ , Negative-Going Threshold Voltage	$V_{CC} = 5V$	0.6	0.9	1.1	V
$V_{T+} - V_{T-}$ , Hysteresis	$V_{CC} = 5V$	0.4	0.8		V
$I_{T+}$ , Input Current at Positive-Going Threshold	$V_{CC} = 5V, V_{IN} = V_{T+}$		-0.65		mA
$I_{T-}$ , Input Current at Negative-Going Threshold	$V_{CC} = 5V, V_{IN} = V_{T-}$		-0.85		mA
Logical "1" Output Voltage	$DM5413: V_{CC} = 4.5V$ $DM7413: V_{CC} = 4.75V$	$I_{OUT} = -800\mu A, V_{IN} = 0.6V$	2.4		V
Logical "0" Output Voltage	$DM5413: V_{CC} = 4.5V$ $DM7413: V_{CC} = 4.75V$	$I_{OUT} = 16 mA, V_{IN} = 2.0V$		0.4	V
Logical "1" Input Current	$DM5413: V_{CC} = 5.5V$ $DM7413: V_{CC} = 5.25V$	$V_{IN} = 2.4V$		40	$\mu A$
	$DM5413: V_{CC} = 5.5V$ $DM7413: V_{CC} = 5.25V$	$V_{IN} = 5.5V$		1	mA
Logical "0" Input Current	$DM5413: V_{CC} = 5.5V$ $DM7413: V_{CC} = 5.25V$	$V_{IN} = 0.4V$	-1	-1.6	mA
Output Short Circuit Current (Note 3)	$DM5413: V_{CC} = 5.5V$ $DM7413: V_{CC} = 5.25V$		-18	-55	mA
Supply Current - Logical "1" (Each Device)	$DM5413: V_{CC} = 5.5V$ $DM7413: V_{CC} = 5.25V$	$V_{IN} = 0V$	14	23	mA
Logical "0"	$DM5413: V_{CC} = 5.5V$ $DM7413: V_{CC} = 5.25V$	$V_{IN} = 4.5V$	20	32	mA
Input Clamp Voltage	$V_{CC} = 5.0V, I_{IN} = -12 mA, T_A = 25^\circ C$			-1.5	V
Propagation Delay to a Logical "0" from any Input to Output, $t_{pd0}$	$V_{CC} = 5.0V$ $T_A = 25^\circ C$	50 pF Load	5	15	ns
Propagation Delay to a Logical "1" from Any Input to Output, $t_{pd1}$	$V_{CC} = 5.0V$ $T_A = 25^\circ C$	50 pF Load	5	18	ns

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: Unless otherwise specified min/max limits apply across the -55°C to +125°C temperature range for the DM5413 and across the 0°C to 70°C range for the DM7413. All typicals are given for  $V_{CC} = 5.0V$  and  $T_A = 25^\circ C$ .

Note 3: Only one output at a time should be shorted.

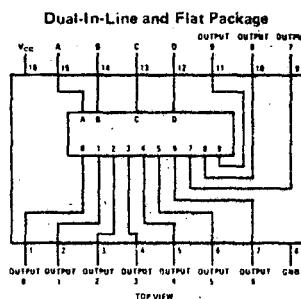
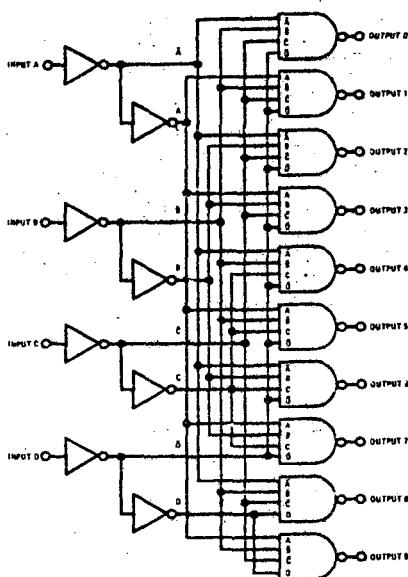


## DM5442/DM7442 (SN5442/SN7442) BCD-to-decimal decoder general description

The DM5442/DM7442 utilizes Series 54/74 compatible circuitry to decode a four-bit BCD number to one-of-ten decimal outputs. These ten decimal outputs are capable of driving 10 standard TTL loads each.

The decoding logic is designed such that when binary numbers between 10 and 15 are applied to the inputs, no outputs are enabled.

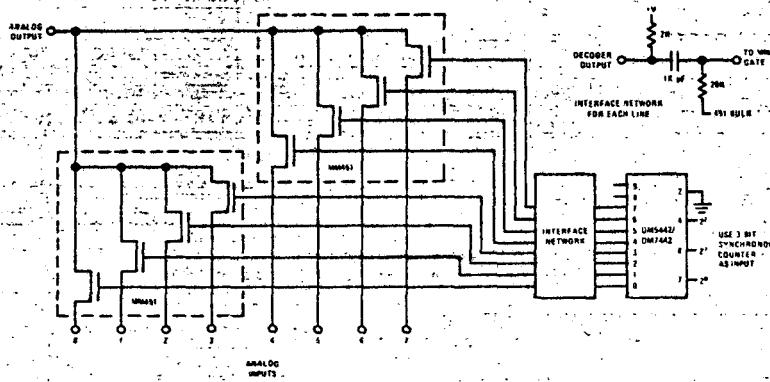
### logic and connection diagrams



### logic table

INPUTS	OUTPUTS
D C B A	0 1 2 3 4 5 6 7 8 9
0 0 0 0	0 1 1 1 1 1 1 1 1 1
0 0 0 1	1 0 - 1 1 1 1 1 1 1
0 0 1 0	1 1 0 1 1 1 1 1 1 1
0 0 1 1	1 1 1 0 1 1 1 1 1 1
0 1 0 0	1 1 1 1 0 1 1 1 1 1
0 1 0 1	1 1 1 1 1 1 1 1 1 1
0 1 1 0	1 1 1 1 1 1 1 1 0 1
0 1 1 1	1 1 1 1 1 1 1 1 1 0
1 0 0 0	1 1 1 1 1 1 1 1 1 0
1 0 0 1	1 1 1 1 1 1 1 1 1 0
1 0 1 0	1 1 1 1 1 1 1 1 1 1
1 1 0 0	1 1 1 1 1 1 1 1 1 1
1 1 0 1	1 1 1 1 1 1 1 1 1 1
1 1 1 0	1 1 1 1 1 1 1 1 1 1
1 1 1 1	1 1 1 1 1 1 1 1 1 1

### typical application



**absolute maximum ratings**

Supply Voltage	+7V
Input Voltage	+5.5V
Fan Out	10
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range DM5442	-55°C to +125°C
Operating Temperature Range DM7442	0°C to +70°C
Lead Temperature (Soldering, 10 sec)	300°C

**electrical characteristics (Note 1)**

PARAMETER	CONDITION	MIN	TYP	MAX	UNITS
Logical "1" Input Voltage	DM5442 $V_{CC} = 4.5V$				
	DM7442 $V_{CC} = 4.75V$	2.0			V
Logical "0" Input Voltage	DM5442 $V_{CC} = 4.5V$				
	DM7442 $V_{CC} = 4.75V$			0.8	V
Logical "1" Output Voltage	DM5442 $V_{CC} = 4.5V$				
	DM7442 $V_{CC} = 4.75V$	$I_{OUT} = -400 \mu A$	2.4		V
Logical "0" Output Voltage	DM5442 $V_{CC} = 4.5V$				
	DM7442 $V_{CC} = 4.75V$	$I_{OUT} = 16 mA$		0.4	V
Logical "1" Input Current	DM5442 $V_{CC} = 5.5V$				
	DM7442 $V_{CC} = 5.25V$	$V_{IN} = 2.4$		40	$\mu A$
Logical "1" Input Current	DM5442 $V_{CC} = 5.5V$				
	DM7442 $V_{CC} = 5.25V$	$V_{IN} = 5.5V$		1	mA
Logical "0" Input Current	DM5442 $V_{CC} = 5.5V$				
	DM7442 $V_{CC} = 5.25V$	$V_{IN} = 0.4V$		-1.0	mA
Input Clamp Diode (All Inputs)	DM5442 $V_{CC} = 5.5V$				
	DM7442 $V_{CC} = 5.25V$	$I_{IN} = -12 mA$		-1.0	V
Output Short Circuit Current (Note 2)	DM5442 $V_{CC} = 5.5V$				
	DM7442 $V_{CC} = 5.25V$	$V_{OUT} = 0V$	-20	-32	mA
Power Supply Current	DM5442 $V_{CC} = 5.5V$				
	DM7442 $V_{CC} = 5.25V$		28	56	mA
Propagation Delay Time to a Logical "0" (2 Logic Levels)	$V_{CC} = 5.0V, T_A = 25^\circ C,$ $C_{OUT} = 50 pF F.O. = 10$		10	23	ns
				30	
Propagation Delay Time to a Logical "1" (2 Logic Levels)	$V_{CC} = 5.0V, T_A = 25^\circ C,$ $C_{OUT} = 50 pF F.O. = 10$		8	17	ns
				25	
Propagation Delay Time to a Logical "0" (3 Logic Levels)	$V_{CC} = 5.0V, T_A = 25^\circ C,$ $C_{OUT} = 50 pF F.O. = 10$		12	24	ns
				35	
Propagation Delay Time to a Logical "1" (3 Logic Levels)	$V_{CC} = 5.0V, T_A = 25^\circ C,$ $C_{OUT} = 50 pF F.O. = 10$		12	26	ns
				35	

Note 1: Min/max limits apply across the guaranteed operating temperature range -55°C to +125°C for DM5442 and 0°C to 70°C for the DM7442 unless otherwise specified. All typicals are given for  $V_{CC} = 5.0V$  and  $T_A = 25^\circ C$ .

Note 2: Only one output may be shorted at a time.

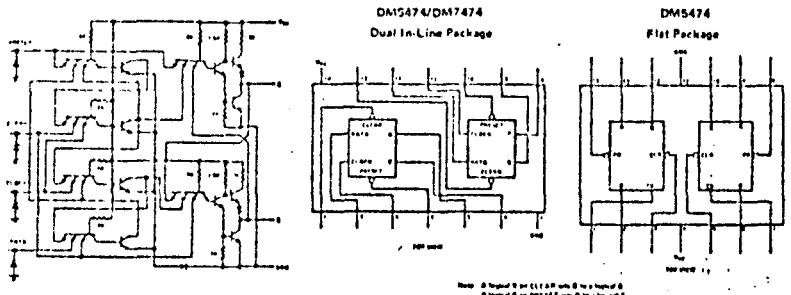
## DM5474/DM7474(SN5474/SN7474) dual D flip flop

## general description

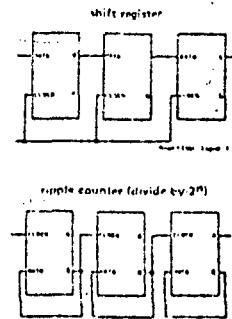
The DM5474/DM7474 dual D flip flops are designed for use where the flexibility of two inputs, such as on a JK or an RS flip flop, are not required. If only a single input (two logic combinations) can be utilized, then an extra input is superfluous. The DM5474/DM7474 have only a single DATA input. The logical level applied to this DATA input is transferred to the Q output when the clock pulse voltage rises to a logical 1. It is only necessary to set-up information on the DATA input several

nanoseconds before the clock pulse voltage rises; likewise it is only necessary to hold that information several nanoseconds after the clock pulse voltage reaches the logical 1 level. DATA information is then free to change in preparation for the next clock pulse. Since only one pin is used for data entry, fully asynchronous (both PRESET and CLEAR) capability can be provided in a 14 pin dual in-line package.

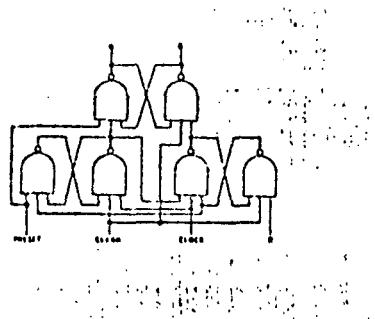
## schematic and connection diagrams



## typical applications



## block diagram (each flip flop)



## absolute maximum ratings

Supply Voltage	+7V
Input Voltage	5.5V
Fan Out	10
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	DM5474: -55°C to +125°C DM7474: 0°C to +70°C
Lead Temperature (soldering, 10 sec)	300°C

## electrical characteristics (Note 1)

PARAMETER	CONDITION	MIN	TYP	MAX	UNITS
Input Diode Clamp Voltage	$V_{CC} = 5\text{V}$ $I_{OUT} = 12\text{mA}$ $T_A = 25^\circ\text{C}$			-1.5	V
Logical "1" Input Voltage	DM5474: $V_{CC} = 4.5\text{V}$ DM7474: $V_{CC} = 4.75\text{V}$	2.0			V
Logical "0" Input Voltage	DM5474: $V_{CC} = 4.5\text{V}$ DM7474: $V_{CC} = 4.75\text{V}$			0.10	V
Logical "1" Output Voltage	DM5474: $V_{CC} = 4.5\text{V}$ DM7474: $V_{CC} = 4.75\text{V}$ $I_{OUT} = -400\mu\text{A}$	2.4	3.3		V
Logical "0" Output Voltage	DM5474: $V_{CC} = 4.5\text{V}$ DM7474: $V_{CC} = 4.75\text{V}$ $I_{OUT} = 1.0\text{mA}$	0.15	0.4		V
Logical "0" Input Current	DM5474: $V_{CC} = 5\text{V}$ DM7474: $V_{CC} = 5.25\text{V}$ $V_{IN} = 0.40\text{V}$	Data or Preset: -1.0 Clear or Clock: -2.0	-1.0 -3.2		mA
Logical "1" Input Current	DM5474: $V_{CC} = 5\text{V}$ DM7474: $V_{CC} = 5.25\text{V}$ $V_{IN} = 2.4\text{V}$	Data or Preset: 4.0 Clear or Clock: 8.0			μA
Logical "1" Input Current	DM5474: $V_{CC} = 5\text{V}$ DM7474: $V_{CC} = 5.25\text{V}$ $V_{IN} = 5.5\text{V}$			-1.0	mA
Output Short Current (Note 2)	DM5474: $V_{CC} = 5\text{V}$ $V_{OUT} = 0\text{V}$ DM7474: $V_{CC} = 5.25\text{V}$ $V_{OUT} = 0\text{V}$	-2.00 -1.80		-5.50	mA
Power Supply Current (each flip flop)	$V_{CC} = 5\text{V}$ $V_{IN} = 5.0\text{V}$		8.2	13.0	mA
Maximum Clock Frequency	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$ $C = 50\text{pF}$	150	25.0		MHz
Propagation Delay Time to a Logical "0" from Clock	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$ $C = 50\text{pF}$	13.0	22.0	45.0	ns
Propagation Delay Time to a Logical "1" from Clock	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$ $C = 50\text{pF}$	10.0	16.0	30.0	ns
Propagation Delay Time to a Logical "0" from Clear, or Preset	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$			40.0	ns
Propagation Delay Time to a Logical "1" from Clear, or Preset	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$			25.0	ns
Time Prior to Clock Pulse that Data Information Must be Present	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$ $C = 50\text{pF}$	15.0	70.0	2.0	ns
Time After Clock Pulse that Data Information Must be Held	$V_{CC} = 5\text{V}$ $T_A = 25^\circ\text{C}$ $C = 50\text{pF}$	-5.0	0	2.0	ns
Logical "1"		0.5	2.0		
Logical "0"		0.5	2.0		

Note 1: Absolute limits apply across the guaranteed operating temperature range of -40°C to +125°C for DM5474 and 0°C to 70°C for DM7474 unless otherwise specified. All tests are given for  $V_{CC} = 5\text{V}$  and  $T_A = 25^\circ\text{C}$ .

Note 2: Only one output may be shorted at a time.



# Series 54/74

**DM5490/DM7490(SN5490/SN7490) decade counter  
DM5492/DM7492(SN5492/SN7492) divide-by-12 counter  
DM5493/DM7493(SN5493/SN7493) 4-bit binary counter**

## general description

These TTL (Transistor-Transistor-Logic) monolithic counters are capable of counting pulses at a guaranteed frequency of 20 MHz. Gating is provided to reset the counters to the more popular states. Characteristics include high speed at moderate power dissipation, high noise immunity, and minimal variation in performance over temperature. These circuits are completely compatible with other series 54/74 devices.

To provide greater flexibility, the counters may be used in any of the modes as follows:

### DM5490/DM7490

1. BCD decade counter—connect the A output to the BD input. This is the normal mode of operation.
2. Symmetrical divide-by-ten operation—connect the D output to the A input. When pulses are then applied to the BD input, a symmetrical waveform one tenth of the applied frequency will appear at the A output.
3. Divide-by-five operation—if no external connections are made a frequency division of five will result between the BD input and the D output. This allows the flip flop A to be used to divide-by-two if desired.

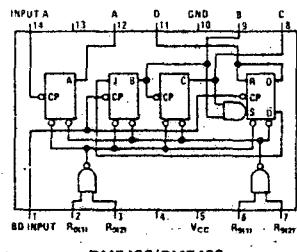
### DM5492/DM7492

1. When used as a divide-by-twelve counter output A is connected to the BC input. In this mode outputs A, C, and D provide divisions by 2, 6, and 12 respectively.
2. When the connection is not made between A and BC, and when an input frequency is applied to the BC input, a frequency division of 3 and 6 results on the C and D outputs respectively. In this mode the A flip flop may be used independently except for the common reset input.

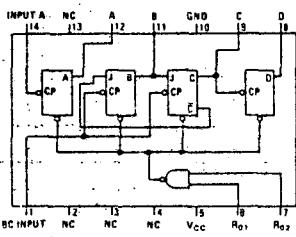
### DM5493/DM7493

1. When used as a four-bit binary counter, output A is connected to the B input. In this mode outputs A, B, C, and D provide divisions by 2, 4, 8, and 16 respectively.
2. When the connection is not made between A and B and when an input frequency is applied to the B input, a frequency division of 2, 4 and 8 results on the B, C, and D outputs respectively. In this mode the A flip flop may be used independently except for the common reset input.

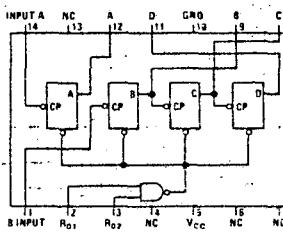
## logic and connection diagrams (Dual-In-Line and Flat Packages)



DM5490/DM7490



DMS492/DM7492



DM5493/DM7493

**absolute maximum ratings**

Supply Voltage	7V
Input Voltage	5.5V
Operating Temperature Range	
DM5490, DM5492, DM5493	-55°C to +125°C
DM7490, DM7492, DM7493	0°C to +70°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10 sec)	300°C

**electrical characteristics** (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Diode Clamp Voltage	V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C	-1.0	-1.5	mA	
Logical "1" Input Voltage	DM5490, 92, 93 DM7490, 92, 93	V <sub>CC</sub> = 4.5V V <sub>CC</sub> = 4.75V	2.0	.8	V
Logical "0" Input Voltage	DM5490, 92, 93 DM7490, 92, 93	V <sub>CC</sub> = 4.5V V <sub>CC</sub> = 4.75V		.8	V
Logical "1" Output Voltage	DM5490, 92, 93 DM7490, 92, 93	V <sub>CC</sub> = 4.5V V <sub>CC</sub> = 4.75V	I <sub>OUT</sub> = -400 μA	2.4	V
Logical "0" Output Voltage	DM5490, 92, 93 DM7490, 92, 93	V <sub>CC</sub> = 4.5V V <sub>CC</sub> = 4.75V	I <sub>OUT</sub> = 16 mA	.2	V
Logical "1" Input Current	DM5490, 92, 93 DM7490, 92, 93	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = 5.5V	1	mA
Output Short Circuit Current	DM5490, 92, 93 DM7490, 92, 93	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	(Note 2)	20 18	mA
DM5490/DM7490					
Logical "1" Input Current	DM5490 DM7490	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = 2.4V		
	R <sub>O(1)</sub> , R <sub>O(2)</sub> , R <sub>G(1)</sub> , R <sub>G(2)</sub>			40 80 160	μA
	A BD				
Logical "0" Input Current	DM5490 DM7490	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = .4V		
	R <sub>O(1)</sub> , R <sub>O(2)</sub> , R <sub>G(1)</sub> , R <sub>G(2)</sub>			1.6 3.2 6.4	mA
	A BD				
Supply Current	DM5490 DM7490	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V		32	mA
Maximum Input Frequency		V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C F.O. = 10, C <sub>O</sub> = 50 pF	20	32	MHz
Propagation Delay Time to a Logical "1" Level From Input to Output	A B C D	F.O. = 10, V <sub>CC</sub> = 5.0V C <sub>OUT</sub> = 50 pF, T <sub>A</sub> = 25°C All Outputs	16 35 50 35	35 60 80 60	ns
Propagation Delay Time to a Logical "0" Level From Input to Output	A B C D	F.O. = 10, V <sub>CC</sub> = 5.0V C <sub>OUT</sub> = 50 pF, T <sub>A</sub> = 25°C All Outputs	19 35 50 35	35 60 80 60	ns
Allowable Clock Pulse Width (Note 3)		V <sub>CC</sub> = 5.0V T <sub>A</sub> = 25°C	15	8	ns
DM5492/DM7492					
Logical "1" Input Current	DM5492 DM7492	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = 2.4V		
	R <sub>O(1)</sub> , R <sub>O(2)</sub>			40 60 160	μA
	A BC				

DM5492/DM7492 (Continued)		DM5493/DM7493		DM7490	
Logical "0" Input Current	DM5492 DM7492	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = .4V		
	R <sub>O(1)</sub> , R <sub>O(2)</sub>			1.6 3.2 6.4	mA
	A BC				
Supply Current	DM5492 DM7492	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> (R <sub>O</sub> ) = 4.5V	30	43
Maximum Input Frequency		V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C F.O. = 10, C <sub>O</sub> = 50 pF	20	32	MHz
Propagation Delay Time to a Logical "1" Level From Input A to Output D	A B C D	F.O. = 10, V <sub>CC</sub> = 5.0V C <sub>OUT</sub> = 50 pF, T <sub>A</sub> = 25°C All Outputs	16 35 50 35	35 60 80 60	ns
Propagation Delay Time to a Logical "0" Level From Input A to Output D	A B C D	F.O. = 10, V <sub>CC</sub> = 5.0V C <sub>OUT</sub> = 50 pF, T <sub>A</sub> = 25°C All Outputs	19 35 50 35	35 60 80 60	ns
Minimum Allowable Clock Pulse Width (Note 3)		V <sub>CC</sub> = 5.0V T <sub>A</sub> = 25°C	8	15	ns
DM5493/DM7493					
Logical "1" Input Current	DM5493 DM7493	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = 2.4V		
	R <sub>O(1)</sub> , R <sub>O(2)</sub> A, B			40 80	μA
Logical "0" Input Current	DM5493 DM7493	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V	V <sub>IN</sub> = .4V		
	R <sub>O(1)</sub> , R <sub>O(2)</sub> A, B			1.6 3.2	mA
Supply Current	DM5493 DM7493	V <sub>CC</sub> = 5.5V V <sub>CC</sub> = 5.25V		30	43
Maximum Input Frequency		V <sub>CC</sub> = 5.0V, T <sub>A</sub> = 25°C F.O. = 10, C <sub>O</sub> = 50 pF	20	32	MHz
Propagation Delay Time to a Logical "1" Level From Input to Output	A B C D	F.O. = 10, V <sub>CC</sub> = 5.0V C <sub>OUT</sub> = 50 pF, T <sub>A</sub> = 25°C All Outputs	16 35 50 65	35 60 80 100	ns
Propagation Delay Time to a Logical "0" Level From Input to Output	A B C D	F.O. = 10, V <sub>CC</sub> = 5.0V C <sub>OUT</sub> = 50 pF, T <sub>A</sub> = 25°C All Outputs	19 35 50 64	35 60 80 100	ns
Minimum Allowable Clock Pulse Width (Note 3)		V <sub>CC</sub> = 5.0V T <sub>A</sub> = 25°C	8	15	ns

Note 1: Min/max limits apply across the guaranteed operating temperature range of -55°C to +125°C for the DM5490, DM5492 and DM5493 and 0°C to 70°C for the DM7490, DM7492 and DM7493 unless otherwise specified. All typicals are given for V<sub>CC</sub> = 5.0V and T<sub>A</sub> = 25°C.

Note 2: Only one output may be shorted at a time.

Note 3: The flip flop will always recognize a 15 ns pulse.

## BCD count sequence

DM5490/DM7490

COUNT	OUTPUT			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

## count sequence

DM5492/DM7492

COUNT	OUTPUT			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	1	0	0	0
7	1	0	0	1
8	1	0	1	0
9	1	0	1	1
10	1	1	0	0
11	1	1	0	1

DM5493/DM7493

COUNT	OUTPUT			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

## RESET OPERATION

To reset the counter to the BCD count of zero, both Reset 0 inputs must be at logical "1" levels while at least one Reset 9 input is at a logical "0" level.

To reset the counter to the BCD count of nine, both Reset 9 inputs must be at logical "1" levels; while at least one Reset 0 input is at a logical "0".

### Notes:

1. Counting occurs on the negative-going edge of the input pulse.
2. At least one of the Reset 0 inputs and at least one of the Reset 9 inputs must be at a logical "0" for proper counting.
3. For  $\div 10$  counting, connect the A output to the BC input.

## RESET OPERATION

To reset the counter to the count of zero, both Reset 0 inputs must be at logical "1" levels.

### Notes:

1. Counting occurs on the negative-going edge of the input pulse.
2. At least one of the Reset 0 inputs must be at a logical "0" for proper counting.
3. For  $\div 12$  counting, connect the A output to the BC input.

## RESET OPERATION

To reset the counter to the count of zero, both Reset 0 inputs must be at logical "1" levels.

### Notes:

1. Counting occurs on the negative-going edge of the input pulse.
2. At least one of the Reset 0 inputs must be at a logical "0" for proper counting.
3. For  $\div 16$  counting, connect the A output to the B input.



## MM74C925, MM74C926, MM74C927, MM74C928

### 4-digit counters with multiplexed 7-segment output drivers

#### general description

These CMOS counters consist of a 4-digit counter, an internal output latch, NPN output sourcing drivers for a 7-segment display, and an internal multiplexing circuitry with four multiplexing outputs. The multiplexing circuit has its own free-running oscillator, and requires no external clock. The counters advance on negative edge of clock. A high signal on the Reset input will reset the counter to zero, and reset the carry-out low. A low signal on the Latch Enable input will latch the number in the counters into the internal output latches. A high signal on Display Select input will select the number in the counter to be displayed; a low level signal on the Display Select will select the number in the output latch to be displayed.

The MM74C925 is a 4-decade counter and has Latch Enable, Clock and Reset inputs.

The MM74C926 is like the MM74C925 except that it has a display select and a carry-out used for cascading counters. The carry-out signal goes high at 6000, goes back low at 0000.

The MM74C927 is like the MM74C926 except the second most significant digit divides by 6 rather than 10. Thus, if the clock input frequency is 10 Hz, the display would read tenths of seconds and minutes (i.e., 9:59.9).

The MM74C928 is like the MM74C926 except the most significant digit divides by 2 rather than 10 and the

carry-out is an overflow indicator which is high at 2000, and it goes back low only when the counter is reset. Thus, this is a 3 1/2-digit counter.

#### features

- Wider supply voltage range 3V to 6V
- Guaranteed noise margin 1V
- High noise immunity 0.45 V<sub>CC</sub> typ
- High segment sourcing current 40 mA @ V<sub>CC</sub> = 1.6V, V<sub>CC</sub> = 5V
- Internal multiplexing circuitry

#### design considerations

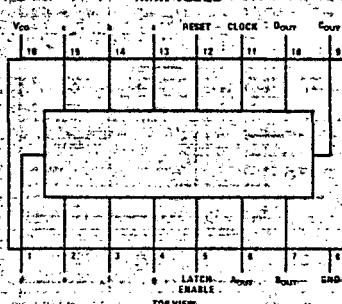
Segment resistors are desirable to minimize power dissipation and chip heating. The DM75492 serves as a good digit driver when it is desired to drive bright displays. When using this driver with a 5V supply at room temperature, the display can be driven without segment resistors to full illumination. The user must use caution in this mode however, to prevent overheating of the device by using too high a supply voltage or by operating at high ambient temperatures.

The input protection circuitry consists of a series resistor, and a diode to ground. Thus input signals exceeding V<sub>CC</sub> will not be clamped. This input signal should not be allowed to exceed 15V.

#### connection diagrams

Dual-In-Line Package

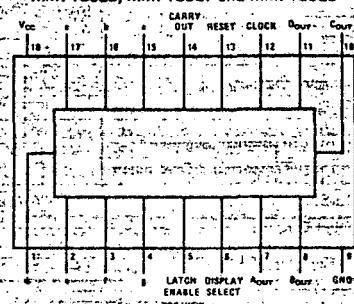
MM74C925



TOP VIEW

Dual-In-Line Package

MM74C926, MM74C927 and MM74C928



TOP VIEW

#### functional description

Reset — Asynchronous, active high.

Display Select — High, displays output of counter.  
Low, displays output of latch.

Latch Enable — High, flow through condition  
Low, latch condition

Clock — Negative edge sensitive

Segment Output — Current sourcing with 80 mA @ V<sub>OUT</sub> = V<sub>CC</sub> - 1.6V typical.  
Also, sink capability = 2 TTL loads

Digit Output — Current sourcing with 1 mA @ V<sub>OUT</sub> = 1.75V. Also, sink capability = 2 TTL loads

Carry-out — 2 TTL loads. See carry-out waveforms.

**absolute maximum ratings** (Note 1)

Voltage at Any Output Pin	Gnd - 0.3V to V <sub>CC</sub> +0.3V
Voltage at Any Input Pin	Gnd - 0.3V to +16V
Operating Temperature Range (T <sub>A</sub> )	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation	Refer to P <sub>D(MAX)</sub> vs T <sub>A</sub> Graph
Operating V <sub>CC</sub> Range	3V to 6V
V <sub>CC</sub>	6.5V
Lead Temperature (Soldering, 10 seconds)	300°C

**dc electrical characteristics** Min/max limits apply at  $-40^\circ\text{C} \leq T_i \leq +85^\circ\text{C}$ , unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>CMOS TO CMOS</b>					
V <sub>IN(1)</sub>	Logical "1" Input Voltage	V <sub>CC</sub> = 5.0V	3.6	5.0	V
V <sub>IN(0)</sub>	Logical "0" Input Voltage	V <sub>CC</sub> = 5.0V	0.4	1.6	V
V <sub>OUT(1)</sub>	Logical "1" Output Voltage (Carry-out and Digit Output Only)	V <sub>CC</sub> = 5.0V, I <sub>O</sub> = -10µA	4.6	5.0	V
V <sub>OUT(0)</sub>	Logical "0" Output Voltage	V <sub>CC</sub> = 5.0V, I <sub>O</sub> = 10µA	0.5	0.6	V
I <sub>IN(1)</sub>	Logical "1" Input Current	V <sub>CC</sub> = 5.0V, V <sub>IN</sub> = 15V	0.005	1.0	µA
I <sub>IN(0)</sub>	Logical "0" Input Current	V <sub>CC</sub> = 5.0V, V <sub>IN</sub> = 0V	-1.0	-0.005	µA
I <sub>CC</sub>	Supply Current	V <sub>CC</sub> = 5.0V, Outputs Open Circuit V <sub>IN</sub> = 0V or 5V	20	1000	µA
<b>CMOS/LPTTL INTERFACE</b>					
V <sub>IN(1)</sub>	Logical "1" Input Voltage	V <sub>CC</sub> = 4.75V	V <sub>CC</sub> -1.6	V <sub>CC</sub>	V
V <sub>IN(0)</sub>	Logical "0" Input Voltage	V <sub>CC</sub> = 4.75V	0.8	1.6	V
V <sub>OUT(1)</sub>	Logical "1" Output Voltage (Carry-out and Digit Output Only)	V <sub>CC</sub> = 4.75V, I <sub>O</sub> = -360µA	2.4	4.75	V
V <sub>OUT(0)</sub>	Logical "0" Output Voltage	V <sub>CC</sub> = 4.75V, I <sub>O</sub> = 360µA	0.4	1.4	V
<b>OUTPUT DRIVE</b>					
V <sub>OUT</sub>	Output Voltage (Segment Sourcing Output)	I <sub>OUT</sub> = -65mA, V <sub>CC</sub> = 5V, T <sub>i</sub> = 25°C I <sub>OUT</sub> = -40mA, V <sub>CC</sub> = 5V, T <sub>i</sub> = 100°C V <sub>CC</sub> = 1.3	V <sub>CC</sub> -1.3	V <sub>CC</sub>	V
R <sub>ON</sub>	Output Resistance (Segment Sourcing Output)	I <sub>OUT</sub> = -65mA, V <sub>CC</sub> = 5V, T <sub>i</sub> = 25°C I <sub>OUT</sub> = -40mA, V <sub>CC</sub> = 5V, T <sub>i</sub> = 100°C V <sub>CC</sub> = 1.6	20	40	Ω
	Output Resistance (Segment Output) Temperature Coefficient	I <sub>OUT</sub> = -65mA, V <sub>CC</sub> = 5V, T <sub>i</sub> = 25°C I <sub>OUT</sub> = -40mA, V <sub>CC</sub> = 5V, T <sub>i</sub> = 100°C V <sub>CC</sub> = 1.2	30	50	%/°C
I <sub>SOURCE</sub>	Output Source Current (Digit Output)	V <sub>CC</sub> = 4.75V, V <sub>OUT</sub> = 1.75V, T <sub>i</sub> = 100°C	-2	-2	mA
I <sub>SOURCE</sub>	Output Source Current (Carry-out)	V <sub>CC</sub> = 5V, V <sub>OUT</sub> = 0V, T <sub>i</sub> = 25°C	-1.76	-3.3	mA
I <sub>SINK</sub>	Output Sink Current (All Outputs)	V <sub>CC</sub> = 5V, V <sub>OUT</sub> = V <sub>CC</sub> , T <sub>i</sub> = 25°C	1.76	3.6	mA
R <sub>JA</sub>	Thermal Resistance	MM74C925 (Note 4) MM74C926, MM74C927, MM74C928	76	100	°C/W
			70	90	°C/W

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

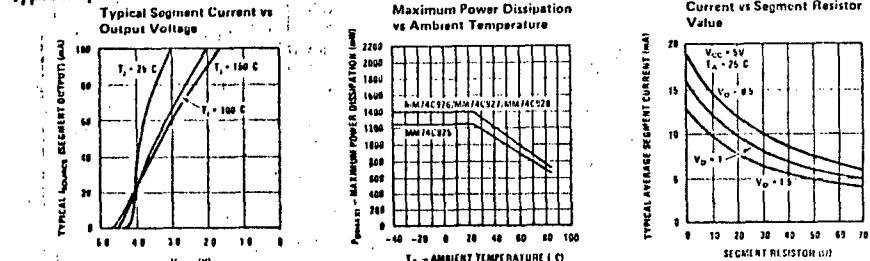
Note 2: Capacitance is guaranteed by periodic testing.

Note 3: C<sub>OPP</sub> determines the no load ac power consumption of any CMOS device. For complete explanation see 54C/74C Family Characteristics application note, AN-90.

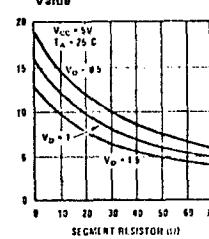
Note 4:  $\theta_{JA}$  measured in free-air with device soldered into printed circuit board.

**dc electrical characteristics** T<sub>i</sub> = 25°C, C<sub>L</sub> = 50 pF, unless otherwise specified

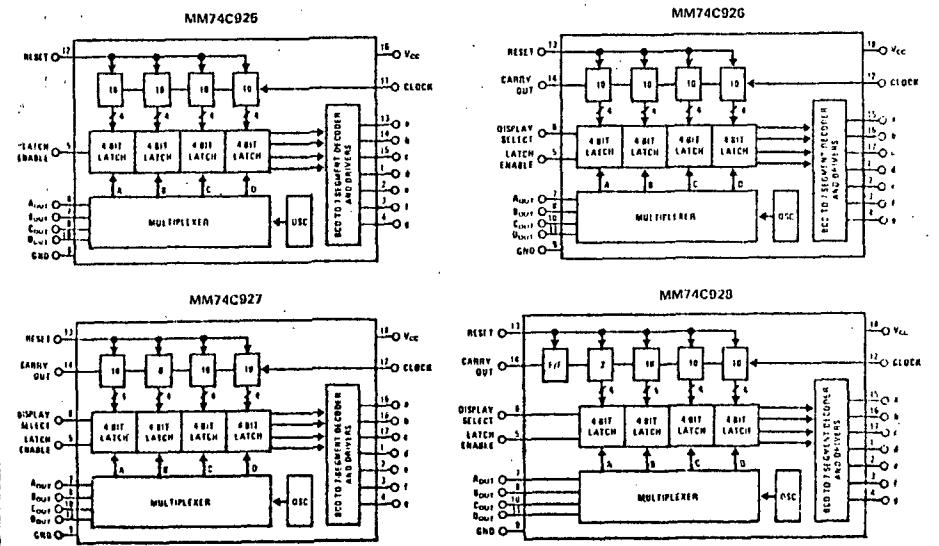
PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Maximum Clock Frequency	V <sub>CC</sub> = 6.0V, T <sub>i</sub> = 25°C	2	4	15	MHz
Maximum Clock Rise or Fall Time	Square Wave Clock, T <sub>i</sub> = 100°C	1.5	3	15	µs
Reset Pulse Width	V <sub>CC</sub> = 5.0V	250	100	ns	
Latch Enable Pulse Width	V <sub>CC</sub> = 5.0V, T <sub>i</sub> = 25°C	250	100	ns	
Clock to Latch Enable Set-Up Time	V <sub>CC</sub> = 5.0V, T <sub>i</sub> = 100°C	2500	1250	ns	
Latch Enable to Reset Wait Time	V <sub>CC</sub> = 5.0V, T <sub>i</sub> = 25°C	0	-100	ns	
Reset to Latch Enable Set-Up Time	V <sub>CC</sub> = 5.0V, T <sub>i</sub> = 100°C	320	160	ns	
Multiplexing Output Frequency	V <sub>CC</sub> = 5.0V	1000		Hz	
Input Capacitance	Any Input (Note 2)	5		pF	

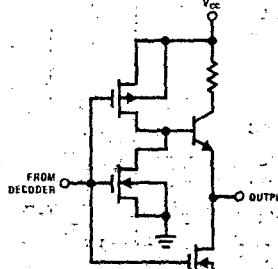
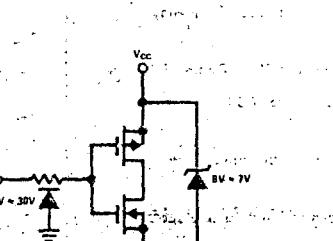
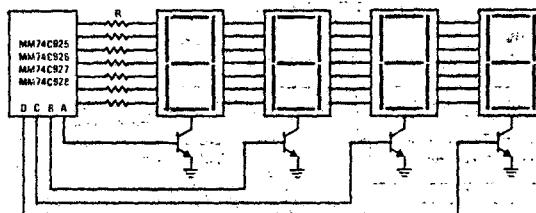
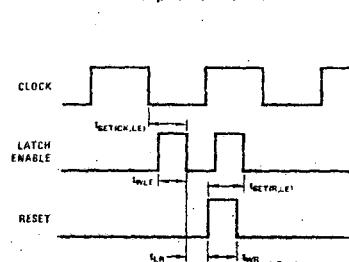
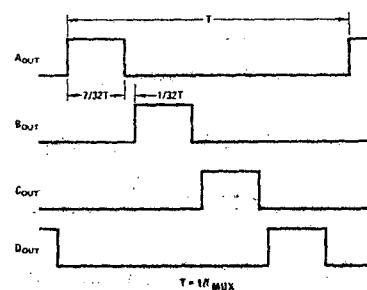
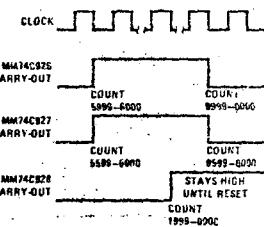
**typical performance characteristics**

Typical Average Segment Current vs Segment Resistor Value



Note: V<sub>D</sub> = Voltage across digit driver.

**logic and block diagrams**

**Segment Output Driver****Input Protection****Common Cathode LED Display****Segment Identification****switching time waveforms****Input Waveforms****Multiplexing Output Waveforms****Carry-Out Waveforms**



## DM7560/DM8560(SN54192/SN74192) up/down decade counter

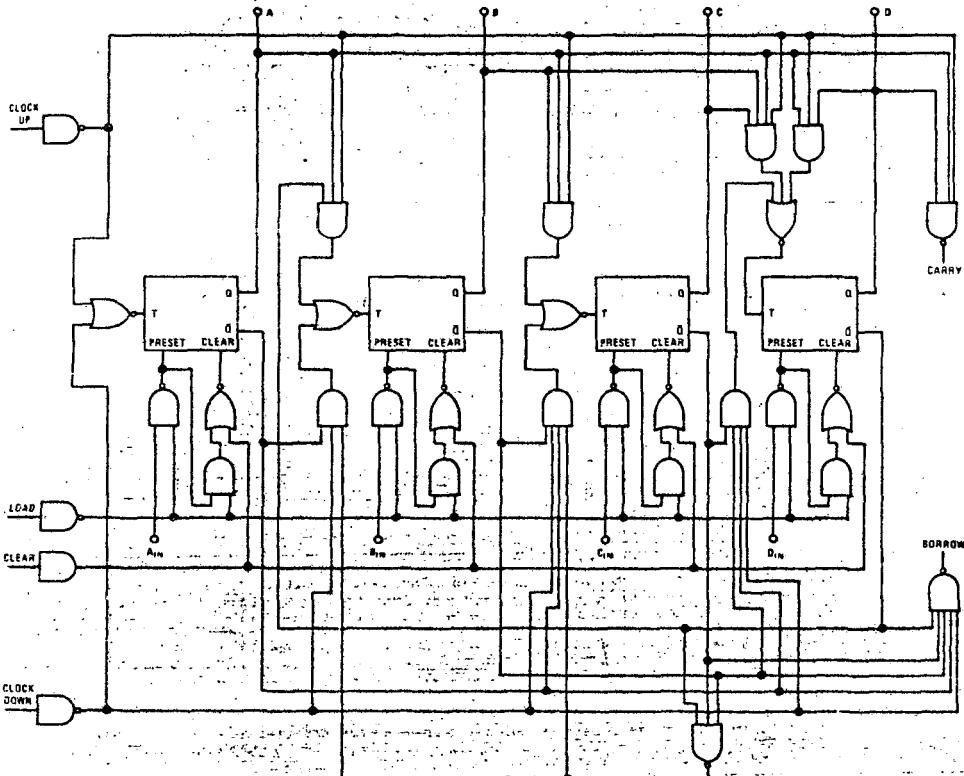
## general description

The DM7560/DM8560 is a TTL, Series 54/74 compatible, up-down decade counter which is capable of being preset to any number from 0 through 9. A load input controls the asynchronous entry of these numbers, and sets all outputs to appropriate state.

Counting is performed through two clock lines—

one controlling the count in the up direction, and the other in the down direction. Two outputs, Borrow and Carry, are connected to the clock inputs of subsequent counters to provide for counting to numbers greater than 9. The counter is synchronous by itself, and "semi-synchronous" (two gate delays between stages) when cascaded.

## logic diagram



**absolute maximum ratings**

$V_{CC}$		7.0V
Input Voltage		5.5V
Operating Temperature Range	DM7560	-55°C to +125°C
	DM8560	0°C to +70°C
Storage Temperature Range		-65°C to +150°C
Fanout		10
Lead Temperature (Soldering, 10 sec)		300°C

**electrical characteristics (Note 1)**

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Logical "1" Input Voltage	DM7560 $V_{CC} = 4.5V$	2.0			V
	DM8560 $V_{CC} = 4.75V$				
Logical "0" Input Voltage	DM7560 $V_{CC} = 4.5V$			0.8	V
	DM8560 $V_{CC} = 4.75V$				
Logical "1" Output Voltage	DM7560 $V_{CC} = 4.5V$	2.4			V
	DM8560 $V_{CC} = 4.75V$ $I_{OUT} = -400 \mu A$				
Logical "0" Output Voltage	DM7560 $V_{CC} = 4.5V$			0.4	V
	DM8560 $V_{CC} = 4.75V$ $I_{OUT} = 16 mA$				
Logical "1" Input Current (All Inputs)	DM7560 $V_{CC} = 5.5V$			40	$\mu A$
	DM8560 $V_{CC} = 5.25V$ $V_{IN} = 2.4V$				
Logical "1" Input Current (All Inputs)	DM7560 $V_{CC} = 5.5V$			1	mA
	DM8560 $V_{CC} = 5.25V$ $V_{IN} = 5.5V$				
Logical "0" Input Current	DM7560 $V_{CC} = 5.5V$			-1.6	mA
	DM8560 $V_{CC} = 5.25V$ $V_{IN} = 0.4V$				
Output Short Circuit Current (Note 2)	DM7560 $V_{CC} = 5.5V$	-20		-55	mA
	DM8560 $V_{CC} = 5.25V$ $V_{OUT} = 0$				
Supply Current	DM7560 $V_{CC} = 5.5V$	50	80		mA
	DM8560 $V_{CC} = 5.25V$				
Propagation Delay to a Logical "1", $t_{pd1}$	$V_{CC} = 5.0V$ From Clock to Output	27	38	ns	ns
	$T_A = 25^\circ C$ From Clock to Carry/Borrow				
Propagation Delay to a Logical "0", $t_{pd0}$	$V_{CC} = 5.0V$ From Clock to Output	37	47	ns	ns
	$T_A = 25^\circ C$ From Clock to Carry/Borrow				
Maximum Clock Frequency	$V_{CC} = 5.0V$ $T_A = 25^\circ C$	20	30		MHz

Note 1: Specifications apply across -55°C to +125°C temperature range for the DM7560 and 0°C to 70°C for the DM8560 unless otherwise specified. Typicals are given for  $V_{CC} = 5V$  and  $T_A = 25^\circ C$  only.

Note 2: Only 1 output may be shorted at a time.



# Series 54H/74H

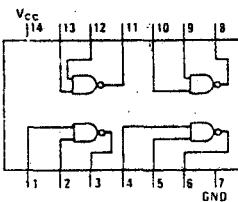
## Series DM54H/DM74H

### general description

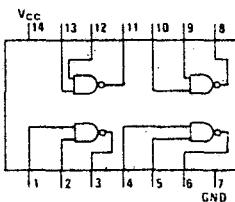
The Series 54H/74H extends the breadth of the Series 54/74 Family by adding a product line which is approximately twice as fast as the basic series. The products are completely miscible

within a system; and it is generally considered good engineering to optimize a design by utilizing the Series 54H/74H only where needed for higher speed.

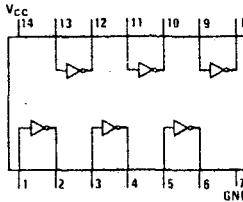
### connection diagrams Dual-In-Line Package Only (Con't on Page 2-6)



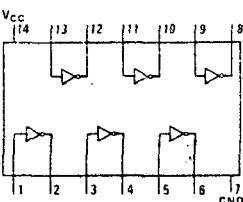
DM54H00/DM74H00  
quad 2-input NAND gate



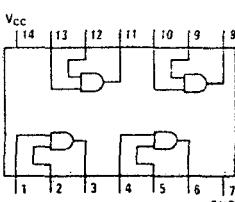
DM54H01/DM74H01  
quad 2-input NAND gate  
(open collector)



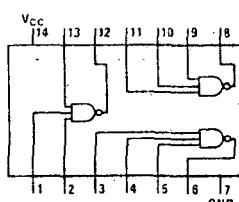
DM54H04/DM74H04  
hex inverter



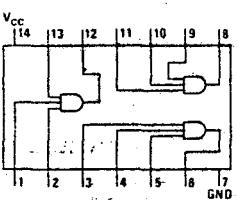
DM54H05/DM74H05  
hex inverter  
(open collector)



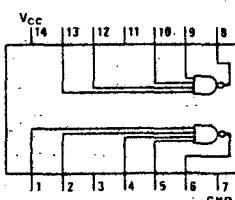
DM54H08/DM74H08  
quad 2-input AND gate



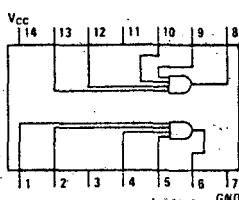
DM54H10/DM74H10  
triple 3-input NAND gate



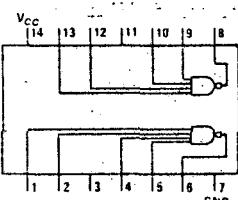
DM54H11/DM74H11  
triple 3-input AND gate



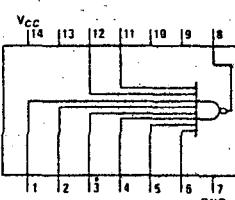
DM54H20/DM74H20  
dual 4-input NAND gate



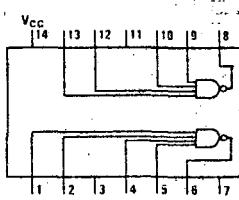
DM54H21/DM74H21  
dual 4-input AND gate



DM54H22/DM74H22  
dual 4-input NAND gate  
(open collector)



DM54H30/DM74H30  
8-input NAND gate



DM54H40/DM74H40  
dual 4-input NAND buffer

## absolute maximum ratings

	operating conditions			
	MIN	MAX	UNITS	
Supply Voltage	7V			
Input Voltage	5.5V			
Operating Temperature Range				
Series 54H	-55°C to +125°C			
Series 74H	0°C to +70°C			
Storage Temperature Range	-65°C to +150°C			
Lead Temperature (Soldering, 10 sec)	300°C			

## electrical characteristics

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Diode Clamp Voltage	V <sub>CC</sub> = 5V, T <sub>A</sub> = 25°C, I <sub>IN</sub> = -12 mA			-1.5	V
Logical "1" Input Voltage	V <sub>CC</sub> = Min	2.0			V
Logical "0" Input Voltage	V <sub>CC</sub> = Min			0.8	V
Logical "1" Output Voltage	V <sub>CC</sub> = Min, I <sub>O</sub> = -500 μA, V <sub>IN</sub> = 2.0V or 0.8V	2.4			V
All Devices, Except DM54H40/DM74H40 and Open Collector Circuits					
DM54H40/DM74H40	V <sub>CC</sub> = Min, I <sub>O</sub> = -1.5 mA, V <sub>IN</sub> = 2.0V or 0.8V	2.4			V
Logical "0" Output Voltage	V <sub>CC</sub> = Min, I <sub>O</sub> = 20 mA, V <sub>IN</sub> = 2.0V or 0.8V			0.4	V
All Devices, Except DM54H40/DM74H40	V <sub>CC</sub> = Min, I <sub>O</sub> = 60 mA, V <sub>IN</sub> = 2.0V or 0.8V			0.4	V
DM54H40/DM74H40	V <sub>CC</sub> = Min, V <sub>OUT</sub> = 5.5V, V <sub>IN</sub> = 2.0V or 0.8V				
All Open Collector Circuits					
Except DM54H60/DM54H62	V <sub>CC</sub> = 5.5 C	250			μA
DM54H60/DM54H62	0°C	320			μA
DM54H61/DM74H61	V <sub>CC</sub> = 5.5 C	570			μA
V <sub>OUT</sub> = 2.2V		60			μA
Output Short Circuit Current (Note 1)	V <sub>CC</sub> = Max, V <sub>OUT</sub> = 0V	-40		-100	mA
All Circuits Except DM54H40 DM74H40 and Open Collector Circuits					
DM54H40/DM74H40	V <sub>CC</sub> = Max	-40		-125	mA
Supply Current					
DM54H00/DM74H00	Logical "0"	26			mA
Logical "1"		10		16.8	mA
DM54H01/DM74H01	Logical "0"	26			mA
Logical "1"		6.8		10	mA
DM54H04/DM74H04	Logical "0"	40			mA
Logical "1"		16		26	mA
DM54H05/DM74H05	Logical "0"	40			mA
Logical "1"		16		26	mA
DM54H08/DM74H08	Logical "0"	42			mA
Logical "1"		28		40	mA
DM54H10/DM74H10	Logical "0"	19.5			mA
Logical "1"		7.5		12.6	mA
DM54H20/DM74H20	Logical "0"	13			mA
Logical "1"		6.0		8.4	mA
DM54H21/DM74H21	Logical "0"	20			mA
Logical "1"		12		20	mA
DM54H22/DM74H22	Logical "0"	13			mA
Logical "1"		3.4		5.0	mA

Note 1: Not more than one output shorted at a time, duration of short-circuit test not to exceed 1 second, and all typical values are at V<sub>CC</sub> = 5V, T<sub>A</sub> = 25°C.

## electrical characteristics (con't)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DM54H30/DM74H30	Logical "0"			0.5	mA
Logical "1"				2.5	mA
DM54H40/DM74H40	Logical "0"			25	mA
Logical "1"				10.4	mA
DM54H50/DM74H50	Logical "0"			11.2	mA
DM54H51/DM74H51	Logical "0"			8.2	mA
Logical "1"				15.2	mA
DM54H52/DM74H52	Logical "0"			20	mA
Logical "1"				31	mA
DM54H53/DM74H53					
DM54H54/DM74H54	Logical "0"			9.4	mA
Logical "1"				7.1	mA
DM54H55/DM74H55	Logical "0"			7.5	mA
Logical "1"				4.5	mA
DM54H60/DM74H60	On Level Current			1.9	mA
Off Level Current				3.0	mA
DM54H61/DM74H61	On Level Current			11	mA
Off Level Current				5.0	mA
DM54H62/DM74H62	On Level Current			3.8	mA
Off Level Current				6.0	mA
DM54H71/DM74H71				19	mA
DM54H72/DM74H72				16	mA
DM54H73/DM74H73				32	mA
DM54H74/DM74H74				30	mA
DM54H76/DM74H76				32	mA
DM54H78/DM74H78				32	mA

switching characteristics T<sub>A</sub> = 25°C; V<sub>CC</sub> = 5V; N = 10; C = 25 pF, R<sub>L</sub> = 280Ω

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DM54H00/DM74H00	I <sub>PD0</sub>			6.2	ns
I <sub>PD1</sub>				5.9	ns
DM54H01/DM74H01	I <sub>PD0</sub>			7.5	ns
I <sub>PD1</sub>				10	ns
DM54H04/DM74H04	I <sub>PD0</sub>			6.5	ns
I <sub>PD1</sub>				6.0	ns
DM54H05/DM74H05	I <sub>PD0</sub>			7.5	ns
I <sub>PD1</sub>				10	ns
DM54H08/DM74H08	I <sub>PD0</sub>			8.8	ns
I <sub>PD1</sub>				7.6	ns



## CD4017BM/CD4017BC decade counter/divider with 10 decoded outputs CD4022BM/CD4022BC divide-by-8 counter/divider with 8 decoded outputs

### general description

The CD4017BM/CD4017BC is a 5-stage divide-by-10 Johnson counter with 10 decoded outputs and a carry-out bit.

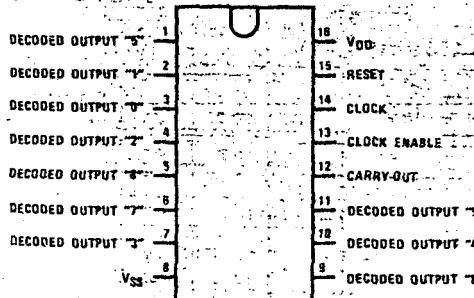
The CD4022BM/CD4022BC is a 4-stage divide-by-8 Johnson counter with 8 decoded outputs and a carry-out bit.

These counters are cleared to their zero count by a logical "1" on their reset-line. These counters are advanced on the positive edge of the clock signal when the clock enable signal is in the logical "0" state.

The configuration of the CD4017BM/CD4017BC and CD4022BM/CD4022BC permits medium speed operation and assures a hazard free counting sequence. The 10/8 decoded outputs are normally in the logical "0" state and go to the logical "1" state only at their respective time slot. Each decoded output remains high for 1 full clock cycle. The carry-out signal completes a full cycle for every 10/8 clock input cycles and is used as a ripple carry signal to any succeeding stages.

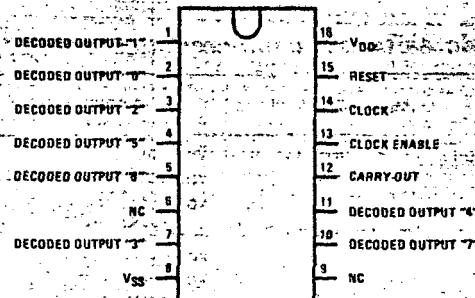
### connection diagrams

CD4017B  
Dual-In-Line and Flat Package



TOP VIEW

CD4022B  
Dual-In-Line and Flat Package



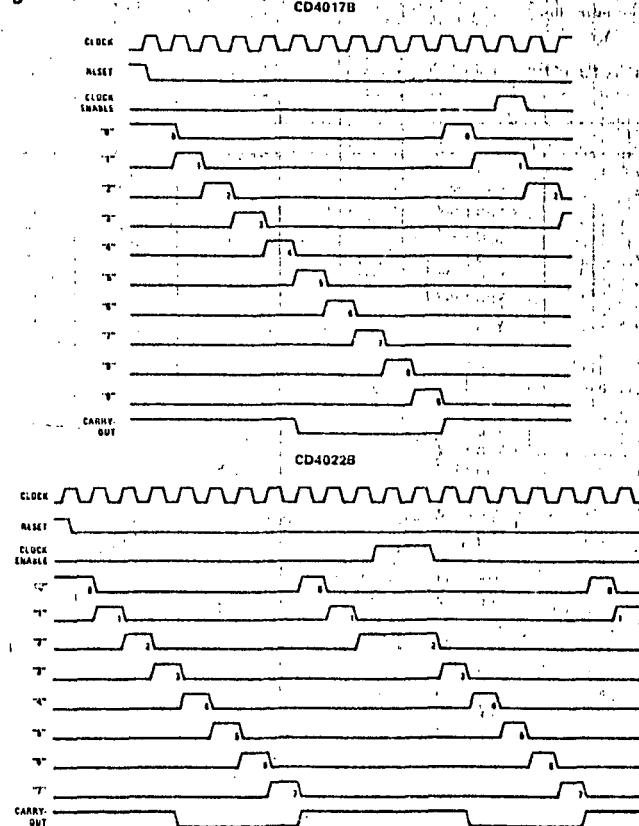
TOP VIEW

## DC Electrical characteristics (con't)

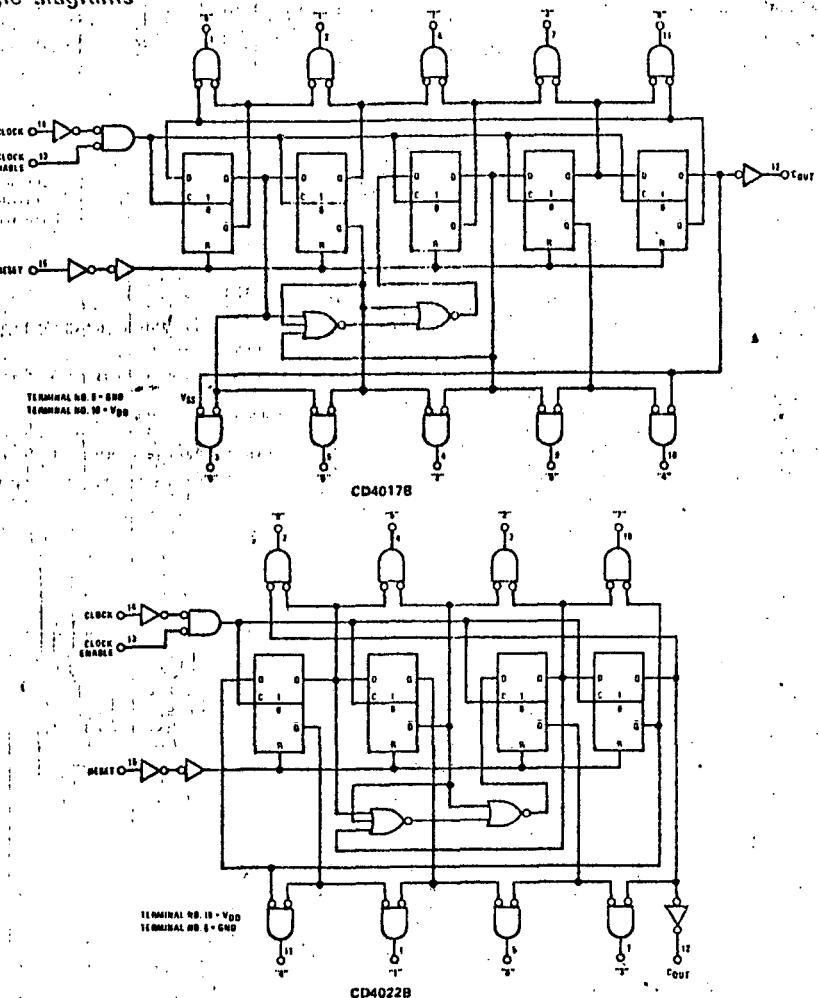
$T_A = 25^\circ\text{C}$ ,  $C_L = 50 \mu\text{F}$ ,  $R_L = 200\text{k}$ ;  $t_{rCL}$  and  $t_{fCL} = 20 \text{ ns}$ , unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>RESET OPERATION</b>					
$t_{PHL}$	Propagation Delay Time: Carry Out Line				
	V <sub>DD</sub> = 5V	415	830		ns
	V <sub>DD</sub> = 10V	160	320		
	V <sub>DD</sub> = 15V	130	260		
	Carry Out Line				
	V <sub>DD</sub> = 5V	240	480		
	V <sub>DD</sub> = 10V	85	170		
	V <sub>DD</sub> = 15V	70	140		
	Decode Out Lines				
	V <sub>DD</sub> = 5V	600	1000		
	V <sub>DD</sub> = 10V	200	400		
	V <sub>DD</sub> = 15V	160	320		
$t_{tWH}$	Minimum Reset Pulse Width				
	V <sub>DD</sub> = 5V	200	400		
	V <sub>DD</sub> = 10V	70	140		
	V <sub>DD</sub> = 15V	55	110		
$t_{REM}$	Minimum Reset Removal Time				
	V <sub>DD</sub> = 5V	75	150		
	V <sub>DD</sub> = 10V	30	60		
	V <sub>DD</sub> = 15V	25	60		

## Timing diagrams



## Logic diagrams



**absolute maximum ratings**

(Notes 1 and 2)

V <sub>DD</sub> dc Supply Voltage	-0.6 to +18 V <sub>DC</sub>
V <sub>IN</sub> Input Voltage	-0.6 to V <sub>DD</sub> + 0.6 V <sub>DC</sub>
T <sub>S</sub> Storage Temperature Range	-65°C to +150°C
P <sub>D</sub> Package Dissipation	500 mW

T<sub>L</sub> Lead Temperature (Soldering, 10 seconds) 300°C**recommended operating conditions**

(Note 2)

V <sub>DD</sub> dc Supply Voltage	13 to 16 V <sub>DC</sub>
V <sub>IN</sub> Input Voltage	0 to V <sub>DD</sub> + 0.6 V <sub>DC</sub>
TA Operating Temperature Range	-55°C to +125°C
CD4017BM, CD4022BM	-40°C to +85°C

CD4017BC, CD4022BC

**dc electrical characteristics CD4017BM, CD4022BM (Note 2)**

PARAMETER	CONDITIONS	-65°C		25°C		125°C		UNIT
		MIN.	MAX.	MIN.	TYP.	MAX.	MIN.	
I <sub>DD</sub> Quiescent Device Current	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V or 4.5V	6	7	0.3	5	150	150	μA
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 1.0V or 9.0V	10	12	0.5	10	300	300	
	V <sub>DD</sub> = 15V	20	25	1.0	20	600	600	
V <sub>OL</sub> Low Level Output Voltage	I <sub>O</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V	0.05	0	0	0.05	0.05	0.05	
	V <sub>DD</sub> = 10V	0.05	0	0	0.05	0.05	0.05	
	V <sub>DD</sub> = 15V	0.05	0	0	0.05	0.05	0.05	
V <sub>OH</sub> High Level Output Voltage	I <sub>O</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V	4.95	4.05	5	4.95	4.95	4.95	
	V <sub>DD</sub> = 10V	9.95	9.05	10	9.95	9.95	9.95	
	V <sub>DD</sub> = 15V	14.95	14.05	15	14.95	14.95	14.95	
V <sub>IL</sub> Low Level Input Voltage	I <sub>I</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V or 4.5V	1.5	1.5	1.5	1.5	1.5	1.5	
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 1.0V or 9.0V	3.0	3.0	3.0	3.0	3.0	3.0	
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V or 13.5V	4.0	4.0	4.0	4.0	4.0	4.0	
V <sub>II</sub> High Level Input Voltage	I <sub>I</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V or 4.5V	3.5	3.5	3.5	3.5	3.5	3.5	
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 1.0V or 9.0V	7.0	7.0	7.0	7.0	7.0	7.0	
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V or 13.5V	11.0	11.0	11.0	11.0	11.0	11.0	
I <sub>OL</sub> Low Level Output Current	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.4V	0.64	0.51	0.08	0.08	0.38	0.38	
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 0.5V	1.6	1.3	2.25	2.25	0.9	0.9	
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V	4.2	3.4	8.8	8.8	2.4	2.4	
I <sub>OH</sub> High Level Output Current	V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.6V	-0.25	-0.2	-0.36	-0.36	-0.14	-0.14	
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.5V	-0.62	-0.5	-0.9	-0.9	-0.36	-0.36	
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V	-1.8	-1.5	-3.6	-3.6	-1.1	-1.1	
I <sub>IN</sub> Input Current	V <sub>DD</sub> = 15V, V <sub>I</sub> = 0V	-0.1	-0.1	-10 <sup>-5</sup>	-0.1	-1.0	-1.0	
	V <sub>DD</sub> = 15V, V <sub>I</sub> = 15V	0.1	0.1	10 <sup>-5</sup>	0.1	1.0	1.0	

**dc electrical characteristics CD4017BC, CD4022BC (Note 2)**

PARAMETER	CONDITIONS	-40°C		25°C		85°C		UNIT
		MIN.	MAX.	MIN.	TYP.	MAX.	MIN.	
I <sub>DD</sub> Quiescent Device Current	V <sub>DD</sub> = 5V	20	20	0.5	20	150	150	μA
	V <sub>DD</sub> = 10V	40	40	1.0	40	300	300	
	V <sub>DD</sub> = 15V	80	80	6.0	80	600	600	
V <sub>OL</sub> Low Level Output Voltage	I <sub>O</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V	0.05	0	0	0.05	0.05	0.05	
	V <sub>DD</sub> = 10V	0.05	0	0	0.05	0.05	0.05	
	V <sub>DD</sub> = 15V	0.05	0	0	0.05	0.05	0.05	
V <sub>OH</sub> High Level Output Voltage	I <sub>O</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V	4.05	4.05	5	4.95	4.95	4.95	
	V <sub>DD</sub> = 10V	9.95	9.95	10	9.95	9.95	9.95	
	V <sub>DD</sub> = 15V	14.95	14.95	15	14.95	14.95	14.95	

**dc electrical characteristics (con't) CD4017BC, CD4022BC (Note 2)**

PARAMETER	CONDITIONS	-40°C		25°C		85°C		UNITS
		MIN.	MAX.	MIN.	TYP.	MAX.	MIN.	
V <sub>IL</sub> Low Level Input Voltage	I <sub>I</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.5V or 4.5V							
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 1.0V or 9.0V							
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V or 13.5V							
V <sub>IH</sub> High Level Input Voltage	I <sub>I</sub>   < 1.0μA							
	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.4V							
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 0.5V							
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V							
I <sub>OL</sub> Low Level Output Current	V <sub>DD</sub> = 5V, V <sub>O</sub> = 0.4V	0.64	0.51	0.08	0.08	0.38	0.38	
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 0.5V	1.6	1.3	2.25	2.25	0.9	0.9	
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 1.5V	4.2	3.4	8.8	8.8	2.4	2.4	
I <sub>OH</sub> High Level Output Current	V <sub>DD</sub> = 5V, V <sub>O</sub> = 4.6V	-0.25	-0.2	-0.36	-0.36	-0.14	-0.14	
	V <sub>DD</sub> = 10V, V <sub>O</sub> = 9.5V	-0.62	-0.5	-0.9	-0.9	-0.36	-0.36	
	V <sub>DD</sub> = 15V, V <sub>O</sub> = 13.5V	-1.8	-1.5	-3.6	-3.6	-1.1	-1.1	
I <sub>IN</sub> Input Current	V <sub>DD</sub> = 15V, V <sub>I</sub> = 0V	-0.1	-0.1	-10 <sup>-5</sup>	-0.1	-1.0	-1.0	
	V <sub>DD</sub> = 15V, V <sub>I</sub> = 15V	0.1	0.1	10 <sup>-5</sup>	0.1	1.0	1.0	

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V<sub>gg</sub> = 0V unless otherwise specified.BC electrical characteristics TA = 25°C, CL = 50 pF, R<sub>L</sub> = 200k, t<sub>rCL</sub> and t<sub>fCL</sub> = 20 ns, unless otherwise specified.

PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNITS
<b>CLOCKED OPERATION</b>					
WL-WL Propagation Delay Time:					
Carry Out Line					
	V <sub>DD</sub> = 5V			415	ns
	V <sub>DD</sub> = 10V			160	ns
	V <sub>DD</sub> = 15V			130	ns
Carry Out Line					
	V <sub>DD</sub> = 5V			240	ns
	V <sub>DD</sub> = 10V	CL = 15 pF,		85	ns
	V <sub>DD</sub> = 15V			70	ns
Decode Out Lines					
	V <sub>DD</sub> = 5V			500	ns
	V <sub>DD</sub> = 10V			200	ns
	V <sub>DD</sub> = 15V			160	ns
TL-TL Transition Time Carry Out and Decode Out Lines					
ITL					
	V <sub>DD</sub> = 5V			200	ns
	V <sub>DD</sub> = 10V			100	ns
	V <sub>DD</sub> = 15V			80	ns
ITHL					
	V <sub>DD</sub> = 5V			100	ns
	V <sub>DD</sub> = 10V			50	ns
	V <sub>DD</sub> = 15V			40	ns
Maximum Clock Frequency					
	V <sub>DD</sub> = 5V	Measured with Respect to Carry Output Line	1.0	2	MHz
	V <sub>DD</sub> = 10V		2.5	5	MHz
	V <sub>DD</sub> = 15V		3.0	6	MHz
WL-WL Minimum Clock Pulse Width					
	V <sub>DD</sub> = 5V			125	ns
	V <sub>DD</sub> = 10V			45	ns
	V <sub>DD</sub> = 15V			35	ns
VCL-VCL Clock Rise and Fall Time					
	V <sub>DD</sub> = 5V			20	ns
	V <sub>DD</sub> = 10V			15	ns
	V <sub>DD</sub> = 15V			5	ns
Minimum Clock Inhibit Data Set-Up Time					
	V <sub>DD</sub> = 5V			120	ns
	V <sub>DD</sub> = 10V			40	ns
	V <sub>DD</sub> = 15V			32	ns
Average Input Capacitance					
	V <sub>DD</sub> = 5V			6	pF
	V <sub>DD</sub> = 10V			7.5	pF
	V <sub>DD</sub> = 15V				



# Series 74S

## series DM74S schottky-clamped transistor-transistor logic general description

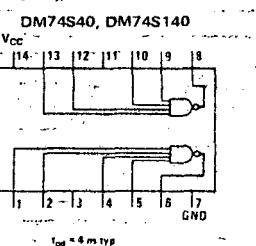
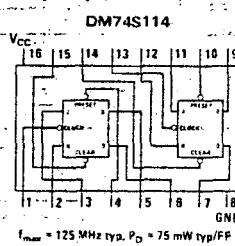
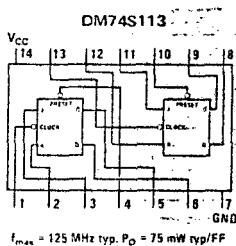
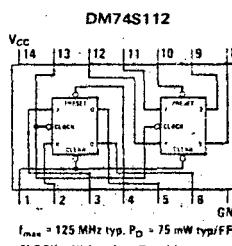
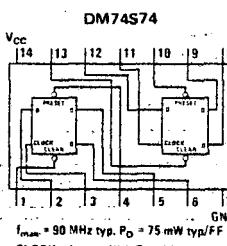
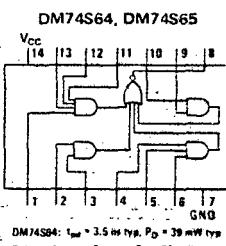
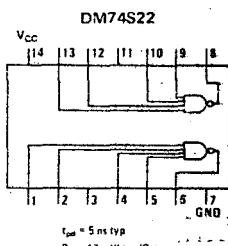
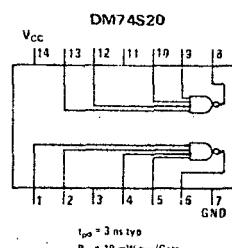
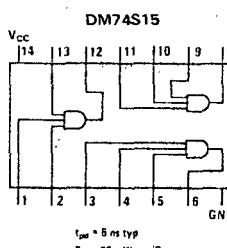
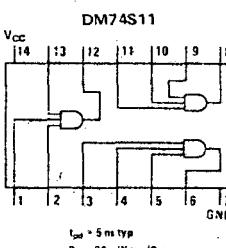
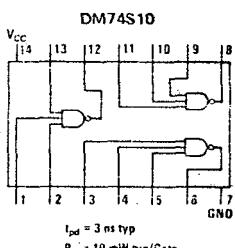
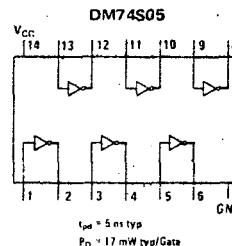
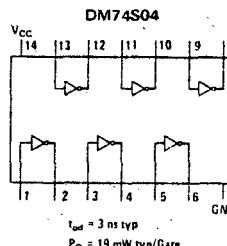
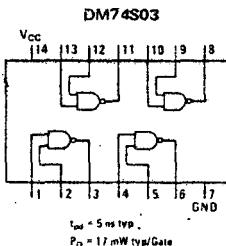
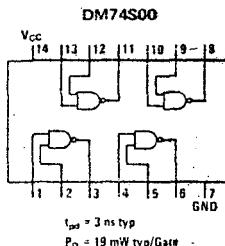
The gates, inverters, buffers and flip flops in the DM74S series are ultra-high speed versions of the similarly numbered devices in National's standard series 54/74 family. They can be used in combination with series 54/74 circuits whenever the absolute minimum propagation delays are required.

### features

- Typical gate delay of 3 ns

- Higher source and sink currents than standard TTL
- Fanout of 10 series DM74S loads or 12 standard series 54/74 loads
- Compatible with all series 54/74 families
- Pin identical to lower speed devices
- 19 mW typical power dissipation

### connection diagrams (Dual-In-Line Package, Top Views)



## absolute maximum ratings

Supply Voltage, $V_{CC}$	7V	Supply Voltage, $V_{CC}$	MIN 4.75	NOM 5.0	MAX 6.25
Input Voltage <sub>2</sub>	5.5V	Operating Free-Air Temperature Range	MIN 0°C	NOM 26°C	MAX 70°C
Intermittent Voltage	5.5V				
Operating Free-Air Temperature Range	0°C to 70°C				

## operating conditions (Note 1)

	MIN	NOM	MAX
Supply Voltage, $V_{CC}$	4.75	5.0	6.25
Operating Free-Air Temperature Range	0°C	26°C	70°C

## high speed gates, buffers and line drivers

dc electrical characteristics ( $V_{CC} = +5V$ ,  $T_A = 25^\circ C$ ) over operating free-air temperature range (unless otherwise noted)

SYMBOLS	PARAMETER	CONDITIONS (Note 1)	MIN	TYP (Note 2)	MAX	UNIT
DM74500, DM74504, DM74510, DM74520						
$V_{IH}$	High Level Input Voltage					
$V_{IL}$	Low Level Input Voltage					
$V_I$	Input Clamp Voltage	$V_{CC} = \text{Min. } I_i = -18 \text{ mA}$			0.8	V
$V_{OH}$	High Level Output Voltage	$V_{CC} = \text{Min. } V_{OL} = 0.8V$ $I_{OL} = -1mA$	2.7	3.4	-12	V
$V_{OL}$	Low Level Output Voltage	$V_{CC} = \text{Min. } V_{OL} = 2V$ $I_{OL} = 20 \mu A$			0.8	V
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max. } V_I = 8.5V$			1	mA
$I_H$	High Level Input Current (Each Input)	$V_{CC} = \text{Max. } V_I = 2V$			50	μA
$I_L$	Low Level Input Current (Each Input)	$V_{CC} = \text{Max. } V_I = 0.8V$			-2	mA
$I_{OS}$	Short Circuit Output Current (Note 3)	$V_{CC} = \text{Max. } V_I = 5V$	-40		-100	mA
$I_{CIV}$	Supply Current, High Level Output (Average Per Gate)	$V_{CC} = \text{Max. } V_I = 8V$			100	mA
$I_{CLL}$	Supply Current, Low Level Output (Average Per Gate)	$V_{CC} = \text{Max. } V_I = 5V$			4	mA
DM74502, DM74505, DM74522						
$V_{IH}$	High Level Input Voltage					
$V_{IL}$	Low Level Input Voltage					
$V_I$	Input Clamp Voltage	$V_{CC} = \text{Min. } I_i = -18 \text{ mA}$	2		0.8	V
$V_{OH}$	High Level Output Current	$V_{CC} = \text{Min. } V_{OL} = 0.8V$ $V_{OL} = 5V$			-12	V
$V_{OL}$	Low Level Output Current	$V_{CC} = \text{Min. } V_{OL} = 2V$ $I_{OL} = 20 \mu A$			250	μA
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max. } V_I = 8.5V$			1	mA
$I_H$	High Level Input Current (Each Input)	$V_{CC} = \text{Max. } V_I = 2V$			50	μA
$I_L$	Low Level Input Current (Each Input)	$V_{CC} = \text{Max. } V_I = 0.8V$			-2	mA
$I_{CIV}$	Supply Current, High Level Output (Average Per Gate)	$V_{CC} = \text{Max. } V_I = 8V$			100	mA
$I_{CLL}$	Supply Current, Low Level Output (Average Per Gate)	$V_{CC} = \text{Max. } V_I = 5V$			4	mA
DM74540, DM7458140						
$V_{IH}$	High Level Input Voltage					
$V_{IL}$	Low Level Input Voltage					
$V_I$	Input Clamp Voltage	$V_{CC} = \text{Min. } I_i = -18 \text{ mA}$			0.8	V
$V_{OH}$	High Level Output Voltage	$V_{CC} = \text{Min. } V_{OL} = 0.8V$ $I_{OL} = -3mA$ $(R_D = 50 \Omega \text{ to GND, DM745140})$	2.7	3.4	-12	V
$V_{OL}$	Low Level Output Voltage	$V_{CC} = \text{Min. } V_{OL} = 2V$ $I_{OL} = 60 \mu A$			0.8	V
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max. } V_I = 8.5V$			1	mA
$I_H$	High Level Input Current (Each Input)	$V_{CC} = \text{Max. } V_I = 2V$			100	μA
$I_L$	Low Level Input Current (Each Input)	$V_{CC} = \text{Max. } V_I = 0.8V$			-4	mA
$I_{OS}$	Short Circuit Output Current	$V_{CC} = \text{Max. } V_I = 5V$	-60		-228	mA
$I_{CIV}$	Supply Current, High Level Output (Average Per Gate)	$V_{CC} = \text{Max. } V_I = 8V$			100	mA
$I_{CLL}$	Supply Current, Low Level Output (Average Per Gate)	$V_{CC} = \text{Max. } V_I = 5V$	12.5		22	mA

ac switching characteristics ( $V_{CC} = +5V$ ,  $T_A = 25^\circ C$ )

SYMBOLS	PARAMETER	CONDITIONS (Note 1)	MIN	TYP (Note 2)	MAX	UNIT
DM74500, DM74504, DM74510, DM74520						
$t_{PLH}$	Propagation Delay Time, Low to High-Level Output	$C_L = 15 \text{ pF}, R_L = 280 \Omega$	2	3	4.5	ns
$t_{PLH}$	Propagation Delay Time, High to Low-Level Output	$C_L = 50 \text{ pF}, R_L = 280 \Omega$	2	6	8	ns
DM74503, DM74505, DM74522						
$t_{PLH}$	Propagation Delay Time, Low to High-Level Output	$C_L = 15 \text{ pF}, R_L = 280 \Omega$	2	5	7.5	ns
$t_{PLH}$	Propagation Delay Time, High to Low-Level Output	$C_L = 50 \text{ pF}, R_L = 280 \Omega$	2	4.5	7	ns
DM74540, DM7458140						
$t_{PLH}$	Propagation Delay Time, Low to High-Level Output	$C_L = 50 \text{ pF}, R_L = 92 \Omega$	2	4	6.5	ns
$t_{PLH}$	Propagation Delay Time, High to Low-Level Output	$C_L = 150 \text{ pF}, R_L = 92 \Omega$	2	4	6.5	ns

Note 1: For conditions shown as Min or Max, use the appropriate value specified under recommended operating conditions.

Note 2: All typical values are at  $V_{CC} = 5V$ ,  $T_A = 25^\circ C$ .

## ultra high speed schottky TTL flip-flops

dc electrical characteristics ( $V_{CC} = +5V$ ,  $T_A = 25^\circ C$ )

SYMBOLS	PARAMETER	CONDITIONS (Note 1)	MIN			TYP (Note 2)	MAX	UNIT
			MIN	TYP	MAX			
DM74574								
$V_{IH}$	High Level Input Voltage					2		
$V_{IL}$	Low Level Input Voltage					0.8		
$V_I$	Input Clamp Voltage					-1.2		
$V_{OH}$	High Level Output Voltage	$V_{CC} = \text{Min. } I_o = -18 \text{ mA}$				0.5		
$V_{OL}$	Low Level Output Voltage	$V_{CC} = \text{Min. } V_{OL} = 2V$				1		
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max. } I_i = 20 \text{ mA}$				100		
$I_H$	High Level Input Current	$V_{CC} = \text{Max. } V_I = 5.5V$				150		
$I_L$	Low Level Input Current	$V_{CC} = \text{Max. } V_I = 5V$				4		
$I_{OS}$	Short Circuit Output Current (Note 3)	$V_{CC} = \text{Max. } V_I = 5.5V$				40		
$I_{CC}$	Supply Current	$V_{CC} = \text{Max. } V_I = 5V$				100		
$I_{CLL}$	Supply Current	$V_{CC} = \text{Max. } V_I = 5V$				50		

SYMBOLS	PARAMETER	CONDITIONS	DM745112			DM745114	UNIT	
			MIN	TYP	MAX			
DM745112								
$V_{IH}$	High Level Input Voltage		2			0.8		
$V_{IL}$	Low Level Input Voltage		0.5			-1.2		
$V_I$	Input Clamp Voltage		2.7			2		
$V_{OH}$	High Level Output Voltage	$V_{CC} = \text{Min. } I_o = -18 \text{ mA}$				0.5		
$V_{OL}$	Low Level Output Voltage	$V_{CC} = \text{Min. } V_{OL} = 2V$				1		
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max. } V_I = 5.5V$				100		
$I_H$	High Level Input Current	$V_{CC} = \text{Max. } V_I = 2.7V$				200		
$I_L$	Low Level Input Current	$V_{CC} = \text{Max. } V_I = 0.5V$				4		
$I_{OS}$	Short Circuit Output Current (Note 3)	$V_{CC} = \text{Max. } V_I = 5V$				100		
$I_{CC}$	Supply Current	$V_{CC} = \text{Max. } V_I = 5V$				50		

SYMBOLS	PARAMETER	CONDITIONS (Note 1)	MIN			TYP (Note 2)	MAX	UNIT
			MIN	TYP	MAX			
DM74574								
$t_{PLH}$	Maximum Clock Frequency		75			110		MHz
$t_{PLH}$	Propagation Delay Time, Low-to-High Level Output, From Clear or Preset		4			6		ns
$t_{PLH}$	Propagation Delay Time, High-to-Low Level Output, From Clear or Preset (Clock Low)		5			8		ns
$t_{PLH}$	Propagation Delay Time, Low-to-High Level Output, From Clock		6			9		ns
$t_{PLH}$	Propagation Delay Time, High-to-Low Level Output, From Clock		6			9		ns
DM745112, DM745113, DM745114								
$t_{PLH}$	Maximum Clock Frequency		125			175		MHz
$t_{PLH}$	Propagation Delay Time, Low-to-High Level Output, From Clear or Preset		2			4		ns
$t_{PLH}$	Propagation Delay Time, High-to-Low Level Output, From Clear or Preset		2			6		ns
$t_{PLH}$	Propagation Delay Time, Low-to-High Level Output, From Clock		2			7		ns
$t_{PLH}$	Propagation Delay Time, High-to-Low Level Output, From Clock		2			5		ns

Note 1: For conditions shown as Min or Max, use the appropriate value specified under recommended operating conditions.

Note 2: All typical values are at  $V_{CC} = 5V$ ,  $T_A = 25^\circ C$ .

## ultra high speed AND/AND-OR-INVERT gates

dc electrical characteristics ( $V_{CC} = +5V$ ,  $T_A = 25^\circ C$ )

SYMBOLS	PARAMETER	CONDITION	DM74S11			DM74S15			UNIT
			MIN	Typ	MAX	MIN	Typ	MAX	
$V_{IH}$	High-Level Input Voltage		2			2			V
$V_{IL}$	Low-Level Input Voltage				0.8			0.8	V
$V_I$	Input Clamp Voltage	$V_{CC} = \text{Min}, I_1 = -18 \text{ mA}$			-1.2			-1.2	V
$V_{OH}$	High-Level Output Voltage	$V_{CC} = \text{Min}, V_{IH} = 2V$	2.7	3.4					V
$I_{OH}$	High-Level Output Current	$V_{CC} = \text{Min}, V_{IH} = 2V, V_{OH} = 5.5V$						250 $\mu A$	
$V_{OL}$	Low-Level Output Voltage	$V_{CC} = \text{Min}, V_{IL} = 0.8V, I_{OL} = 20 \text{ mA}$			0.5			0.5	V
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max}, V_I = 5.5V$						1 mA	
$I_{IH}$	High-Level Input Current (Each Input)	$V_{CC} = \text{Max}, V_I = 2.7V$			50			50 $\mu A$	
$I_{IL}$	Low-Level Input Current (Each Input)	$V_{CC} = \text{Max}, V_I = 0.5V$			-2			-2 mA	
$I_{OS}$	Short-Circuit Output Current (Note 3)	$V_{CC} = \text{Max}$	-40		-100				
$I_{CH}$	Supply Current, High-Level Output (Average Per Gate)	$V_{CC} = \text{Max}, \text{All Inputs at } 5V$		4.5	8		3.5	6.5	mA
$I_{CLL}$	Supply Current, Low-Level Output (Average Per Gate)	$V_{CC} = \text{Max}, \text{All Inputs at } 0V$		8	14		8	14	mA
SYMBOLS	PARAMETER	CONDITIONS	DM74S64			DM74S65			UNIT
			MIN	Typ	MAX	MIN	Typ	MAX	
$V_{IH}$	High-Level Input Voltage		2			2			V
$V_{IL}$	Low-Level Input Voltage				0.8			0.8	V
$V_I$	Input Clamp Voltage	$V_{CC} = \text{Min}, I_1 = -18 \text{ mA}$			-1.2			-1.2	V
$V_{OH}$	High-Level Output Voltage	$V_{CC} = \text{Min}, V_{IH} = 0.8V, I_{OH} = -1 \text{ mA}$	2.7	3.4					V
$I_{OH}$	High-Level Output Current	$V_{CC} = \text{Min}, V_{IH} = 0.8V, V_{OH} = 5.5V$						250 $\mu A$	
$V_{OL}$	Low-Level Output Voltage	$V_{CC} = \text{Min}, V_{IL} = 2V, I_{OL} = 20 \text{ mA}$			0.5			0.5	V
$I_I$	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max}, V_I = 5.5V$			1			1 mA	
$I_{IH}$	High-Level Input Current (Each Input)	$V_{CC} = \text{Max}, V_I = 2.7V$			50			50 $\mu A$	
$I_{IL}$	Low-Level Input Current (Each Input)	$V_{CC} = \text{Max}, V_I = 0.5V$			-2			-2 mA	
$I_{OS}$	Short-Circuit Output Current (Note 3)	$V_{CC} = \text{Max}$	-40		-100				
$I_{CH}$	Supply Current, High-Level Output (Average Per Gate)	$V_{CC} = \text{Max}, (\text{Note 5})$		7	12.5		6	11	mA
$I_{CLL}$	Supply Current, Low-Level Output (Average Per Gate)	$V_{CC} = \text{Max}, (\text{Note 6})$		8.5	16		8.5	16	mA

ac switching characteristics ( $V_{CC} = +5V$ ,  $T_A = 25^\circ C$ )

SYMBOLS	PARAMETER	CONDITION	DM74S11			DM74S15			UNIT
			MIN	Typ	MAX	MIN	Typ	MAX	
$t_{PLH}$	Propagation Delay Time, Low-to-High Level Output	$C_L = 15 \text{ pF}, R_L = 280 \Omega$	2.5	4.5	7	2.5	5.5	8.5	ns
		$C_L = 50 \text{ pF}, R_L = 280 \Omega$	6			8.5			
$t_{PHL}$	Propagation Delay Time, High-to-Low Level Output	$C_L = 15 \text{ pF}, R_L = 280 \Omega$	2.5	5	7.5	2.5	6	9	ns
		$C_L = 50 \text{ pF}, R_L = 280 \Omega$	7.5			8			
SYMBOLS	PARAMETER	CONDITIONS	DM74S64			DM74S65			UNIT
			MIN	Typ	MAX	MIN	Typ	MAX	
$t_{PLH}$	Propagation Delay Time, Low-to-High Level Output	$C_L = 15 \text{ pF}, R_L = 280 \Omega$	2	3.5	5.5	2	5	7.5	ns
		$C_L = 50 \text{ pF}, R_L = 280 \Omega$	5			8			
$t_{PHL}$	Propagation Delay Time, High-to-Low Level Output	$C_L = 15 \text{ pF}, R_L = 280 \Omega$	2	3.5	5.5	2	5.5	8.5	ns
		$C_L = 50 \text{ pF}, R_L = 280 \Omega$	5.5			6.5			

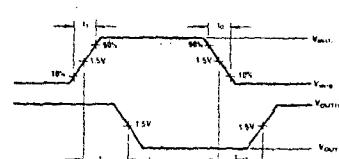
Note 1: For conditions shown as Min or Max, use the appropriate value specified under recommended operating conditions.

Note 2: All typical values are at  $V_{CC} = 5V$ ,  $T_A = 25^\circ C$ .

Note 3: Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.

Note 4:  $I_{CH}$  is measured with outputs open, clock grounded, and J, K, preset, and clear at 4.5V.Note 5:  $I_{CH}$  is measured with all inputs grounded, and the outputs open.Note 6:  $I_{CLL}$  is measured with all inputs of one gate at 5V, the remaining inputs grounded, and the outputs open.

## switching time waveforms



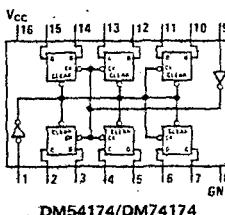
Note 1: For conditions shown as Min or Max, use the appropriate value specified under recommended operating conditions.  
 Note 2: All typical values are at  $V_{CC} = 5V$ ,  $T_A = 25^\circ C$ .  
 Note 3: Not more than one output should be shorted at a time, and duration of the short-circuit test should not exceed one second.  
 Note 4:  $I_{CH}$  is measured with outputs open, clock grounded, and J, K, preset, and clear at 4.5V.  
 Note 5:  $I_{CH}$  is measured with all inputs grounded, and the outputs open.  
 Note 6:  $I_{CLL}$  is measured with all inputs of one gate at 5V, the remaining inputs grounded, and the outputs open.

## DM54174/DM74174(SN54174/SN74174) hex D flip flop DM54175/DM74175(SN54175/SN74175) quad D flip flop

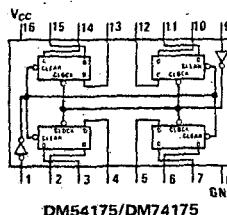
### general description

Both devices contain positive edge-triggered D-type flip flops. Q outputs only appear on the DM54174/DM74174 whereas both Q and  $\bar{Q}$  outputs are available on the DM54175/DM74175. Overriding Clear inputs are used to set the Q outputs to the logic "0" state.

### connection diagrams



DM54174/DM74174



DM54175/DM74175

### features

- Buffered clock and direct clear inputs
- Individual data input to each flip flop

### truth table

INPUTS		OUTPUTS		
CLEAR	CLOCK	D	$Q$	$\bar{Q}$
L	X	-X-	L	H
H	1	1	H	L
H	1	0	L	H
H	L	-X-	Q <sub>0</sub>	$\bar{Q}_0$

\*Available on the DM54175/DM74175

X = Don't care

T = Transition from low to high

## DM54196/DM74196(SN54196/SN74196) presettable decade counter

## DM54197/DM74197(SN54197/SN74197) presettable binary counter

### general description

These high-speed counters consist of four M/S flip flops which are internally connected to provide either a divide-by-two and a divide-by-five counter (DM54196/DM74196); or a divide-by-two and a divide-by-eight counter (DM54197/DM74197). The outputs may be preset to any state by placing a low on the count/load input and entering the desired data at the data inputs, independent of the state of the clocks.

### features

- Performs BCB, bi-quinary, or binary counting
- Fully programmable
- Fully independent clear input
- Guaranteed to count at input frequencies from 0 to 50 MHz

### truth tables

#### DM54196/DM74196 DECADE

(BCD) (See Note 1)

COUNT	OUTPUT			
	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

Note 1: Output Q<sub>3</sub> connected to CLOCK-2 input.  
Note 2: Output Q<sub>0</sub> connected to CLOCK-1 input.

#### BI-QUINARY

(5-2) (See Note 2)

COUNT	OUTPUT			
	Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>B</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	H	L	H
9	H	H	L	L

#### DM54197/DM74197

(See Note 1)

COUNT	OUTPUT			
	Q <sub>0</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	H	L	L
9	H	H	L	H
10	H	H	H	L
11	H	H	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

## L I S T A      D E      C O M P O N E N T E S

LISTA DE COMPONENTES (de la pág. III a )

R1 = 1 megaohm 1/4 W.	C12 = 1.000 pF a disco
R2 = 100.000 ohm 1/4 W	C13 = 10 mF 25 v.(tantalio)
R3 = 500 ohm trimmer multi.	C14 = 10.000 pF a disco
R4 = 100 ohm 1/4 W	C15 = 100.000 pF a disco
R5 = 150 ohm 1/4 W	DS1 =diodo de Si 1N4148
R6 = 270 ohm 1/4 W	DS2 =diodo de Si 1N4148
R7 = 470 ohm 1/4 W	DS3 =diodo de Si 1N4148
R8 = 220 ohm 1/4 W	DS4 =diddo de Si 1N4148
R9 = 220 ohm 1/4 W	DL1-DL2 =diodos LED
R10= 47 Ohm 1/4 W	TR1 =transistor PNP-BFR-99
R11= 220 ohm 1/4 W	TR2 =transistor PNP-BFR-99
R12= 220 ohm 1/4 W	FT1 =Fet tipo BF 244
R13= 220 ohm 1/4 W	IC1 = integrado tipo 9582
R14= 220 ohm 1/4 W	IC2 = integrado tipo SH 120
R15= 100 ohm 1/4 W	IC3 = integrado tipo 11C90
R16= 220 ohm 1/4 W	IC4 = integrado tipo SN74S00
R17= 1000ohm 1/4 W	S1-S2=conmutador 2vias , 2 posiciones
C1 = 330.000 pF poliéster	JAF1 =impedancia AF de 1mh.
C2 = 120 pF a disco	JAF2 =impedancia AF VK 200
C3 = 10 mF 25 v.(tantalio)	
C4 = 100.000 pF a disco	
C5 = 33 mF electroh. 16 v.	
C6 = 10.000 pF a disco	
C7 = 1.000 pF a disco	
C8 = 1.000 PF a disco	
C9 = 100.000 pF a poliéster	
C10 = 10.000 pF a disco	
C11 = 100.000 pF a disco	

LISTA DE COMPONENTES (de la pág. III b)

R18 = 22 Mh. 1/2 W                                  TR5 = transistor NPN tipo BC208  
R19 = 10 Mh. 1/2 W                                  TR6 = transistor NPN tipo BC208  
R20 = 27.000 ohm 1/4 W                                  IC5 = integrado tipo MK 5009  
R21 = 1.000 ohm 1/4 W                                  IC7 = integrado tipo 9602  
R22 = 22 ohm 1/4 W                                  IC8 = integrado tipo SN7410  
R23 = 1.000 ohm 1/4 W                                  IC9 = integrado tipo SN7404  
R24 = 47.000 ohm 1/4 W                                  IC10= integrado tipo SN74192  
R25 = 22 ohm 1/4 W                                  IC11= integrado tipo SN7400  
R26 = 1.000 ohm 1/4 W                                  IC12= integrado tipo SN7400  
R27 = 47.000 ohm 1/4 W                                  IC13= integrado tipo SN7400  
R28 = 100 ohm 1/4 W                                  IC14= integrado tipo SN7400  
R29 = 100 ohm 1/4 W                                  IC15= integrado tipo SN7400  
R30 = 100 ohm 1/4 W                                  IC16= integrado tipo SN7402  
R31 = 100 ohm 1/4 W                                  IC66 = integrado tipo SN7442  
R32 = 100 ohm 1/4 W                                  desde DL3 al DL8 = diodos LED  
C46 = 10 mF 25 v.(tantalio)                                  XTAL=cuarzo de 1 MHz.  
C17 = 100.000 pF a disco                                  P1 = pulsador  
C18 = 68 pF a disco                                  P2 = pulsador  
C19 = 22 pF a disco  
C20 = 10/60 pF compensador  
C21 = 10 mF 25 vol. tantalio  
C22 = 1 mF elet. 50 v.  
C23 = 10 mF elt. 25 v.  
C24 = 1 mF elet. 50 V.  
C25 = 10 mF eletr. 25 v.  
C26 = 10 mF eletr. 25 v.  
TR3 = transistor NPN tipo BC208  
TR4 = transistor NPN tipo BC208

LISTA DE COMPONENTES (de la pág. III d y e)

R33 = 22 ohm 1/4 W	R52 = 1.000 ohm 1/4 W
R34 = 1.000 ohm 1/4W	R53 = 1.000 ohm 1/4 W
R35 = 47.000ohm 1/4W	R54 = 1.000 ohm 1/4 W
R36 = 10.000ohm 1/4W	R55 = 1.000 ohm 1/4 W
R37 = 470 ohm 1/4 W	R56 = 1.000 ohm 1/4 W
R38 = 1.000 ohm 1/4 W	# R57 = 150 ohm 1/4 W
R39 = 47 ohm 1/4 W	# R58 = 330 ohm 1/4 W
R40 = 220 ohm 1/4 W	# R59 = 220 ohm 1/4 W
R41 = 1.000 ohm 1/4 W	# R60 = 330 ohm 1/4 W
R42 = 18.000 ohm 1/4 W	# R61 = 220 ohm 1/4 W
R43 = 1.000 ohm 1/4 W	# R62 = 220 ohm 1/4 W
R44 = 47 ohm 1/4 W	# R63 = 220 ohm 1/4 W
R45 = 220 ohm 1/4W	# R64 = 220 ohm 1/4 W
R46 = 1.000ohm 1/4W	# R65 = 330 ohm 1/4 W
R47 = 18.000 ohm 1/4W	# R66 = 330 ohm 1/4 W
R48 = 1.000 Ohm 1/4 W	# R67 = 220 ohm 1/4 W
R49 = 68.000 Ohm 1/4 W	# R68 = 82 ohm 1/4 W
R50 = 390 ohm 1/4 W	# R69 = 82 ohm 1/4 W
R51 = 1.000 ohm 1/4 W	# R70 = 82 ohm 1/4 W
C27 = 1mF elet. 50 v.	C28 = 10mF ele.25 v.
C29 = 47 mF ele. 25 v.	C30 = 100.000 pF a disco
C31 = 150 pF a disco	C32 = 100.000 pF a disco
C33 = 150 pF a disco	C34 = 10 mF 25 v.(tantalio)
C35 = 1mF ele. 50 v.	C36 = 100.000 pF poliéster
IC17= integrado tipo 9602	IC18= integrado SN7474
IC19= integrado tipo SN7400	IC20= integrado SN74 9602
IC21= integrado tipo SN7402	IC22= integrado SN7402
IC23= integrado tipo SN74s00	IC24= integrado SN7400
IC25= integrado tipo SN74s10	IC26= integrado SN7474

IC27= integrado tipo SN7404      IC28=integrado SN7474  
IC29= integrado tipo 9602      IC30=integrado SN7413  
IC31= integrado tipo MC14017/  
                                        CD4017      IC32=integrado SN7400  
  
# TR7 = transistor NPN tipo BC 208  
# TR8 = transistor PNP tipo BC 205  
# TR9 = transistor PNP tipo BC 205  
# TR10= transistro PNP tipo BC 205  
# TR11= transistor PNP tipo BC 205  
# TR12= transistor NPN tipo BC 257  
  
2 display tipo FND 500- TIL 322

LISTA DE COMPONENTES (de la pág.F)

#R71= 39 Ohm 1/4 W  
#R&2= 39 ohm 1/4 W  
#R73= 39 ohm 1/4 W  
#R74= 39 ohm 1/4 W  
#R75= 39 ohm 1/4 W  
#R76= 39 ohm 1/4 W  
#R77= 39 ohm 1/4 W  
C38 = 10 mF 25 v tantalio  
C38 = 10 mF 25 v tantalio  
C39 = 10 mF 25 v tantalio  
#TR13= transistor NPN tipo BC 337  
#TR14= transistor NPN tipo BC 337  
#TR15= transistor NPN tipo BC 337  
#TR16= transistor NPN tipo BC 337  
#IC33= integrado tipo SN74C926  
#IC34= integrado tipo 9368  
#IC35= integrado tipo 9368  
IC36= integrad&o tipo SN7490  
IC37= integrado tipo SN74196  
#N.6 display tipo FND 500 - TIL 322

LISTA DE COMPONENTES ( de la pág. g)

R1=10ohm 2-3 W

R2=0,22ohm 5W

R3=180ohm 1/~~2W~~

R4=470ohm trimmer

R5=1,000ohm 1/2W

R6=180ohm 1/2 W

R7=180ohm 1/2 W

C1=2.200mF elec. 25v.

C2=2.200mF elec. 25v.

C3=100.000pFa disco

C4=100.000pF a disco

C5=47mF elec. 16v/

C6=100.000 pF a disco

C7=1.000 mF elec. 25v.

C8=47mF elec. 25v.

C9=100.000 pF a disco

C10=1.000mF elec. 25v.

C11=47mF elec. 25v.

C12=100.000 pF a disco

RS1=puente rectificador. 100v. 1Am.

RS2=puente rectificador. 80v. 5 Am

DZ1=diodo zener 12 vol. 1W

DZ2=diodo zener 12vol. 1W

TR1= transistor PNP tipo TIP 34

IC1= integrado tipo L 200

T1= transformador (N.71) primario 220v.

secundario 10v. 2,5Am o 12+12 V. 0,1Am