

UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
ESCUELA TÉCNICA SUPERIOR DE INGENIEROS DE TELECOMUNICACIÓN



PROYECTO FIN DE CARRERA

**DISEÑO E IMPLEMENTACIÓN DE UN MÓDEM FULL-
DÚPLEX PSK A 64 Kb/s**

SALVADOR ALARCÓN CARRANZA

Las Palmas de Gran Canaria, Noviembre de 1995

Título del Proyecto Fin de Carrera:

DISEÑO E IMPLEMENTACIÓN DE UN MÓDEM FULL-DÚPLEX PSK A 64Kb/s

UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
ESCUELA TÉCNICA SUPERIOR DE INGENIEROS DE
TELECOMUNICACIÓN



Proyecto Fin de Carrera

**Diseño e implementación de
un modem Full-Duplex
PSK a 64Kb/s**

Autor: D. SALVADOR ALARCÓN CARRANZA

Tutor: DR. D. JUAN ANTONIO MONTIEL NELSON

DR. D. ROBERTO SARMIENTO RODRÍGUEZ

Las Palmas de Gran Canaria, a 27 Noviembre de 1995

UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
ESCUELA TÉCNICA SUPERIOR DE INGENIEROS DE
TELECOMUNICACIÓN

Proyecto Fin de Carrera

**Diseño e implementación de
un modem Full-Duplex
PSK a 64Kb/s**

Autor: D. SALVADOR ALARCÓN CARRANZA

Tutor: DR. D. JUAN A. MONTIEL NELSON

DR. D. ROBERTO SARMIENTO RODRÍGUEZ

TRIBUNAL

Presidente: DR. D. ANTONIO NÚÑEZ ORDÓNEZ

Vocal: DR. D. AURELIO VEGA MARTÍNEZ

Secretario: DR. D. JUAN D. SANDOVAL GONZÁLEZ

Calificación: *Sobresaliente (5'5)*

Las Palmas de Gran Canaria, a 27 Noviembre de 1995

UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
ESCUELA TÉCNICA SUPERIOR DE INGENIEROS DE
TELECOMUNICACIÓN

Proyecto Fin de Carrera

**Diseño e implementación de
un modem Full-Duplex
PSK a 64Kb/s**

Autor: D. SALVADOR ALARCÓN CARRANZA

Tutor: DR. D. JUAN A. MONTIEL NELSON

DR. D. ROBERTO SARMIENTO RODRÍGUEZ

El Director

El Proyectando

Las Palmas de Gran Canaria, a 27 Noviembre de 1995.

**A mi familia y a todos lo que
intentan superar las dificultades**

Agradecimientos

Quisiera en estas líneas agradecer a todos aquellos que han participado en la consecución de este proyecto, algunos quizás no se daban cuenta de su ayuda en el momento en que me la prestaron. Durante el estudio de una carrera de ingeniería se adquieren muchos conocimientos que van formando en el estudiante unos sólidos cimientos de cultura. Sin estos cimientos no sería posible desarrollar ningún proyecto.

Es por este motivo que quiero resaltar la colaboración indirecta que han tenido en este proyecto todos los profesores que me han impartido alguna vez clase. El proyecto fin de carrera es el último peldaño de una escalera muy larga, y si falta algún peldaño no se puede acceder al final. Para todos ellos queda mi recuerdo y mi afecto.

Después de este emotivo recuerdo genérico a mis profesores, es el momento de concretar los agradecimientos a todas las personas que han tenido una participación más concreta y directa en la consecución de este proyecto. Gracias a ellos finalmente ha podido ver la luz.

En primer lugar debo acordarme siempre de mis padres que en la distancia siempre me estuvieron apoyando. Muchas son las enseñanzas y consejos que les debo y que siempre me han hecho reflexionar.

A continuación quiero agradecer a mi tutor el Dr. D. Juan A. Montiel Nelson su comprensión y apoyo en todas las fases de desarrollo del proyecto. Sin su ayuda no hubiera sido posible su realización. De él he aprendido a superarme en los momentos más difíciles.

También quiero acordarme especialmente del Dr. D. Roberto Sarmiento Rodríguez, quien hizo posible junto a mi tutor que ultimara este proyecto en la Universidad Politécnica de Madrid. Agradezco la gran colaboración que me prestó el Dr. D. Juan Carlos López López de la E.T.S.I. de Telecomunicación de la Universidad Politécnica de Madrid.

No puedo olvidarme de la ayuda que me prestaron D. Pedro Pérez Carballo, Dr. D. José Francisco López Feliciano y D. Valentín de Armas Sosa, cuando realicé la implementación del proyecto en un circuito integrado con tecnología BiCMOS. A todos ellos muchas gracias y mi admiración por todo lo que ayudan a los alumnos que se enfrentan a la implementación de un circuito integrado.

Por último agradezco a todos mis amigos, compañeros de estudios y de trabajo su comprensión y ayuda cuando este proyecto me tenía tan permanentemente absorbido. Una vez que está concluido sólo me queda afirmar que ha merecido la pena.

Índice General

Prefacio	i
Agradecimientos	ii
1 Introducción.....	xi
2 Teoría de la transmisión digital de la información.....	1
2.1 Probabilidad de error de un sistema de transmisión binario.....	2
2.2 Relaciones señal a ruido	5
2.3 Filtro acoplado.....	6
2.4 Modulación PSK	7
2.5 Comparación entre diversos sistemas de modulación	10
2.6 Ancho de banda de una señal modulada PSK.....	19
3 Diseño y simulación del modem.....	21
3.1 Diagrama de bloques de una transmisión de datos con modulación PSK.....	22
3.1.1 Diagrama de bloques del modem a diseñar.....	25
3.2 Desarrollo de los bloques del diseño del modem.....	27
3.2.1 Generador de frecuencias tx.....	27
3.2.2 Generador de armónicos	29
3.2.3 Generador de frecuencias rx.....	31
3.2.4 Modulador PSK	33
3.2.5 Demodulador PSK	33
3.2.6 Adaptador a la línea	34
3.3 Diagrama de bloques detallado de los modem.....	35
3.4 Puesta a masa	37
3.4.1 Puesta a masa de un solo punto.....	37
3.4.2 Puesta a masa multipunto.....	39
3.4.3 Puesta a masa híbrida.....	39
3.4.4 Disposición de la puesta a masa en las PCB.....	40
3.5 Simulaciones del modem	41
4 Implementación del modem.....	48
4.1 Parámetros del diseño	49

4.2 Filtros empleados en la implementación del modem	54
4.3 Esquemáticos del modem.....	56
4.4 Realización de las PCB.....	66
4.5 Puesta a masa del modem	72
4.5.1 Disposición de la puesta a masa en las PCB.....	72
4.6 Cableado entre las PCB	73
4.7 Fabricación de la carcasa con material de metacrilato	76
5 Medidas efectuadas en la recepción y transmisión del modem.....	78
5.1 Visualización de formas de onda	79
5.2 Detalles del demodulador	84
5.3 Diagrama de ojos del modem.....	88
5.4 Probabilidad de error	90
5.5 Eficiencia espectral del modem.....	92
5.6 Mejoras introducidas en el modem.....	94
6 Implementación en un chip BiCMOS.....	96
6.1 Esquemáticos y simulaciones en ADS de los filtros	97
6.2 Esquemáticos y simulaciones en ADS del modulador PSK	106
6.3 Resultados finales con ADS.....	110
7 Conclusión	113
8 Pliego de condiciones.....	116
8.1 Generalidades	116
8.1.1 Objeto.....	116
8.1.2 Legislación aplicable	116
8.1.3 Obligado cumplimiento.....	117
8.1.4 Ubicación de la firma fabricante	117
8.1.5 Referente a los planos	117
8.1.6 Modificaciones y mejoras	117
8.2 Descripción de los trabajos relativos a este proyecto.....	117
8.2.1 Trabajos a realizar por la firma adjudicataria	117
8.2.2 Modificaciones admitidas	118
8.3 Condiciones relativas a los materiales	118
8.3.1 Normativas a satisfacer	118
8.3.2 Recepción y aceptación de componentes.....	119
8.3.3 Componentes resistivos.....	119

8.3.4 Circuitos integrados.....	119
8.3.5 Zócalos para circuitos integrados.....	119
8.3.6 Interruptores.....	120
8.3.7 Potenciometros.....	120
8.3.8 Conectores.....	120
8.3.9 Tarjetas de circuito impreso.....	120
8.3.10 Accesorios.....	120
8.4 Montaje de componentes y acabado del dispositivo.....	121
8.4.1 General.....	121
8.4.2 Soldadura de componentes.....	121
8.4.3 Ajuste del reloj de 16KHz.....	122
8.5 Control de fabricación.....	122
8.5.1 Dirección del proceso de fabricación.....	122
8.5.2 Condiciones de la empresa concesionaria.....	122
8.5.3 Introducción de modificaciones.....	122
8.5.4 Obligaciones y responsabilidades de la firma concesionaria.....	122
8.5.5 Inspecciones y acciones reguladoras.....	123
8.5.6 Ensayos de control de calidad.....	123
8.6 Condiciones de entrega.....	123
8.6.1 Plazo de entrega.....	124
8.6.2 Condiciones de entrega.....	124
8.6.3 Ensayos de recepción.....	124
8.6.4 Plazo de garantía. Asistencia técnica.....	124
8.7 Condiciones económicas.....	124
8.7.1 Precios.....	125
8.7.2 Precios contradictorios.....	125
8.7.3 Fianza establecida.....	125
8.7.4 Abono del producto elaborado.....	125
8.8 Manual del usuario.....	126
9 Presupuesto.....	128
9.1 Software.....	128
9.2 Hardware.....	129
9.3 Mano de obra.....	130
9.4 Fabricación.....	130
9.5 Material fungible.....	132
9.6 Coste total del proyecto.....	133
Bibliografía.....	134
Anexo A.....	136

Anexo B	146
Anexo C	161
Anexo D	168
Anexo E	183

Índice de Figuras

Figura 2.1: Filtro acoplado para pulsos binarios.....	9
Figura 2.2: Probabilidades de error para sistemas binarios de modulación digital ..	10
Figura 2.3: Señal de datos moduladora	11
Figura 2.4: Señal modulada ASK.....	11
Figura 2.5: Ruido blanco Gaussiano.....	12
Figura 2.6: Señal ASK con ruido	12
Figura 2.7: Señal ASK recibida multiplicada por la portadora.....	13
Figura 2.8: Señal ASK recibida, multiplicada y filtrada	13
Figura 2.9: Diagrama de ojos de la señal ASK.....	14
Figura 2.10: Señal ASK recibida, multiplicada, filtrada y muestreada.....	14
Figura 2.11: Señal de datos regenerada de la modulación ASK.....	15
Figura 2.12: Señal modulada PSK	15
Figura 2.13: Señal PSK con ruido.....	16
Figura 2.14: Señal PSK recibida multiplicada por la portadora	16
Figura 2.15: Señal PSK recibida, multiplicada y filtrada.....	17
Figura 2.16: Diagrama de ojos de la señal PSK.....	17
Figura 2.17: Señal PSK recibida, multiplicada, filtrada y muestreada	18
Figura 2.18: Señal de datos regenerada de la modulación PSK	18
Figura 2.19: Espectro de una señal modulada PSK	20
Figura 3.1: Diagrama de bloques 4H PSK.....	23
Figura 3.2: Diagrama de bloques 2H PSK.....	24
Figura 3.3: Diagrama de bloques del modem.....	25
Figura 3.4: Generador de fr. tx.....	28
Figura 3.5: Circuito elevador al cuadrado	29
Figura 3.6: Generador de armónicos	30
Figura 3.7: Espectro del generador de armónicos.....	30
Figura 3.8: Generador de fr. rx	32
Figura 3.9: Modulador PSK.....	33
Figura 3.10: Demodulador PSK.....	34
Figura 3.11: Adaptador a la línea.....	35
Figura 3.12: Diagrama de bloques detallado de los modem.....	36
Figura 3.13: Puesta a masa de un solo punto.....	37
Figura 3.14: Conexión paralelo.....	38
Figura 3.15: Conexión serie.....	38
Figura 3.16: Puesta a masa multipunto.....	39
Figura 3.17: Puesta a masa híbrida.....	40
Figura 3.18: Plano de masa de una PCB	41
Figura 3.19: Formas de onda de la modulación PSK.....	42
Figura 3.20: Secuencia de datos 3.....	42
Figura 3.21: Señal PSK con la secuencia 3	43

Figura 3.22: Espectro de la señal PSK con la secuencia 3	43
Figura 3.23: Secuencia de datos 4.....	44
Figura 3.24: Señal PSK con la secuencia 4	44
Figura 3.25: Espectro de la señal PSK con la secuencia 4	45
Figura 3.26: Secuencia de datos 5.....	45
Figura 3.27: Señal PSK con la secuencia 5	46
Figura 3.28: Espectro de la señal PSK con la secuencia 5	46
Figura 3.29: Espectro de las señales PSK con la secuencia 5	47
Figura 4.1: Espectro del modem	51
Figura 4.2: Visión global tipo A	58
Figura 4.3: Generador de frecuencias del modem tipo A.....	60
Figura 4.4: Generador de frecuencias del modem tipo B.....	61
Figura 4.5: Modulador PSK.....	62
Figura 4.6: Demodulador PSK.....	63
Figura 4.7: Circuito adaptador de la señal al par.....	64
Figura 4.8: Visión global tipo B.....	65
Figura 4.9: Interconexión del modem A.....	67
Figura 4.10: Interconexión del modem B	67
Figura 4.11: Generador de frecuencia A	69
Figura 4.12: Generador de frecuencia B y filtros paso banda	70
Figura 4.13: Modulador, demodulador y adaptador a la línea.....	71
Figura 4.14: Plano de masa de una PCB	73
Figura 5.1: Transmisión de la secuencia 1	81
Figura 5.2: Transmisión de la secuencia 2	82
Figura 5.3: Transmisión de la secuencia 3	82
Figura 5.4: Transmisión de la secuencia 4	83
Figura 5.5: Recuperación de la secuencia 4	83
Figura 5.6: Recuperación de la secuencia 5	84
Figura 5.7: Salida del filtro acoplado con la secuencia 1.....	85
Figura 5.8: Salida del filtro acoplado con la secuencia 2.....	86
Figura 5.9: Salida del filtro acoplado con la secuencia 3.....	86
Figura 5.10: Salida del filtro acoplado con la secuencia 4.....	87
Figura 5.11: Salida del filtro acoplado con la secuencia 5.....	87
Figura 5.12: Diagrama de ojos de la secuencia 3.....	88
figura 5.13 Diagrama de ojos de la secuencia 4.....	89
figura 5.14 Diagrama de ojos de la secuencia 5.....	89
Figura 5.15: Espectro del modem en línea de transmisión.....	93
Figura 6.1: Filtro paso banda 16KHz-144KHz.....	98
Figura 6.2: Simulación Filtro paso banda 16KHz-144KHz	100
Figura 6.3: Filtro paso banda 176KHz-304KHz.....	101
Figura 6.4: Filtro selectivo 80KHz.....	102
Figura 6.5: Filtro selectivo 240KHz.....	103
Figura 6.6: Simulación Filtro paso banda 176KHz-304KHz	104
Figura 6.7: Simulación Filtro selectivo 80KHz	105
Figura 6.8: Simulación Filtro selectivo 240KHz	105
Figura 6.9: Modulador PSK.....	107

Figura 6.10: Simulación Modulador PSK.....	108
Figura 6.11: Modulador PSK con Filtro 16KHz-144KHz	109
Figura 6.12: Simulación Modulador PSK con Filtro 16KHz-144KHz.....	110
Figura E.1: Vista de la carcasa sin las PCB.....	184
Figura E.2: Vista frontal de la carcasa	185
Figura E.3: Vista superior de la carcasa	186
Figura E.4: Vista inferior de la carcasa	187
Figura E.5: Vista lateral izquierda de la carcasa.....	188
Figura E.6: Vista lateral derecha de la carcasa.....	189
Figura E.7: Vista de la apertura de la carcasa.....	190

Capítulo 1

Introducción

Se va a presentar en este capítulo un resumen de los puntos más importantes que se van a presentar en los capítulos posteriores de este proyecto fin de carrera. Para comenzar hay que recordar que el objetivo del proyecto es diseñar e implementar un modem. La palabra modem corresponde a las primeras sílabas de las palabras modulador y demodulador. Su misión consiste en la transmisión y recepción de datos a distancia. Para conseguirlo se modula una señal portadora, variando alguno de sus principales parámetros, al ritmo de la señal de datos que se quiere transmitir. El demodulador recupera estos datos a partir de la señal modulada que ha recorrido la distancia que se quería salvar. La transmisión de una señal digital de datos sin modular alcanzaría muy poca distancia sin degradarse de tal manera que el receptor no podría reconocerla. La velocidad de transmisión que se ha elegido para este modem es de 64Kb/s. Esta elección se debe a que muchas aplicaciones informáticas de comunicaciones van a trabajar precisamente sobre el canal digital de 64Kb/s de RDSI (Red Digital de Servicios Integrados). Este tipo de canales es el que más frecuentemente hoy en día se ofrece a cualquier usuario RDSI en España. Los canales que están normalizados se presentan a continuación [1] :

- canal analógico telefónico de 4KHz para transmisión de señales vocales.
- canal digital para voz o para transmisión de datos con una velocidad de 64Kb/s.
- canal de 8 a 16 Kb/s para transmisión de datos de baja velocidad.
- canal digital para señalización fuera de banda de 16Kb/s o 64Kb/s.
- canal digital para señalización interna de la RDSI de 64Kb/s.
- canal digital de 384, 1536 o 1920Kb/s para transmisión de datos de alta velocidad.

En cuanto al medio físico elegido para la transmisión es un simple par trenzado. Esta decisión es debida a que el coste de un cable de pares es menor que otros soportes físicos como el cable coaxial, y no necesita caros conectores o

empalmes como la fibra óptica. Un par trenzado consiste en dos alambres de cobre aislados, en general de 1 mm de espesor. Los alambres se entrelazan en forma helicoidal, como en una molécula de DNA. El trenzado del cable se realiza para reducir la interferencia eléctrica con respecto a los pares cercanos que se encuentran a su alrededor. Esto es debido a que dos cables paralelos constituyen una antena simple en tanto que un par trenzado no [1]

En el capítulo 2 de teoría de la transmisión digital de la información se presentará toda la base matemática que sustenta este proyecto. La conclusión principal que se pretende obtener es que la probabilidad de error guarda una relación inversamente proporcional con la relación señal a ruido de la señal modulada. Esto provoca la búsqueda de maximizar la relación S/N en el demodulador, lo que se consigue utilizando el filtro acoplado. Para comparar los distintos tipos de modulaciones se emplea la probabilidad de error y se obtendrá que la modulación que la minimiza es la PSK, que ha sido la elegida para este proyecto. Para una mayor comprensión de que la modulación PSK mejora la probabilidad de error, se pueden observar las simulaciones que se presentarán en el propio capítulo 2. En ellas se compara la modulación PSK con la ASK que es la que menor y mayor probabilidad de error presentan respectivamente. El capítulo 2 concluye con el estudio del ancho de banda de la señal modulada PSK que posteriormente se empleará en el diseño e implementación del modem.

Una vez que conocemos la teoría en la que se va a basar el modem, se procederá al diseño del modem en el capítulo 3. Se ha elegido la filosofía de diseño “top-down” que consiste en comenzar el diseño a muy alto nivel, cerca de la forma de pensar del ser humano. Se realizan diagramas de bloques del modem pensando en que debe realizar cada bloque. Para conocer como debe realizar su función cada bloque se desglosará en sucesivos diagramas de bloques. Estos diagramas de bloques van descendiendo cada vez más de nivel de abstracción, hasta llegar a bloques que son fácilmente implementados por componentes físicos que realizan la misma función del bloque al que sustituyen. En este capítulo 3 también se argumenta la elección de la transmisión full-duplex a dos hilos. Se presentarán posteriormente las simulaciones del comportamiento del modem transmitiendo datos a 64Kb/s con modulación PSK full-duplex a dos hilos. En estas simulaciones se puede observar como el ancho de banda coincide con el calculado teóricamente y como se separan los espectros de los dos sentidos de transmisión en frecuencia.

En el capítulo 4 de implementación del modem se procederá a realizar la elección de componentes físicos para sustituir a los bloques vistos en el capítulo 3. Para ello es necesario dar un valor concreto a ciertos parámetros del diseño, que dependen de las limitaciones intrínsecas de los componentes físicos que se emplearán en la implementación. Se podrán observar los esquemáticos que básicamente son los diagramas de bloques de más bajo nivel de abstracción del capítulo 3 antes mencionado, pero empleando ya los componentes físicos elegidos

para la implementación. También se presentarán las tarjetas de circuito impreso que se han implementado a partir de los esquemáticos. En la realización de estas PCB se han empleado las reglas de diseño sobre el plano de masa y sobre la realización del cableado en las PCB de la puesta a masa que se explicaron en el capítulo 3. En el propio capítulo 4 se argumenta la necesidad de implementar dos tipos de modem A y B para conseguir la transmisión full-duplex a dos hilos. La interconexión de las PCB determina si estamos implementando el modem tipo A o el modem tipo B. Para realizar estas interconexiones se presentará el código de colores empleado en el cableado. Como colofón de la implementación se presentará la carcasa, que contiene a las PCB y al cableado que las interconecta, realizada en metacrilato para facilitar su exposición.

La evaluación del modem se produce en el capítulo 5 de medidas efectuadas en la recepción y transmisión del modem. Es aquí donde se visualizarán las formas de onda más representativas del modem. Se darán los resultados obtenidos en cuanto a la probabilidad de error y a la eficiencia espectral conseguidas. Como resultado de estas mediciones, se concluye que los filtros paso banda que se emplean en el modem constituyen la parte fundamental del mismo. Una posible vía de mejora que se tomará en cuenta será la posibilidad de integrar completamente los filtros paso banda para mejorar su comportamiento y por tanto el funcionamiento global del modem.

La parte final del proyecto se puede consultar en el capítulo 6 de implementación en un chip BiCMOS. En él se presentan los esquemáticos y simulaciones que se obtuvieron al realizar la integración en las estaciones de trabajo. La tecnología que se empleó fue la BiCMOS del fabricante Thomson. El nombre que le da el fabricante a este entorno de desarrollo de circuitos integrados es ADS.

El principal problema al intentar emplear esta tecnología es que el simulador para diseños analógicos tiene dificultades de convergencia en simulaciones de esquemáticos grandes. Esto se observó al ir avanzando en la implementación e intentar las simulaciones del modem de forma global. Otro inconveniente que desaconsejó seguir adelante con esta implementación y mandar a fabricarlo, es el elevado coste que representa. En primer lugar esta tecnología es cara en su naturaleza ya que es capaz de combinar tanto la integración bipolar, como la CMOS en el mismo sustrato lo que encarece su precio, pero además estos diseños requieren una gran cantidad de superficie.

El fabricante utiliza elementos de librería que son parametrizables por el usuario, como por ejemplo las resistencias, condensadores y transistores. Algunas resistencias empleadas en esta implementación de los filtros paso banda son de varios megaohmios, por lo que requieren parámetros muy altos del orden de 250 veces el elemento de librería inicial. Estos valores de parametrización tan elevados

incrementan de forma drástica el área ocupada en el chip, y precisamente su coste de fabricación viene determinado por el área. Además el usar elementos parametrizables obliga a aproximar los valores necesarios al valor entero más cercano. Esto hace que el ajuste de los filtros en frecuencia de corte y amplitud sea una labor difícil. De cualquier forma, cuando se disponga de una versión software de ADS que mejore el simulador analógico e incluya macros de librería para realizar filtros de capacidades conmutadas, la implementación en un chip BiCMOS del modem puede ser una solución muy atractiva.

Capítulo 2

Teoría de la transmisión digital de la información

En este capítulo se van a desarrollar los conceptos teóricos que van a ser necesarios para el diseño del modem. Las conclusiones que se presentan a continuación son la explicación a las decisiones más importantes tomadas en el desarrollo de este proyecto.

Vamos a estudiar en primer lugar la probabilidad de error en transmisiones digitales en banda base (sin modular). Para ello debemos primero calcularla para la transmisión de un “1”, y de un “0” de forma independiente. Para estos cálculos es necesario tener un modelo de la función de densidad de probabilidad del ruido que se va a encontrar la señal que transmitimos en la línea de transmisión, y el que se va a emplear es la función normal o Gaussiana.

A partir de las probabilidades de transmisión de un “1” y de un “0” se puede hallar la probabilidad de error neta. Esta expresión queda en función de variables muy abstractas y para poder emplear variables más comunes al mundo de las transmisiones, se realiza un estudio de las relaciones señal a ruido. De esta forma obtenemos la probabilidad de error de un sistema digital en función a la relación señal a ruido.

De esta ecuación de la probabilidad de error, se deduce que para minimizar los errores de una transmisión digital se debe aumentar al máximo posible el nivel de la relación señal a ruido.

Para conseguir aumentar la relación señal a ruido de la señal digital que se recibe, se va a estudiar como debe ser el filtro que se coloque en el receptor. De este estudio matemático aparece el concepto de filtro acoplado, que es el que maximiza la relación señal a ruido de su salida cuando se conoce la forma del pulso que caracteriza al “1” y al “0”. Y cuando se conoce también la densidad espectral del ruido que contiene el pulso. A la vista de estos resultados, el demodulador del receptor que se va a diseñar para el modem de este proyecto es entonces un filtro acoplado.

Posteriormente se analizará la probabilidad de error de la modulación PSK y se realizará una comparación entre los principales tipos de modulación, resultando que la que mejores prestaciones tiene es la modulación PSK. Para acompañar esta comparación se presentará un programa de simulación en Matlab [9] que realiza la modulación PSK y la ASK que son las que mejor y peor probabilidad de error presentan respectivamente.

Como final de la parte teórica se ofrece el estudio del ancho de banda de una señal modulada PSK, que será de un incalculable valor para realizar el diseño del modem.

2.1 Probabilidad de error de un sistema de transmisión binario

Sea un sistema de transmisión que envía los dígitos binarios 1 y 0. Para ello el 1 se transmite con un valor de amplitud A , y el 0 con el valor que se transmite es $-A$. Esta transmisión es lo que se llama señal binaria polar [3].

Después de pasar por el medio de transmisión, los símbolos que hemos transmitido tienen un nivel de ruido n que es una variable aleatoria. Para calcular la probabilidad de error tenemos dos variables aleatorias

$$\begin{aligned}y_1 &= A + n \\y_0 &= -A + n\end{aligned}\tag{2.1}$$

La probabilidad condicional de error de haber mandado un 1 e interpretar un 0 en el receptor es

$$P_{e1} = P(\text{error}|1) = P(y_1 < 0) = P(A + n < 0)\tag{2.2}$$

y de forma similar

$$P_{e0} = P(\text{error}|0) = P(y_0 > 0) = P(-A + n > 0)\tag{2.3}$$

En consecuencia, la probabilidad de error neta es, por la teoría de las probabilidades condicionales [10], la que se muestra a continuación

$$P_e = P_1 P_{e1} + P_0 P_{e0} \quad (2.4)$$

Ya que la transmisión de un 1 o un 0 en cada momento cumplen ser conjuntos disjuntos. En esta ecuación P_1 y P_0 son las probabilidades de transmitir un 1 y un 0 respectivamente. No necesariamente deben ser iguales, aunque generalmente lo son. Además debe cumplirse

$$P_1 + P_0 = 1 \quad (2.5)$$

Puesto que lo que se transmite o es 1 o es 0.

Ahora vamos a suponer que el ruido es un proceso normal o Gaussiano de valor medio cero con varianza σ^2 [11], que es lo que se conoce como ruido blanco Gaussiano. La función de densidad de probabilidad resulta

$$p_n(n) = \frac{1}{\sqrt{2\pi\sigma}} e^{-\frac{n^2}{2\sigma^2}} \quad (2.6)$$

De la ecuación 2.1 se desprende que y_1 y y_0 son también gaussianas con la misma varianza σ^2 , pero con valores medios

$$\begin{aligned} \bar{y}_1 &= A \\ \bar{y}_0 &= -A \end{aligned} \quad (2.7)$$

Para calcular la probabilidad de la ecuación 2.3 empleamos la función de densidad de probabilidad gaussiana con varianza σ^2 , y valor medio $-A$

$$\begin{aligned} P_{e0} &= P(y_0 > 0) = \int_0^{\infty} p_{y_0}(y_0) dy_0 = \\ &= \frac{1}{\sqrt{2\pi\sigma}} \int_0^{\infty} e^{-\frac{(y_0+A)^2}{2\sigma^2}} dy_0 = \\ &= \frac{1}{\sqrt{2\pi}} \int_{A/\sigma}^{\infty} e^{-\lambda^2/2} d\lambda \end{aligned} \quad (2.8)$$

donde se ha efectuado el cambio de variable $\lambda = \frac{y_0 + A}{\sigma}$

Esta última integral está tabulada [3], y se puede obtener su valor de unas tablas. Para abreviar la notación se crea la función Q , que es igual a la integral definida anterior. Quedando entonces

$$P_{e0} = Q\left[\frac{A}{\sigma}\right] \quad (2.9)$$

La probabilidad de la ecuación 2.2 se calcula de forma similar, pero con valor medio A

$$\begin{aligned} P_{e1} &= P(y_1 < 0) = \int_{-\infty}^0 p_{y_1}(y_1) dy_1 = \\ &= \frac{1}{\sqrt{2\pi}\sigma} \int_{-\infty}^0 e^{-\frac{(y_1-A)^2}{2\sigma^2}} dy_1 = \\ &= \frac{1}{\sqrt{2\pi}} \int_{-\infty}^{-A/\sigma} e^{-\lambda^2/2} d\lambda \end{aligned} \quad (2.10)$$

donde se ha efectuado el cambio de variable $\lambda = \frac{y_1 - A}{\sigma}$. Quedando la probabilidad de error igual que la calculada anteriormente

$$P_{e1} = P_{e0} = Q\left[\frac{A}{\sigma}\right] \quad (2.11)$$

Y según las ecuaciones 2.4 y 2.5, la probabilidad de error neta de un sistema que es capaz de transmitir una señal binaria polar, con dos posibles valores para transmitir en presencia de ruido blanco Gaussiano, es

$$P_e = (P_1 + P_0)Q\left[\frac{A}{\sigma}\right] = Q\left[\frac{A}{\sigma}\right] \quad (2.12)$$

Esta ecuación será utilizada con posterioridad para calcular la probabilidad de error de un sistema de modulación PSK.

2.2 Relaciones señal a ruido

A continuación vamos a relacionar las magnitudes físicas de las señales que se transmiten a la línea de transmisión con las expresiones de la probabilidad de error obtenidas anteriormente.

De la señal transmitida la magnitud de mayor interés para su caracterización es su nivel de potencia. En el caso que nos interesa, la señal que vamos a transmitir es una señal de valor constante A o $-A$ durante todo el tiempo de duración de un bit. Entonces su potencia promedio es

$$S = \frac{1}{t_{bit}} \int_0^{t_{bit}} A^2 dt = A^2 \quad (2.13)$$

Y su energía promedio por dígito, considerando la velocidad de transmisión igual a r , resulta ser

$$E = \frac{S}{r} = S \cdot t_{bit} = A^2 \cdot t_{bit} \quad (2.14)$$

El ruido que introduce el medio de transmisión se va a considerar que es blanco Gaussiano, como en la sección anterior. Entonces su potencia después de filtrarlo es [11]

$$N = \int_{-\infty}^{\infty} |H(f)|^2 G_n(f) df = \frac{\eta}{2} 2B = \eta B \quad (2.15)$$

siendo $G_n(f) = \frac{\eta}{2}$ una constante, puesto que es la densidad espectral del ruido blanco gaussiano. $H(f)$ es la respuesta en frecuencia de un filtro paso bajo de frecuencia de corte B . Este filtro modela de forma simple una línea de transmisión.

Además en el caso de que el ruido tenga valor medio cero se cumple que la potencia del ruido es

$$\sigma^2 = N = \eta B \quad (2.16)$$

Combinando las ecuaciones 2.12, 2.13 y 2.16 resulta finalmente

$$P_e = Q \left[\sqrt{\frac{S}{N}} \right] \quad (2.17)$$

2.3 Filtro acoplado

Observando la ecuación 2.17 podemos apreciar que para disminuir la probabilidad de error del sistema que transmite una señal binaria polar debemos aumentar la relación señal a ruido de la señal recibida.

El objetivo del filtro acoplado es este precisamente. Detectar un pulso de forma conocida $x(t)$ contaminado con ruido aditivo de densidad espectral conocida $G_n(f)$, maximizando la relación señal a ruido a su salida. Por ello su uso está muy extendido en sistemas radar y de transmisión de datos [3] donde se conoce la forma de onda de la señal que se ha transmitido.

Sea una señal $x(t)$ la cual pasa por un medio de transmisión donde se le suma un ruido de densidad espectral $G_n(f)$. En el receptor colocamos un filtro acoplado $H(f)$ y a su salida obtenemos $y(t)+n(t)$. Lo que queremos conseguir con este filtro es que se cumpla que a su salida se obtenga la mayor relación señal a ruido S/N posible .

Vamos a ver qué relaciones matemáticas deben cumplirse para conseguirlo. En primer lugar sabemos aplicando la transformada de Fourier [11]

$$\begin{aligned} y(t_0) &= \int_{-\infty}^{\infty} H(f)X(f)e^{j\omega t_0} df \\ N &= \int_{-\infty}^{\infty} |H(f)|^2 G_n(f) df \end{aligned} \quad (2.18)$$

donde t_0 es el tiempo en que se produce el máximo de S/N. No conocemos todavía este tiempo pero si nos permite, basándonos en él, expresar la relación señal a ruido de la siguiente manera

$$\begin{aligned} \frac{|y(t_0)|^2}{N} &= \frac{\left| \int_{-\infty}^{\infty} H(f)X(f)e^{j\omega t_0} df \right|^2}{\int_{-\infty}^{\infty} |H(f)|^2 G_n(f) df} = \\ &= \frac{\left| \int_{-\infty}^{\infty} H(f)G_n^{\frac{1}{2}}(f) \frac{H(f)X(f)e^{j\omega t_0}}{H(f)G_n^{\frac{1}{2}}(f)} df \right|^2}{\int_{-\infty}^{\infty} |H(f)G_n^{\frac{1}{2}}(f)|^2 df} \leq \int_{-\infty}^{\infty} \left| \frac{H^*(f)X^*(f)e^{-j\omega t_0}}{H^*(f)G_n^{\frac{1}{2}}(f)} \right|^2 df \end{aligned} \quad (2.19)$$

donde la última desigualdad no es más que la desigualdad de Schwarz [3], una desigualdad matemática que se expresa de la siguiente manera

$$\left| \int_{-\infty}^{\infty} VW^* df \right|^2 \leq \int_{-\infty}^{\infty} |V|^2 df \int_{-\infty}^{\infty} |W|^2 df \quad (2.20)$$

y la igualdad se produce en caso de dependencia lineal $V=KW$, por lo que

$$\frac{|y(t_0)|^2}{N}_{max} = \int_{-\infty}^{\infty} \left| \frac{X^*(f)e^{-j\omega t_0}}{G_n^2(f)} \right|^2 df = \int_{-\infty}^{\infty} \frac{|X(f)|^2}{G_n(f)} df = \frac{E}{\frac{\eta}{2}} = \frac{2E}{\eta} \quad (2.21)$$

las últimas igualdades son para el caso de ruido blanco Gaussiano con densidad espectral de ruido $G_n(f) = \frac{\eta}{2}$.

Además por estar en el caso de igualdad en la desigualdad de Schwarz, podemos deducir la expresión que debe cumplir el filtro acoplado, a partir de las ecuaciones 2.19 y 2.20

$$\begin{aligned} V = KW \rightarrow H_{opt}(f)G_n^{\frac{1}{2}}(f) &= K \frac{X^*(f)e^{-j\omega t_0}}{G_n^{\frac{1}{2}}(f)} \rightarrow \\ \rightarrow H_{opt}(f) &= K \frac{X^*(f)e^{-j\omega t_0}}{G_n(f)} \end{aligned} \quad (2.22)$$

2.4 Modulación PSK

Vamos ahora a estudiar la modulación de fase basándonos en todos los desarrollos matemáticos anteriores. La detección síncrona se basa en un conocimiento exacto de la fase de la onda portadora recibida, así como de su frecuencia, implicando así el empleo de los componentes físicos más complejos. A cambio, esta detección ofrece una gran mejoría en el comportamiento [3].

La modulación PSK consiste en variar la fase de la señal portadora de acuerdo a la señal moduladora que es una señal de datos unos y ceros. Y en el receptor se multiplica la señal PSK por la portadora recuperada en fase, resultando después de filtrar con un filtro paso bajo, la señal de datos inicial.

La señal modulada PSK tiene una expresión

$$x(t) = 2A \cos(\omega_p t + \vartheta) \quad (2.23)$$

en el caso de transmitir una señal binaria el desplazamiento de fase que se introduce es $\vartheta = 0, \vartheta = \pi$.

En el receptor la señal que llega contaminada por el ruido se multiplica por la misma portadora en fase y frecuencia, resultando

$$y(t) = x(t) \cos(\omega_p t) = \pm A + n(t) \quad (2.24)$$

y esta última ecuación es exactamente la misma que la ecuación 2.1, de la que ya conocemos su probabilidad de error en la ecuación 2.12 $P_e = Q\left[\frac{A}{\sigma}\right]$.

A continuación vamos a añadir al receptor un filtro acoplado, como el estudiado en la sección anterior ecuación 2.22

$$H_{opt}(f) = K \frac{X^*(f) e^{-j\omega t_0}}{G_n(f)}$$

ahora pasando al dominio del tiempo $h_{opt}(t) = Kx(t_0 - t)$, donde se ha incluido en la constante K la densidad espectral para el caso de ruido blanco gaussiano que también es constante $G_n(f) = \frac{\eta}{2}$.

En nuestro caso, conocemos la forma de onda de $x(t)$ que es un pulso cuadrado de duración t_{bit} y de amplitud constante A, por lo que el filtro acoplado tendrá una respuesta en el tiempo que será también un pulso cuadrado de amplitud constante K' y retardado un tiempo t_0 que es el tiempo en que se produce el máximo de la relación S/N, como vimos en la ecuación 3.18.

El problema de este filtro acoplado es que no se puede sintetizar una respuesta al impulso rectangular en forma perfecta, y todas las aproximaciones tienen colas que decaen, las cuales originan interferencia intersimbólica, ya que afectan a pulsos adyacentes [11].

Para solucionarlo, veamos que respuesta tenemos a la salida del filtro acoplado cuando a su entrada está $x(t)$. El resultado de convolucionar las dos señales anteriores con forma de pulso es una señal triangular de amplitud AK' y de duración $2t_{bit}$. Entonces el instante óptimo de muestreo es cuando la señal triangular de salida alcanza su vértice en el tiempo t_0 .

Vamos a ver eléctricamente como conseguir una señal triangular a partir de una señal con forma de pulso. La solución se obtiene por medio de un integrador [3], como se puede observar en la figura 2.1. Mientras se aplica a la entrada una señal de amplitud constante el integrador se va cargando. Así obtenemos a la salida una rampa de subida y cuando el pulso de entrada pasa a valer 0, el integrador se descarga obteniendo una rampa de bajada. Esta salida es en definitiva una señal triangular.

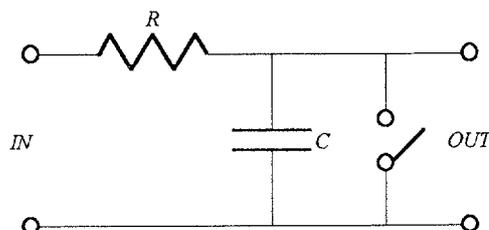


Figura 2.1: Filtro acoplado para pulsos binarios

Para evitar efectos de interferencia intersimbólica se ha añadido al integrador un interruptor que lo descargará después de muestrear su salida para cada bit. En cuanto a la linealidad del integrador se consigue haciendo que se cumpla $RC \gg 1/r$. Siendo R la resistencia, C el condensador y r la velocidad de transmisión.

Por usar un filtro acoplado en el receptor, y estar en presencia de ruido blanco gaussiano sabemos de la ecuación 2.21 $\frac{|y(t_0)|^2}{N_{max}} = \frac{2E}{\eta}$, y aplicando la ecuación 2.14 $E = S \cdot t_{bit}$ resulta

$$\frac{|y(t_0)|^2}{N_{max}} = \frac{2St_{bit}}{\eta} = \frac{2S}{\eta \cdot r} \quad (2.25)$$

Se define el parámetro del sistema [3]

$$\rho = \frac{S}{\eta \cdot r} \quad (2.26)$$

Este parámetro expresa la potencia de señal por bit respecto a la potencia de ruido por Hz. Siendo entonces un parámetro adimensional, que se puede expresar en dB como la relación S/N .

y combinando finalmente las ecuaciones 2.12, 2.17, 2.21, 2.25 y 2.26 resulta

$$P_e = Q\left[\frac{A}{\sigma}\right] = Q\left[\sqrt{\frac{S}{N}}\right] = Q\left[\sqrt{\frac{2E}{\eta}}\right] = Q\left[\sqrt{\frac{2S}{\eta \cdot r}}\right] = Q(\sqrt{2\rho}) \quad (2.27)$$

2.5 Comparación entre diversos sistemas de modulación

Vamos a comparar seguidamente los distintos sistemas de modulación posibles para transmitir información digital. Para realizarlo vamos a basarnos en la probabilidad de error para la modulación PSK definida en la ecuación 2.27 y en el parámetro del sistema en la ecuación 2.26.

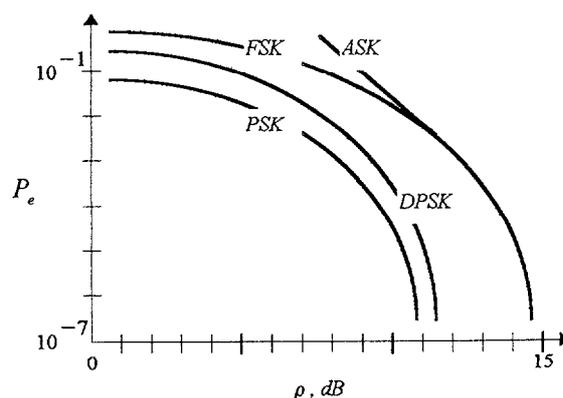


Figura 2.2: Probabilidades de error para sistemas binarios de modulación digital

Como se puede ver en la figura 2.2 [3] la modulación PSK es la que menor probabilidad de error presenta respecto al resto de modulaciones. Tanto la ASK (modulación en amplitud), la FSK (modulación en frecuencia) o la DPSK (modulación en fase diferencial) tienen peor comportamiento que la PSK. Puesto que para el mismo parámetro del sistema, la PSK es la de menor probabilidad de error.

Para clarificar mejor como la modulación PSK es superior al resto de modulaciones se ha realizado un programa en Matlab [9] que simula una transmisión de la misma secuencia de datos primero sin utilizar un filtro en el receptor y luego con filtrado paso bajo tanto en PSK como en ASK comprobándose que PSK es el mejor método de modulación.

Puesto que el modem va a incluir un filtro acoplado en el receptor, se van a presentar los resultados obtenidos de esta comparativa

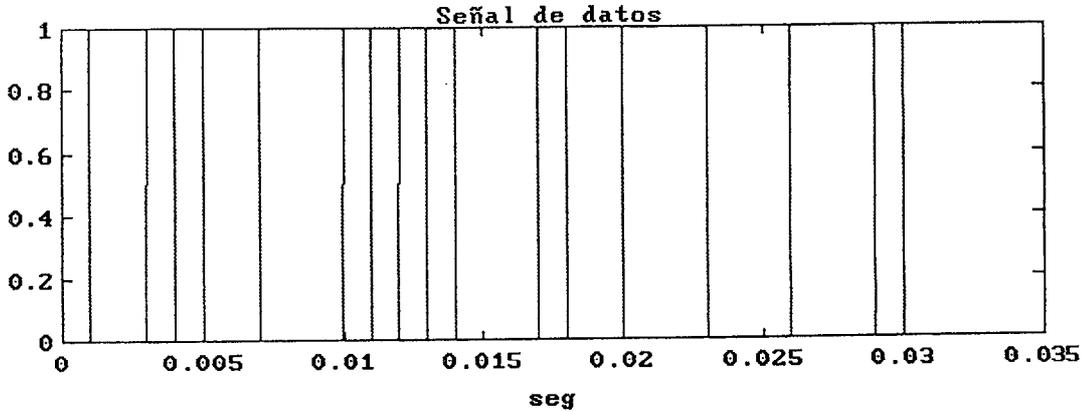


Figura 2.3: Señal de datos moduladora

En la figura 2.3 se puede observar la señal de datos que se va a emplear como moduladora. En primer lugar se va a realizar una modulación en amplitud ASK. Cuando el dato es un 1 se permite que pase la portadora, y cuando el dato es un 0 no se permite que pase la portadora y lo que se transmite es también un 0. Esto puede ser observado en la figura 2.4

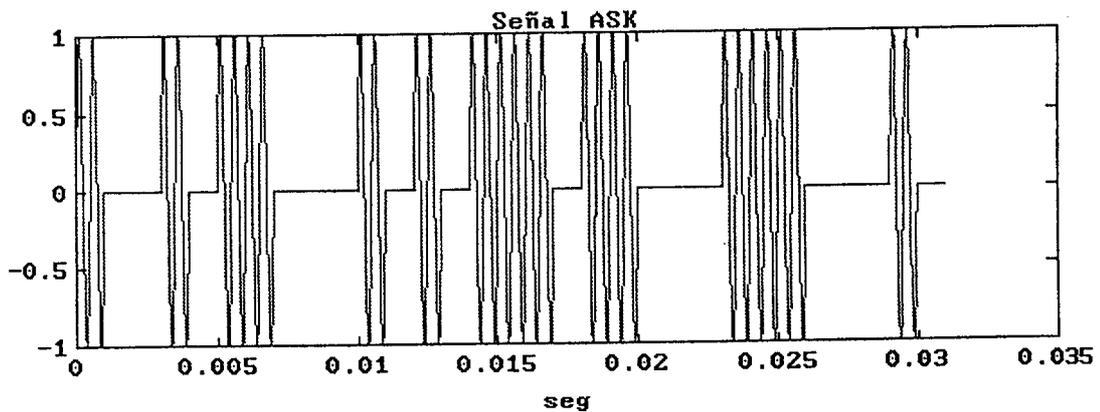


Figura 2.4: Señal modulada ASK

En la figura 2.5 se presenta el ruido que se va a introducir en la línea de transmisión

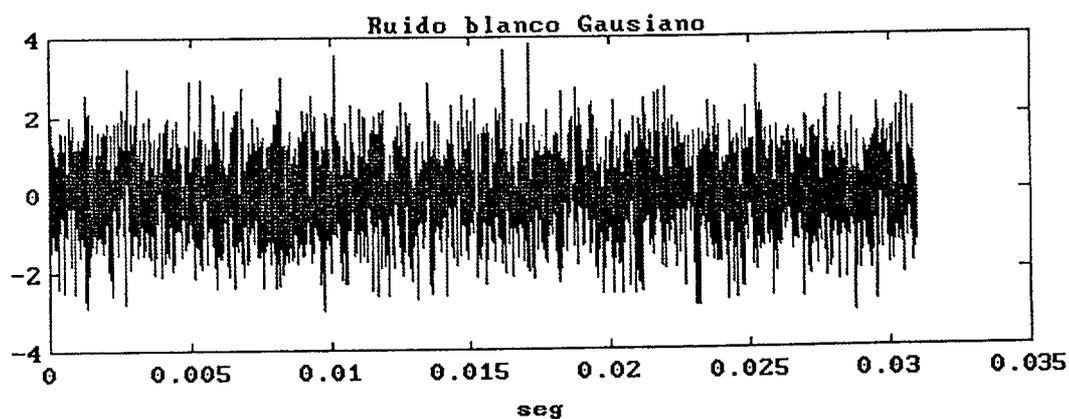


Figura 2.5: Ruido blanco Gaussiano

A continuación se va a presentar la señal modulada ASK que vimos anteriormente, pero cuando ya ha pasado por la línea de transmisión por lo que ya se ha contaminado por el ruido

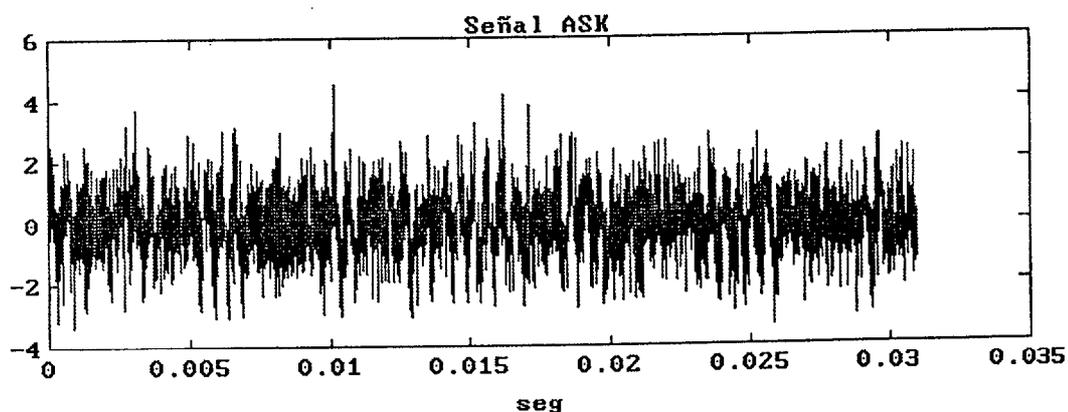


Figura 2.6: Señal ASK con ruido

En el receptor se multiplica esta señal con la portadora recuperada en fase, esto se puede observar en la figura 2.7

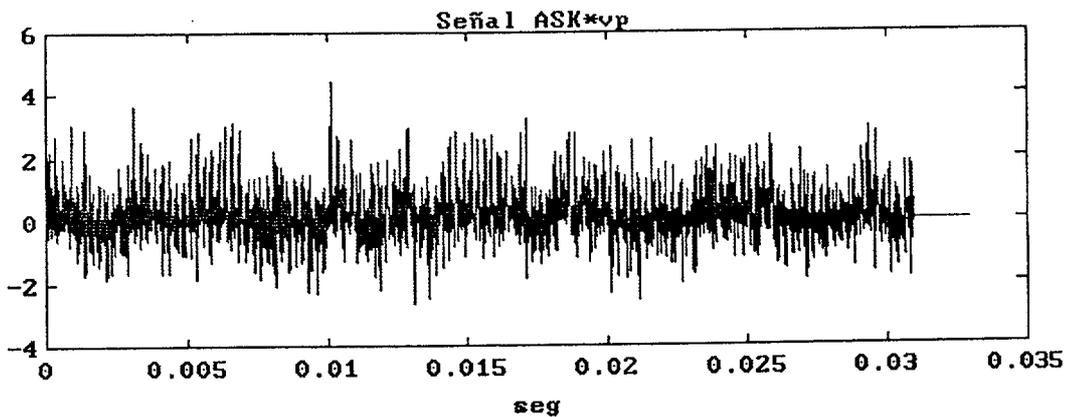


Figura 2.7: Señal ASK recibida multiplicada por la portadora

En la figura 2.8 se muestra la señal anterior después de filtrarla con un filtro paso bajo, ya es posible apreciar los datos que se emplearon como señal moduladora

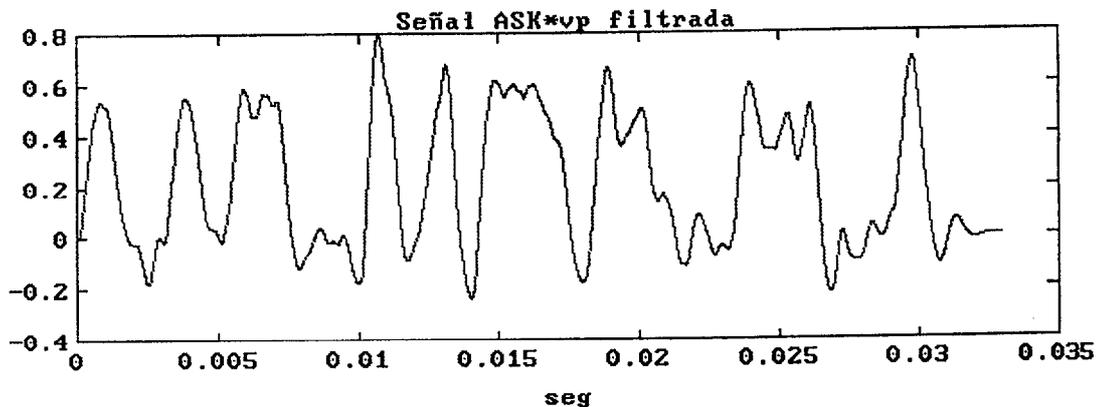


Figura 2.8: Señal ASK recibida, multiplicada y filtrada

En la figura 2.9 se va a mostrar el diagrama de ojos de la señal que se mostró anteriormente. Se observa que no está muy abierto el ojo, lo que dificulta recuperar los datos

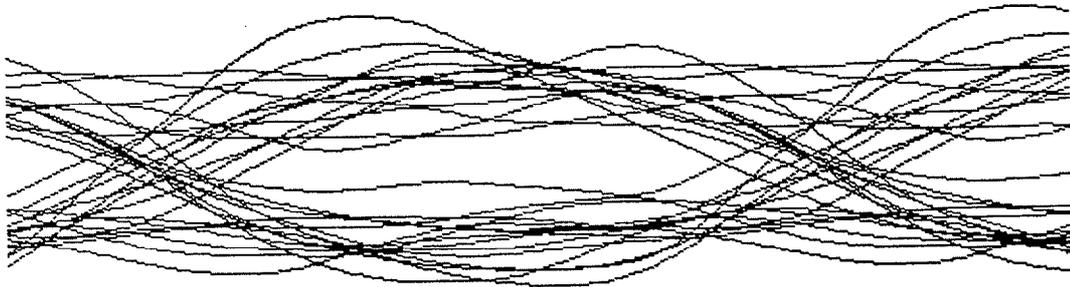


Figura 2.9: Diagrama de ojos de la señal ASK

Muestreando la señal ASK recibida, multiplicada y filtrada en los instantes en que más abierto está el ojo, se obtienen las muestras que se van a presentar en la figura 2.10

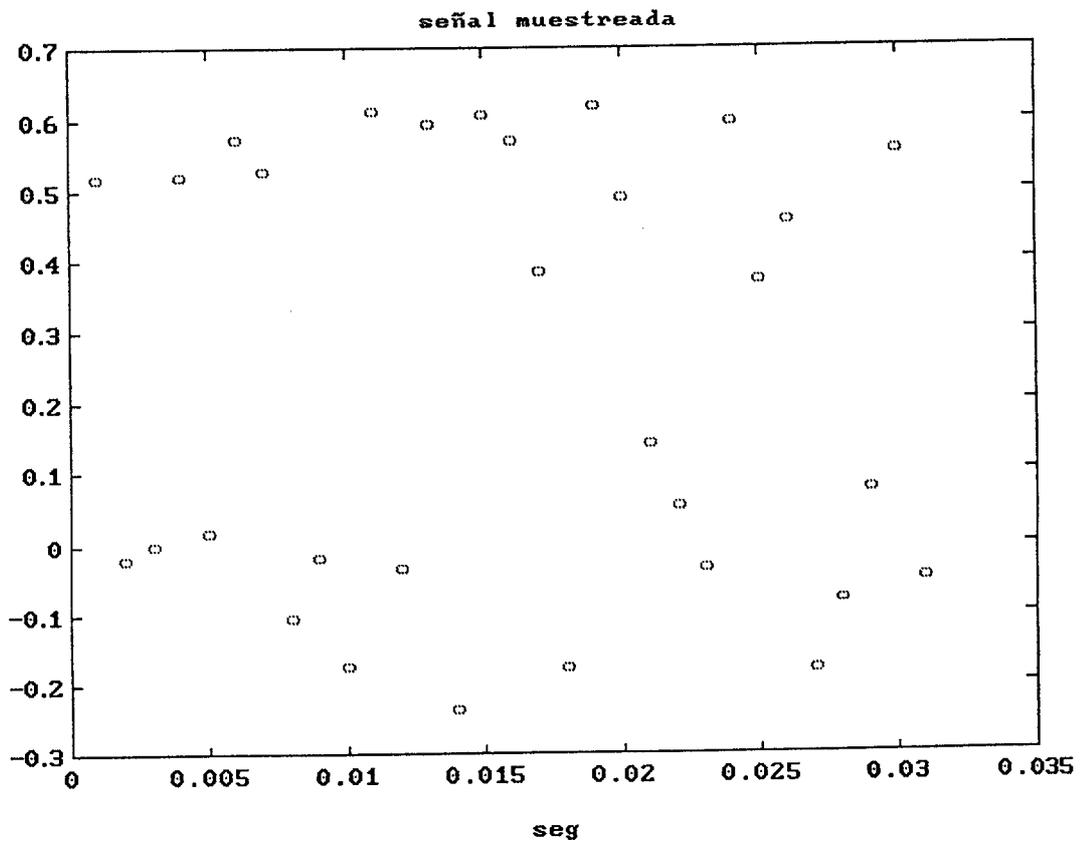


Figura 2.10: Señal ASK recibida, multiplicada, filtrada y muestreada

Una vez que se tienen las muestras mostradas anteriormente, lo único que falta es decidir si están por encima o por debajo del umbral (para ASK el umbral se sitúa en 0.25V). La señal regenerada finalmente se muestra en la figura 2.10, está retardada por haber pasado por el filtro y no presenta ningún error aunque estamos muy en el límite porque el diagrama de ojos está muy cerrado

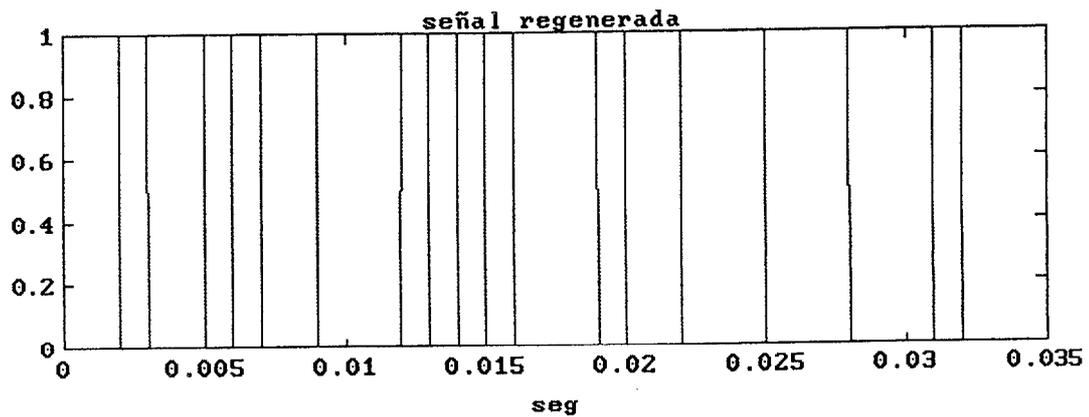


Figura 2.11: Señal de datos regenerada de la modulación ASK

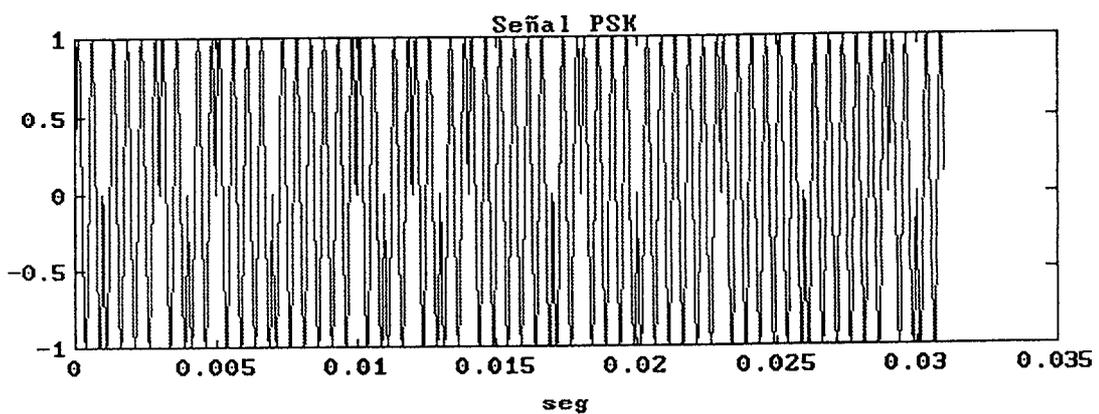


Figura 2.12: Señal modulada PSK

A continuación se va a realizar una modulación en fase PSK. Cuando el dato es un 1 se permite que pase la portadora, y cuando el dato es un 0 se envía la portadora invertida en fase. Esto puede ser observado en la figura 2.12. En la figura 2.13 se presenta esta señal modulada PSK pero cuando ya ha pasado por la línea de transmisión por lo que ya se ha contaminado por el ruido

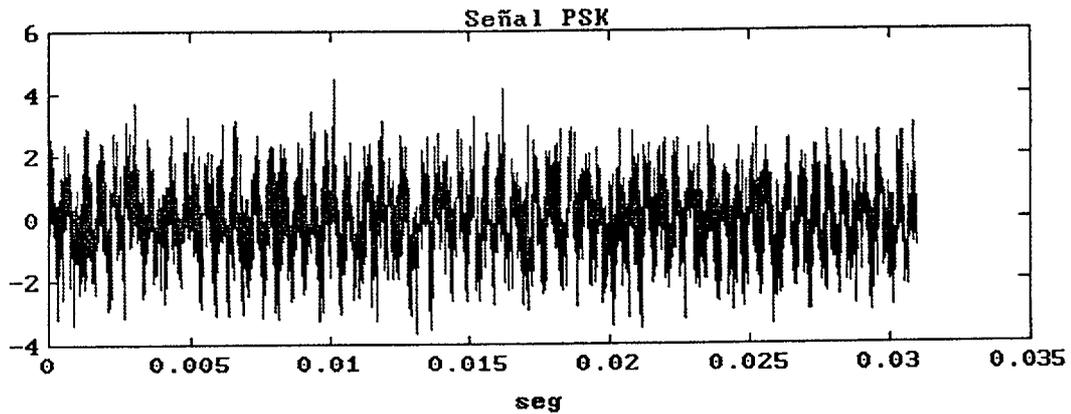


Figura 2.13: Señal PSK con ruido

En el receptor se multiplica esta señal con la portadora recuperada en fase, esto se puede observar en la figura 2.14

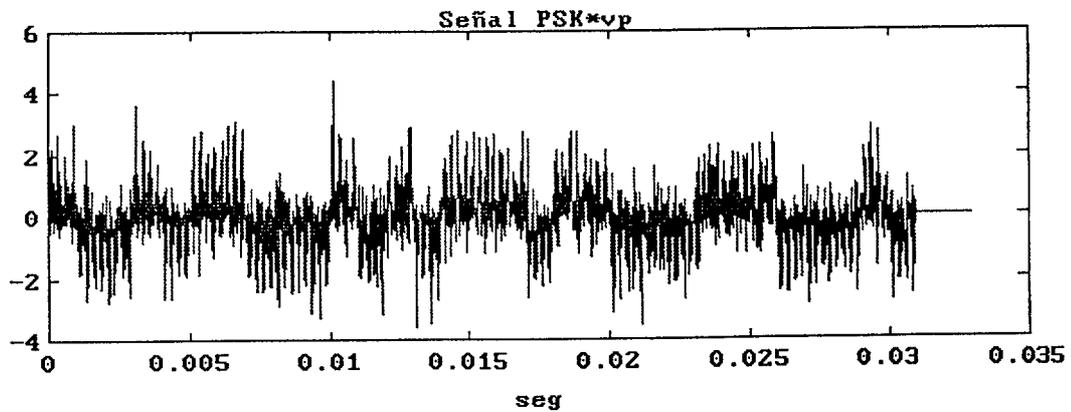


Figura 2.14: Señal PSK recibida multiplicada por la portadora

En la figura 2.15 se muestra la señal anterior después de filtrarla con un filtro paso bajo, ya es posible apreciar los datos que se emplearon como señal moduladora

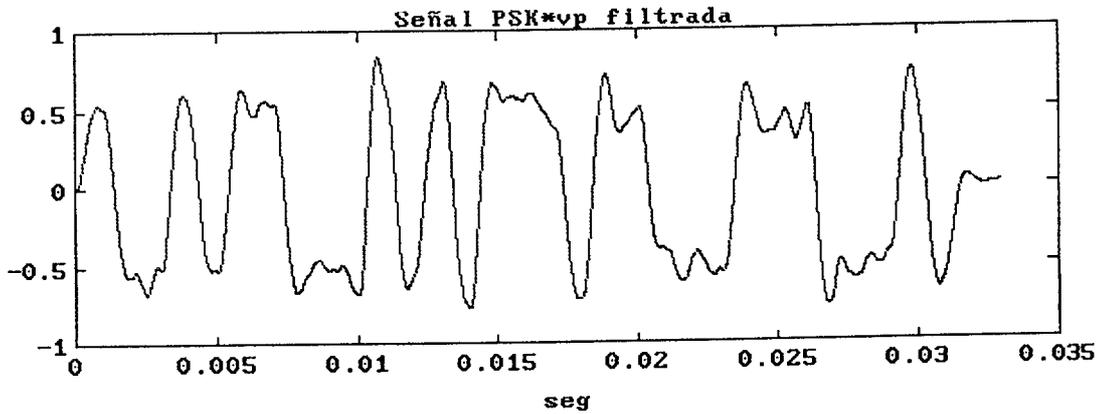


Figura 2.15: Señal PSK recibida, multiplicada y filtrada

En la figura 2.16 se va a mostrar el diagrama de ojos de la señal que se mostró anteriormente. Se observa que ahora sí está muy abierto el ojo, lo que facilita recuperar los datos y disminuye la probabilidad de error



Figura 2.16: Diagrama de ojos de la señal PSK

Muestreando la señal PSK recibida, multiplicada y filtrada en los instantes en que más abierto está el ojo, se obtienen las muestras que se van a presentar en la figura 2.17

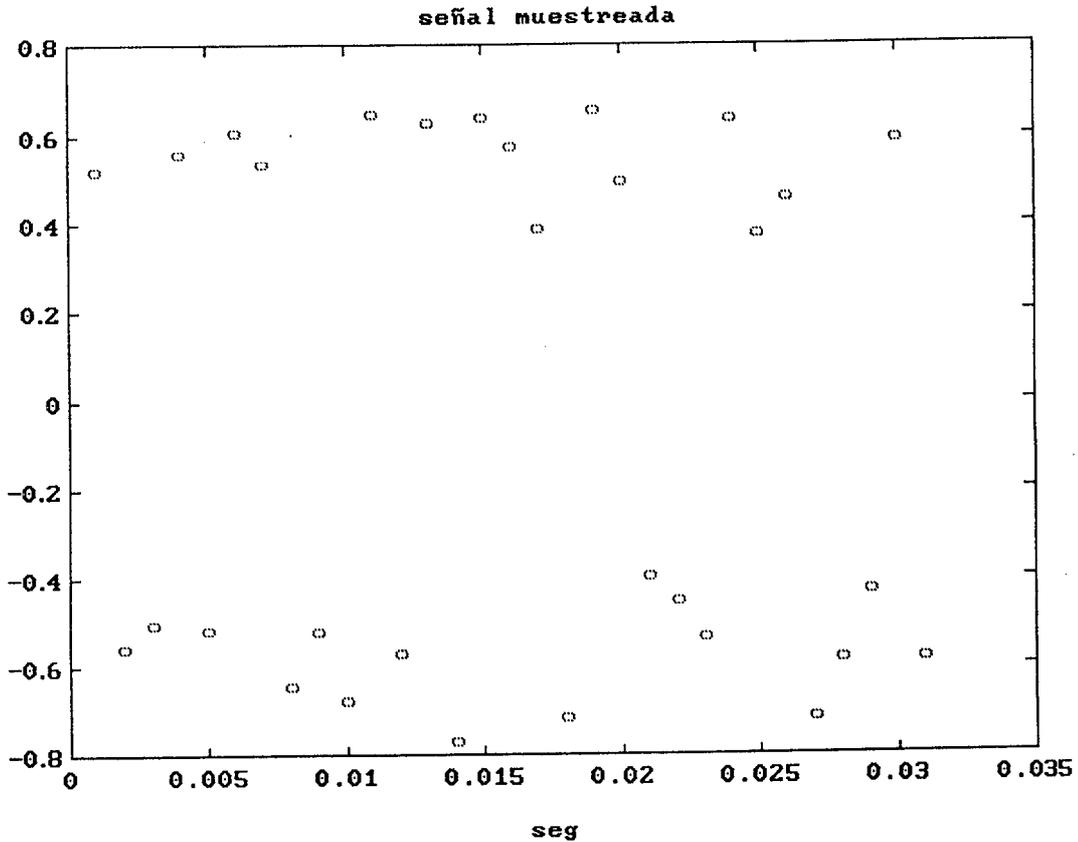


Figura 2.17: Señal PSK recibida, multiplicada, filtrada y muestreada

Una vez que se tienen las muestras mostradas anteriormente, lo único que falta es decidir si están por encima o por debajo del umbral (para PSK el umbral se sitúa en 0V). La señal regenerada finalmente se muestra en la figura 2.18, está retardada por haber pasado por el filtro y no presenta ningún error

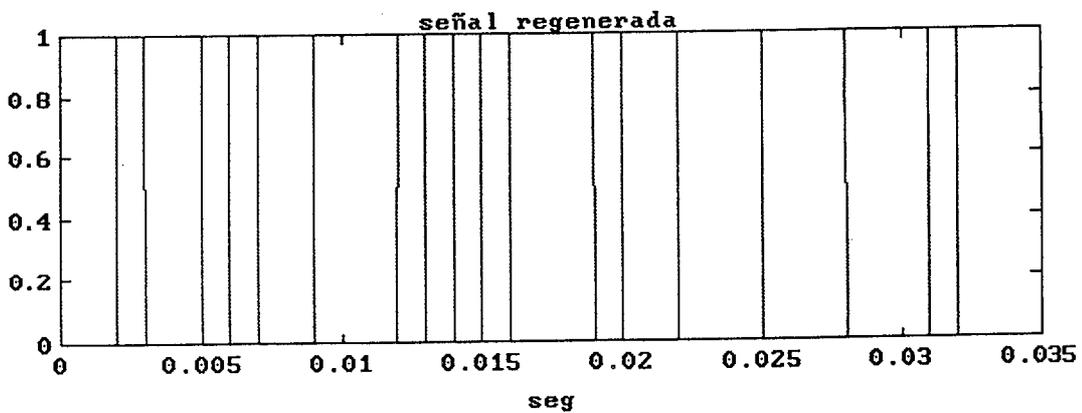


Figura 2.18: Señal de datos regenerada de la modulación PSK

Como se ha podido comprobar, la modulación PSK mejora la transmisión de datos para las mismas condiciones de ruido. Es por esta razón que se ha elegido este tipo de modulación para realizar el proyecto, a pesar de la complejidad que representa recuperar la portadora con la misma fase y frecuencia en el receptor .

2.6 Ancho de banda de una señal modulada PSK

Para poder diseñar un modem es necesario conocer a priori el ancho de banda que ocupará una señal modulada PSK. Obteniéndolo teóricamente podemos realizar el diseño conociendo su espectro sin necesidad de tener que esperar a implementarlo para poder medirlo.

Para obtenerlo vamos a modular en fase una señal portadora senoidal con un pulso

$$x_{PSK}(t) = \begin{cases} A \text{sen}(\omega_p t + \pi) & |t| < \frac{t_{bit}}{2} \\ A \text{sen} \omega_p t & |t| > \frac{t_{bit}}{2} \end{cases} \quad (2.28)$$

Esta señal puede escribirse de forma mas simple empleando la siguiente función que se define

$$\pi \left[\frac{t}{\tau} \right] = \begin{cases} 1 & |t| < \frac{\tau}{2} \\ 0 & |t| > \frac{\tau}{2} \end{cases} \quad (2.29)$$

de forma que la señal modulada PSK queda

$$\begin{aligned} x_{PSK}(t) &= A \left[\text{sen} \omega_p t - \pi \left[\frac{t}{t_{bit}} \right] \text{sen} \omega_p t + \pi \left[\frac{t}{t_{bit}} \right] \text{sen}(\omega_p t + \pi) \right] = \\ &= A \left[\text{sen} \omega_p t - 2\pi \left[\frac{t}{t_{bit}} \right] \text{sen} \omega_p t \right] \quad (2.30) \\ &= A \left[\frac{e^{j\omega_p t} - e^{-j\omega_p t}}{2} - 2\pi \left[\frac{t}{t_{bit}} \right] \left[\frac{e^{j\omega_p t} - e^{-j\omega_p t}}{2} \right] \right] \end{aligned}$$

Esta señal se puede pasar al dominio de la frecuencia para así poder representar su espectro

$$X_{PSK}(f) = \frac{A}{2} [\delta(f - f_p) - \delta(f + f_p)] - A \cdot t_{bit} [\text{sinc}(f - f_p)t_{bit} - \text{sinc}(f + f_p)t_{bit}] \quad (2.31)$$

La representación de este espectro se muestra en la figura 2.19

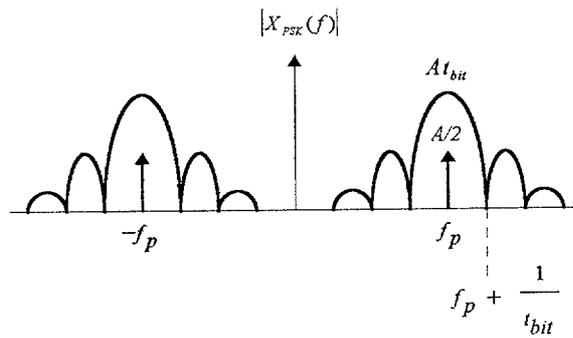


Figura 2.19: Espectro de una señal modulada PSK

Capítulo 3

Diseño y simulación del modem

Después de estudiar los conceptos teóricos que implican las modulaciones en el capítulo anterior, se va a proceder a realizar el diseño del modem para este proyecto. Se va a emplear la filosofía de diseño “top-down” que consiste en comenzar el diseño a un nivel muy cercano a la forma de pensar humana, para ir bajando paulatinamente de nivel hasta llegar a un diseño que ya puede traducirse en elementos fáciles de implementar. Para ello se comenzará por presentar los diagramas de bloques de alto nivel de las distintas configuraciones posibles para la transmisión de datos por medio de modulación, se verá la transmisión full-duplex y half-duplex a cuatro y dos hilos. La modulación elegida va a ser la PSK debido a su superior comportamiento como se ha explicado en el capítulo teórico. Y la configuración empleada la full-duplex a cuatro hilos, que es la que menos medios de transmisión necesita para una comunicación bidireccional y simultánea, aunque también es la que mayor complejidad técnica presenta.

Los diagramas de bloques de alto nivel sirven para comprender la filosofía de funcionamiento y elegir el diseño más adecuado. Una vez comprendido el diagrama de bloques de alto nivel elegido se procederá a descender de nivel e ir detallando cada uno de sus bloques detalladamente. Esto se va a llevar a cabo realizando diagramas de bajo nivel para cada bloque hasta llegar a bloques que ya pueden traducirse a elementos fáciles de implementar.

Durante esta etapa de diseño se van a utilizar una serie de parámetros que se van a dejar sin especificar. Esto es debido a que el diseño no se debe acotar por valores numéricos, ni por las limitaciones intrínsecas de los componentes físicos que implementarán los bloques. El valor que se debe dar a estos parámetros del diseño se va a realizar en el capítulo siguiente de implementación del modem. Es en la implementación donde conocemos las limitaciones intrínsecas de los componentes y donde ya podemos decidir que valores numéricos asignar a estos parámetros. Sin embargo el valor numérico nos va a determinar en ciertas ocasiones como realizar el diseño. En estos casos se produce una realimentación de la etapa de implementación a la etapa de diseño. Cuando al desarrollar un bloque necesitemos conocer el valor de algún parámetro porque afecte a su diseño se indicará explícitamente.

Una vez que se haya realizado el diseño del modem, se procederá a introducir las reglas de diseño para realizar su puesta a masa [10]. En estas reglas de diseño se estudiará la mejor forma de conectar a masa las tarjetas de circuito impreso (PCB) que se vayan a emplear. Y también se presentará la manera de realizar el plano de masa de cada PCB. Estas reglas de diseño se emplearán posteriormente en el capítulo 4 de implementación del modem.

Cuando ya conocemos como va a ser el diseño definitivo del modem, se va a realizar su simulación para conocer a priori su comportamiento. En él aparecerán sus formas de onda en el tiempo y lo que es más importante conocer es su espectro. Esto es debido a que al realizar la transmisión de los dos sentidos de transmisión por únicamente dos hilos, los espectros de ambos sentidos de transmisión pueden interferir el uno en el otro. Conociendo sus espectros antes de implementarlos podemos filtrarlos adecuadamente para que esto no ocurra.

3.1 Diagrama de bloques de una transmisión de datos con modulación PSK

La modulación que se va a elegir para realizar el diseño es la PSK debido a su superior comportamiento, como se pudo estudiar en el capítulo 2 de teoría de la transmisión digital de la información. En esta sección se van a presentar los diagramas de bloques de alto nivel que pueden servir de base para el diseño de una transmisión de datos, y en particular con una modulación PSK.

La primera decisión que se debe realizar en el diseño de la comunicación entre dos puntos que llamaremos A y B, es si se va a transmitir half-duplex o full-duplex. La transmisión de datos half-duplex significa que sólo pueden enviarse datos en un sentido de transmisión en cada instante. Si el punto A esta enviando datos hacia B, este punto B no podrá enviar datos hacia A hasta que no termine A de transmitir. Esto es un inconveniente puesto que en muchos casos ambos puntos tendrán que transmitir información a la vez.

La solución a este problema es transmitir full-duplex, esto significa que la comunicación puede ser bidireccional y simultánea entre los puntos A y B. Para ello es necesario que se disponga de dos caminos “lógicos” de comunicación de forma independiente. Esta va a ser la solución elegida para el diseño del modem.

En la figura 3.1 se representa como realizar que los dos caminos “lógicos” sean independientes. Este diagrama de bloques está a alto nivel, por lo que sólo hace falta comprender que hace cada bloque y todavía no hace falta saber como lo hace. En esta figura se puede observar que se ha dispuesto un camino físico en la dirección A hacia B y otro camino físico independiente en la dirección B hacia A.

Esto es lo que se conoce como transmisión a cuatro hilos y permite comunicarse full-duplex sin que interfieran entre si los dos sentidos de transmisión.

El bloque modulador va a realizar la modulación PSK en su interior, para lo que necesita una frecuencia portadora que se obtiene del bloque generador de señal sinusoidal. Esta señal modulada va por dos de los cuatro hilos de transmisión hasta llegar al bloque demodulador. Este bloque realiza la demodulación PSK y para su funcionamiento necesita recuperar la misma frecuencia portadora del transmisor en fase, como ya se explicó en el capítulo 2 de teoría de la transmisión digital de la información con el nombre de detección síncrona. El otro sentido de transmisión es igual al que se acaba de explicar pero emplea los otros dos hilos que quedan de los cuatro hilos de transmisión disponibles. Con esta forma de transmitir cada camino "lógico" emplea un camino físico independiente.

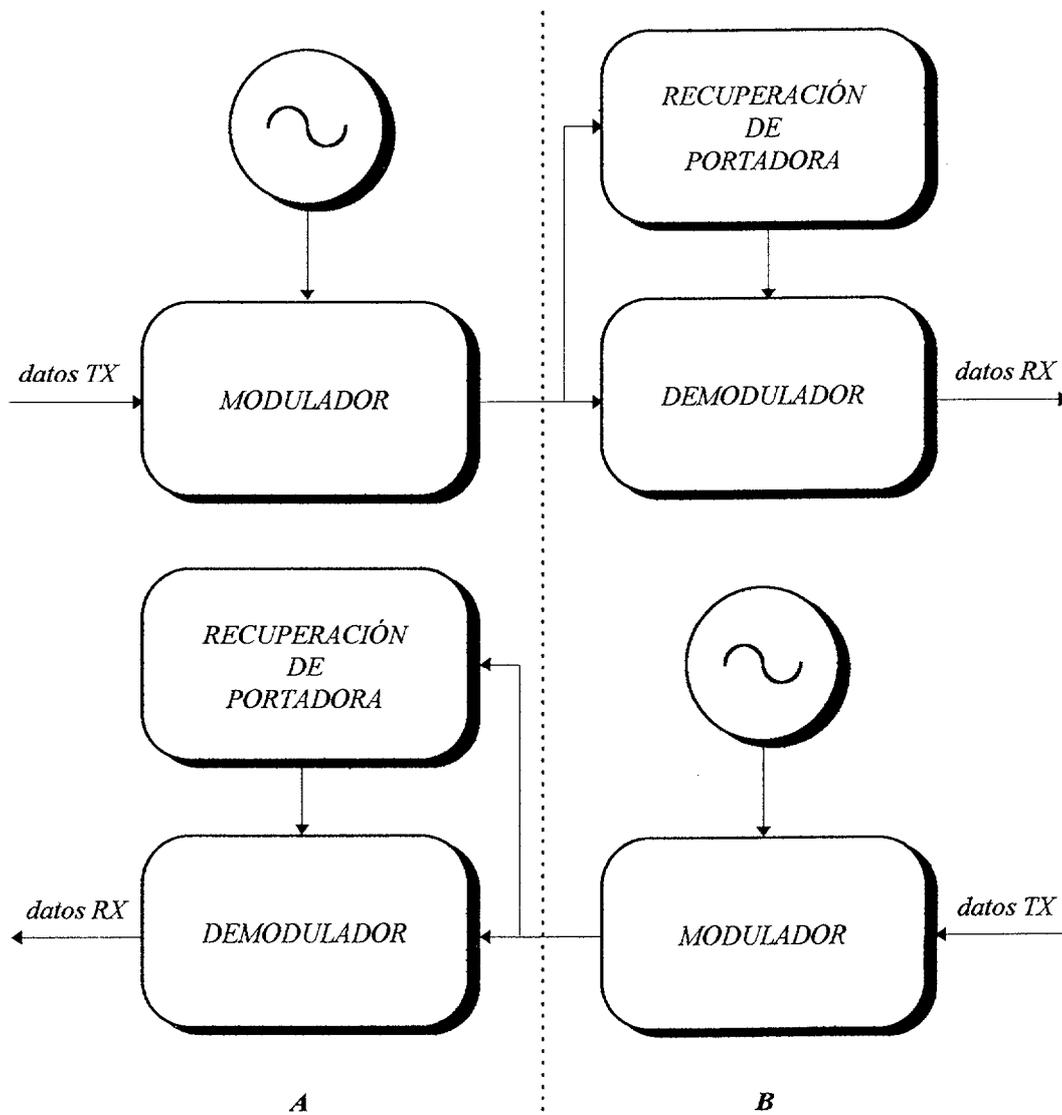


Figura 3.1: Diagrama de bloques 4H PSK

Otra forma de realizar la transmisión full-duplex ahorrando medios de transmisión es emplear el mismo camino físico para los dos caminos “lógicos” y se conoce como transmisión, En la figura 3.2 se presenta esta forma de transmitir y ya se puede observar que los dos sentidos de transmisión emplean los mismos dos hilos. A pesar de que los bloques que se emplean tienen el mismo nombre y realizan la misma función que en la figura 3.1, la complejidad que va a representar su diseño es mucho mayor debido a que hay que tomar precauciones adicionales para que no se interfieran los dos sentidos de transmisión de A hacia B y de B hacia A.

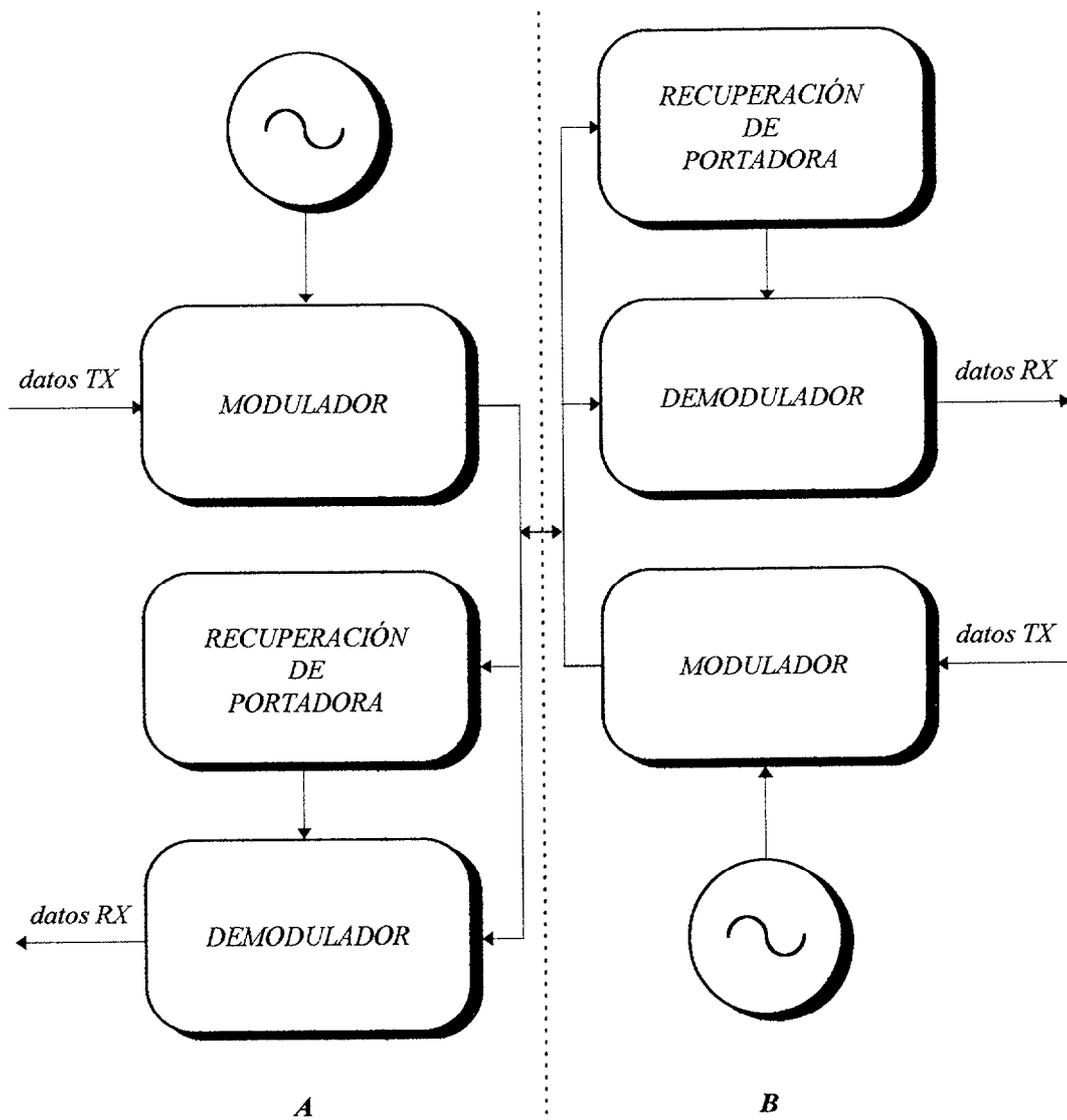


Figura 3.2: Diagrama de bloques 2H PSK

3.1.1 Diagrama de bloques del modem a diseñar

El diseño que se va a elegir para realizar la transmisión full-duplex es a dos hilos como se ha presentado anteriormente en la figura 3.2. De esta forma se consigue realizar la transmisión empleando únicamente dos hilos en vez de cuatro, a pesar de la complejidad que esto va a representar en su diseño[4]. En la figura 3.3 se presenta el diagrama de bloques de uno de los dos modem que aparecían en la figura 3.2, pero ya se ha disminuido ligeramente el nivel de abstracción.

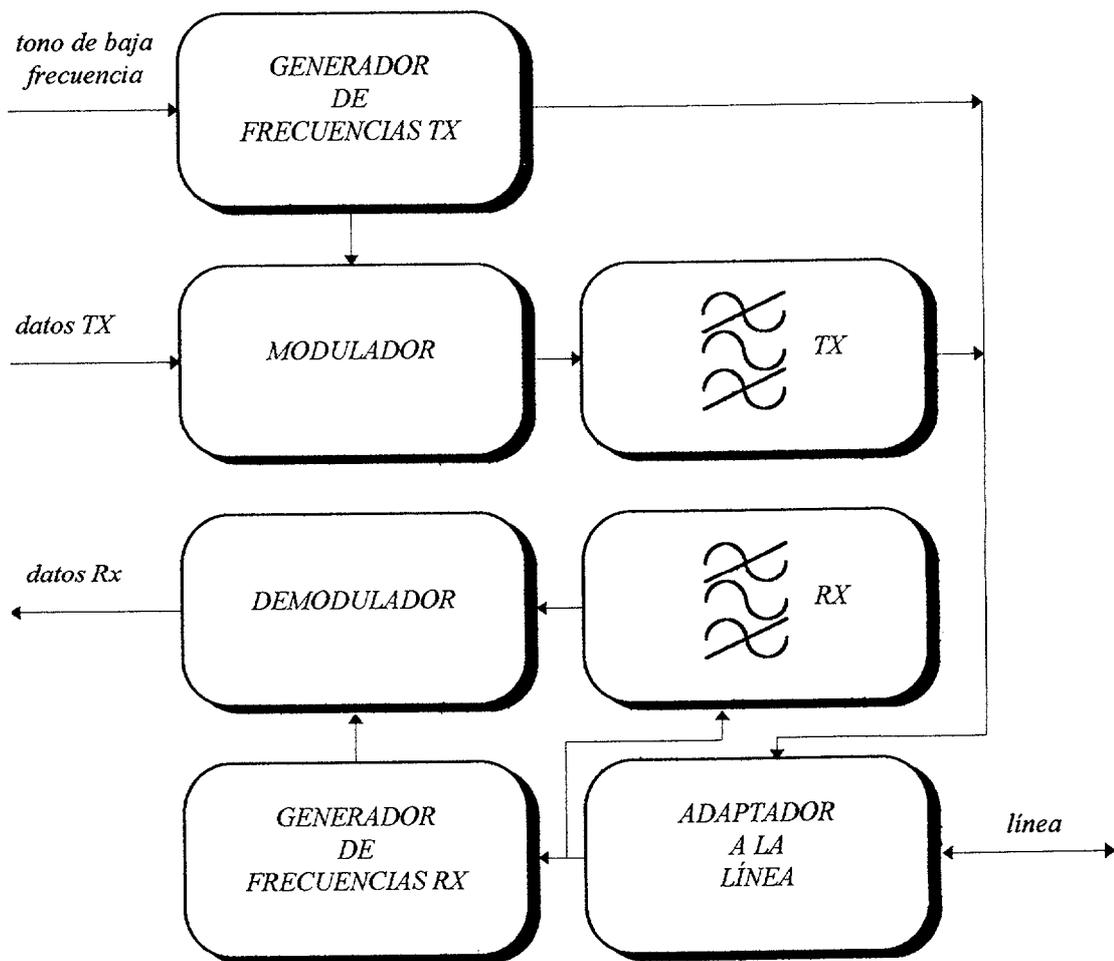


Figura 3.3: Diagrama de bloques del modem

Los modem tanto del punto A, como del punto B son prácticamente iguales, lo que les diferencia son las frecuencias que emplean. Esto es debido a que para separar los dos caminos "lógicos" que van sobre el mismo camino físico se van a emplear los filtros paso banda que aparecen en esta figura 3.3. La señal modulada PSK que sale del bloque modulador es ahora la entrada de un bloque que es un filtro paso banda centrado en la frecuencia de la portadora de transmisión.

Las señales que están presentes en la línea son la entrada de otro bloque que es también un filtro paso banda pero ahora centrado en la frecuencia portadora de recepción. De esta forma se consigue evitar que la señal modulada PSK que se está transmitiendo aparezca en el demodulador del mismo modem.

El bloque que en la figura 3.2 aparecía como bloque generador de señal sinusoidal, se ha concretado más en la figura 3.3 debido a que estamos en un nivel de abstracción inferior. Este bloque ahora se denomina generador de frecuencias tx. Mientras que el bloque recuperación de portadora de la figura 3.2 se ha convertido en el bloque generador de frecuencias rx. Al explicar la figura 3.1 ya se comentó que la portadora recuperada para el demodulador debe estar en fase con la portadora que empleó el modulador del modem distante.

En el diseño de este modem, para conseguir recuperar la frecuencia portadora en fase con la portadora que entrega el modem distante a su modulador, es por lo que se han introducido los bloques generadores de frecuencias. Constituyen la parte más innovadora de todo el diseño y su funcionamiento más detallado se explicará en la siguiente sección con diagramas de bloques de menor nivel de abstracción que los desarrollen. Lo que realiza el bloque generador de frecuencias tx es generar la frecuencia de la portadora que emplea el modulador y el reloj que determina la velocidad de transmisión de los bits. Mientras que la misión del bloque generador de frecuencias rx es generar la frecuencia de la portadora que emplea el demodulador y el reloj que determina la velocidad de recepción de los bits.

La filosofía de funcionamiento de estos bloques es generar las frecuencias antes mencionadas a partir de un tono de baja frecuencia. Tanto el bloque generador de frecuencias tx de un modem como el bloque generador de frecuencias rx del modem distante emplearán el mismo tono de baja frecuencia. Por lo tanto en este diseño son necesarios dos tonos de baja frecuencia, uno para cada sentido de transmisión. El valor de estos dos tonos de baja frecuencia, se efectuará en la sección parámetros del diseño, del capítulo 4 de implementación del modem. En el bloque generador de frecuencias tx este tono de baja frecuencia se suministra externamente al diseño, se filtra en el propio bloque para evitar impurezas espectrales y se envía a la línea de transmisión. El bloque generador de frecuencias rx también lo filtra para separarlo del resto de señales y lo emplea para generar sus frecuencias. De esta forma se garantiza que tanto la frecuencia de portadora del modulador de un modem y del demodulador del otro modem están en fase. Puesto que están usando el mismo tono de baja frecuencia para generarlas.

El diagrama de bloques del modem que se conectaría al que acabamos de estudiar es idéntico. La única diferencia son las frecuencias que emplearán los bloques generadores de frecuencias y los filtros paso banda. El filtro paso banda que se empleó para el modulador, el modem distante lo empleará para el demodulador. Y el generador de frecuencias tx que se empleó para el modulador, el modem distante lo empleará como generador de frecuencias rx para el demodulador.

Esta forma de reutilizar los bloques generadores de frecuencias en los dos modem, es otra de las ventajas de como se han diseñado estos bloques a partir de emplear en sus entradas el mismo tono de baja frecuencia. El diagrama de bloques del modem distante es igual al de la figura 3.3 sencillamente intercambiando la palabra tx por la rx y viceversa en los bloques donde aparecen.

3.2 Desarrollo de los bloques del diseño del modem

A partir del diagrama de bloques del modem visto en la figura 3.3, se va a proceder a desarrollar cada uno de sus bloques. Una vez que hemos analizado que debe hacer cada bloque de alto nivel, lo que nos ha ayudado a comprender el diseño global, se va a continuar el diseño buscando el como puede realizar el bloque su misión. Para ello se representarán diagramas de bloques de más bajo nivel de abstracción y sobre ellos se explicará el contenido de cada uno de los bloques. Esta es la filosofía de diseño “top-down” que, como se comento anteriormente, consiste en comenzar el diseño a un nivel muy cercano a la forma de pensar humana, para ir bajando paulatinamente de nivel hasta llegar a un diseño que ya puede traducirse en elementos fáciles de implementar.

Para facilitar su comprensión cuando la complejidad de un bloque lo requiera, se va a descomponer en un nuevo diagrama de bloques hasta que contenga elementos fáciles de implementar. De esta manera se va a facilitar en gran medida la comprensión de los esquemáticos que finalmente se implementaran en el siguiente capítulo.

Como vimos en la sección anterior, hay dos puntos que se van a transmitir datos de forma bidireccional y simultánea A y B. En esta sección se va a diseñar el modem A, mientras que el modem B va a ser idéntico a este intercambiando la palabra tx por la rx y viceversa en los bloques donde aparecen, como también se explicó en la sección anterior.

3.2.1 Generador de frecuencias tx

El objetivo de este bloque es obtener la frecuencia de la portadora que emplea el modulador y el reloj que determina la velocidad de transmisión de los bits. La velocidad de transmisión son 64Kb/s como se explicó en el capítulo 1 de introducción, mientras que la frecuencia portadora de transmisión del modem tipo A es un parámetro del diseño y se razonará su valor en el capítulo 4 de implementación del modem. Aquí es necesario conocerlo así como el valor del tono de baja frecuencia que se asigna al sentido de transmisión de A hacia B.

La frecuencia portadora elegida es de 96KHz y el tono de baja frecuencia es de 8KHz, el motivo de esta elección se puede consultar en la mencionada sección 4.1. En este diseño se va a permitir que la entrada de 8KHz pueda ser tanto cuadrada como sinusoidal. Puesto que como se puede ver en la figura 3.4, se filtra en primer lugar la señal de entrada de 8KHz. Estos 8KHz ya filtrados son los que se van a transmitir a la línea de transmisión para que sea la entrada del generador de frecuencias rx del modem distante.

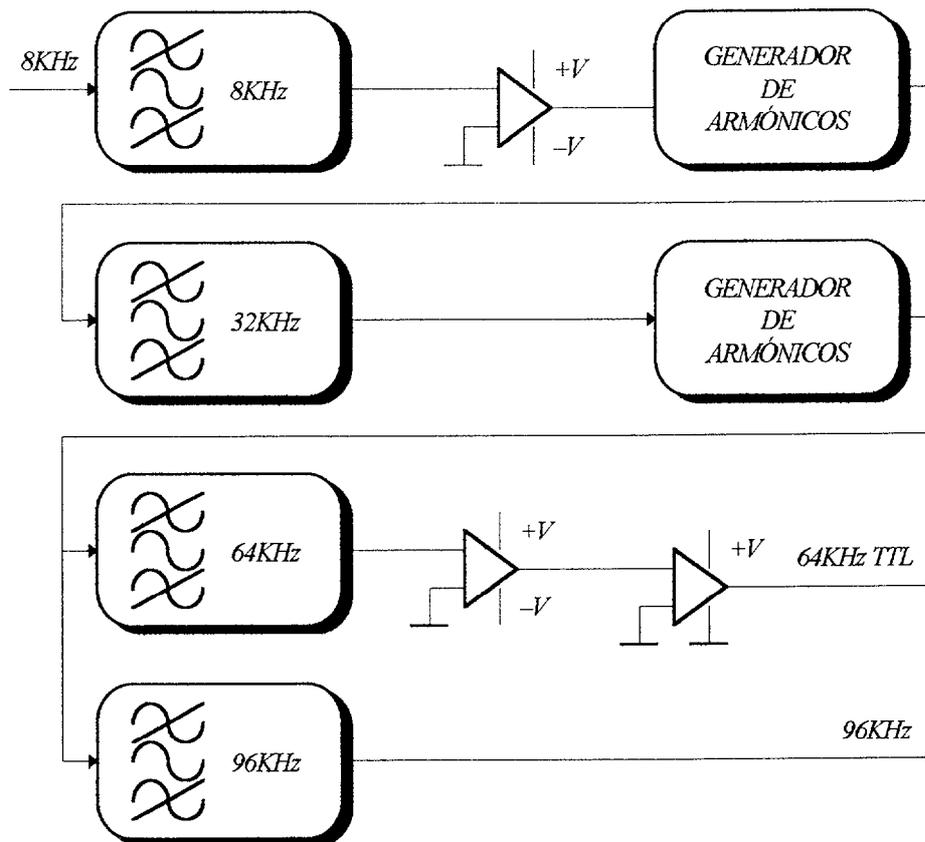


Figura 3.4: Generador de fr. tx

Estos 8KHz ya filtrados son la entrada a un comparador y a su salida se obtiene una señal cuadrada de 8KHz entre $\pm V$ con lo que se consigue regenerar esta señal de las atenuaciones sufridas en la línea de transmisión. Además con esta filosofía de sintetización de frecuencias se permite que la entrada sea TTL o sinusoidal de cualquier amplitud indistintamente, produciendo las mismas salidas como se explicará en la siguiente subsección.

A continuación esta señal de 8KHz cuadrada se introduce en un bloque llamado generador de armónicos quedándonos con la frecuencia de 32KHz. Esto se consigue con un filtro paso banda centrado en 32KHz muy selectivo.

La misión del bloque generador de armónicos es obtener los armónicos de orden superior de su señal de entrada. Este bloque debido a que no se puede implementar inmediatamente se va a explicar posteriormente con un nuevo diagrama de bloques de menor nivel de abstracción.

Esta señal sinusoidal de 32KHz se vuelve a aplicar a uno de los bloques que se han denominado generador de armónicos, para posteriormente filtrar los armónicos que nos interesan para el generador de frecuencia tx. En el caso del modem tipo A son 64KHz y 96KHz, como explicamos anteriormente. Para ello se emplean filtros paso banda centrados en las frecuencias anteriores muy selectivos. Por último la frecuencia de 64KHz se convierte a nivel TTL por medio de bloques comparadores.

3.3.2 Generador de armónicos

Debido a que este bloque no se puede implementar inmediatamente por estar a un nivel de abstracción todavía elevado. Se va a proceder a dividirlo en un diagrama de bloques de mas bajo nivel de abstracción. En primer lugar se va a estudiar el circuito básico empleado para obtener los armónicos de un tono sinusoidal.

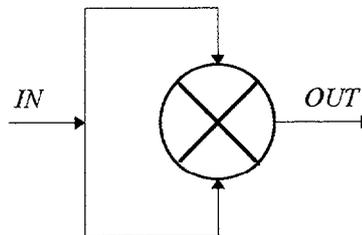


Figura 3.5: Circuito elevador al cuadrado

En la figura 3.5 se observa un multiplicador básico, al cual se le han unido sus dos entradas. La salida que se obtiene cuando a su entrada se mete un seno es la siguiente

$$y_{out}(t) = \text{sen}^2(\omega t) = \frac{1 - \cos 2\omega t}{2} \quad (3.1)$$

Viendo esta ecuación, ya comprobamos como a partir de una frecuencia de entrada hemos conseguido su frecuencia doble, que es su armónico de segundo orden. A partir de ir elevando al cuadrado sucesivamente podemos obtener armónicos de mayor orden. Pero esto requiere el empleo de muchos multiplicadores, lo que aumenta el tamaño del modem y su precio.

La innovadora solución que se ha adoptado es realimentar al multiplicador por medio de un sumador. De esta forma la propia salida del multiplicador se aplica a su entrada como vemos en la figura 3.6.

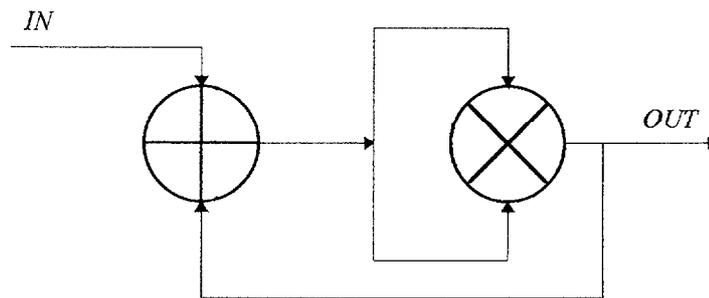


Figura 3.6: Generador de armónicos

La salida que obtenemos de este nuevo circuito cuando metemos a su entrada un seno son todos sus armónicos. Esto es así debido a que las frecuencias dobles que se van obteniendo a la salida del multiplicador se vuelven a aplicar a su entrada. Veamos como ejemplo el resultado que obtenemos si aplicamos a la entrada una frecuencia y su armónico de segundo orden

$$\begin{aligned}
 (\text{sen } \omega t + \text{sen } 2\omega t)^2 &= \text{sen}^2 \omega t + \text{sen}^2 2\omega t + 2 \text{sen } \omega t \cdot \text{sen } 2\omega t \\
 &= \frac{1 - \cos 2\omega t}{2} + \frac{1 - \cos 4\omega t}{2} + \cos \omega t - \cos 3\omega t \quad (3.2)
 \end{aligned}$$

Así vemos como hemos obtenido los armónicos de tercer y de cuarto orden, a partir de los de primer y segundo orden. A medida que aumenta el número de armónicos a la entrada también lo hará a la salida. El espectro que se obtiene del ejemplo anterior es el que se representa en la figura 3.7.

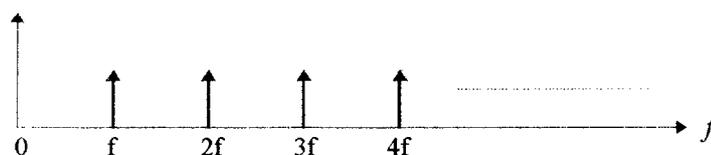


Figura 3.7: Espectro del generador de armónicos

El límite que se obtiene en el número de armónicos generados está condicionado por el ancho de banda que tengan el sumador y el multiplicador que componen este circuito. En el siguiente capítulo 4 de implementación del modem se elegirán dispositivos multiplicadores y sumadores con un ancho de banda que sea suficiente para generar todas las frecuencias necesarias para ambos tipos de modem A y B.

Este novedoso circuito permite tener a su entrada tanto señales cuadradas como sinusoidales. Lo que supone una gran ventaja frente al diseño con PLL. El funcionamiento de una PLL necesita un oscilador controlado por tensión que se queda enganchado cuando coincide con el múltiplo que deseamos de la frecuencia de entrada. Pero una señal cuadrada tiene su espectro formado por sus infinitos armónicos impares [14], por lo que sería muy difícil predecir a que frecuencia quedará enganchado. El circuito generador de armónicos que se acaba de presentar supera esta dificultad, puesto que intrínsecamente funciona generando teóricamente todos los infinitos armónicos de la señal de entrada, filtrando posteriormente los armónicos que se desee obtener a su salida.

Gracias a emplear una señal cuadrada a la entrada del generador de armónicos en vez de una señal sinusoidal, se consigue obtener las mismas salidas de este bloque independientemente de la distancia. Esto es así, puesto que en los bloques generadores de frecuencias al tono de baja frecuencia que llega atenuado y contaminado en su espectro, se le realiza un filtrado paso banda para limpiar su espectro. Y posteriormente se pasa por un bloque comparador para convertirlo en una señal cuadrada de idéntica amplitud a pesar de la atenuación de la línea de transmisión.

3.2.3 Generador de frecuencias rx

Este bloque tiene el objetivo de obtener la frecuencia de la portadora que emplea el demodulador y el reloj que determina la velocidad de recepción de los bits. La velocidad de recepción es la misma que la de transmisión y es de 64Kb/s como se explicó en el capítulo 1 de introducción. Mientras que la frecuencia portadora de recepción del modem tipo A es un parámetro del diseño y se razonará su valor en el capítulo 4 de implementación del modem.

La frecuencia portadora elegida es de 256KHz y el tono de baja frecuencia es de 16KHz, el motivo de esta elección se puede consultar en la mencionada sección 4.1. En este diseño también se va a permitir que la entrada de 16KHz pueda ser tanto cuadrada como sinusoidal. Puesto que como se puede ver en la figura 3.8, se filtra en primer lugar la señal de entrada de 16KHz. Se puede observar que la filosofía de diseño es muy similar a la empleada para el generador de frecuencias tx. Los bloques que se emplean son los mismos, lo que varía son las frecuencias centrales de los filtros paso banda.

Estos 16KHz ya filtrados son la entrada a un comparador y a su salida se obtiene una señal cuadrada de 16KHz entre $\pm V$ con lo que se consigue regenerar esta señal de las atenuaciones sufridas en la línea de transmisión. Además con esta filosofía de sintetización de frecuencias se permite que la entrada sea TTL o sinusoidal de cualquier amplitud indistintamente, produciendo las mismas salidas como ya se ha explicado anteriormente.

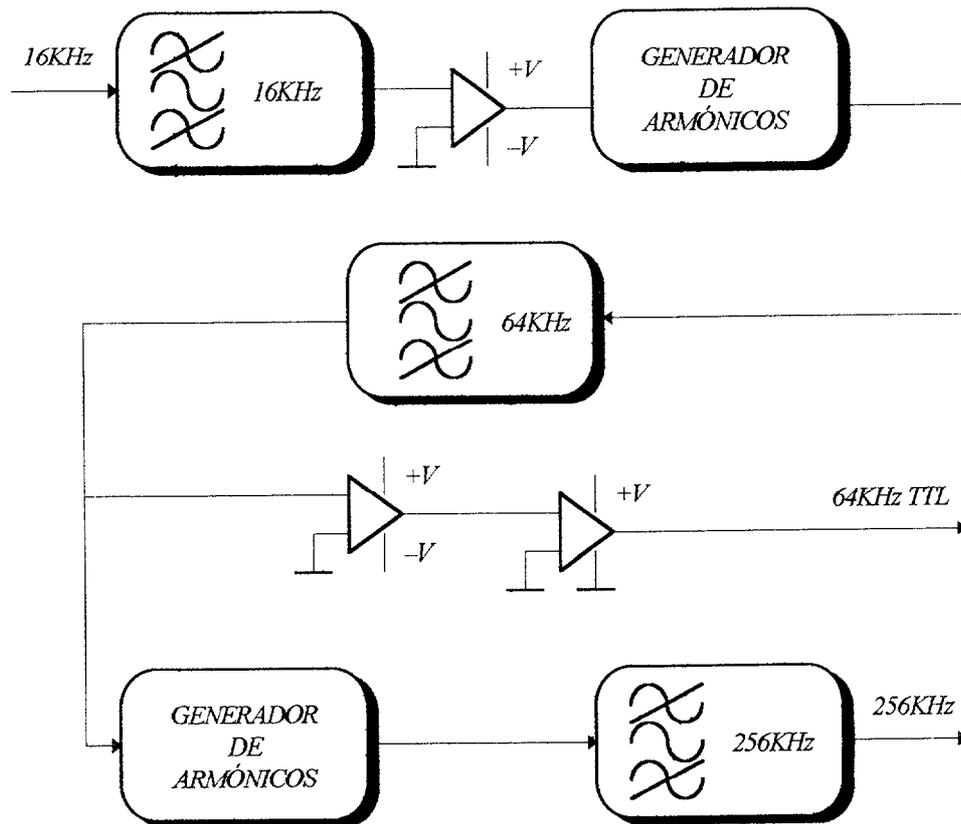


Figura 3.8: Generador de fr. rx

A continuación esta señal de 16KHz cuadrada se introduce en un bloque llamado generador de armónicos quedándonos con la frecuencia de 64KHz. Esto se consigue con un filtro paso banda centrado en 64KHz muy selectivo.

Esta señal sinusoidal de 64KHz se vuelve a aplicar a uno de los bloques que se han denominado generador de armónicos, para posteriormente filtrar los armónicos que nos interesan para el generador de frecuencia rx. En el caso del modem tipo A son 64KHz y 256KHz, como explicamos anteriormente. Para ello se emplean filtros paso banda centrados en las frecuencias anteriores muy selectivos. Por último la frecuencia de 64KHz se convierte a nivel TTL por medio de bloques comparadores

3.2.4 Modulador PSK

La misión de este bloque consiste en variar la fase de una frecuencia portadora sinusoidal en función de los datos binarios que tiene a su entrada, su diagrama de bloques se puede observar en la figura 3.9.

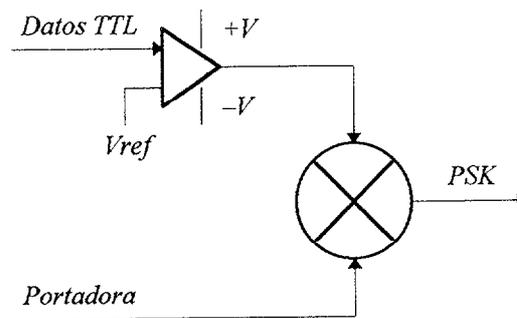


Figura 3.9: Modulador PSK

Para realizar el modulador PSK lo primero que se debe realizar es convertir la señal de datos TTL de entrada a niveles entre positivos y negativos entre $\pm V$. Esto se realiza con un comparador al cual se le ha fijado un umbral de comparación que tiene un nivel de V_{ref} . Este umbral debe ser la amplitud mitad de la señal de entrada, para que un "1" genere una tensión $+V$ y un "0" genere una tensión $-V$.

Una vez que los datos se han convertido a niveles entre $\pm V$, se aplica como una entrada al multiplicador. La otra entrada del multiplicador es la frecuencia portadora del bloque generador de frecuencias tx. Obteniéndose como salida la señal portadora con los cambios de fase de 0° cuando el dato vale un "1" y de 180° cuando el dato vale un "0". Esta portadora modulada en fase por los datos de la entrada es la señal PSK de salida.

3.2.5 Demodulador PSK

El demodulador PSK realiza el efecto opuesto al modulador, es decir, extrae los datos binarios que se encuentran en los cambios de fase de la señal PSK. Su diagrama de bloques se presenta en la figura 3.10.

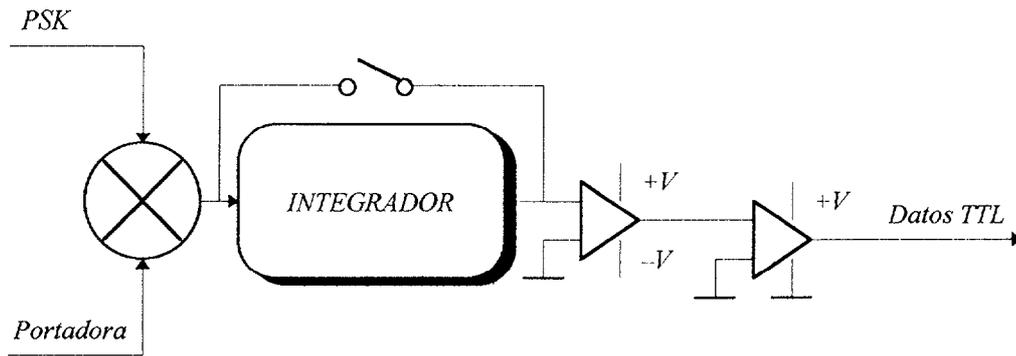


Figura 3.10: Demodulador PSK

En su funcionamiento, el demodulador PSK comienza por multiplicar la señal recibida PSK con la señal portadora. La señal portadora recuperada debe tener la misma fase que la del modulador PSK visto anteriormente como se explicó en el capítulo 2 de teoría de la transmisión digital de la información.

De esta forma se obtiene al transmitir un 1

$$\text{sen } w_p t \cdot \text{sen } w_p t = \frac{1}{2} \frac{\cos 2w_p t}{2} \quad (3.3)$$

Y al transmitir un 0 tenemos

$$\text{sen } w_p t \cdot (-\text{sen } w_p t) = -\frac{1}{2} + \frac{\cos 2w_p t}{2} \quad (3.4)$$

Después del multiplicador al pasar por un filtro paso bajo, nos quedamos con la componente continua y ya hemos recuperado los datos que habíamos transmitido. Para optimizar el demodulador PSK el filtro paso bajo que se empleará es el filtro acoplado para pulsos binarios que ya se explicó en la figura 2.1.

3.2.6 Adaptador a la línea

En la sección 3.1 se ha decidido transmitir datos de forma bidireccional y simultánea como es necesario en la transmisión full-duplex. Pero para conseguir realizarlo sobre únicamente dos hilos, se debe emplear un bloque que se encargue de introducir las señales que se deben transmitir a la línea de transmisión. Y también de recuperar las señales que se reciben de la línea de transmisión.

Para conseguir realizar los objetivos anteriores se va a representar el diagrama de bloques de la figura 3.11. Esta disposición viene presentada en [4] y sirve para separar la parte transmisora del modem de la parte receptora, además de adaptar la impedancia del modem a la que presenta la línea de transmisión.

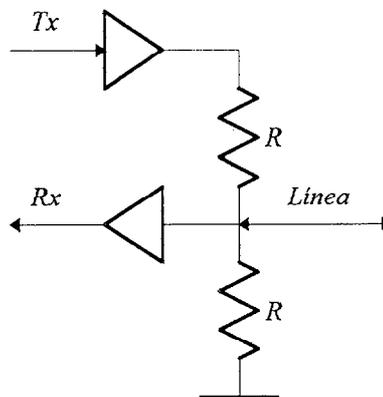


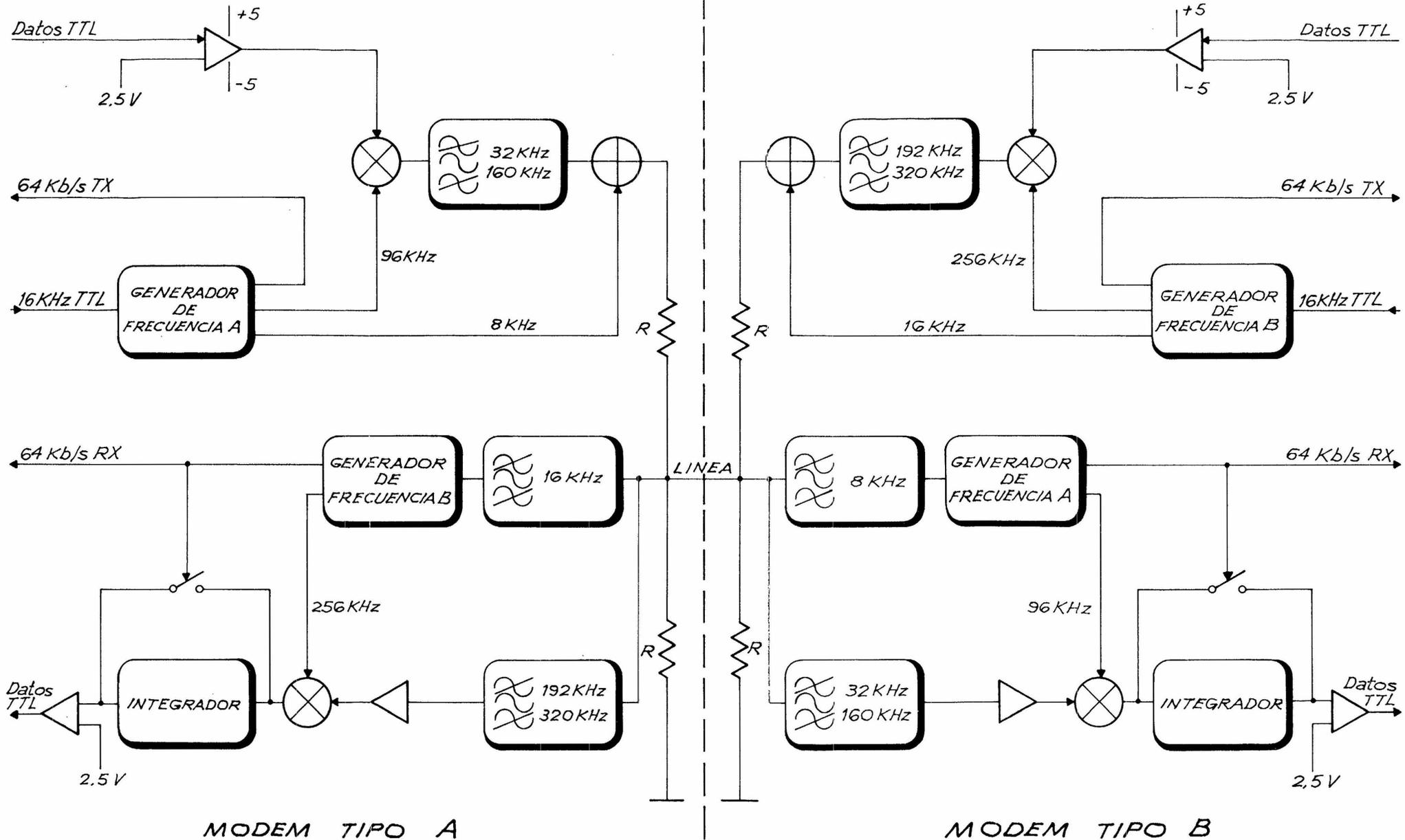
Figura 3.11: Adaptador a la línea

El valor de las resistencias R depende de la impedancia que presenta la línea, ya que se debe cumplir que $R = 2Z_{Línea}$. La línea que se va a emplear es un par trenzado como se vio en la introducción de este proyecto. La impedancia para frecuencias vocales de un par trenzado (0,3KHz-3,4KHz) es de 600Ω . Pero a las frecuencias que va a trabajar el modem, la impedancia de la línea disminuye. En el capítulo 5 de medidas efectuadas en la recepción y transmisión del modem se ha comprobado empíricamente que un valor de $R=620\Omega$ es óptimo para su funcionamiento.

3.3 Diagrama de bloques detallado de los modem

Una vez que se ha visto el diagrama de bloques del modem de la figura 3.3, y se ha ido desarrollando cada bloque de forma individual en los apartados anteriores, se va a proceder a interconectar los dos modem de que se compone este proyecto. En la figura 3.12 que aparece en la página siguiente, se puede observar la interconexión de los modem tipo A y B. Cada uno de los modem se ha representado por su diagrama de bloques, estando algunos bloques representados por su contenido como se explicó en las subsecciones anteriores.

Observando esta figura, se puede crear el lector una idea global del funcionamiento de la transmisión full-duplex a dos hilos. El diagrama de bloques de la transmisión PSK a 2 hilos se explicó en la figura 2.2, y se puede también emplear como ayuda para comprender el funcionamiento de los modem de la figura 3.12.



PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN:	
FIGURA Nº 3.12	DESCRIPCIÓN: DIAGRAMA DE BLOQUES DETALLADO DE LOS MODEM.		SALVADOR ALARCÓN CARRANZA
	FECHA: SEPTIEMBRE, 1995	ESCALA: —	

3.4 Puesta a masa

Se van a describir a continuación unas reglas de diseño para realizar correctamente una puesta a masa, ya que en el capítulo siguiente se procederá a realizar la implementación del modem. La mejor definición de una masa para la señal es “ un camino de baja impedancia para que la corriente retorne a la fuente que la originó” [10]. Idealmente la puesta a masa debe ser un punto equipotencial. La puesta a masa puede estar comprendida dentro de una de las 3 siguientes disposiciones :

- Puesta a masa de un solo punto
- Puesta a masa multipunto
- Puesta a masa híbrida

Vamos a estudiar cada una de estas disposiciones en los siguientes apartados, y después veremos como disponer la puesta a masa en las placas de circuito impreso.

3.4.1 Puesta a masa de un solo punto

Para esta opción de puesta a masa hay 2 alternativas, como se puede observar en la figura 3.13.

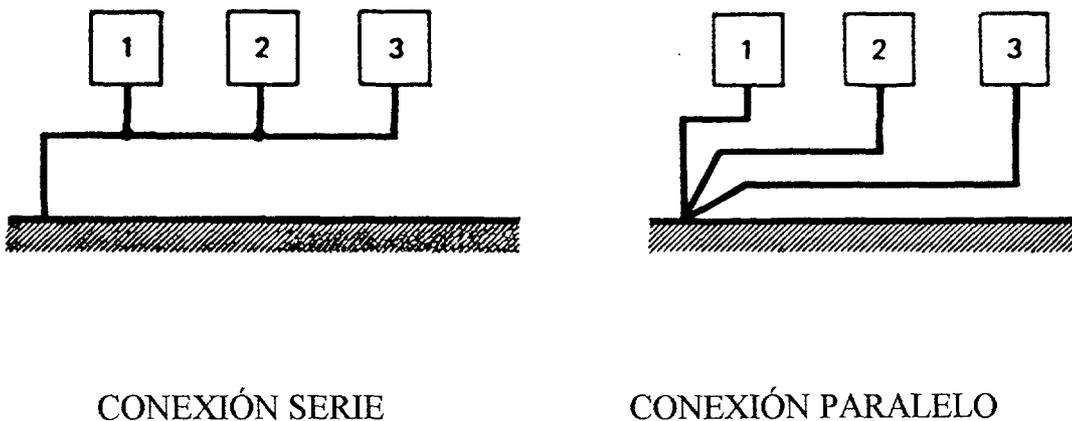


Figura 3.13: Puesta a masa de un solo punto

La puesta a masa de un solo punto se emplea para circuitos de baja frecuencia hasta 10MHz. Además para estas bajas frecuencias la mejor solución es la conexión paralelo. Esto es debido a que las caídas de tensión no se acumulan en el cable de masa como se puede ver en la figura 3.14.

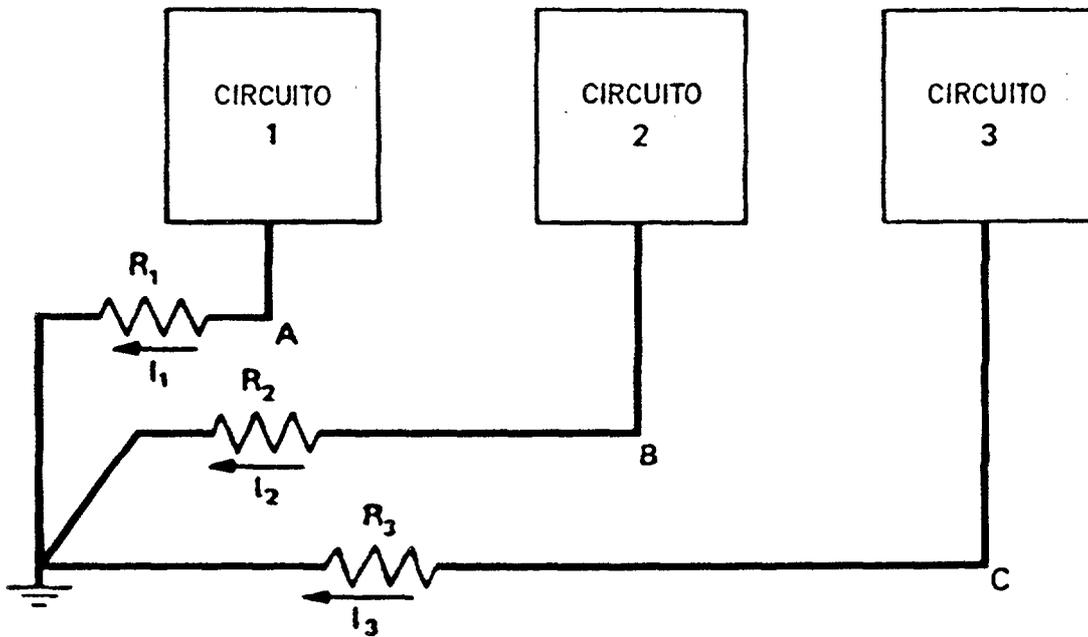


Figura 3.14: Conexión paralelo

El problema de la conexión en paralelo es la gran cantidad de cable que se necesita. La solución a este problema es la conexión serie que aparece en la figura 3.15, aunque ahora las caídas de tensión se acumulan en el cable de masa.

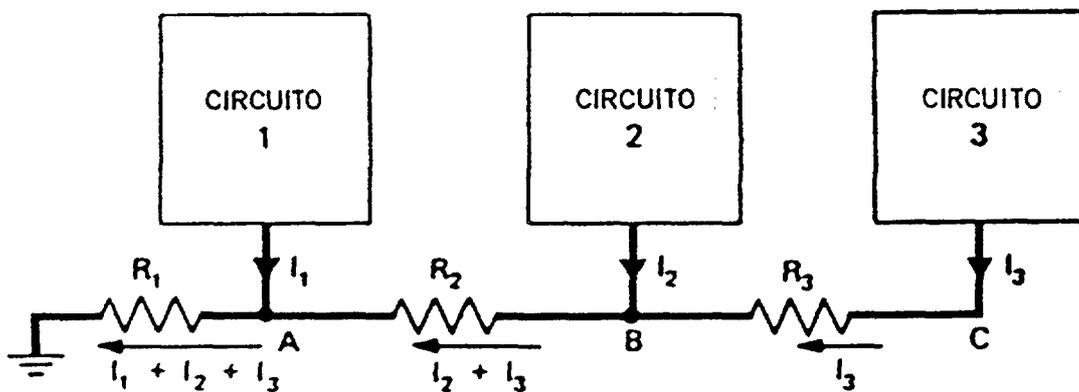


Figura 3.15: Conexión serie

3.4.2 Puesta a masa multipunto

Para circuitos de alta frecuencia, por encima de 10MHz, se emplea esta disposición. Esto es debido a que la inductancia que puede presentar un cable a estas frecuencias es muy alta y se debe reducir al máximo la longitud de los cables. En la figura 3.16 se muestra esta disposición con el cable de masa modelado para altas frecuencias.

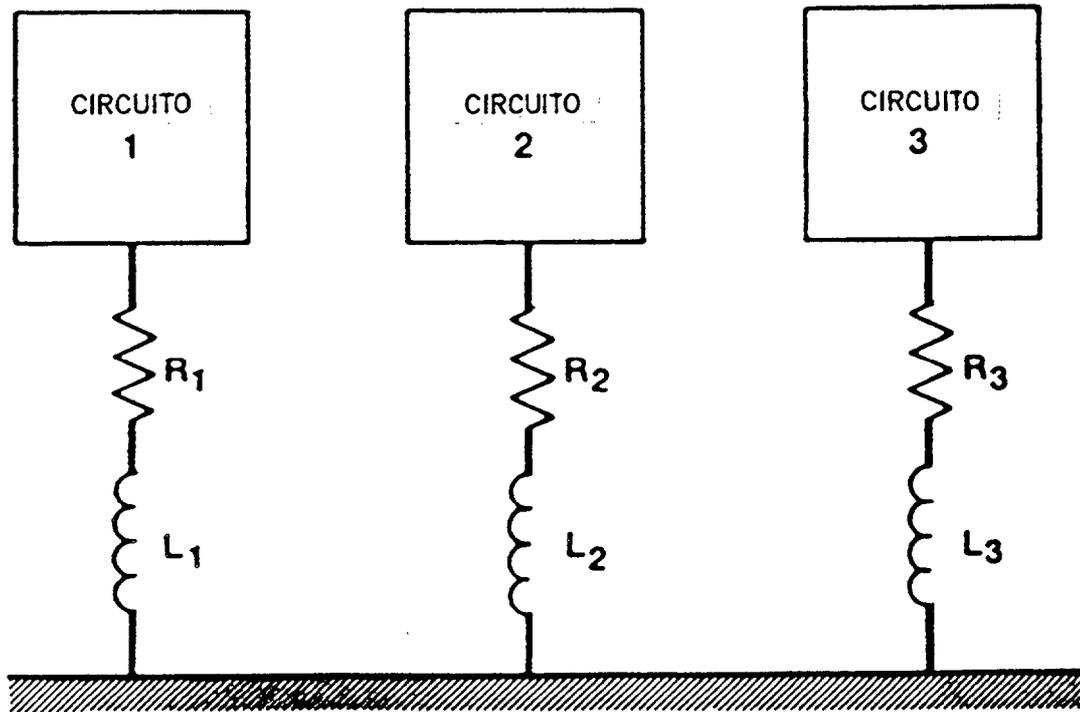


Figura 3.16: Puesta a masa multipunto

La puesta a masa multipunto debe evitarse a bajas frecuencias, debido a que las corrientes de masa de todos los circuitos fluirán por la impedancia común del plano de masa [10].

3.4.3 Puesta a masa híbrida

En circuitos que van a operar en una amplia gama de frecuencias es conveniente usar este tipo de puesta a masa, que se presenta en la figura 3.17.

Como se puede ver en esta figura, a bajas frecuencias esta puesta a masa se comporta como de un solo punto. Pero para altas frecuencias se comporta como una puesta a masa multipunto.

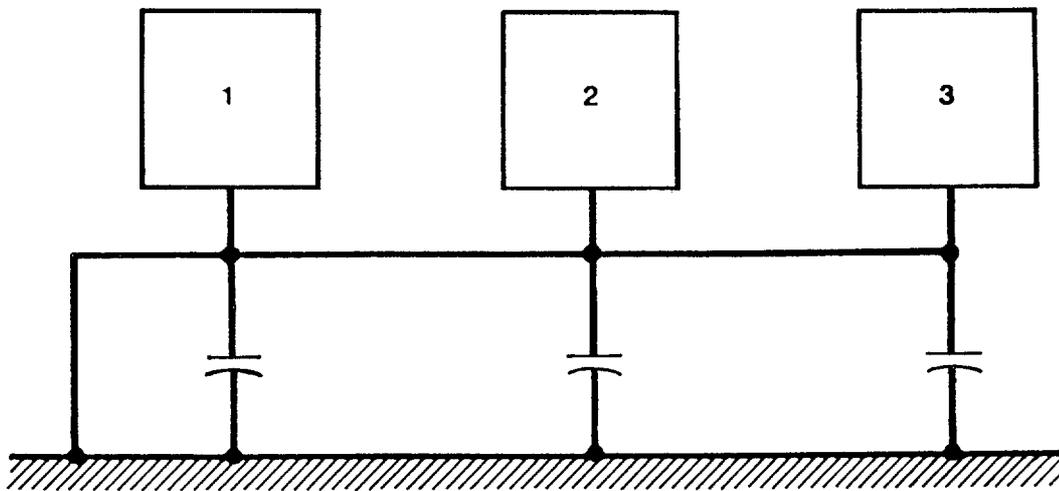


Figura 3.17: Puesta a masa híbrida

3.4.4 Disposición de la puesta a masa en las PCB

En las subsecciones anteriores, se ha analizado como se debe realizar la puesta a masa de diferentes elementos que van a ser cableados. En nuestro caso estos elementos van a ser las placas de circuito impreso que compondrán el módem. En esta subsección se va a analizar como realizar el plano de masa de una placa de circuito impreso. En primer lugar se debe explicar que una PCB puede contener tres tipos distintos de circuitos, los circuitos analógicos, los digitales y los ruidosos. Este último tipo de circuitos los forman los reles o los motores.

Cada PCB si se realiza a doble cara de pistas, debe reservar una de las caras de pistas al plano de masa. Tener un buen plano de masa es fundamental para el correcto funcionamiento de la PCB. Para ello se debe evitar que los diferentes tipos de circuitos (analógicos, digitales y ruidosos) que están en la misma PCB perturben al plano de masa [10].

La solución que debe adoptarse se presenta en la figura 3.18, donde se puede observar que cada uno de los tipos de circuitos mencionados anteriormente están agrupados en una zona aislada de la PCB. De esta forma una PCB tendrá tres zonas distintas y cada una de las zonas tendrá su propia masa sin interferir al resto [10].

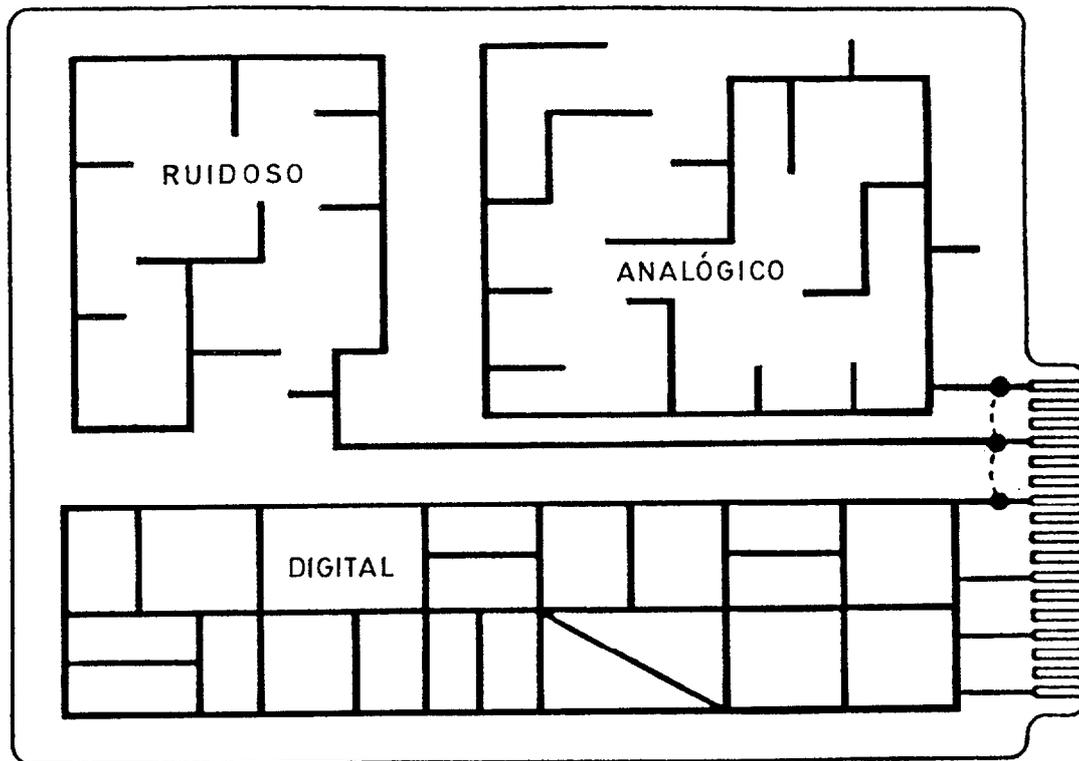


Figura 3.18: Plano de masa de una PCB

3.5 Simulaciones del modem

Se ha simulado previamente con [9] Matlab el comportamiento del modem, y posteriormente se han corroborado estos resultados con mediciones en el laboratorio como se podrá comprobar en el capítulo 5 de medidas efectuadas en la recepción y transmisión del modem. Los resultados obtenidos en esta sección se emplearán posteriormente en los siguientes capítulos.

En el capítulo 5 se explica cuales son las secuencias de datos más adecuadas para probar el funcionamiento del modem. De las cinco secuencias que se medirán, se van a simular las que más contenido espectral poseen. Estas secuencias son las que se han numerado en ese capítulo 5 de la tres a la cinco. Estas cinco secuencias serán las mismas que posteriormente se implementen en el modem.

Para conseguir simular la modulación PSK se ha empleado un programa en Matlab que puede ser consultado en el Anexo C. Este programa lo que realiza es una multiplicación de la portadora con la secuencia de datos (previamente los datos toman el valor +1 o -1) para obtener la modulación PSK. Y posteriormente para

obtener su espectro se realiza la FFT (Transformada rápida de Fourier) que se eleva al cuadrado para obtenerlo en potencia [14].

En la figura 3.19 aparece el diagrama de bloques del modulador PSK donde se han incluido en su entrada de datos una señal cuadrada de unos y ceros alternativamente. También se muestra la señal portadora que es una frecuencia sinusoidal. Y por último la salida del modulador es la señal modulada PSK.

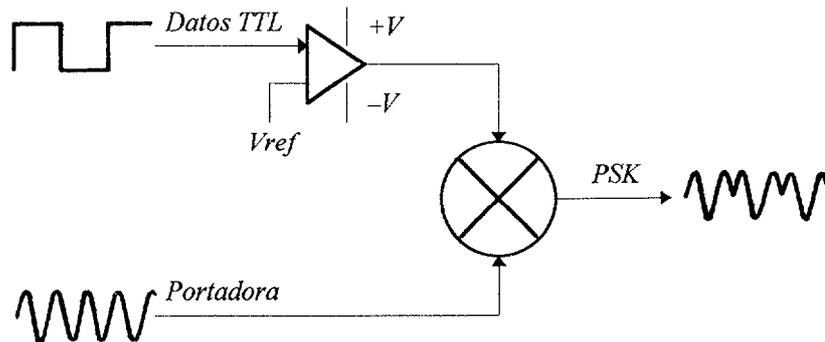


Figura 3.19: Formas de onda de la modulación PSK

En la figura 3.20 se presenta la secuencia de datos 3 que consiste en un reloj de 32KHz. Lo que implica la transmisión continuada de unos y ceros alternativamente. Posteriormente estos datos modulan la portadora de 96KHz formando la señal PSK que va a ser transmitida.

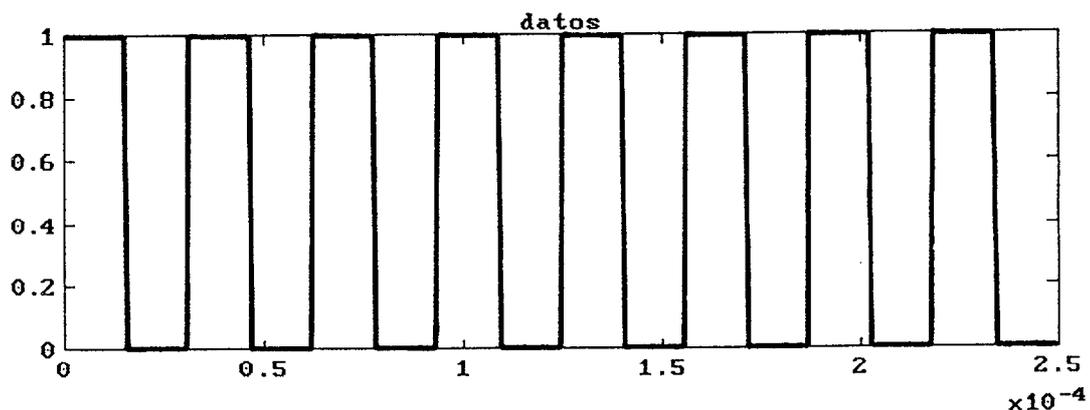


Figura 3.20: Secuencia de datos 3

En la figura 3.21 se observa la señal PSK modulada por la secuencia de datos 3 que se mostró en la figura 3.20. La frecuencia portadora que se va a emplear es la de 96KHz. Esta señal de datos es la que se transmitirá en el sentido de transmisión de A hacia B.

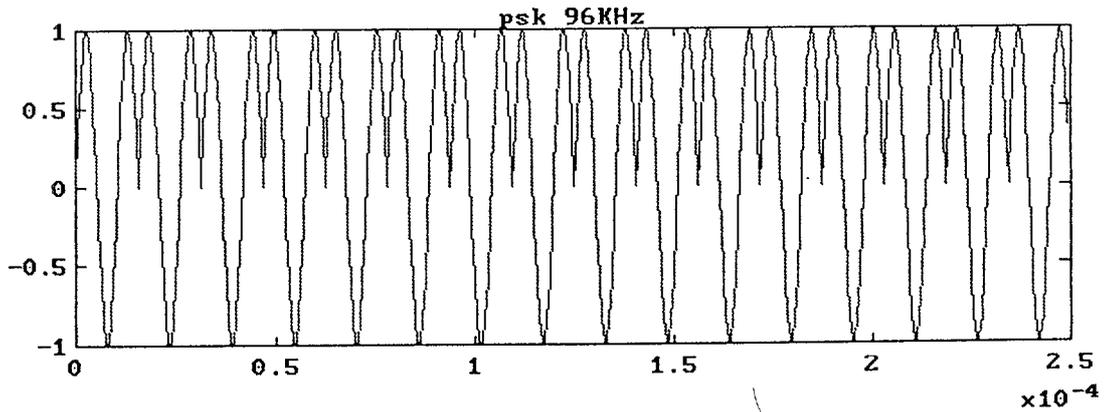


Figura 3.21: Señal PSK con la secuencia 3

El espectro de esta señal modulada PSK con la secuencia 3 se puede apreciar en la figura 3.22.

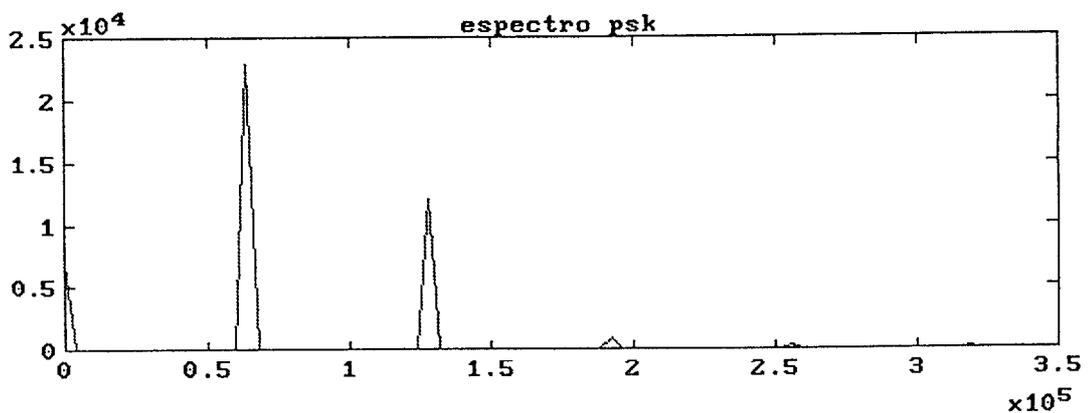


Figura 3.22: Espectro de la señal PSK con la secuencia 3

En la figura 3.23 se muestra la secuencia de datos 4 que consiste en dos unos y dos ceros alternativamente, lo que constituye un reloj de 16KHz. Posteriormente estos datos modulan la portadora de 96KHz formando la señal PSK que va a ser transmitida.

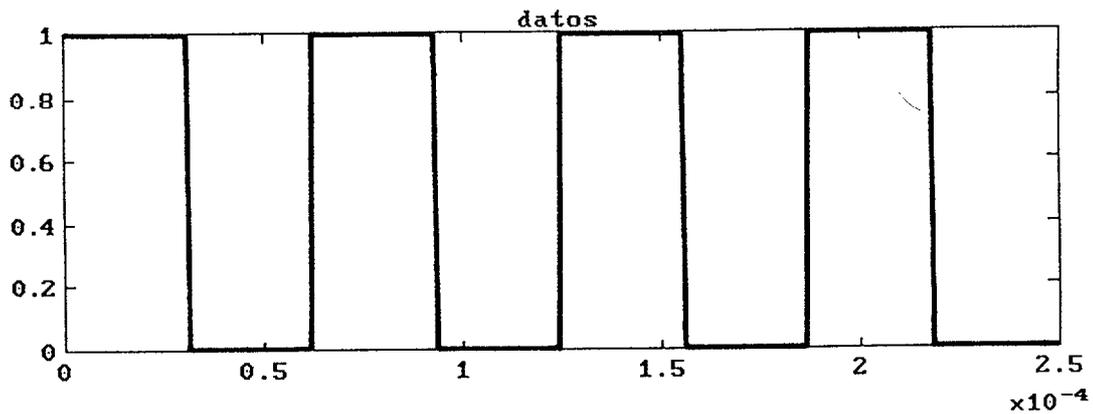


Figura 3.23: Secuencia de datos 4

En la figura 3.24 podemos observar la señal PSK que esta modulada por la secuencia de datos 4 con la portadora de 96KHz formando la señal PSK que va a ser transmitida.

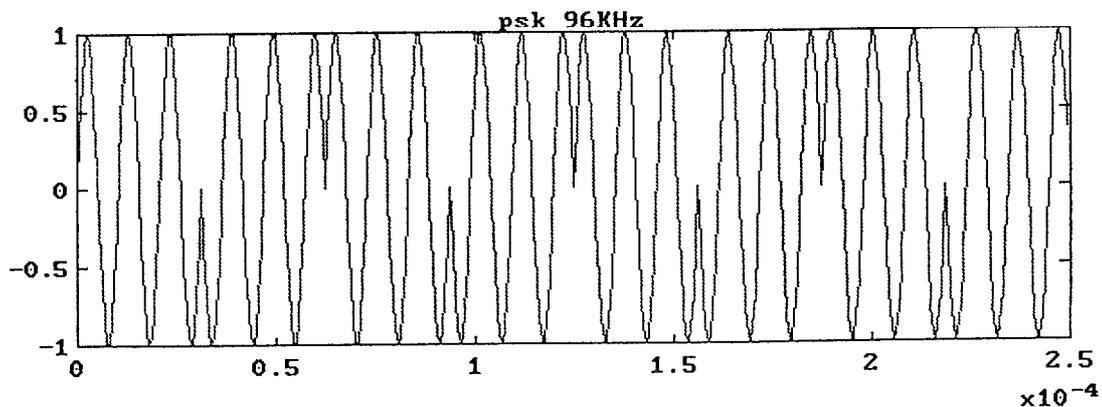


Figura 3.24: Señal PSK con la secuencia 4

El espectro de esta señal modulada PSK con la secuencia 4 se puede apreciar en la figura 3.25.

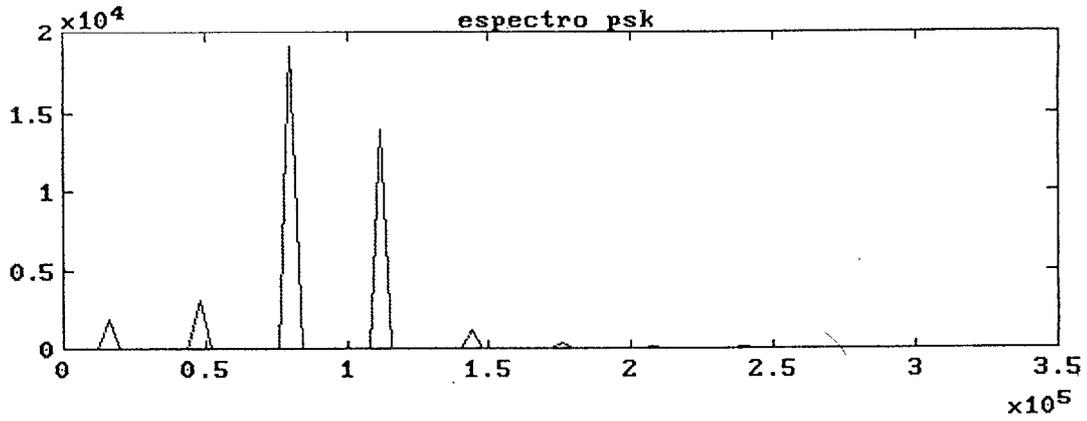


Figura 3.25: Espectro de la señal PSK con la secuencia 4

En la figura 3.26 se presenta la secuencia de datos 5 que consiste en tres unos y un cero alternativamente. Posteriormente estos datos modulan la portadora de 96KHz formando la señal PSK que va a ser transmitida.

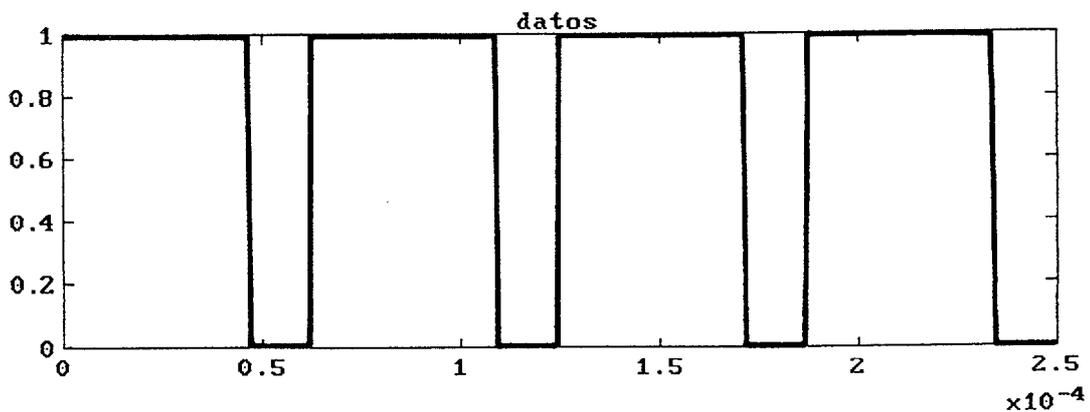


Figura 3.26: Secuencia de datos 5

En la figura 3.27 se observa la señal PSK con una portadora de 96KHz modulada por la secuencia de datos 5, formando la señal PSK que va a ser transmitida.

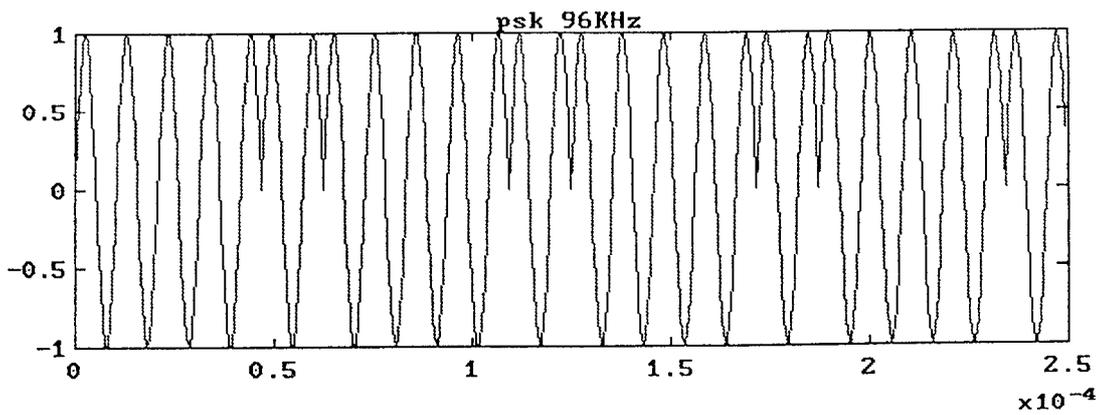


Figura 3.27: Señal PSK con la secuencia 5

El espectro de esta señal modulada PSK con la secuencia 5 se puede apreciar en la figura 3.28.

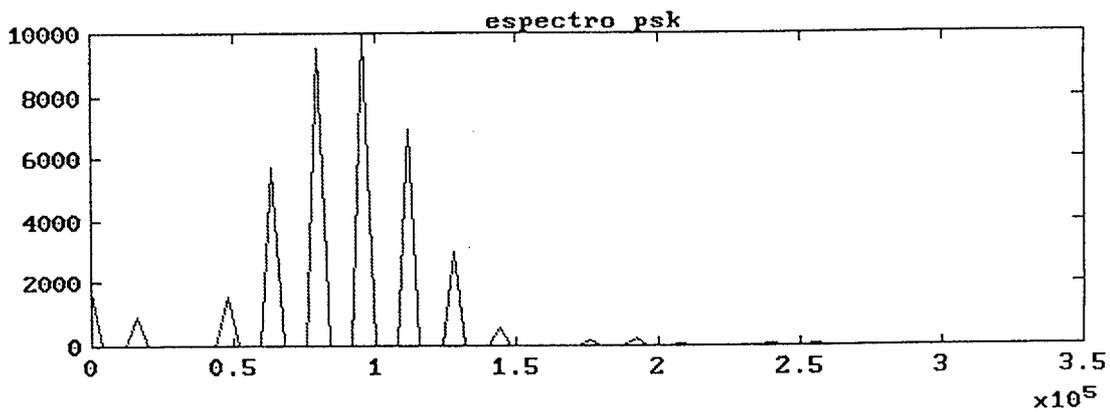


Figura 3.28: Espectro de la señal PSK con la secuencia 5

A continuación en la figura 3.29 se va a mostrar el espectro de los dos sentidos de transmisión simultáneamente. Para ello se elige transmitir la secuencia 5 tanto para la portadora de 96KHz, como para la portadora de 256KHz.

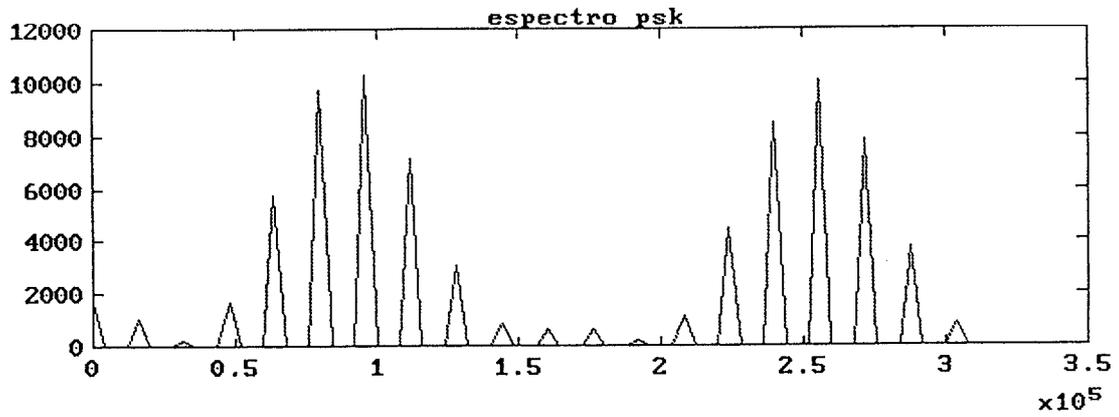


Figura 3.29: Espectro de las señales PSK con la secuencia 5

Capítulo 4

Implementación del modem

En el capítulo anterior se presentó el diseño del modem, en él se empleó la filosofía de diseño “top-down”. Con esta filosofía se consigue comenzar el diseño a alto nivel por medio de diagramas de bloques muy cerca de la forma de pensar del ser humano. A partir de estos diagramas de bloques se puede ir bajando de nivel e ir concretando cada bloque sucesivamente hasta llegar a un nivel lo suficientemente bajo en complejidad para poder implementarlo. Los bloques que componen este nivel más bajo de abstracción son precisamente los que encuentran una implementación inmediata, como son los multiplicadores, los sumadores o los comparadores. También se han incluido los filtros como bloques de implementación inmediata. Esto es debido a que se van a emplear circuitos integrados capaces de implementar un filtro con solo especificar la banda de paso, la banda de corte. La implementación de estos filtros emplea unas resistencias. El cálculo del valor de las resistencias se obtiene por medio de un software [5] que suministra el propio fabricante como veremos más adelante en este mismo capítulo.

En los diagramas de bloques de más bajo nivel que se mostraron en el capítulo anterior, ya podemos empezar a substituir los bloques que lo componen por los componentes físicos que son capaces de implementarlos. Para ello se va a comenzar por dar valor a los parámetros que se emplearon en el capítulo de diseño, y se van a explicar las razones que han motivado su elección. Generalmente lo que más limita la etapa de implementación, son las limitaciones intrínsecas de los propios componentes que se emplean para substituir a los bloques de comportamiento ideal que se utilizan en la etapa del diseño. Por esta razón, los parámetros del diseño se incluyen en este capítulo de implementación. Es aquí donde aparecerán los límites que nos imponen los componentes elegidos.

De esta forma, elegir los parámetros del diseño nos implica elegir los componentes de la implementación. Se van a emplear placas de circuito impreso (PCB) para llevar a cabo la implementación, por lo tanto se elegirán componentes discretos y circuitos integrados comerciales. Las características y por tanto las limitaciones de cada componente elegido se pueden consultar en los catálogos de los fabricantes.

Con los componentes ya seleccionados se presentarán los esquemáticos que se han realizado. Estos esquemáticos son la implementación que ya se puede

construir físicamente a partir de los diagramas de bloques que se obtuvieron del capítulo de diseño. En ellos se podrán apreciar todos los componentes empleados y su interconexión, que serán de una imprescindible valía para realizar los circuitos impresos que contendrán los componentes del modem.

Una vez que se han obtenido los esquemáticos, se van a presentar las placas de circuito impreso que finalmente se van a realizar. Será necesario utilizar las reglas de diseño de puesta a masa que se estudiaron en el capítulo 3 de diseño y simulación del modem. Se explicará en cuantas tarjetas de circuito impreso se ha dividido cada modem y las técnicas que se han empleado para minimizar ruido y distorsiones con el cableado de la puesta a masa y con el plano de masa de cada PCB.

Para interconectar las diferentes PCB ha sido necesario utilizar un código de colores en el cableado. De esta forma resulta más sencillo el seguimiento de una señal en concreto y facilita el montaje y la reparación de posibles averías. Junto con este código de colores del cableado se va a presentar por último la carcasa en metacrilato que contiene a las PCB. En esta descripción se hará referencia a los planos que ha sido necesario elaborar para su fabricación y que se pueden consultar en el Anexo D.

4.1 Parámetros del diseño

Para poder comenzar a sustituir los bloques de más bajo nivel que vimos en el capítulo anterior de diseño y simulación del modem, debemos dar un valor numérico concreto a todos los parámetros que se emplearon. Estos parámetros son principalmente las frecuencias portadoras que se van a emplear y el ancho de banda y la potencia de las señales transmitidas. Para esta elección además debemos tener presente que estas portadoras deben recuperarse en fase en el receptor. Por ello cada portadora se va a sintetizar, tanto en el transmisor como en el receptor, a partir de un mismo tono de baja frecuencia.

Los tonos de baja frecuencia elegidos son de 8KHz para un sentido de transmisión (A), y de 16KHz para el otro (B). Esta elección se ha hecho pensando en la necesidad de que no se interfieran estos dos tonos cuando estén presentes a la vez en la línea. Una separación en frecuencia del doble es lo suficiente grande como para garantizar que se pueden separar estas dos frecuencias aunque hallan estado juntas en el medio de transmisión. Cuanta más separación en frecuencia más fácil sería el poder separarla, pero debemos pensar que en línea van a estar presentes además de estos tonos de baja frecuencia las señales PSK de los 2 sentidos de transmisión.

Los tonos de baja frecuencia deben cumplir por lo tanto dos objetivos. Estar lo más debajo posible en frecuencia para dejar el máximo posible de ancho de banda a las señales PSK transmitidas. Y tener una separación doble en frecuencia para facilitar su filtrado.

Pero a estos dos objetivos se les debe añadir que todo el resto de frecuencias de los modem van a ser generadas a partir de estos tonos de baja frecuencia. Por lo tanto conviene que estén lo más alto posible en frecuencia, para no tener que elevar demasiado el número de multiplicaciones necesarias en la sintetización de las frecuencias más elevadas de los modem.

Como hemos podido observar, la decisión de qué frecuencias se han de emplear para los tonos de baja frecuencia es un compromiso entre tres objetivos. Para satisfacer los tres objetivos simultáneamente se han elegido las frecuencias de 8KHz y de 16KHz.

En lo que respecta a sintetizar las frecuencias portadoras se van a emplear dispositivos multiplicadores. Con ellos se consiguen los armónicos de los tonos de baja frecuencia que anteriormente han sido elegidos.

Las frecuencias portadoras se han elegido teniendo en cuenta también los límites superior e inferior con los que nos encontramos. La limitación superior en nuestro caso la determina el filtro paso banda de la portadora de mayor frecuencia. En nuestro caso se va a emplear el integrado MAX275 que puede llegar a filtrar hasta frecuencias centrales de 300KHz. En cuanto al límite inferior nos lo encontramos en 16KHz, que es la frecuencia más alta de los tonos de baja frecuencia que acabamos de explicar en los párrafos anteriores.

Por lo tanto las frecuencias portadoras deben estar comprendidas entre 16KHz y 300KHz. También hay que tener en cuenta que deben estar separadas en frecuencia lo suficiente como para no interferirse entre sí los anchos de banda de las señales PSK que van a transportar. Para seleccionar las portadoras se va a dividir el ancho de banda de 300KHz teniendo en cuenta todas estas limitaciones. En torno a los 100KHz se colocará la portadora del modem A hacia el modem B, y en torno a los 300KHz la portadora del modem B hacia el modem A. De esta manera la mayor frecuencia de los tonos de baja frecuencia está separado unos 100KHz de la portadora de más baja frecuencia. Y las portadoras están separadas entre sí unos 200KHz.

Las frecuencias portadoras se van a obtener buscando el armónico del tono de baja frecuencia que se aproxime a los valores antes calculados. Para reducir el número de multiplicadores necesarios en la síntesis de las portadoras se va a elegir el armónico de menor orden que se aproxime a la frecuencia de portadora deseada.

En el sentido de transmisión del modem A hacia el modem B, la portadora elegida estaba en torno a los 100KHz y el armónico seleccionado es el de duodécimo orden

$$f_{pA} = 8\text{KHz} \cdot 12 = 96\text{KHz} \quad (4.1)$$

Y para el sentido de transmisión B, la portadora elegida estaba en torno a los 300KHz y el armónico seleccionado ahora es el de decimosexto orden

$$f_{pB} = 16\text{KHz} \cdot 16 = 256\text{KHz} \quad (4.2)$$

El espectro que tenemos una vez que hemos asignado valores a los tonos de baja frecuencia y a las frecuencias portadoras en el medio de transmisión podemos representarlo en la figura 4.1. Se compone de dos señales moduladas PSK centradas en 96KHz y 256KHz con espectros como el estudiado en la figura 2.19 del capítulo de teoría de la transmisión digital de la información. Y además de los dos tonos de baja frecuencia de 8KHz y de 16KHz.

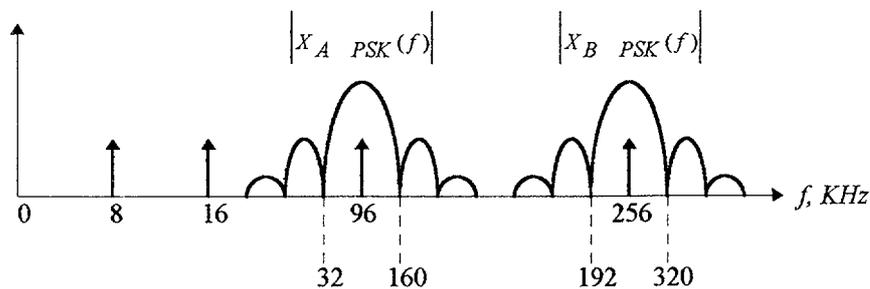


Figura 4.1: Espectro del modem

Los espectros de las señales moduladas PSK son demasiado grandes, por lo que se van a limitar por medio de filtros paso banda como vimos en el capítulo anterior. Ya vimos que el espectro de una señal modulada PSK aparecía en la figura 2.19 y se observaba que el lóbulo principal estaba entre $f_p - \frac{1}{t_{bit}}$ y $f_p + \frac{1}{t_{bit}}$. En definitiva, el ancho de banda donde está concentrada la mayor parte de la energía de una señal PSK es

$$\Delta B = f_p + \frac{1}{t_{bit}} - \left[f_p - \frac{1}{t_{bit}} \right] = \frac{2}{t_{bit}} = 2r \quad (4.3)$$

En nuestro caso la velocidad de transmisión r es 64Kb/s, por lo que el ancho de banda de los filtros paso banda es de 128KHz.

Como los filtros paso banda están centrados en la frecuencia de portadora y su ancho de banda es de 128KHz, resultan tener sus frecuencias de paso entre 32KHz y 160KHz en un sentido de la transmisión y entre 192KHz y 320KHz en el otro sentido de la transmisión.

Una vez que se ha dado valor a los parámetros de las frecuencias portadoras que se van a emplear y al ancho de banda que ocupan las señales transmitidas, se va a dar valor a la potencia de las señales transmitidas que es el último parámetro que falta por calcular. Esta potencia se va a calcular para tener una probabilidad de error muy baja del orden de 10^{-12} . Como vimos en la Ecuación 2.17 la probabilidad de error se puede expresar

$$P_e = Q\left[\sqrt{\frac{S}{N}}\right] = 10^{-12}$$

Y como vimos en teoría, la función Q está tabulada [3]. Para obtener este valor de probabilidad de error debe cumplirse lo siguiente

$$Q(7) = 10^{-12} \rightarrow \sqrt{\frac{S}{N}} = 7 \quad (4.4)$$

En el receptor se va a emplear un filtro acoplado como el que vimos en el capítulo 2, para maximizar la relación señal/ruido a su salida. Según la ecuación 2.27, donde además se ha supuesto estar en presencia de ruido blanco gaussiano, tenemos

$$\sqrt{\frac{2S}{\eta \cdot r}} = 7 \rightarrow S = 24,5 \cdot \eta \cdot r \quad (4.5)$$

Recordamos de la ecuación 2.13 $S = A^2$. Para calcular la densidad espectral del ruido blanco gaussiano empleamos la definición de la temperatura de ruido [3]

$$T_N = \frac{\eta}{K} \quad (4.6)$$

donde K es la constante de Boltzmann de valor $1,38062 \cdot 10^{-23} J \cdot K^{-1}$. Para dar un valor a la temperatura de ruido depende del sistema que estemos estudiando, pero

suele variar de 60K a varios miles [3], poniéndonos en el peor caso haremos $T_N = 10000K$. La variable r es la velocidad de transmisión.

Aplicando todo lo anterior a la Ecuación 4.5 resulta

$$S = A^2 = 24,5 \cdot T_N \cdot K \cdot r \rightarrow A = \sqrt{24,5 \cdot 10000 \cdot 1,38062 \cdot 10^{-23} \cdot 64000} = 4,65 \cdot 10^{-7} \quad (4.7)$$

Tal y como vimos en la Ecuación 2.23, la señal modulada PSK tiene por expresión $x(t) = 2A \cos(\omega_p t + \theta)$, por lo que la señal que se recibe debe tener una amplitud doble de la calculada en la Ecuación 4.7, quedando finalmente

$$A = 9,3 \cdot 10^{-7} \approx 1 \mu V \quad (4.8)$$

Hasta aquí hemos considerado todas las resistencias normalizadas a la unidad. Pero la línea de transmisión tendrá una impedancia con un valor distinto de uno. Vamos a suponer par trenzado (calibre 16) [3], de impedancia 600 ohmios y con las atenuaciones que se observan en la Tabla 1.

FRECUENCIA	10KHz	100KHz	300KHz
PERDIDAS	2dB/Km	3dB/Km	6dB/Km

Tabla 1 Atenuación en un par trenzado

Entonces como las frecuencias mayores atenúan más, serán las que determinen la distancia máxima de trabajo. La amplitud con la que va a salir la señal modulada PSK en el transmisor es de 1V por lo que debe cumplirse en el receptor

$$\begin{aligned}
 10 \log \frac{1^2}{600} dBW - 6 \frac{dB}{Km} x Km &= 10 \log \frac{10^{-6,2}}{600} dBW \rightarrow \\
 \rightarrow -27,78 dBW - 6 \cdot x dB &= -147,78 dBW \rightarrow \\
 \rightarrow x = \frac{147,78 - 27,78}{6} &= 20 Km
 \end{aligned} \quad (4.9)$$

Pero este alcance no puede lograrse, debido a que los dispositivos electrónicos no pueden manejar señales tan pequeñas como $1 \mu V$ manteniendo un buen comportamiento. Los propios componentes discretos convencionales tienen tensiones de off-set y niveles de ruido mayores. Un nivel seguro de señal en el receptor puede ser 250mV, resultando entonces el siguiente alcance

$$\begin{aligned}
10\log\frac{1^2}{600}dBW - 6\frac{dB}{Km}xKm &= 10\log\frac{0,25^2}{600}dBW \rightarrow \\
\rightarrow -27,78dBW - 6 \cdot xdB &= -39,8dBW \rightarrow \\
\rightarrow x &= \frac{39,8 - 27,78}{6} = 2Km
\end{aligned}
\tag{4.10}$$

De esta forma vemos como lo que nos limita verdaderamente no es el ruido que haya en la línea. Lo que nos afecta son las limitaciones intrínsecas de los componentes.

4.2 Filtros empleados en la implementación del modem

Para la implementación de los filtros que hemos visto en los apartados anteriores se han empleado los MAX274 y MAX275. Estos circuitos integrados son filtros activos en el tiempo continuo, que se componen de secciones independientes de segundo orden con dos polos cada una. La colocación de los polos de cada sección se puede programar por medio de cuatro resistencias externas. Estos circuitos integrados poseen menor ruido que los filtros de capacidades conmutadas, debido a que no necesitan muestrear la señal por medio de conmutaciones sincronizadas con un reloj externo.

El filtro que se desea implementar se consigue poniendo en cascada las secciones de segundo orden y colocando sus polos de forma adecuada. Para facilitar esta tarea el fabricante suministra un software de desarrollo de filtros para estos integrados [5] que es el MAX274 SOFT. Los filtros que se emplearon en el capítulo de diseño se han interpretado como bloques de implementación inmediata gracias a este software. Esto es debido a que se va a implementar un filtro con solo especificar la banda de paso y la banda de corte. A partir de estos datos este software puede calcular cuantas secciones en cascada son necesarias y el valor de las resistencias que programa adecuadamente a cada una de las secciones.

La atenuación que se consigue entre la banda de corte y la banda de paso se pretende que sea la mayor posible pero también buscando el tener el menor número de secciones posibles.

El integrado MAX274 contiene cuatro secciones de segundo orden pudiendo llegar a implementar filtros con frecuencia central de hasta 150KHz. Mientras que el integrado MAX275 contiene únicamente dos secciones de segundo orden, pero es capaz de implementar filtros con una frecuencia central de hasta 300KHz.

Con este software se han calculado todos los filtros empleados en el modem. En el Anexo A se pueden observar los resultados obtenidos. En cada página se va a presentar un filtro, con su conexión de las resistencias al chip, el valor de las resistencias y su respuesta en frecuencia. Para mayor precisión de la respuesta en frecuencia se han elegido resistencias con tolerancias del 1% para programar a cada uno de estos chips. El orden en que están colocados los filtros en el Anexo A es el que se indica a continuación :

- Filtro paso banda con una banda de paso de 1KHz, banda de corte 3KHz y frecuencia central de 8KHz.
- Filtro paso banda con una banda de paso de 1KHz, banda de corte 3KHz y frecuencia central de 16KHz.
- Filtro paso banda con una banda de paso de 1KHz, banda de corte 3KHz y frecuencia central de 32KHz.
- Filtro paso banda con una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 64KHz.
- Filtro paso banda con una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 96KHz. Implementación con MAX274.
- Filtro paso banda con una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 96KHz. Implementación con MAX275.
- Filtro paso banda con una banda de paso de 1KHz, banda de corte 20KHz y frecuencia central de 256KHz.
- Filtro paso banda con una banda de paso de 128KHz, banda de corte 160KHz y frecuencia central 96KHz.
- Filtro paso banda con una banda de paso de 128KHz, banda de corte 160KHz y frecuencia central 256KHz.

Los siete primeros filtros son los filtros paso banda muy selectivos para dejar pasar su frecuencia central y eliminar cualquier otra frecuencia. En cuanto a los dos últimos filtros paso banda, son los que se colocan para filtrar las señales moduladas PSK. El que tiene la frecuencia central de 96KHz deja pasar entre las frecuencias :

$$\begin{aligned}
 96\text{KHz} - \frac{128\text{KHz}}{2} &= 32\text{KHz} \\
 96\text{KHz} + \frac{128\text{KHz}}{2} &= 160\text{KHz}
 \end{aligned}
 \tag{4.11}$$

Y el que tiene la frecuencia central de 256KHz deja pasar entre las frecuencias :

$$\begin{aligned}
 256\text{KHz} - \frac{128\text{KHz}}{2} &= 192\text{KHz} \\
 256\text{KHz} + \frac{128\text{KHz}}{2} &= 320\text{KHz}
 \end{aligned}
 \tag{4.12}$$

Se puede observar que se ha implementado el filtro paso banda que tiene una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 96KHz con el MAX274 y el MAX275 simultáneamente. Esto es debido a que con el MAX274 se obtenía una buena atenuación a las frecuencias por debajo de 96KHz, pero una pobre atenuación a las frecuencias por encima de 96KHz. Mientras que el MAX275 obtiene el resultado inverso. La solución para este filtro entonces es poner en cascada las dos implementaciones, así las carencias de un integrado se suplen con las virtudes del otro.

4.3 Esquemáticos del modem

Después de haber dado valor a los parámetros del diseño en este mismo capítulo, se puede proceder a implementar los diagramas de bloques del capítulo anterior de diseño y simulación del modem. Para ello se van a emplear los diagramas de bloques más detallados que son los que están a un nivel de abstracción más bajo. Cada bloque se va a substituir por la combinación de componentes discretos y circuitos integrados que sea necesario. Gracias a estar los bloques a bajo nivel, esta substitución se hace inmediatamente y requiere pocos componentes para cada bloque.

La implementación se va a dividir en dos partes para facilitar su realización. En primer lugar se van a realizar los esquemáticos, donde aparecen los símbolos de los componentes y circuitos integrados con sus interconexiones. Una vez obtenidos los esquemáticos, se procederá a fabricar las placas de circuito impreso que contendrán los mismos elementos que los esquemáticos pero ya de una forma física.

Los esquemáticos son una herramienta fundamental en la etapa de la implementación, debido a que en ellos se puede visualizar rápidamente la disposición de los elementos que lo componen. Se va a emplear el software [6] que es un programa para realización de esquemáticos a partir de las librerías de componentes que tiene almacenadas.

Estas librerías [7] contienen los símbolos que van a representar a cada elemento y pueden ser ampliadas por el usuario sino disponen de los componentes que se estén usando. Cada símbolo de un esquemático tiene a su lado el nombre con el que lo identifica el fabricante. Pero además por si se usan varios símbolos iguales en el mismo esquemático, se diferencian con una numeración que asigna automáticamente este software. Además cada terminal de un símbolo cualquiera tiene un número. Este número coincide con la patilla que ocupa en el circuito integrado que lo contiene. Todo esto facilitará la parte posterior de fabricar las placas de circuito impreso.

Los esquemáticos se pueden consultar en las siguientes figuras que se muestran a continuación. Se van a implementar dos modem completos. El modem tipo A va a emplear para transmitir sus datos la portadora de 96KHz y para recibir usará la portadora de 256KHz. Mientras que el modem tipo B emplea las portadoras de forma complementaria. Es decir, para transmitir sus datos usa la portadora de 256KHz y para recibir la portadora de 96KHz.

En la figura 4.2 aparece el esquemático que muestra la visión global del modem tipo A. En él se pueden apreciar dos filtros paso banda, el que tiene una banda de paso de 128KHz, banda de corte 160KHz y frecuencia central 96KHz. Y el que tiene una banda de paso de 128KHz, banda de corte 160KHz y frecuencia central 256KHz. Estos filtros han sido explicados anteriormente en este mismo capítulo. En este esquemático se incluyen también los biestables J-K en configuración tipo D. El biestable numerado como K1B se emplea para convertir la señal TTL de 16KHz a 8KHz. Los biestables K2A y K2B junto con el multiplexor UX1 se emplean para generar cinco secuencias posibles para transmitir las, se puede elegir una de ellas por medio de los interruptores V1. El amplificador operacional Q5B se emplea para sumar la señal modulada PSK con portadora de 96KHz y el tono de baja frecuencia de 8KHz. La salida de este operacional es la que se va a transmitir a la línea de transmisión. Por último los integrados Y1 y X1 se emplean para obtener $\pm 5V$ a partir de los $\pm 15V$ de la fuente de alimentación externa.

Junto a los símbolos explicados en el párrafo anterior aparecen cinco “cajas”. Cada una de estas cajas contiene un esquemático. El nombre de cada esquemático aparece en la parte superior de la caja que lo representa. Así se puede observar que estos esquemáticos corresponden exactamente a los diagramas de bloques que se estudiaron en la etapa de diseño del modem.

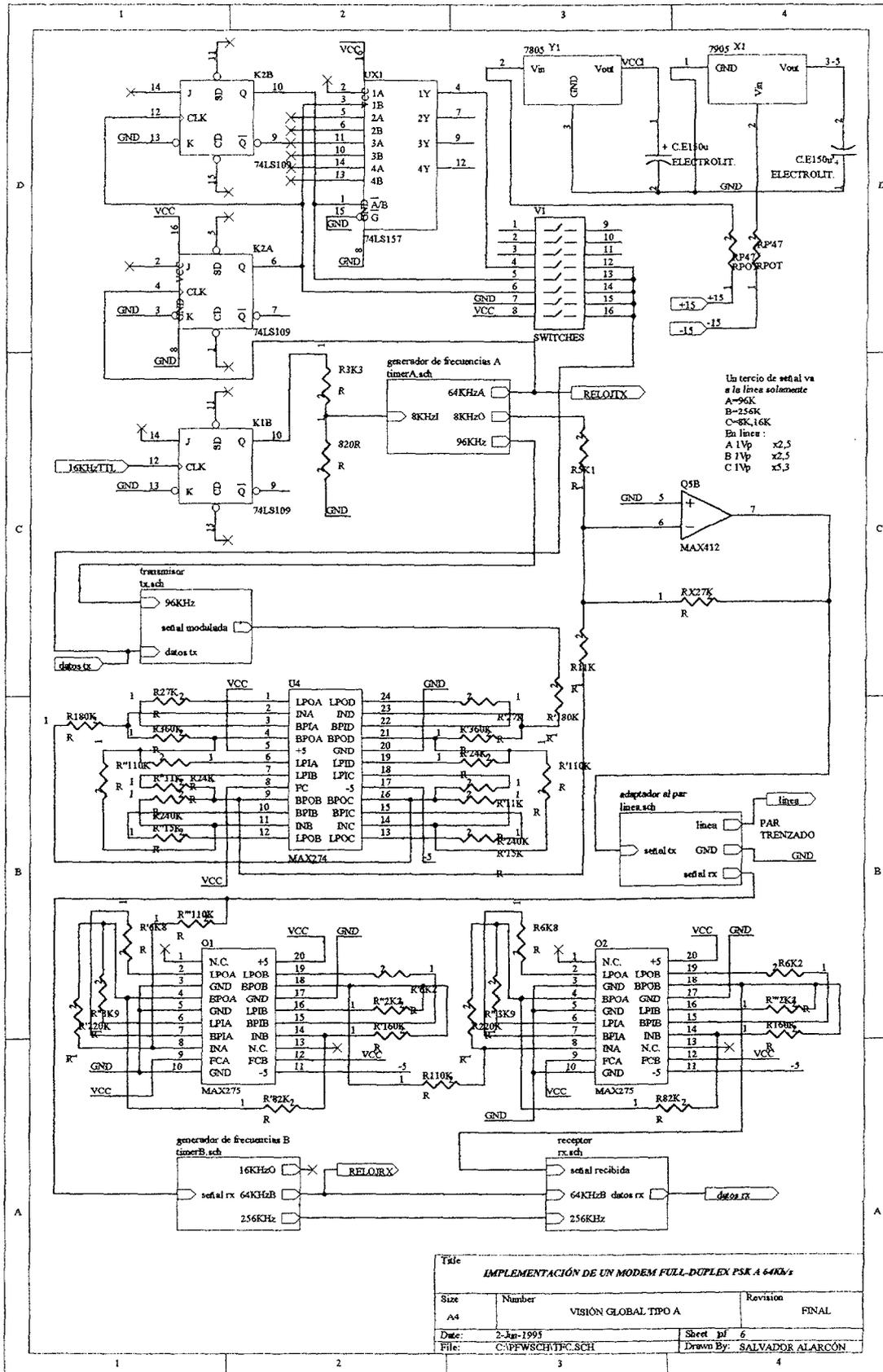


Figura 4.2: Visión global tipo A

En la figura 4.3 se muestra el esquemático que corresponde con el diagrama de bloques del generador de frecuencias del modem tipo A de la figura 3.4 del capítulo anterior. Se puede observar el filtro paso banda con una banda de paso de 1KHz, banda de corte 3KHz y frecuencia central de 8KHz. El filtro paso banda con una banda de paso de 1KHz, banda de corte 3KHz y frecuencia central de 32KHz. El filtro paso banda con una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 64KHz. Y el filtro paso banda con una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 96KHz. También se pueden observar los generadores de armónicos que se componen de un multiplicador y de un sumador realimentado. Los comparadores empleados son Q1A, Q2A y T1.

La figura 4.4 muestra el esquemático que corresponde con el diagrama de bloques del generador de frecuencias del modem tipo B de la figura 3.8 del capítulo anterior. Se puede observar el filtro paso banda con una banda de paso de 1KHz, banda de corte 3KHz y frecuencia central de 16KHz. El filtro paso banda con una banda de paso de 1KHz, banda de corte 10KHz y frecuencia central de 64KHz. Y el filtro paso banda con una banda de paso de 1KHz, banda de corte 20KHz y frecuencia central de 256KHz. También se pueden observar los generadores de armónicos que se componen de un multiplicador y de un sumador realimentado. Los comparadores empleados son Q3A, Q4A y T2.

La figura 4.5 es el esquemático que corresponde con el diagrama de bloques del modulador PSK de figura 3.9 del capítulo anterior. Se observa como se obtiene la referencia de los 2.5V por medio de las resistencias $R''''6K8$ y $R''6K8$. El comparador empleado es el Q5A y el multiplicador el M5.

La figura 4.6 es el esquemático que corresponde con el diagrama de bloques del demodulador PSK de la figura 3.10 del capítulo anterior. El operacional Q6A no es más que un amplificador cuya ganancia se puede elegir por medio de los interruptores V1. El multiplicador es el M6 y los comparadores los Q6B Y S1B. La salida de los comparadores se lleva al biestable K1A, para que este sincronizada con el reloj de recepción de 64Kb/s. El integrador se compone del operacional L1A, del condensador de 120pF y del interruptor P1A también sincronizado con el reloj de recepción de 64Kb/s. El operacional L1B se emplea como sumador y su misión es compensar el offset de salida del multiplicador M6.

La figura 4.7 es el esquemático que corresponde con el diagrama de bloques del circuito adaptador a la línea de la figura 3.11 del capítulo anterior. Las resistencias que se emplean son la 620R y 620R'. Como protección frente a sobretensiones que se puedan producir en la línea de transmisión se han incluido los diodos Zener Z1 y Z2 en serie. Y para protección frente a sobrecorrientes que se puedan producir en la línea de transmisión se ha incluido el fusible F1.

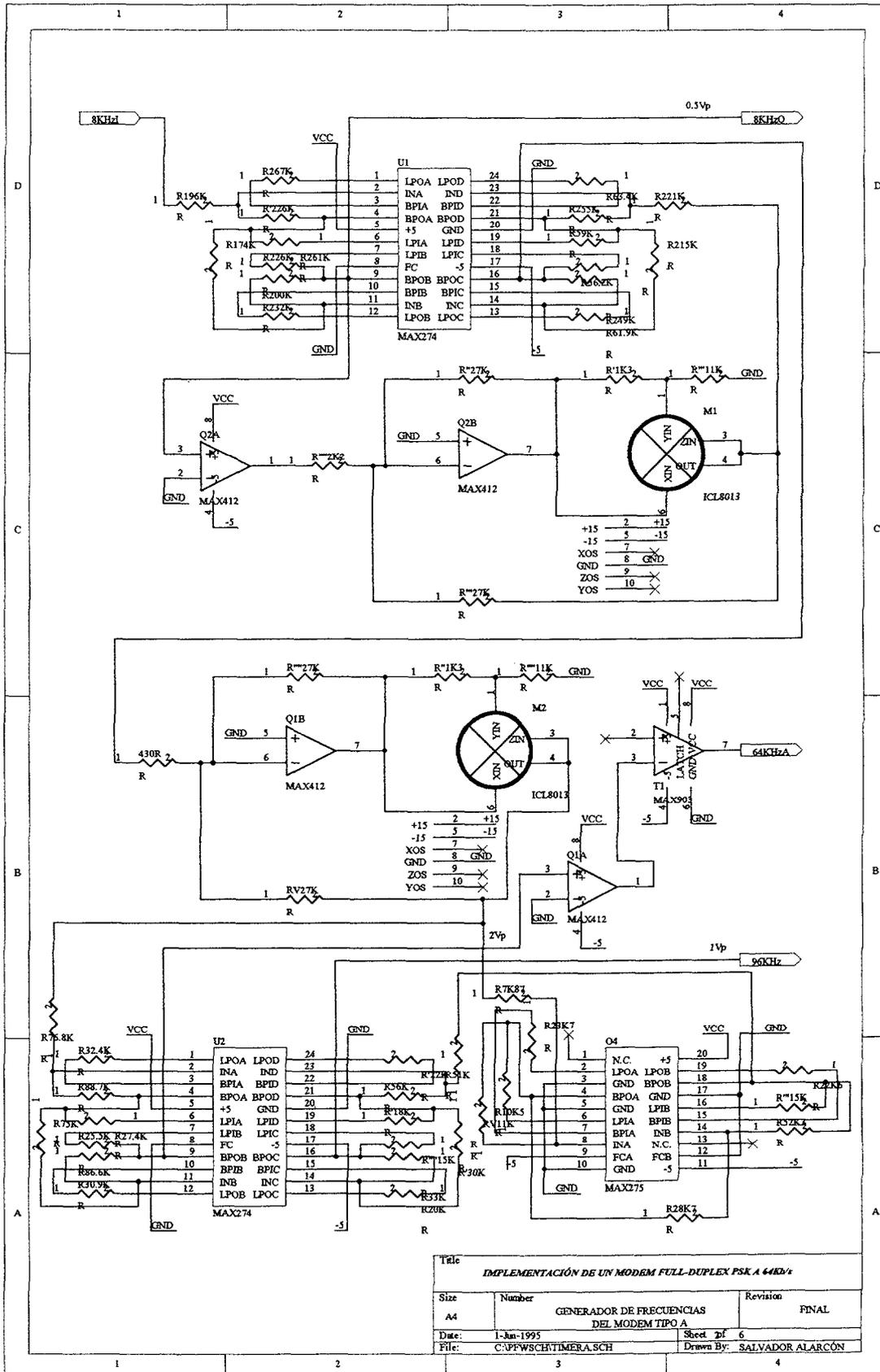


Figura 4.3: Generador de frecuencias del modem tipo A

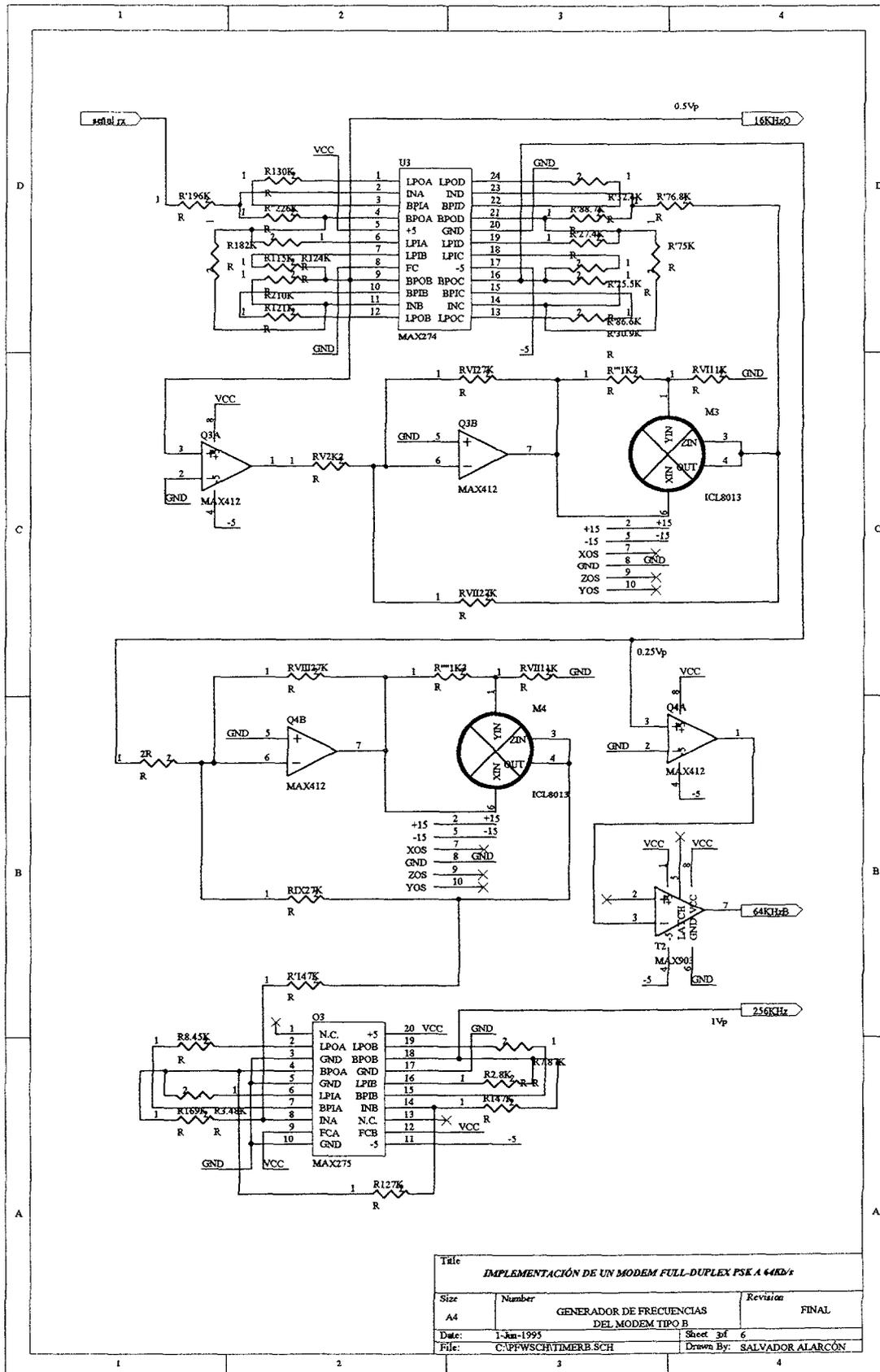


Figura 4.4: Generador de frecuencias del modem tipo B

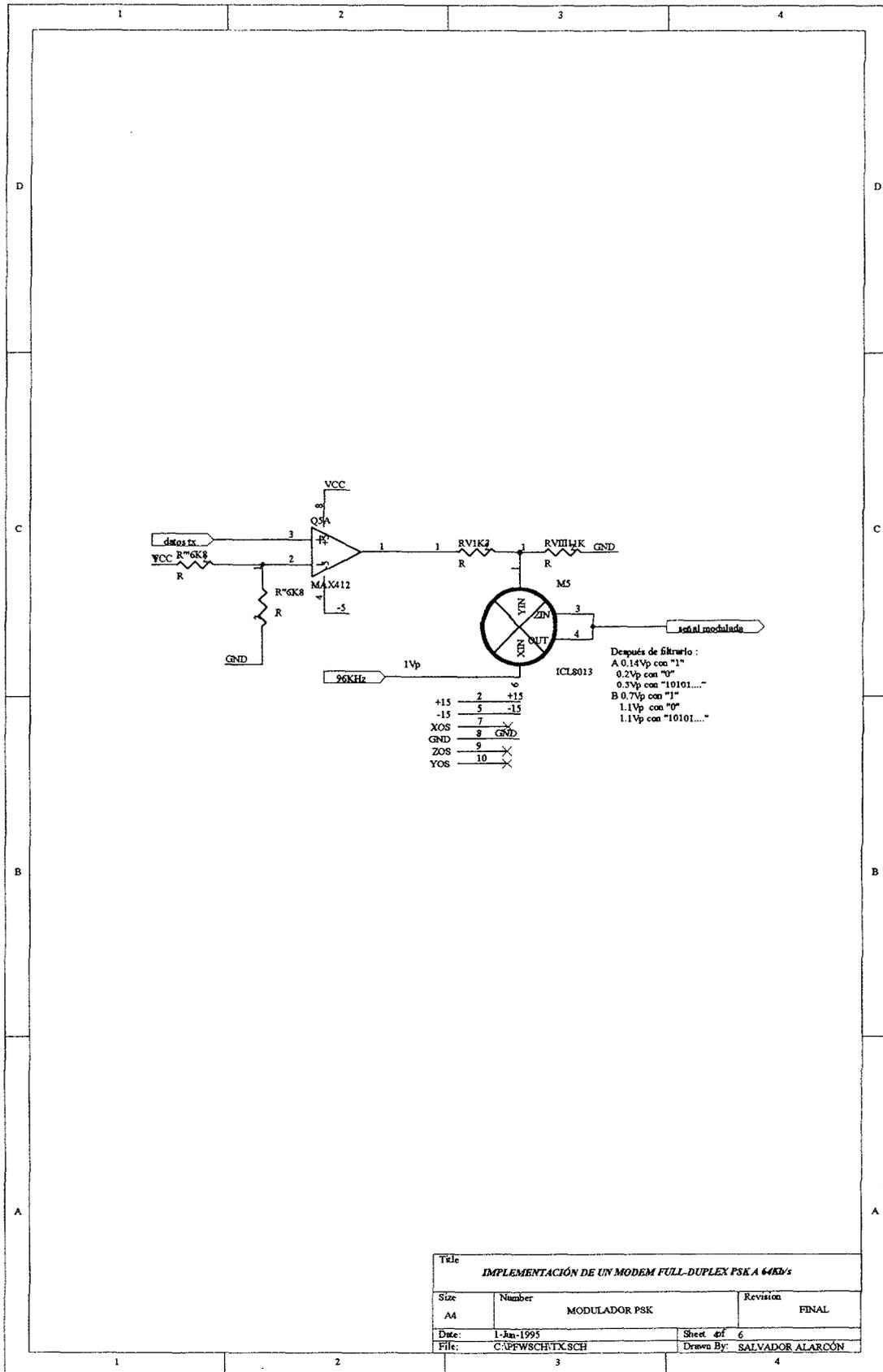


Figura 4.5: Modulador PSK

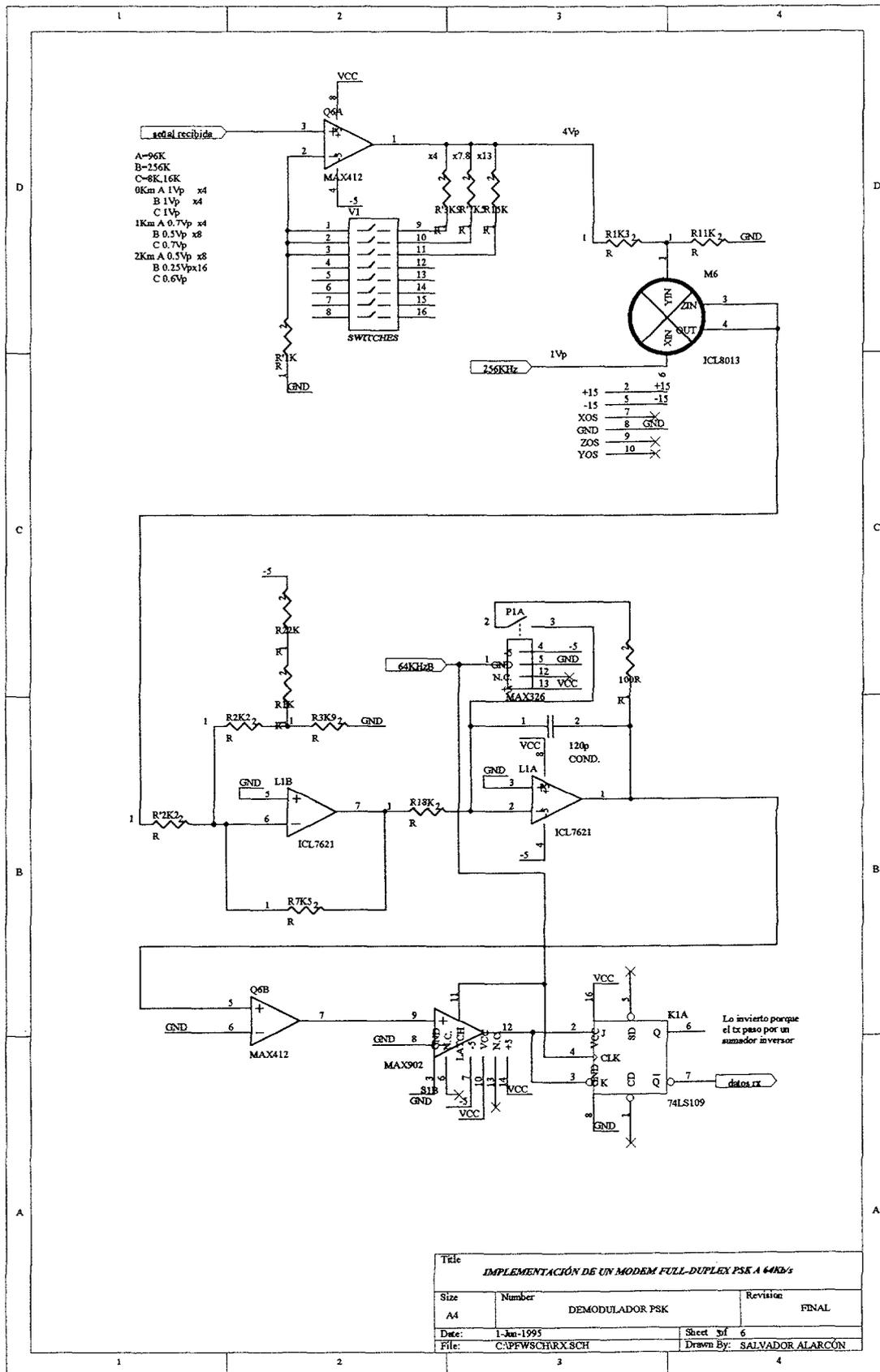


Figura 4.6: Demodulador PSK

Título			
IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64Kb/s			
Size	Number	Revisión	
A4	DEMODULADOR PSK	FINAL	
Date:	1-Jun-1993	Sheet	5/6
File:	C:\PFW\SCHRXSCH	Drawn By:	SALVADOR ALARCÓN

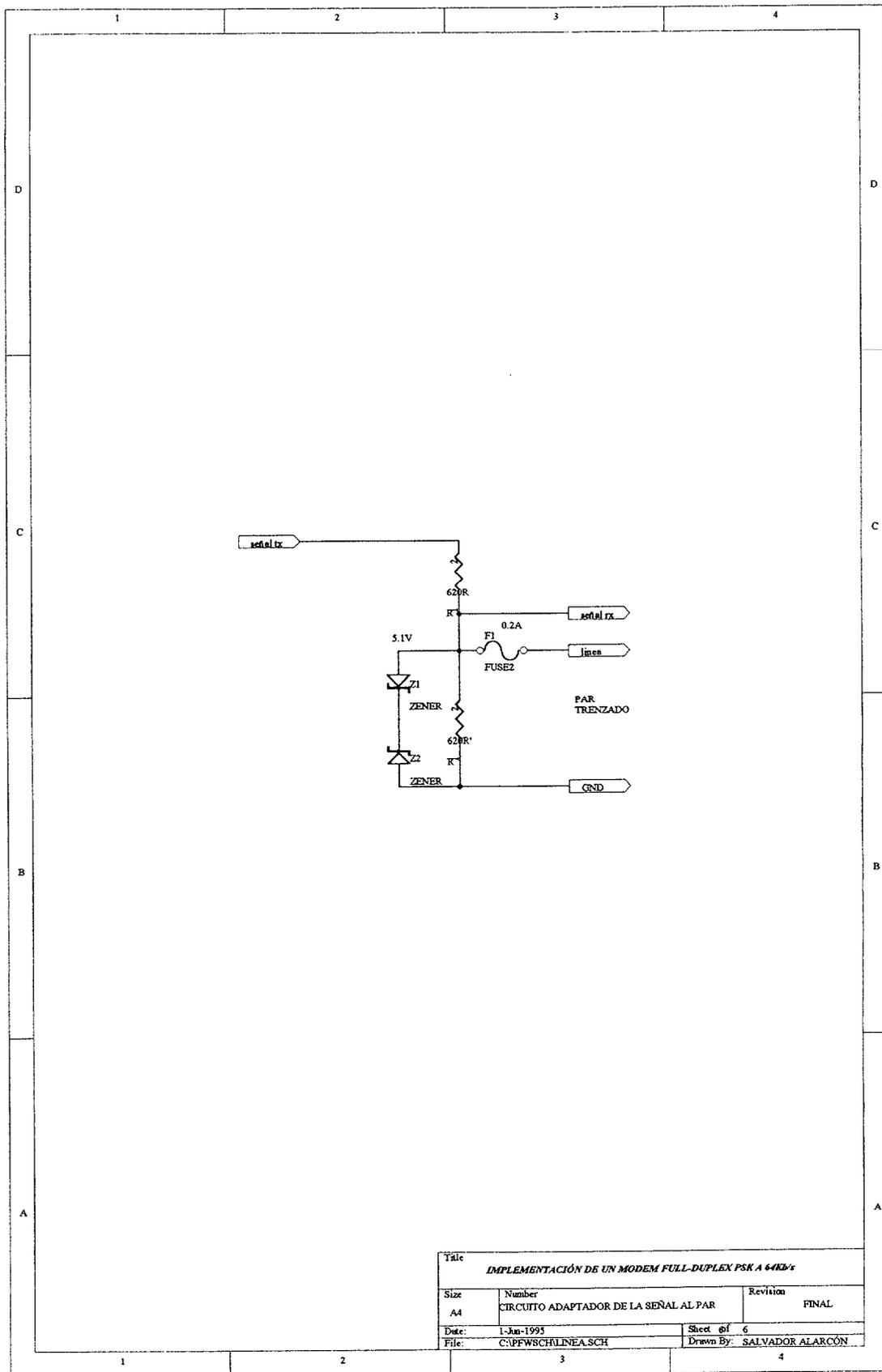


Figura 4.7: Circuito adaptador de la señal al par

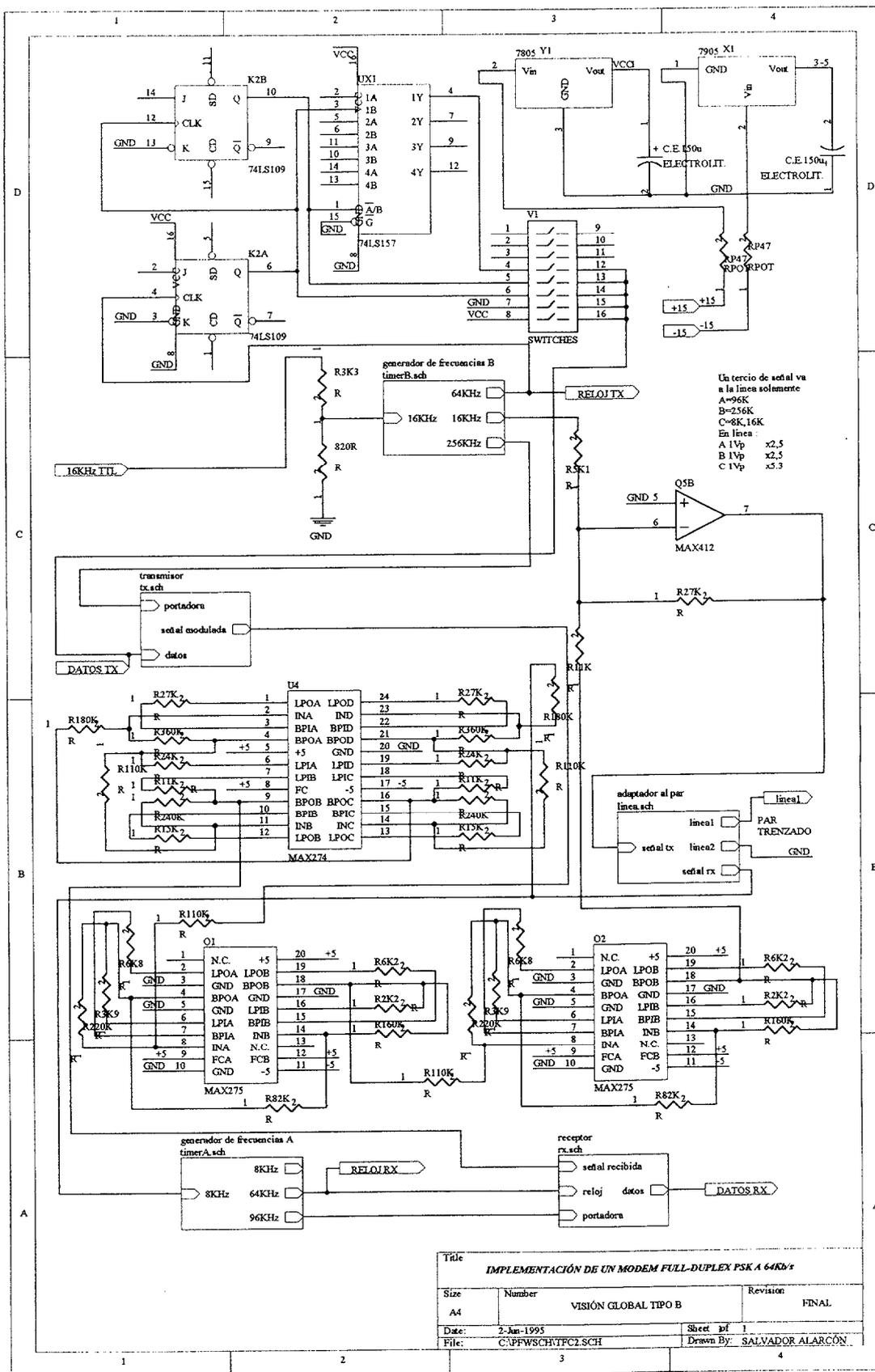


Figura 4.8: Visión global tipo B

En la figura 4.8 se presenta el esquemático del modem tipo B. Si comparamos este esquemático con el de la figura 4.2 se observa que contienen los mismos elementos, excepto que no necesita convertir la señal TTL de 16KHz a 8KHz. Lo que los diferencia únicamente son las interconexiones, debido a que lo que antes era la portadora de transmisión ahora es la de recepción y viceversa. Este detalle va a facilitar la segunda parte de la implementación que es la realización de las placas de circuito impreso.

4.4 Realización de las PCB

Los esquemáticos desarrollados con el software de la sección anterior, pueden ser importados como entradas de otro software de la misma casa PROTEL [8]. Este software a partir de estos esquemáticos facilita la realización de las PCB (Printed Circuit Board), ya que asigna a cada dispositivo su encapsulado y muestra las conexiones que se deben realizar entre los distintos dispositivos según aparece en el esquemático que ha sido importado. Esto será comentado con mayor extensión más adelante en esta misma sección.

Se deben implementar todos los esquemáticos de la sección anterior para fabricar los dos modem de que se compone este proyecto. Para facilitar la implementación se ha optado por agrupar todos los esquemáticos y dividirlos en módulos. Cada uno de estos módulos equivaldrá a una PCB y van a contener un número pequeño de esquemáticos. Las principales ventajas de emplear el diseño modular son :

- Abarata costes en la realización de los dos tipos de modem, el A y el B. Esto es debido a que los módulos que necesitan ambos modem son los mismos, como vimos en la sección anterior. Lo único que cambia es la interconexión entre ambos. Así el número de módulos distintos que hace falta realizar es menor, y al fabricar en mayor cantidad los mismos módulos se puede conseguir una reducción de los precios de fabricación.
- Permite una comprobación de cada módulo independientemente. Esto facilita la verificación del funcionamiento global de forma gradual. Además permite realizar de forma más rápida y eficaz la reparación de posibles averías.

A continuación en las siguientes figuras se va a mostrar como se ha llevado a cabo la división modular y también la interconexión de estos módulos en el modem del tipo A y posteriormente del modem tipo B.

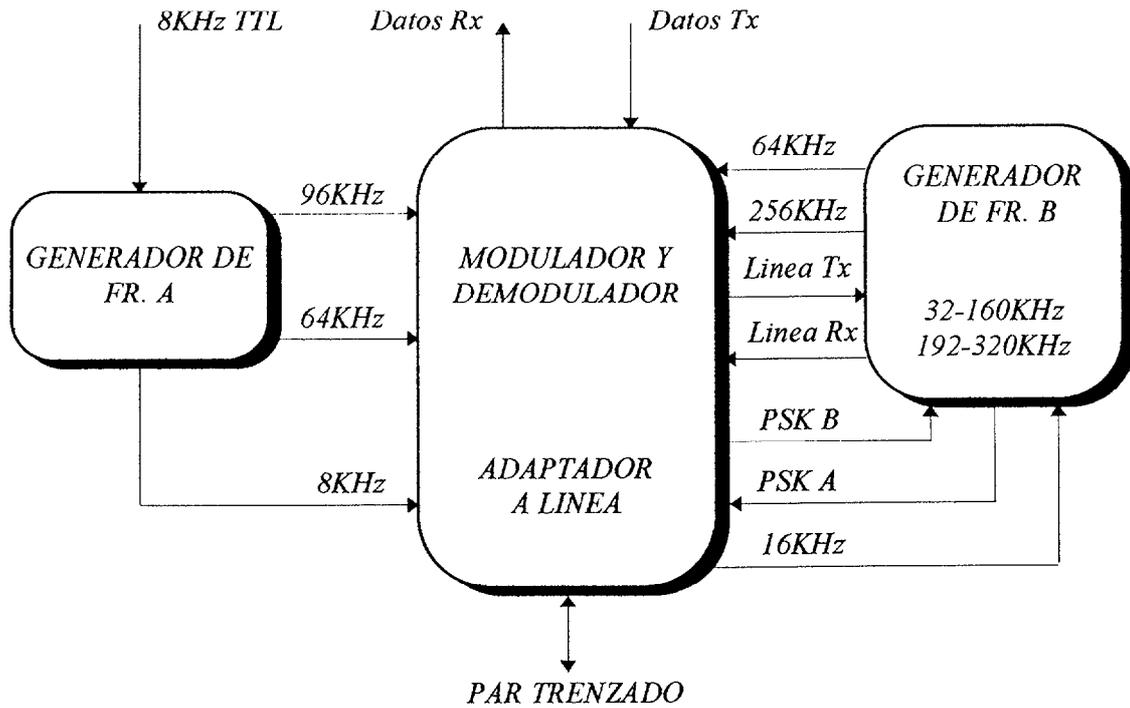


Figura 4.9: Interconexión del modem A

Como se puede ver en la figura 4.9 cada modem contiene tres módulos. En este caso la portadora de transmisión de 96KHz y el reloj de transmisión de 64KHz lo suministra el generador de frecuencias A. Mientras que la portadora de recepción de 256KHz y el reloj de recepción de 64KHz lo da el generador de frecuencias B.

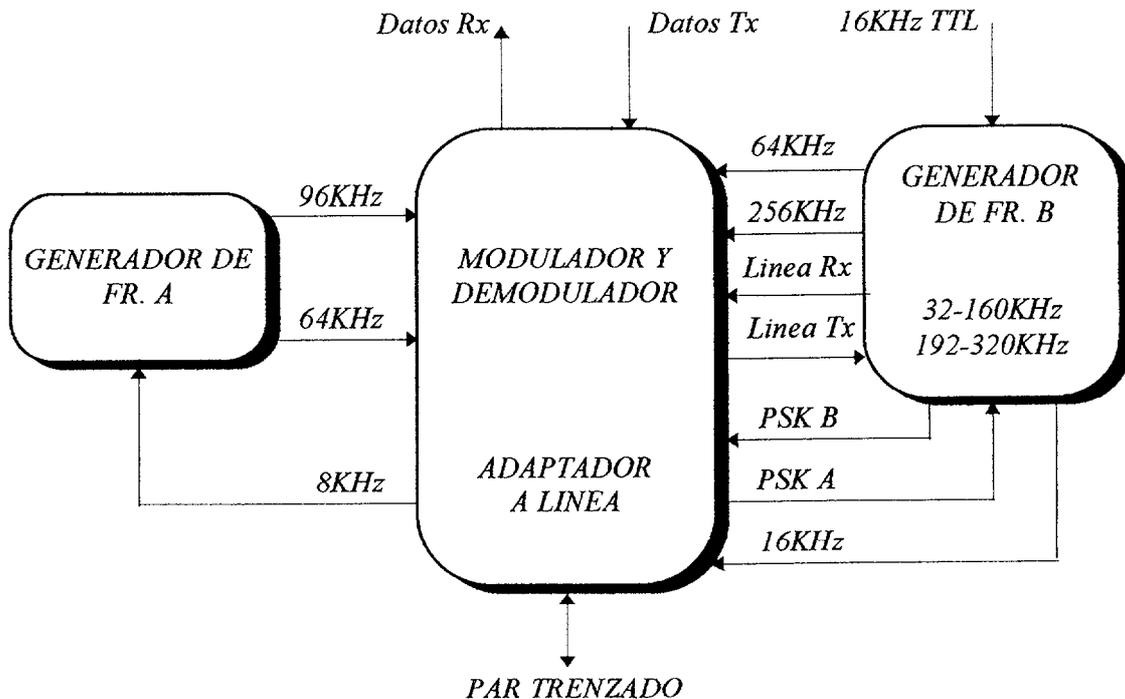


Figura 4.10: Interconexión del modem B

En la figura 4.10 se presenta el modem tipo B, donde la portadora de transmisión de 256KHz y el reloj de transmisión de 64KHz lo suministra el generador de frecuencias B. Mientras que la portadora de recepción de 96KHz y el reloj de recepción de 64KHz lo proporciona el generador de frecuencias A. Además el generador de frecuencias B es el encargado de crear la señal sinusoidal de 16KHz que se transmite a la línea junto a la señal modulada PSK.

Cada módulo está contenido en una tarjeta PCB (Printed Circuit Board). De esta forma se deduce que cada modem se compone de tres PCB debidamente interconectadas como se mostró en las dos figuras anteriores.

En el proyecto se han realizado los dos tipos de modem para poder comprobar el funcionamiento total. Entonces el proyecto lo forman seis PCB de las que tres forman el modem tipo A y las otras tres el modem B.

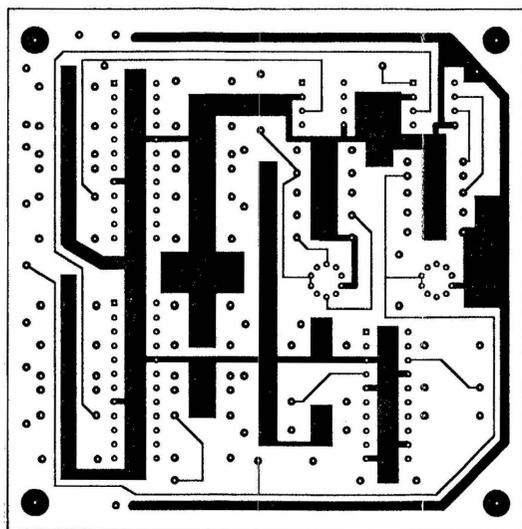
La realización de las PCB ha implicado el uso de un software de desarrollo para PCB. La elección ha sido [8] Protel para Windows, debido a que admite como entrada los esquemáticos que se han explicado en el capítulo anterior. A partir de un esquemático traduce cada símbolo por el componente físico que lo implementa, y muestra las conexiones que deben realizarse entre los diversos componentes.

A continuación se permite realizar la disposición de los circuitos y la conexión automática o manualmente. En la realización de estas placas para optimizar el área de la PCB se ha empleado la disposición de los circuitos manual. El conexionado usado es el automático en las zonas de pocas interconexiones y el conexionado manual en las de muchas conexiones.

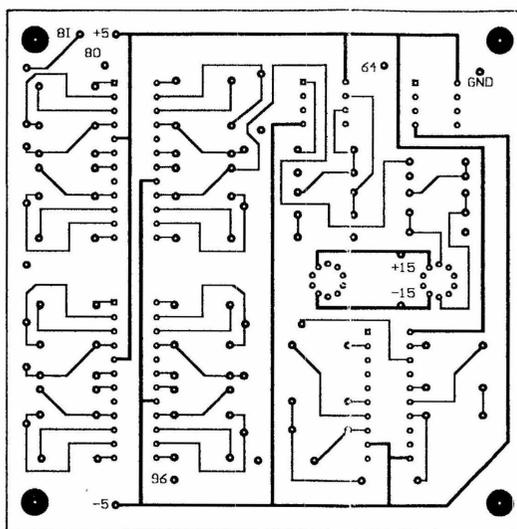
Debido a la alta densidad de conexiones que requieren los esquemáticos, se van a realizar las PCB a doble cara. Esto permite situar pistas tanto en la cara superior como en la inferior de cada PCB.

En las figuras siguientes aparece la disposición de los componentes en las tarjetas y las pistas que los interconectan. En la realización de las PCB es necesario conocer los encapsulados de los integrados empleados. Las cotas y características de los encapsulados se pueden consultar en los catálogos de los fabricantes.

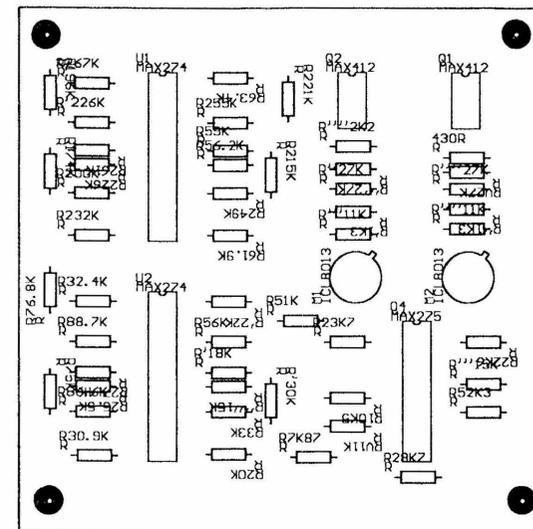
La PCB “generador de frecuencia A” contiene al esquemático “generador de frecuencias A”. La PCB “generador de frecuencia B y filtros paso banda” contiene al esquemático “generador de frecuencias B”, y además los filtros paso banda de 32-160KHz y de 192-320KHz que están en el esquemático “visión global”, tanto del tipo A como del tipo B. En cuanto a la PCB “modulador, demodulador y adaptador a línea” contiene los esquemáticos “modulador PSK”, “demodulador PSK”, “circuito adaptador de la señal al par”. Además esta PCB “modulador y demodulador” incluye la parte de alimentación de $\pm 5V$ y todos los integrados TTL que se emplean en la realización de cada modem.



VISTA POSTERIOR DE LA TARJETA
(PISTAS)

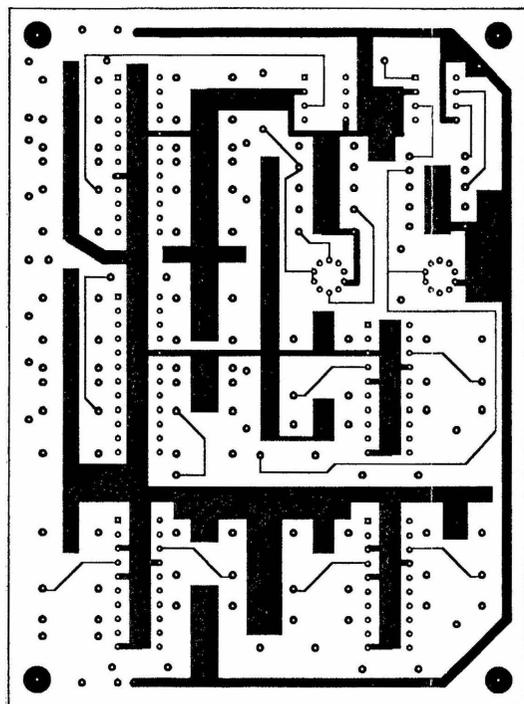


VISTA ANTERIOR DE LA TARJETA
(PISTAS)

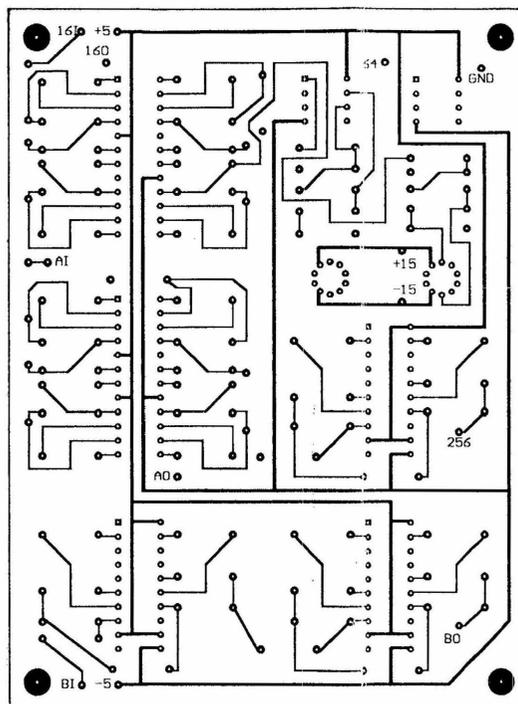


VISTA ANTERIOR DE LA TARJETA
(COMPONENTES)

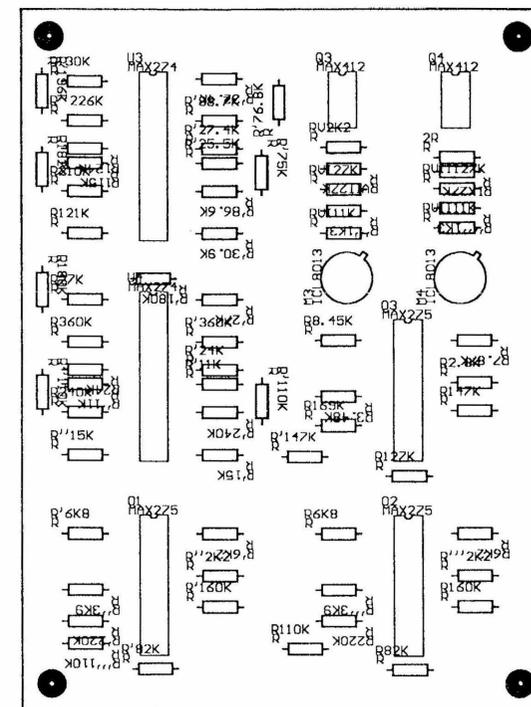
PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACION: 	
FIGURA N° 4.11	DESCRIPCIÓN: PCB GENERADOR DE FRECUENCIA A	SALVADOR ALARCÓN CARRANZA FECHA: SEPTIEMBRE, 1995	
		ESCALA: —	



VISTA POSTERIOR DE LA TARJETA
(PISTAS)

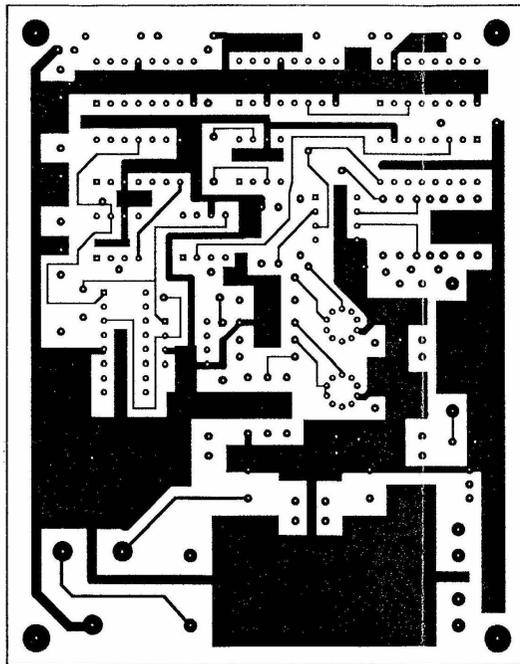


VISTA ANTERIOR DE LA TARJETA
(PISTAS)

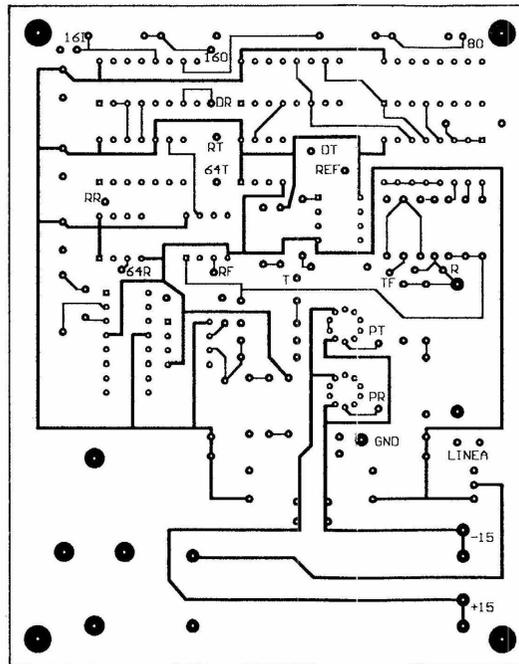


VISTA ANTERIOR DE LA TARJETA
(COMPONENTES)

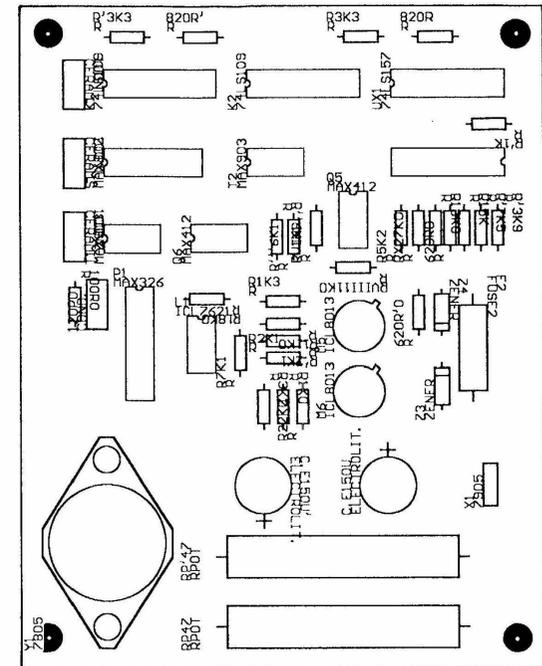
PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN: SALVADOR ALARCÓN CARRANZA	
FIGURA N° 4.12	DESCRIPCIÓN: PCB GENERADOR DE FRECUENCIA B Y FILTROS PASO BANDA	FECHA: SEPTIEMBRE, 1995	ESCALA: —



VISTA POSTERIOR DE LA TARJETA
(PISTAS)



VISTA ANTERIOR DE LA TARJETA
(PISTAS)



VISTA ANTERIOR DE LA TARJETA
(COMPONENTES)

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN: SALVADOR ALARCÓN CARRANZA	
FIGURA N° 4.13	DESCRIPCIÓN: PCB MODULADOR, DEMODULADOR Y ADAPTADOR A LINEA	FECHA: SEPTIEMBRE, 1995	ESCALA: —

4.5 Puesta a masa del modem

En el capítulo 3 de diseño y simulación del modem, se presentaron las reglas de diseño para realizar la puesta a masa tanto del cableado entre las PCB, como del plano de masa de las propias PCB. Estas reglas se han seguido para realizar el plano de masa de las placas de circuito impreso que se han presentado en las figuras anteriores, como se verá en la subsección siguiente. Ahora se va a analizar que tipo de cableado es el más conveniente para realizar la puesta a masa de este proyecto.

En primer lugar hay que tener en cuenta que se va a trabajar con frecuencias menores de 10MHz. Esta frecuencia era la barrera para usar una puesta a masa de un solo punto o multipunto, tal y como se vió en el capítulo 3. Entonces por estar a bajas frecuencias lo más conveniente es realizar una puesta a masa de un solo punto. Esto era debido a que sólo a altas frecuencias la longitud del cableado puede suponer un incremento muy elevado en la impedancia del cable, por lo que se intentan reducir estas longitudes al mínimo. A bajas frecuencias no se nos presentará este problema.

La solución final que se ha adoptado es la masa de un solo punto con conexión serie para todas las tarjetas PCB. Esto es debido al buen comportamiento que presenta a bajas frecuencias y las pequeñas distancias que hay para interconectar las PCB que están dentro de la carcasa. Cuando las distancias a cablear son muy grandes la conexión serie debe realizarse en paralelo para obtener un mejor resultado, pero para pequeñas distancias el exceso de cableado que introduce la conexión en paralelo no es justificable frente a la conexión en serie.

4.5.1 Disposición de la puesta a masa en las PCB

Ya se explicó en el capítulo 3 que los diferentes tipos de circuitos (analógicos, digitales y ruidosos) que pueden aparecer en la misma PCB pueden perturbar al plano de masa [10] que debe existir en la misma. La solución que se adoptó es agrupar cada uno de los tipos de circuitos mencionados anteriormente. Así una PCB tendrá tres zonas distintas, y cada una de ellas tendrá su propia masa, como se pudo apreciar en la figura 3.18.

En las PCB que se han diseñado para este proyecto estas consideraciones se ha tenido en cuenta. Los circuitos digitales TTL de cada modem se han agrupado en la placa llamada “modulador y demodulador” que apareció en la figura 4.13. Esta parte TTL tiene su propia línea de masa que pasa exactamente por debajo de estos integrados. No se han empleado circuitos ruidosos, como reles o motores. Por lo que no ha sido necesario tenerlos en cuenta.

En la figura 4.14 se presenta en detalle el plano de masa de la PCB llamada “modulador y demodulador”. En este plano de masa, la zona de circuitos digitales (TTL) se ha dispuesto en la fila más superior de integrados. Como se dijo anteriormente estos integrados emplean su propia línea de masa.

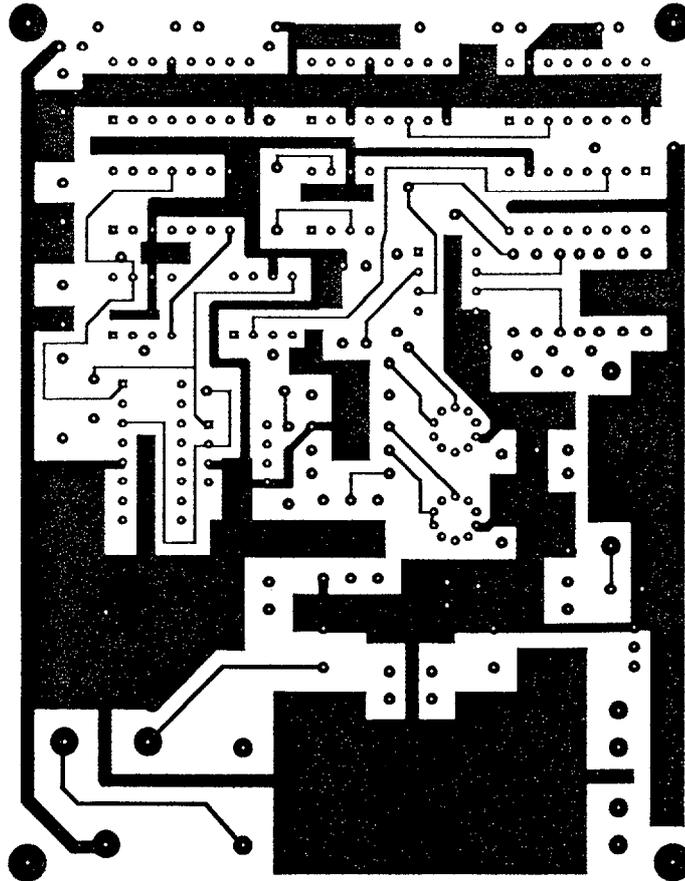


Figura 4.14: Plano de masa de una PCB

4.6 Cableado entre las PCB

Como se ha visto en las secciones anteriores, la conexión entre los tres tipos de tarjetas de circuito impreso que forman el modem determinan si es del tipo A o del

tipo B. En la Tabla 2 se indican los mnemotécnicos que se van a emplear para mencionar a las diversas señales.

GENERADOR DE FR. A	SIGNIFICADO DEL MNEMOTECNICO
8I	entrada de 8KHz TTL de amplitud mitad
8O	salida de 8KHz sinusoidal
64	salida de 64KHz cuadrada
96	salida de 96KHz sinusoidal

GENERADOR DE FR. B	SIGNIFICADO DEL MNEMOTECNICO
16I	entrada de 16KHz TTL de amplitud mitad
16O	salida de 16KHz sinusoidal
64	salida de 64KHz cuadrada
256	salida de 256 KHz sinusoidal
AI	entrada del filtro paso banda 32-160KHz
AO	salida del filtro paso banda 32-160KHz
BI	entrada del filtro paso banda 192-320KHz
BO	salida del filtro paso banda 192-320KHz

MODULADOR Y DEMODULADOR	SIGNIFICADO DEL MNEMOTECNICO
16I	entrada de 16KHz TTL
16O	salida de 16KHz TTL de amplitud mitad
8O	salida de 8KHz TTL de amplitud mitad
RT	reloj de transmisión
RR	reloj de recepción
PT	portadora de transmisión
PR	portadora de recepción
T	señal transmitida PSK
TF	señal transmitida PSK filtrada
R	señal recibida
RF	señal recibida PSK filtrada

Tabla 2 Mnemotécnicos de las señales

Los mnemotécnicos que se emplean para mencionar las distintas señales corresponden a los que físicamente están grabados en la cara superior de las PCB. En las figuras 4.11, 4.12 y 4.13 se pueden consultar las vistas de los componentes y de las pistas de ambas caras superior e inferior de todas las PCB.

A continuación se relaciona el código de colores que se ha empleado para interconectar las diversas señales de las tarjetas que se debe realizar para obtener el modem tipo A.

GENERADOR DE FR. A	CABLEADO ENTRE LAS PCB	MODULADOR Y DEMODULADOR
8I	blanco-rojo	8O
8O	marrón-negro	REF
64	verde-negro	64T
96	verde-azul	PT

GENERADOR DE FR. B	CABLEADO ENTRE LAS PCB	MODULADOR Y DEMODULADOR
16I	blanco-marrón	R
64	amarillo-azul	64R
256	amarillo-negro	PR
AI	blanco-azul	T
AO	amarillo-marrón	TF
BI	blanco-amarillo	R
BO	azul-negro	RF

Tabla 3 Cableado del modem tipo A

En la Tabla 3 aparece el código de colores del cableado que se realiza entre la PCB “generador de frecuencias A” y la PCB “modulador y demodulador”. Y también entre la PCB “generador de frecuencias B” y la PCB “modulador y demodulador”. Con todas estas interconexiones se obtiene el modem tipo A.

A continuación se presenta el cableado que se debe realizar para obtener el modem del tipo B, que al emplear distinto código de colores que el modem tipo A, permite identificar fácilmente si un cable determinado pertenece a uno o a otro modem.

GENERADOR DE FR. A	CABLEADO ENTRE LAS PCB	MODULADOR Y DEMODULADOR
8I	blanco-rojo	R
64	marrón-negro	64R
96	verde-negro	PR

GENERADOR DE FR. B	CABLEADO ENTRE LAS PCB	MODULADOR Y DEMODULADOR
16I	verde-azul	16O
16O	blanco-marrón	REF
64	amarillo-azul	64T
256	amarillo-negro	PT
AI	blanco-azul	R
AO	amarillo-marrón	RF
BI	blanco-amarillo	T
BO	azul-negro	TF

Tabla 4 Cableado del modem tipo B

En la Tabla 4 aparece el código de colores del cableado que se realiza entre la PCB “generador de frecuencias A” y la PCB “modulador y demodulador”. Y también entre la PCB “generador de frecuencias B” y la PCB “modulador y demodulador”. Con todas estas interconexiones se obtiene el modem tipo B.

Por último, a todo el cableado anterior se debe sumar el cableado dedicado a la alimentación necesaria para el funcionamiento de todas las tarjetas de circuito impreso.

En la Tabla 5 se puede apreciar el código de colores para el cableado dedicado a la alimentación.

ALIMENTACIÓN	CABLEADO
+15V	rojo
-15V	azul
+5V	blanco
-5V	gris
GND	negro

Tabla 5 Cableado de la alimentación

4.7 Fabricación de la carcasa con material de metacrilato

Para una perfecta línea y una estudiada ergonomía se ha empleado como material de la carcasa el metacrilato. Esta elección se debe a la transparencia de este material junto a su elevada dureza.

La exposición del prototipo en la carcasa de metacrilato, permite apreciar las tarjetas de circuito impreso (PCB) así como el cableado que las interconecta. De esta forma no es necesario realizar aperturas, pudiéndose contemplar su interior aún en funcionamiento.

En el diseño de la carcasa se ha tenido en cuenta la disposición de las PCB que forman ambos modem A y B. Además se han dispuesto todos los puntos de medida, controles y alimentación externos que tienen cada modem.

Todos los planos elaborados en el diseño y fabricación de la carcasa pueden consultarse en el Anexo D. La lista de planos se ofrece a continuación:

1. DESPIECE Y LOCALIZACION CARCASA
2. PERSPECTIVA CONICA DE LA CARCASA
3. SITUACION DE LAS PLACAS EN LA BASE DE LA CARCASA
4. TAPA DE LA CARCASA
5. SOPORTE BISAGRA DE LA CARCASA
6. EJE DE GIRO PARA APERTURA DE LA CARCASA
7. TOPE DEL EJE DE GIRO PARA APERTURA DE LA CARCASA
8. SOPORTE TRASERO DE APOYO DE LA CARCASA
9. LATERAL IZQUIERDO, MODEM A, DE LA CARCASA
10. TORNILLERIA DE UNION DE LOS LATERALES A LA CARCASA
11. LATERAL DERECHO, MODEM B, DE LA CARCASA
12. BASE-FRONTAL DE LA CARCASA
13. SOPORTE DELANTERO DE APOYO DE LA CARCASA
14. ACOTADO DE LAS PCB

Capítulo 5

Medidas efectuadas en la recepción y transmisión del modem

En el capítulo 3 de diseño y simulación del modem se presentaron los diagramas de bloques del modem que se va a realizar. Estos diagramas de bloques y las simulaciones corresponden a un funcionamiento ideal de dichos bloques que constituyen la modulación y demodulación PSK. Las expresiones teóricas que rigen esta modulación PSK se estudiaron en el capítulo 2 de teoría de la transmisión digital de la información. Con todos estos estudios teóricos y de diseño se realizó la implementación del modem en el capítulo 4. En él se tuvieron que seleccionar los elementos físicos que van a substituir a los bloques que constituyen los mencionados diagramas de bloques de la etapa de diseño. Esto supone añadir al diseño original las limitaciones intrínsecas de los componentes, lo que afectará a los estudios teóricos que se han mencionado anteriormente.

El objetivo de este capítulo es evaluar el funcionamiento de los modem una vez que ya se encuentran implementados en las placas de circuito impreso. Para ello se van a analizar las medidas que se obtienen de los puntos más representativos de las PCB. Ya vimos en el capítulo 3 de diseño y simulación del modem como el demodulador PSK necesita disponer de la frecuencia portadora en fase con la que se empleó en el modulador PSK. Gracias a este sincronismo en fase al multiplicar la portadora recuperada con la señal modulada PSK se obtienen los mismos datos que se entregaron al modulador. Por este motivo se va a hacer un especial hincapié en medir la frecuencia portadora recuperada para comprobar que está en fase con la misma frecuencia portadora del transmisor. Esto se va a medir en el receptor visualizando simultáneamente en el tiempo la señal modulada PSK con la frecuencia portadora recuperada. Cuando se transmite un “1” lógico constantemente, la señal modulada PSK coincide con la frecuencia portadora del transmisor. Entonces basta con que la frecuencia portadora recuperada coincida con esta señal modulada PSK para afirmar que también esta en fase con la portadora de transmisión.

Cuando los datos que se transmiten son un “0” lógico la señal modulada PSK coincide con la frecuencia portadora del transmisor, pero invertida en fase. En este caso la medida de la frecuencia portadora recuperada deberá estar invertida en fase con la señal modulada PSK para que siga estando en fase con la portadora de transmisión.

Otra señal muy significativa en el funcionamiento del modem es la salida del filtro paso bajo del demodulador. Esta señal, como vimos en el capítulo 2 de teoría de la transmisión digital de la información, corresponde con la figura 2.15 que era la señal PSK*vp filtrada. El aspecto de esta señal ya deja distinguir los “1” y los “0” que se habían transmitido. También se procederá a medir el diagrama de ojos de esta señal como se mostró en la figura 2.16, y de lo abierto del ojo se podrá observar la facilidad con que recuperará los datos transmitidos. Al emplear como filtro paso bajo un filtro acoplado se obtendrá la máxima relación S/N a su salida, como ya vimos también en el capítulo 2, lo que contribuye a abrir más el diagrama de ojos. Esto es equivalente a decir que el filtro acoplado minimiza la probabilidad de error del demodulador, debido a que, como también vimos en el capítulo 2, la expresión de la probabilidad de error disminuye cuando aumenta la relación S/N. Esto se puede ver gráficamente observando nuevamente la figura 2.2 donde el parámetro ρ expresa la potencia de señal por bit respecto a la potencia de ruido por Hz, o sea una forma de expresar la relación S/N de la señal modulada.

Se van a realizar mediciones del espectro que presenta la señal modulada PSK filtrada que se introduce en línea, para estudiar dos aspectos fundamentales de esta. En primer lugar se medirá la relación S/N que como acabamos de explicar en el párrafo anterior determina la probabilidad de error del sistema. Y en segundo lugar se medirá el ancho de banda que ocupa esta señal modulada PSK filtrada. El ancho de banda es fundamental para obtener un parámetro del modem conocido como la eficiencia espectral. Cuanto más pequeño sea el ancho de banda de un sistema de modulación, más grande será su eficiencia espectral. La eficiencia espectral de un modem no determina su probabilidad de error, puesto que el ancho de banda no aparece en su fórmula vista en el capítulo 2 de teoría de la transmisión digital de la información. Pero nos proporciona una valiosa información de cómo utiliza el ancho de banda disponible un sistema de modulación. La modulación PSK tiene la mejor probabilidad de error, como se observó en la figura 2.2, pero a cambio necesita un gran ancho de banda, como se puede observar en la figura 2.19 también del capítulo 2, debido a los cambios tan bruscos de fase que introduce en la señal modulada. De esta forma la eficiencia espectral de la modulación PSK es pobre. Pero al filtrar esta señal PSK, como se explicó en el capítulo 4 de implementación del modem, el espectro queda reducido al doble de la velocidad de transmisión que es $r=64\text{Kb/s}$. De esta forma logramos aumentar su eficiencia espectral al disminuir su ancho de banda.

5.1 Visualización de formas de onda

La señal primordial en la demodulación PSK es la frecuencia portadora recuperada, ya que debe estar en fase con la misma frecuencia portadora que emplea el modulador PSK, tal y como se explicó en el capítulo 3 de diseño y simulación del

modem. Para conseguirlo se van a emplear dos tonos de baja frecuencia, uno para cada sentido de transmisión. En el capítulo 4 de implementación del modem se estudió la elección de dichos tonos y resultaron ser de 8KHz para el sentido de transmisión de A hacia B, y de 16KHz en el sentido de transmisión de B hacia A. También se argumentó la elección de las frecuencias portadoras y resultaron ser de 96KHz para el sentido de transmisión de A hacia B, y de 256KHz en el sentido de transmisión de B hacia A. Vamos a realizar las medidas en el sentido de transmisión de B hacia A, por lo tanto en el transmisor a partir del tono de 16KHz se generan la frecuencia portadora de 256KHz y el reloj de 64Kb/s. Ese mismo tono de 16KHz se envía a la línea de transmisión junto a la señal modulada y filtrada PSK. En el receptor a partir del tono recibido de 16KHz se van a generar las mismas frecuencia portadora de 256KHz y reloj de 64Kb/s en fase con las del transmisor.

Para poder medir y comprobar que todo lo que se ha explicado en el párrafo anterior se verifica, se va a modular en fase la portadora de 256KHz con un "1" lógico constante. De esta forma la señal modulada y filtrada PSK coincide exactamente en fase con la señal portadora de 256KHz. En el demodulador se reciben el tono de baja frecuencia de 16KHz y la señal modulada con un "1" lógico constante y filtrada PSK. Lo que se va a medir es que la frecuencia portadora de 256KHz recuperada está en fase con la señal modulada y filtrada PSK. Si esto ocurre podemos afirmar que la frecuencia portadora de 256KHz recuperada está en fase con la frecuencia portadora de 256KHz del transmisor. También se va a modular con un "0" lógico constante la portadora de 256KHz para que la señal modulada y filtrada PSK esté exactamente 180° desfasada con la señal portadora de 256KHz. Lo que se debe medir es que la frecuencia portadora de 256KHz recuperada está los 180° desfasada con la señal modulada y filtrada PSK, y por lo tanto en fase con la frecuencia portadora de 256KHz del transmisor.

También se va a modular la portadora de 256KHz con otras secuencias de datos, pero en este caso para observar como se producen los cambios de fase en la señal modulada con portadora de 256KHz al ritmo de la señal de datos que estemos transmitiendo en cada momento. Y por último se medirá como se recupera en el demodulador la misma secuencia de datos que se ha empleado en el modulador. Se han dispuesto en total cinco secuencias de datos de prueba. Estas secuencias se eligen por medio de unos interruptores que están numerados en los laterales de la carcasa. Solo puede transmitirse una secuencia a la vez en cada momento, puesto que no es posible unir varias salidas de componentes distintos, ya que la salida sería indeterminada y podrían dañarse los componentes. Las secuencias que se transmiten son :

1. La señal moduladora en un "1" lógico constantemente
2. La señal moduladora en un "0" lógico constantemente
3. La señal moduladora en un "1 0 1 0 ...", lo que significa que es un reloj de 64Kb/s

4. La señal moduladora en un "1 1 0 0 1 1 0 0 ...", lo que significa que es un reloj de 32Kb/s
5. La señal moduladora en un "1 1 1 0 1 1 1 0 ...", que es una señal periódica pero asimétrica.

En las siguientes figuras se van a presentar las medidas obtenidas con un osciloscopio digital Hewlett Packard. Este osciloscopio permite la captura de sus imágenes en ficheros gráficos. El sentido de transmisión que se ha elegido para realizar las medidas es el sentido B hacia A, por lo que la portadora de transmisión es la de 256KHz, como ya se había explicado en párrafos anteriores de esta sección. El periodo de la portadora es de 3,9 microsegundos, por lo que la base de tiempos del osciloscopio se elige en 1 microsegundo. Con esta base de tiempos se consigue visualizar nítidamente la señal portadora de 256KHz, como se puede observar en las siguientes figuras.

En la figura 5.1 se puede observar la señal portadora recuperada junto con la señal modulada PSK y filtrada cuando los datos que se quieren transmitir son un "1" lógico constantemente. En este caso la portadora está multiplicada por un 1, por lo que la señal modulada PSK y filtrada coincide exactamente con la portadora. Lo más destacable de esta figura es ver como las fases de la señal PSK transmitida y la portadora recuperada coinciden. Esto hará posible en el receptor recuperar los datos transmitidos, que en este caso es un "1" constante.

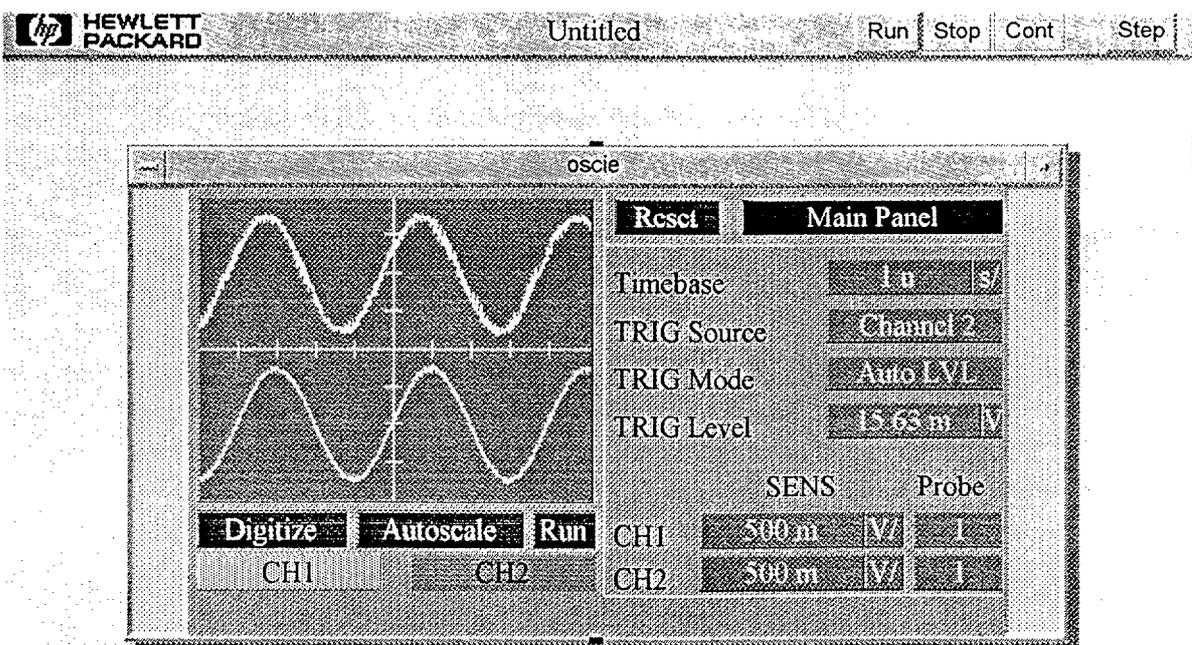


Figura 5.1: Transmisión de la secuencia 1

En la figura 5.2 se observa el desfase de 180° entre la portadora recuperada y la señal transmitida PSK y filtrada. Esto es debido a que ahora la portadora se multiplica por -1. En el receptor, al multiplicar las dos señales que aparecen en esta figura, el nivel de continua que aparece es de valor negativo. Esto se interpreta como un cero lógico, que es exactamente lo mismo que se había transmitido.

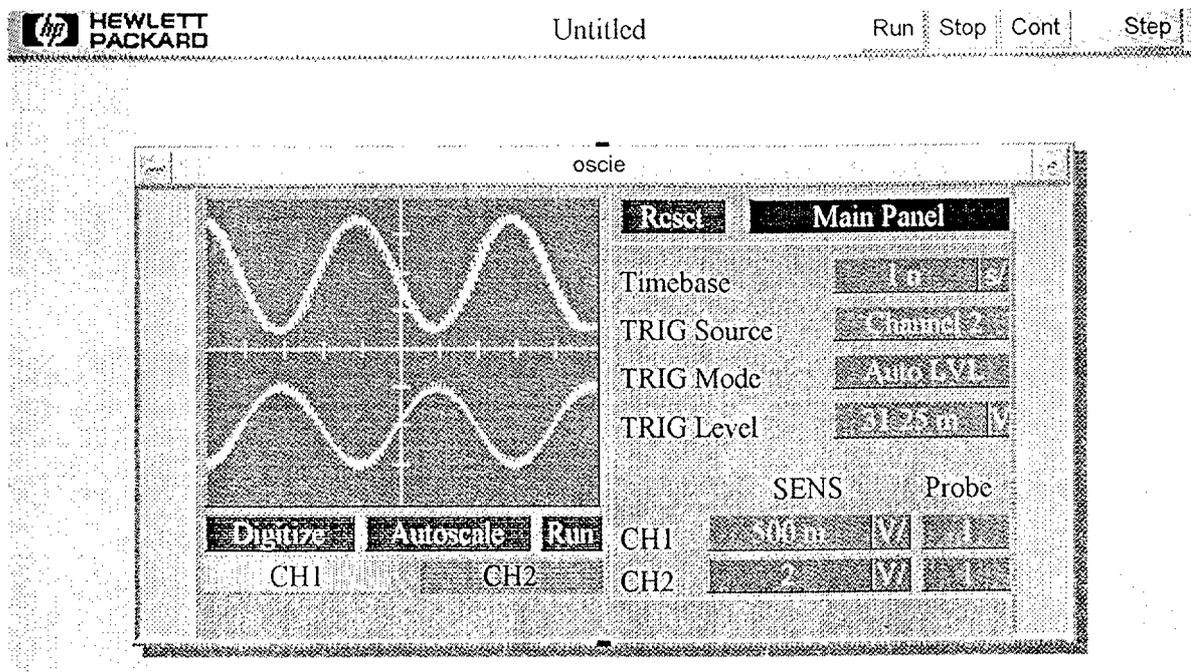


Figura 5.2: Transmisión de la secuencia 2

En la figura 5.3 aparece la secuencia de datos 3 junto a la señal transmitida PSK y filtrada. Aquí se pueden apreciar nítidamente los cambios de fase que se producen según se transmite un “1” o un “0”.

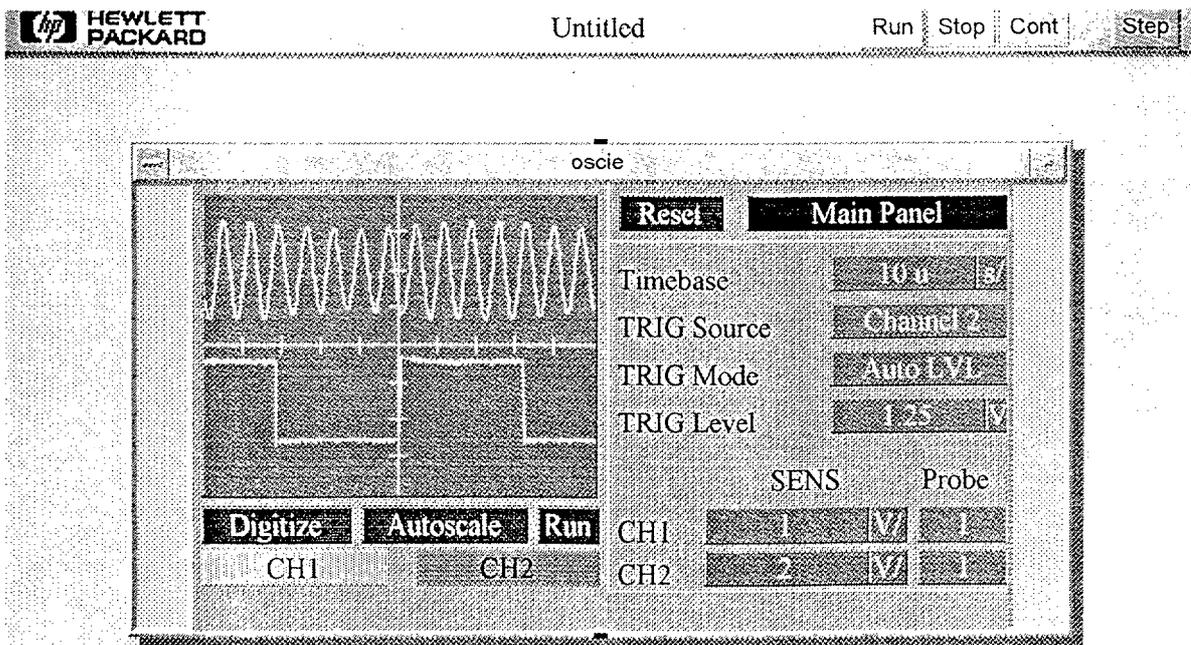


Figura 5.3: Transmisión de la secuencia 3

En la figura 5.4 están la secuencia de datos 4 junto a la señal modulada y filtrada PSK. También se observan claramente los cambios de fase de esta última.

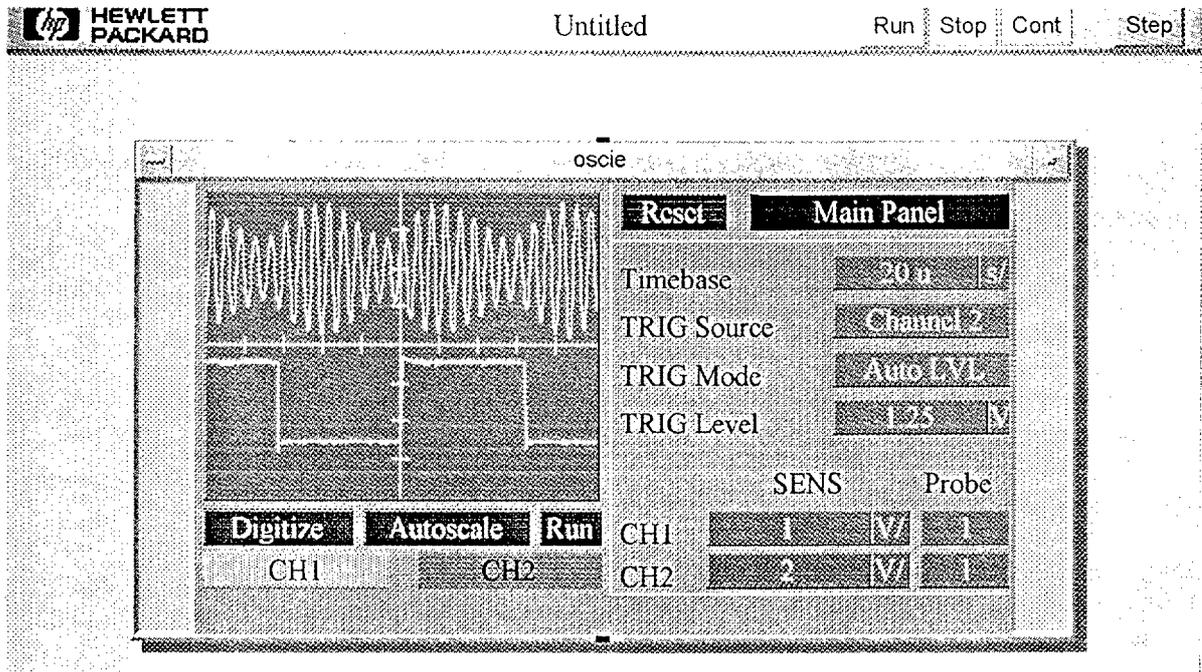


Figura 5.4: Transmisión de la secuencia 4

A continuación vamos a observar como el receptor recupera los datos a partir de la señal PSK filtrada. Los datos recuperados aparecen junto con el reloj de recepción de 64KHz TTL en las dos siguientes figuras. En la figura 5.5 se observa como se recupera la secuencia 4.

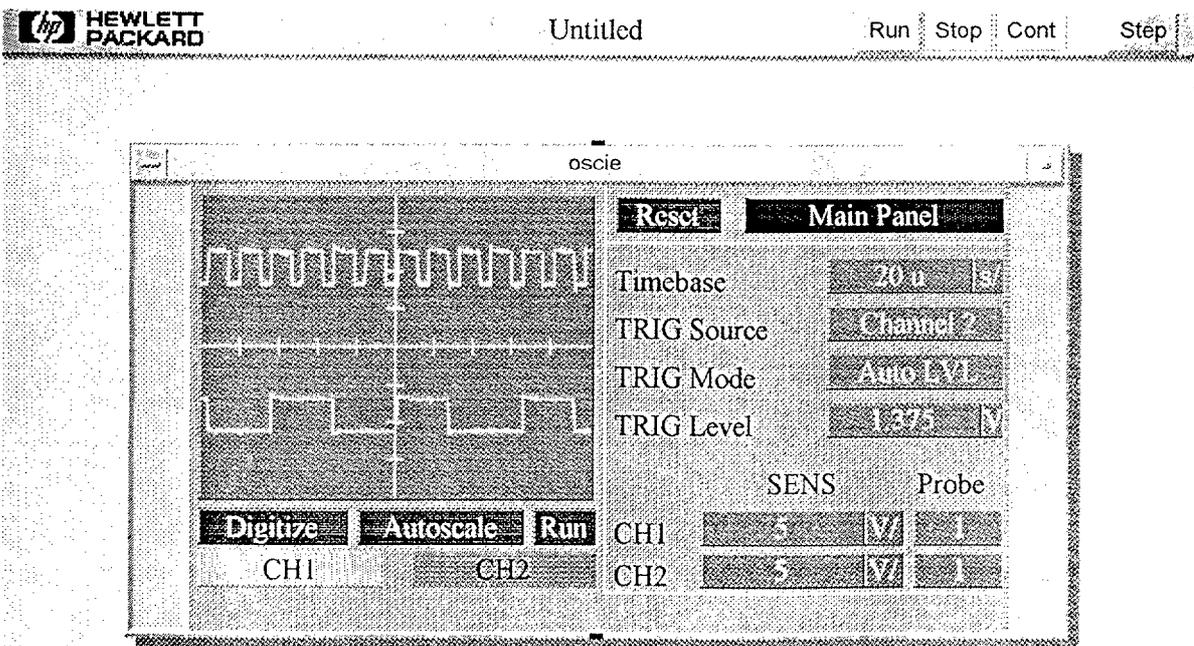


Figura 5.5: Recuperación de la secuencia 4

Y en la figura 5.6 se observa como se recupera ahora en el demodulador la secuencia 5.

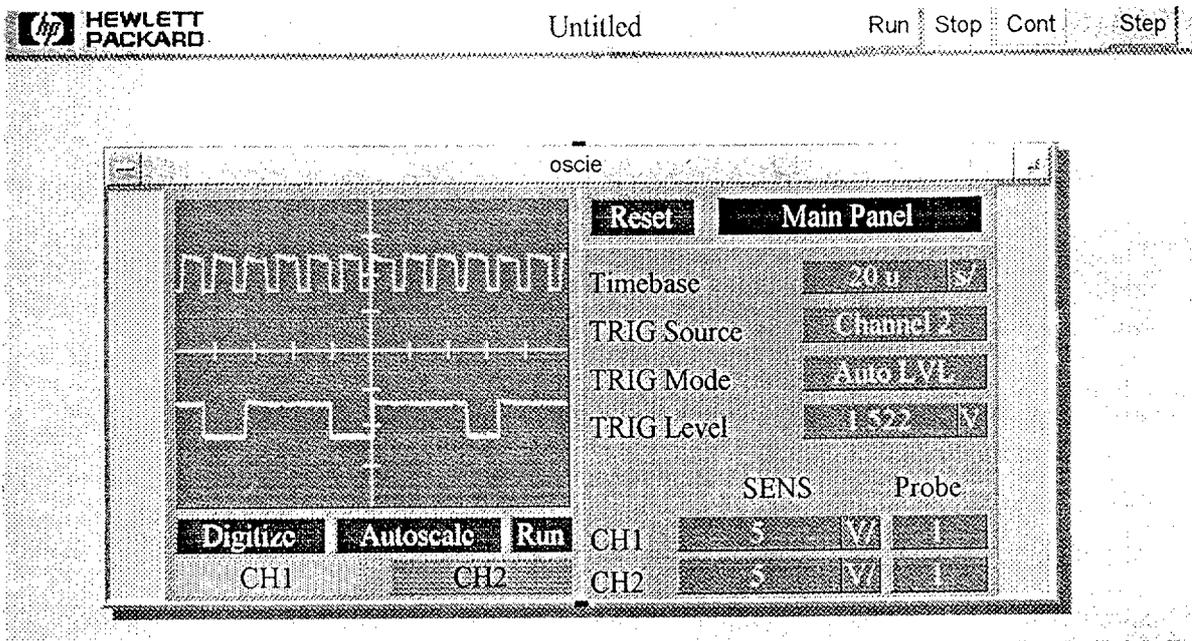


Figura 5.6: Recuperación de la secuencia 5

5.2 Detalles del demodulador

En el demodulador se multiplica la señal recibida y filtrada PSK con la portadora recuperada en fase. De esta forma obtenemos en el nivel de continua los datos que se transmitieron, como se explicó en el capítulo 3 de diseño y simulación del modem.

Para mejorar el demodulador PSK se ha introducido el filtro acoplado, que en nuestro caso, como se explicó en el capítulo 2 de teoría de la transmisión digital de la información, es un bloque que realiza la función de integrador al cual se le ha introducido un interruptor que lo descarga a cada bit que se ha recuperado. El filtro acoplado es capaz de obtener a su salida la mayor relación S/N posible a partir de su señal de entrada. La relación S/N es el factor primordial que va a mejorar la probabilidad de error del sistema como veremos más adelante en este mismo capítulo.

Las formas de onda que se obtienen a la salida del filtro acoplado corresponden con la figura 2.15 que era la señal PSK*vp filtrada. El aspecto que muestran estas señales ya deja distinguir los "1" y los "0" que se habían transmitido. La diferencia que se va a encontrar entre la figura 2.15 y las formas de onda que se van a medir a continuación, es el aspecto más triangular de estas últimas. Esto es debido a que en estas figuras se va a emplear el filtro acoplado, en vez de un simple filtro paso bajo.

En el funcionamiento del filtro acoplado para modulación PSK se puede observar la carga del condensador con la energía procedente de la señal modulada y filtrada PSK multiplicada por la portadora recuperada en fase. Después de esta carga que se produce durante el tiempo de un bit, se observa la descarga del condensador debida a que el interruptor del filtro acoplado se cierra antes de comenzar el siguiente bit.

Las señal PSK puede estar modulada por cualquiera de las cinco secuencias de datos posibles a efectos de analizar el comportamiento del módem. Por eso en las siguientes figuras se presentará su forma de onda a la salida del filtro acoplado. En la figura 5.7 se presenta la salida del filtro acoplado cuando a su entrada está el producto de la señal modulada con la secuencia 1 y filtrada PSK con la portadora recuperada en fase.

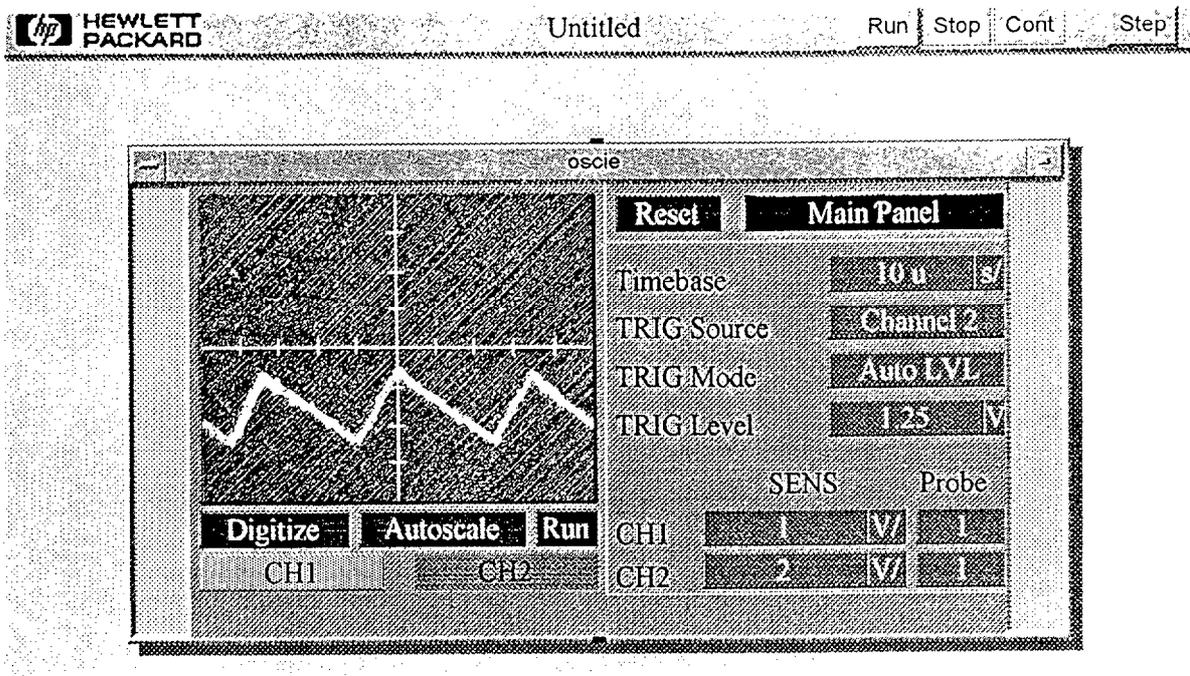


Figura 5.7: Salida del filtro acoplado con la secuencia 1

En la figura 5.8 se puede observar la salida del filtro acoplado cuando a su entrada está el producto de la señal modulada con la secuencia 2 y filtrada PSK con la portadora recuperada en fase.

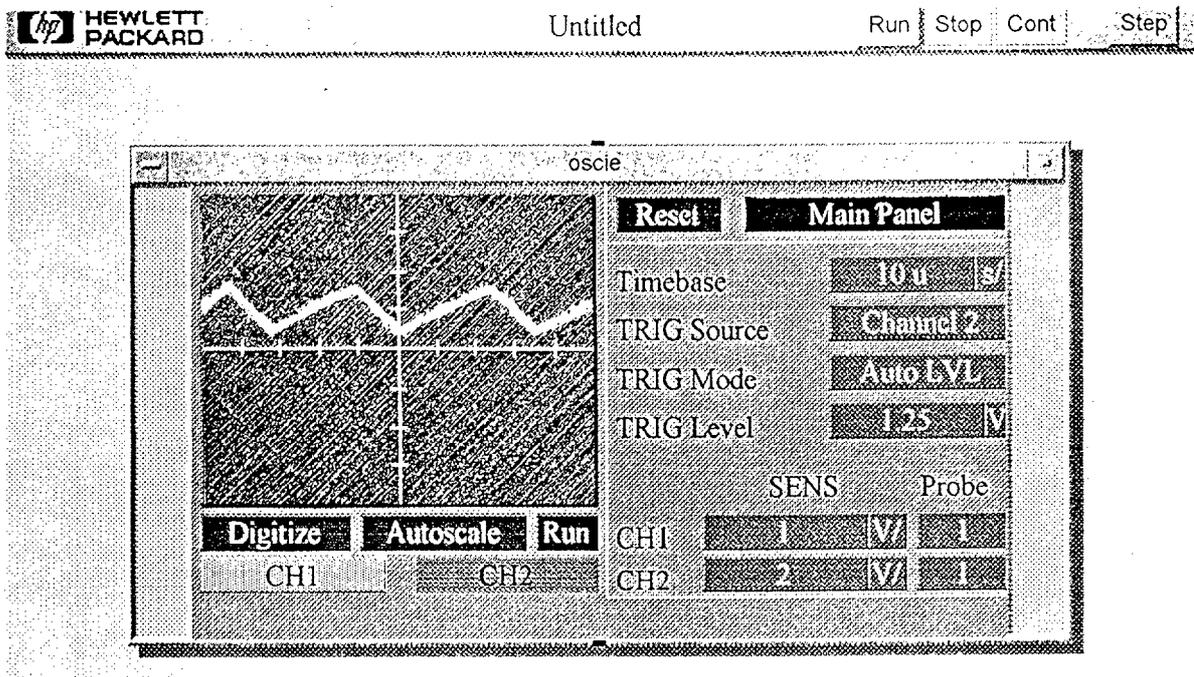


Figura 5.8: Salida del filtro acoplado con la secuencia 2

En la figura 5.9 podemos observar la salida del filtro acoplado pero ahora a su entrada está el producto de la señal modulada con la secuencia 3 y filtrada PSK con la portadora recuperada en fase.

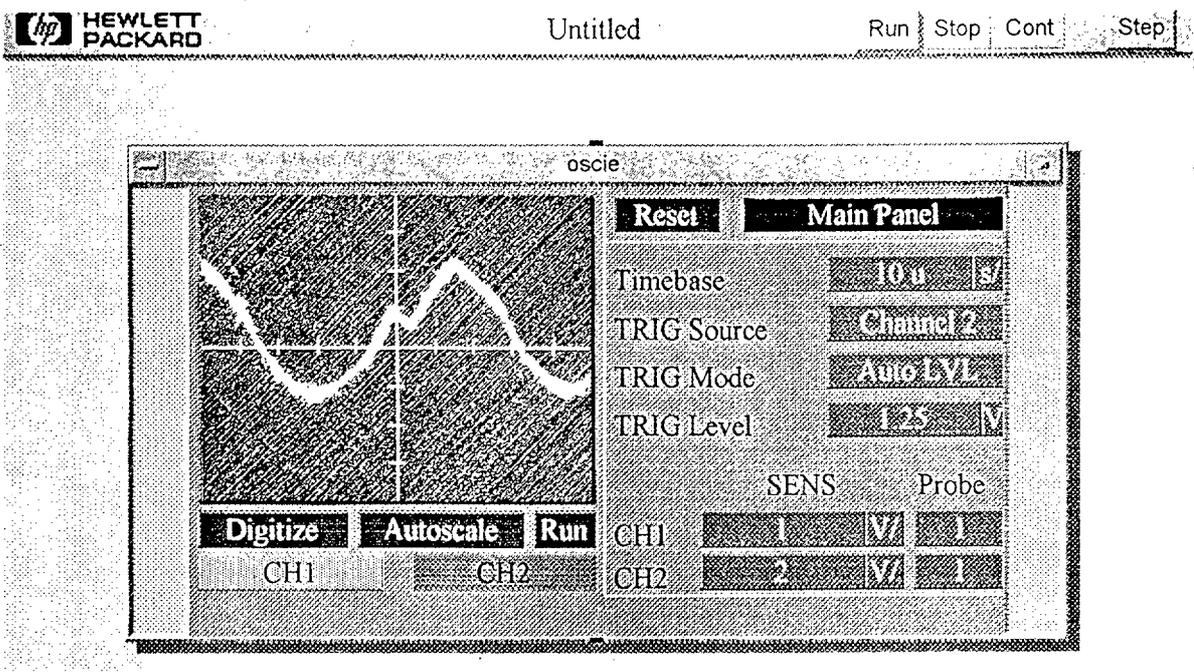


Figura 5.9: Salida del filtro acoplado con la secuencia 3

En la figura 5.10 tenemos ahora la salida del filtro acoplado cuando a su entrada está el producto de la señal modulada con la secuencia 4 y filtrada PSK con la portadora recuperada en fase.

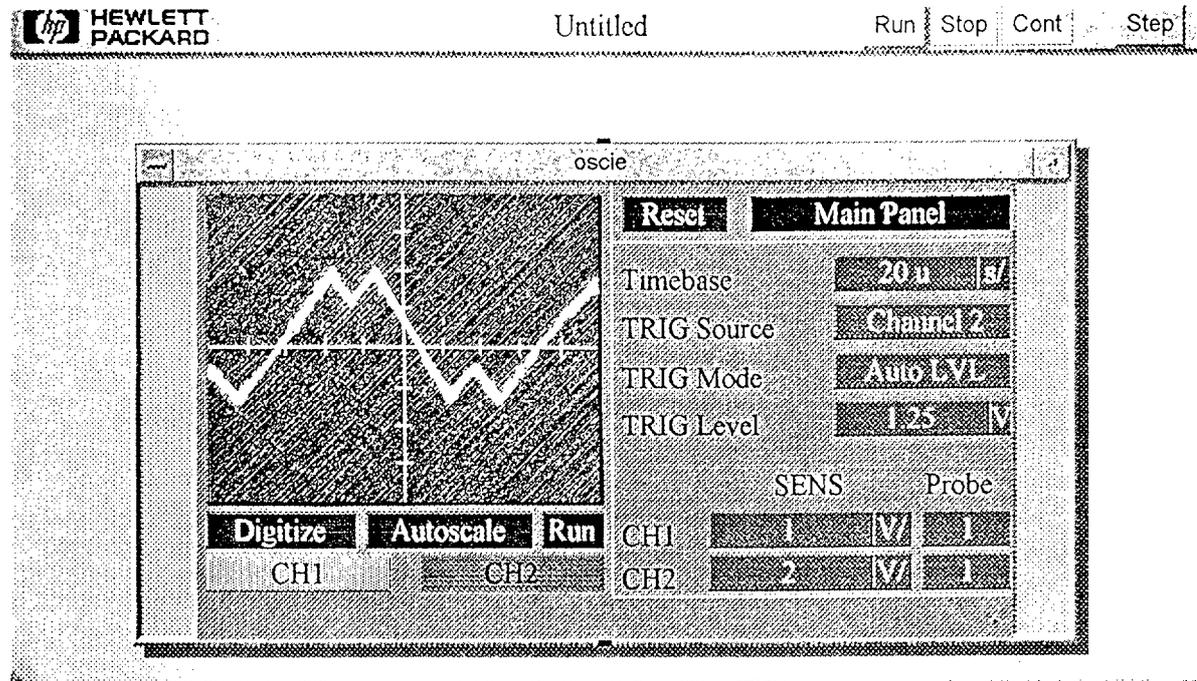


Figura 5.10: Salida del filtro acoplado con la secuencia 4

Por último en la figura 5.11 tenemos la salida del filtro acoplado cuando a su entrada está el producto de la señal modulada con la secuencia 5 y filtrada PSK con la portadora recuperada en fase.

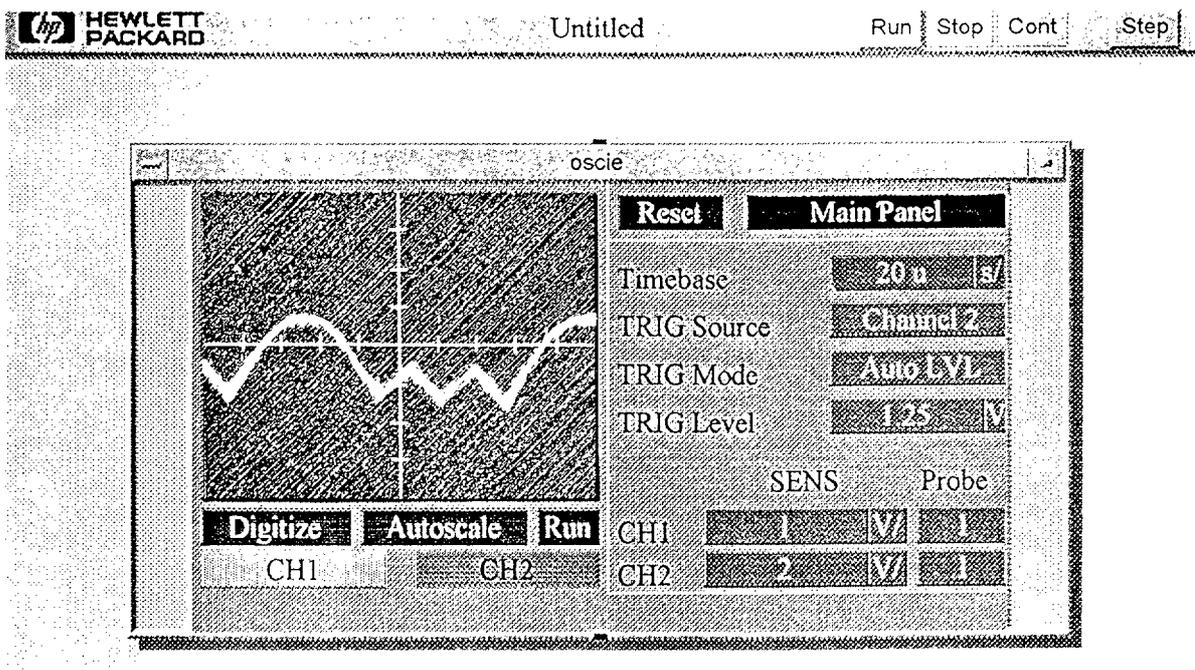


Figura 5.11: Salida del filtro acoplado con la secuencia 5

Para regenerar estas señales que hemos visto en las figuras anteriores a nivel TTL se pasarán por un comparador como se vio en el capítulo 4 de implementación del modem. Después se muestrean al ritmo del reloj de recepción de 64Kb/s por medio de un biestable en configuración tipo D. A la entrada D del biestable le llega la salida del comparador, mientras que la entrada de reloj del biestable es el propio reloj de recepción de 64KHz TTL. De esta forma los datos recibidos están completamente sincronizados con el reloj de recepción.

5.3 Diagrama de ojos del modem

También se procederá a medir el diagrama de ojos del modem como se mostró en la figura 2.16 del capítulo 2 de teoría de la transmisión digital de la información. Observando lo abierto que esté el diagrama de ojos podremos conocer la facilidad con que recuperará el demodulador los datos transmitidos. Basado en las medidas realizadas en la sección anterior a la salida del filtro acoplado del demodulador, se puede proceder a visualizar el diagrama de ojos del modem a la salida del filtro acoplado en el demodulador. Para ello debemos conectar el reloj de recepción de 64KHz TTL del modem a la entrada de sincronismo externo del osciloscopio para que la duración del barrido del osciloscopio sea precisamente el tiempo de un bit, y la salida del filtro acoplado del demodulador a la entrada del canal del osciloscopio. En la figura 5.12 se puede apreciar el diagrama de ojos al transmitir la secuencia 3. La anchura del diagrama de ojos es el tiempo de un bit que es de $15,625 \mu s$.

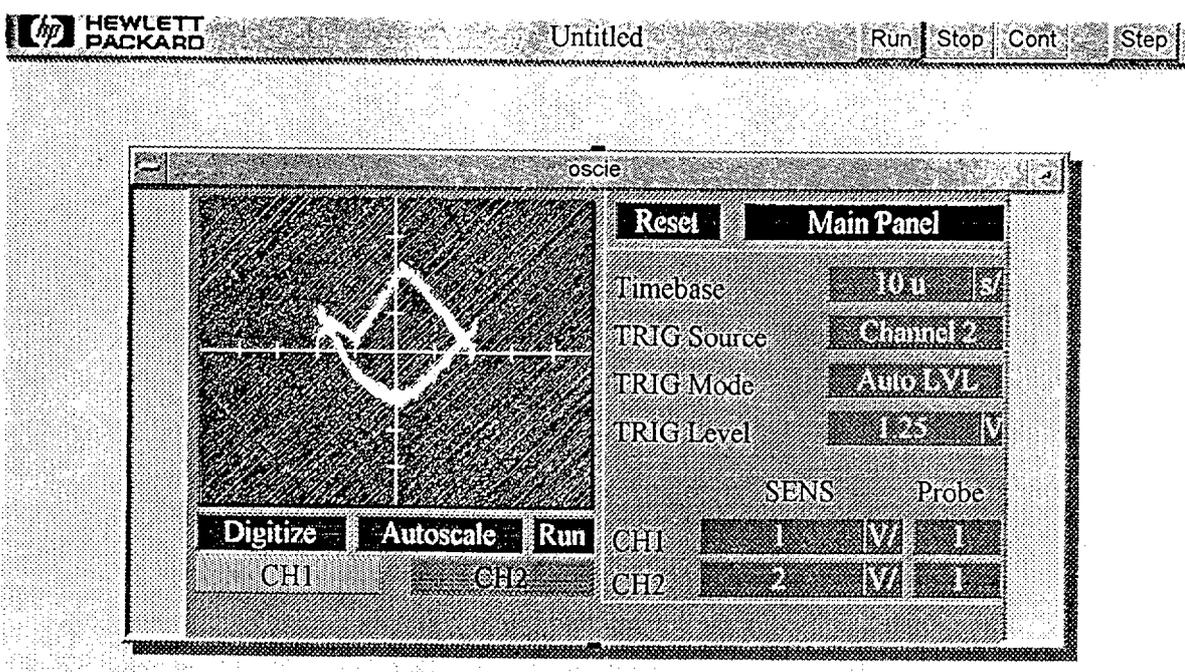


Figura 5.12: Diagrama de ojos de la secuencia 3

En la figura 5.13 podemos apreciar el diagrama de ojos que se obtiene cuando se transmite la secuencia 4. La anchura del ojo corresponde igualmente al tiempo de duración de un bit.

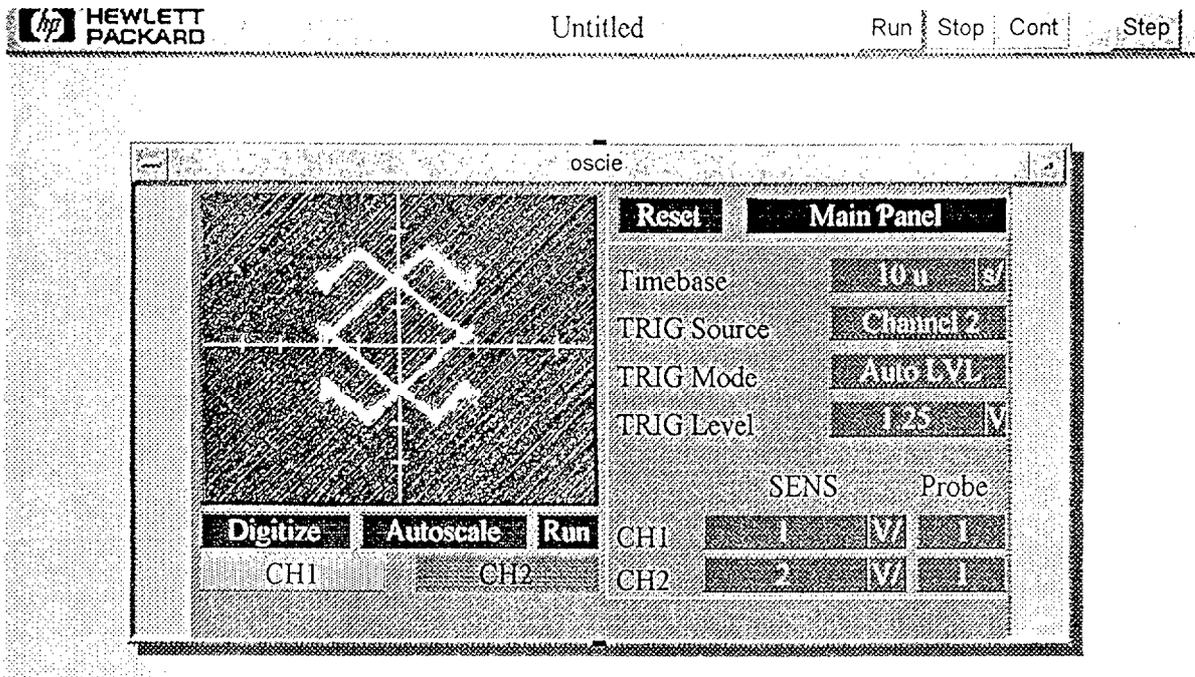


figura 5.13 Diagrama de ojos de la secuencia 4

En la figura 5.14 se puede observar el diagrama de ojos que se obtiene al transmitir la secuencia 5. La anchura del ojo sigue siendo el tiempo de duración de un bit.

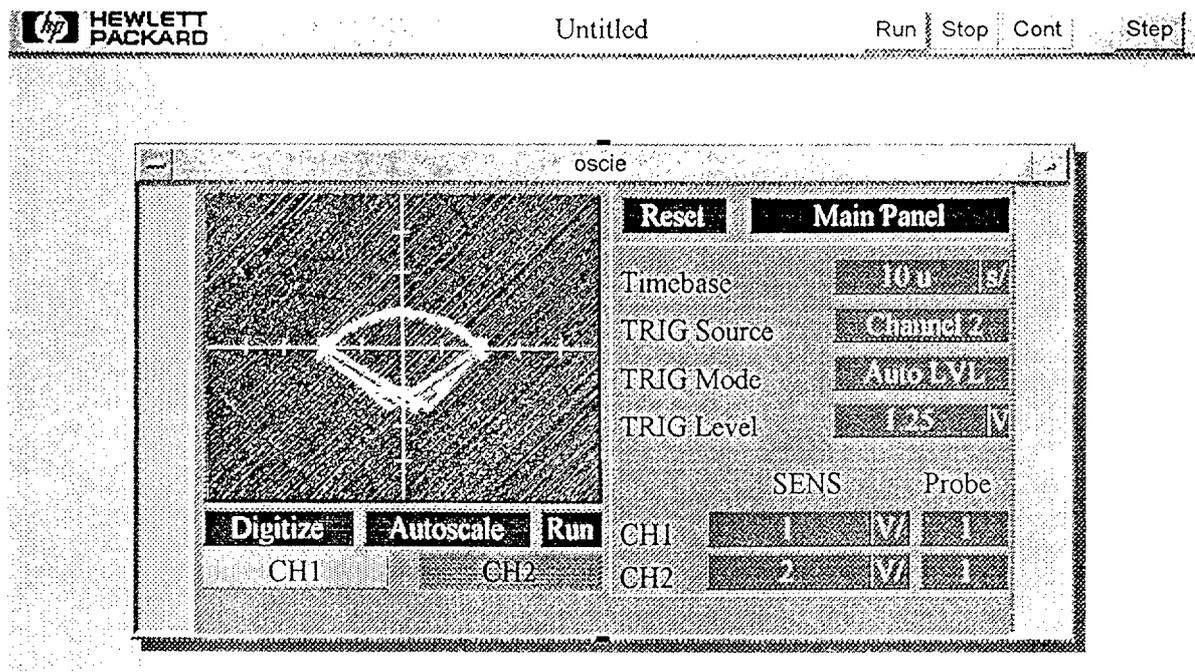


figura 5.14 Diagrama de ojos de la secuencia 5

Con estos resultados que se han podido contemplar en las figuras 5.8, 5.9 y 5.10 se observa como el diagrama de ojos está lo suficientemente abierto para poder discernir si lo que se transmitió fue un “1” o un “0”. También se observa que el umbral de decisión se puede perfectamente situar en los 0V como así se había explicado en la figura 2.17 del capítulo 2, y se ha diseñado e implementado en los capítulos 3 y 4 respectivamente.

	Tensión positiva	Tensión negativa	Anchura del ojo
Secuencia 1	-	-1V	-
Secuencia 2	+0,8V	-	-
Secuencia 3	+1,1V	-0,4V	1,5V
Secuencia 4	+1,5V	-1V	2,5V
Secuencia 5	+0,6V	-1V	1,6V

Tabla 1

En la tabla 1 se han presentado los valores de pico que se han medido en las figuras anteriores. En la secuencia 1 no se ha mostrado el diagrama de ojos debido a que, como se ha visto en la figura 5.7, se está transmitiendo constantemente un “1” lógico y sus tensiones permanecen siempre negativas por lo que no se puede ver abierto su diagrama de ojos. En la secuencia 2 ocurre lo mismo aunque ahora sus tensiones son siempre positivas. Con las secuencias 3, 4 y 5 se transmiten unos y ceros alternados y ya sí se han mostrado sus diagramas de ojos en las figuras 5.12, 5.13 y 5.14 respectivamente. Sus tensiones de pico, así como la anchura de cada uno de estos diagramas de ojos se han mostrado también en la tabla 1.

5.4 Probabilidad de error

En el capítulo 2 de teoría de la transmisión digital de la información, se estudió en la sección 2.1 la probabilidad de error de un sistema de transmisión binario y se obtuvo en la ecuación 2.12 una fórmula que la expresa.

$$P_e = Q\left[\frac{A}{\sigma}\right] \quad (5.1)$$

Donde A es la amplitud de la señal y σ^2 es la varianza del ruido con función de densidad de probabilidad normal o Gaussiana y valor medio cero [11]. Estos parámetros pueden ser expresados en función de la relación señal a ruido, tal y como se hizo en la sección 2.2 y la probabilidad de error resulta ser la fórmula 2.17.

$$P_e = Q \left[\sqrt{\frac{S}{N}} \right] \quad (5.2)$$

Esta última expresión, al igual que la anterior emplea la función Q para abreviar la notación, siendo una integral definida que está tabulada y se puede obtener su valor de unas tablas [3]. Con esta expresión ya podemos obtener la probabilidad de error de un sistema a partir de un parámetro que sí podemos medir como es la relación S/N.

En el capítulo 4 de implementación del modem se empleó la fórmula 5.2 para dar valor al parámetro de diseño de la amplitud de la señal PSK que es A. Resultando que para obtener una probabilidad de error de 10^{-12} necesitábamos tener una relación de señal a ruido de

$$\sqrt{\frac{S}{N}} = 7 \rightarrow \frac{S}{N} = 49 \quad (5.3)$$

Para medir la relación S/N se va a emplear un analizador de espectro y vamos a obtener la medida en dB. Por lo que el valor anterior debemos pasarlo a dB para poder compararlo con el que vamos a medir

$$10 \log \frac{S}{N} = 10 \log 49 = 16,9 \text{ dB} \quad (5.4)$$

En línea se puede ajustar el nivel de salida de la señal PSK que se transmite por medio de un potenciómetro situado en ambos laterales de la carcasa, uno para cada sentido de transmisión. Vamos a comenzar transmitiendo solamente uno de los dos sentidos de transmisión y la señal que se mide tiene un aspecto como el que simuló previamente en el capítulo 3 de diseño y simulación del modem. Se va a emplear la portadora de 256KHz y se va a modular con la secuencia de datos 1 que es un "1" lógico constante, y como vimos anteriormente la señal modulada y filtrada PSK resulta ser igual que la portadora de transmisión. De esta forma en el analizador de espectro cuando mide en la línea de transmisión aparecen la raya espectral del tono de baja frecuencia y de la señal modulada y filtrada PSK que en este caso también es solamente una raya espectral. El nivel que se mide en el pico del espectro de la señal modulada y filtrada PSK es de 5,7dbm y el nivel de ruido es solamente de -17dbm debido a que la longitud de línea de prueba es de 25m. Resulta entonces una relación señal a ruido de $5,7\text{dbm} - (-17\text{dbm}) = 22,7\text{dB}$, que es mejor que los 16,9dB de la fórmula 5.4. A medida que aumentemos la longitud de la línea de transmisión, aumentará el nivel de ruido y disminuirá la relación S/N.

Ahora se va a realizar la misma medida anterior pero con el otro sentido de transmisión transmitiendo la secuencia 5 simultáneamente en la portadora de 96KHz. Esta secuencia se ha elegido debido a que es la que mayor espectro tiene según se vio en las simulaciones del capítulo 3. En estas condiciones se observa

como el ruido aumenta de nivel debido a las componentes espectrales de la señal PSK con portadora de 96KHz que llegan a perturbar a la señal PSK con portadora de 256KHz. Estas componentes espectrales de la señal modulada y filtrada PSK con portadora de 96KHz que alcanzan los 256KHz se comportan como ruido y hacen que suba a -10dB resultando una relación señal a ruido de $5,7\text{dbm} - (-11\text{dbm}) = 15,7\text{dB}$ que es ligeramente peor a los 16,9dB de la fórmula 5.4. En la sección de mejoras introducidas en el modem que se verá posteriormente se comentará este problema más detenidamente, ya que la probabilidad de error aumenta cuando disminuye la relación S/N. Esto se puede ver gráficamente observando nuevamente la figura 2.2 donde el parámetro ρ expresa la potencia de señal por bit respecto a la potencia de ruido por Hz, o sea una forma de expresar la relación S/N de la señal modulada

5.5 Eficiencia espectral del modem

Para obtener la eficiencia espectral debemos obtener primero la medida del ancho de banda de transmisión del modem. Nos basaremos en las medidas realizadas en la sección anterior con el analizador de espectro de las señales PSK en línea, pero ahora solo nos fijaremos en el ancho de banda de las señales. Se puede observar en el analizador de espectro que la mayor parte de rayas espectrales están centradas en las frecuencias de 96KHz y 256KHz además de los tonos de baja frecuencia de 8KHz y 16KHz.

Esto es así debido al ancho de banda que presenta una señal modulada PSK ya estudiado en el capítulo 2 de teoría de la transmisión digital de la información. En la figura 2.19 se podía observar como el espectro de una señal modulada PSK se compone de una función $\text{sinc}(f)$ centrada en la frecuencia de la portadora y de una función $\delta(f)$ precisamente en la frecuencia de la portadora. Debido a que en la línea de transmisión aparecen los dos sentidos de transmisión, aparecerá este espectro que acabamos de explicar para cada uno de los dos sentidos.

En cada uno de los dos sentidos de transmisión donde aparece el espectro de una señal modulada PSK se le realiza un filtrado paso banda centrado en su frecuencia de portadora. Con esto se conseguía reducir el ancho de banda como ya vimos en el capítulo 4 de implementación del modem. La banda de paso se estudió que era suficiente con que fuera de valor doble del de la velocidad de transmisión. Entonces lo que medimos en la línea de transmisión con el analizador de espectro es lo que se muestra en la figura 5.11.

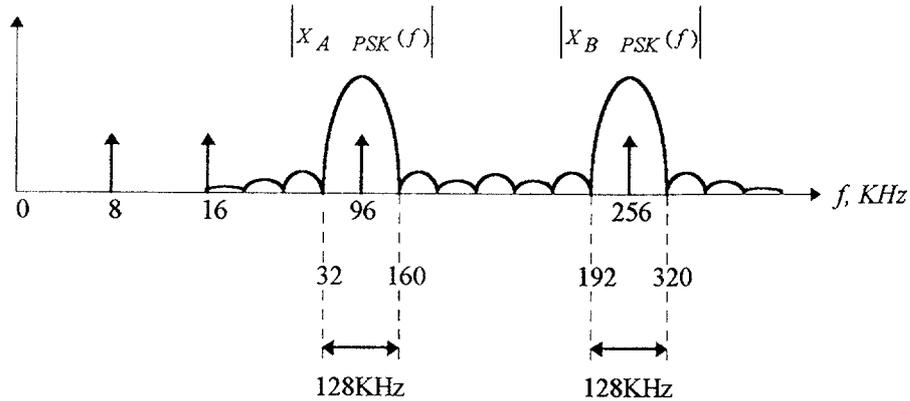


Figura 5.15: Espectro del modem en línea de transmisión

El motivo de que lejos de las portadoras aparezcan rayas espectrales es que los filtros no se comportan de una manera ideal, como ya se adelantó en la sección anterior y posteriormente se comentará este problema más detenidamente en la sección de mejoras introducidas en el modem. Además se puede observar como en vez de ir decayendo la amplitud de las rayas espectrales según nos vamos alejando de la frecuencia portadora, entre las dos portadoras se produce un crecimiento del espectro. Esto es debido a que se suman los dos espectros de las señales moduladas PSK.

El ancho de banda donde está la mayor parte del espectro de cada sentido de transmisión se puede observar que es de 128KHz. Este es el doble de la velocidad de transmisión, como ya se había mencionado en párrafos anteriores. Y además como es lógico es el ancho de banda de los filtros paso banda de los dos sentidos de transmisión. Entonces la eficiencia espectral de este modem es la siguiente

$$Eficiencia = \frac{r}{\Delta B} = \frac{64Kbit/s}{128KHz} = \frac{1 bit/s}{2 Hz} \quad (5.5)$$

Esta es una gran mejora de la eficiencia espectral para una modulación PSK, debido a que el espectro sin filtrar de una señal modulada PSK es teóricamente infinito como se estudió en el capítulo 2 de la teoría de la transmisión digital de la información, lo que daría una eficiencia espectral mucho más baja de la modulación PSK. El elevado ancho de banda de una señal modulada PSK se debe a los cambios de fase tan bruscos que se introducen en la señal portadora, según van variando los bits de la señal moduladora. El aumento de la eficiencia espectral se consigue gracias al filtrado paso banda que se hace de la señal modulada PSK. De esta forma se consigue suavizar esos cambios que eran tan bruscos de fase, y disminuir a su vez su espectro.

5.6 Mejoras introducidas en el modem

Como consecuencia del estudio de las medidas vistas en las secciones anteriores, se han introducido unas importantes mejoras y ajustes respecto al diseño inicial. En este capítulo se han presentado las medidas finales, ya que han ido variando mientras se iban introduciendo dichas mejoras. Un inconveniente encontrado es que la función de salida dada por el fabricante que se obtiene de los multiplicadores ICL8013 es $(X \cdot Y) \div 10$, siendo X e Y las entradas. El problema de disminuir el nivel de la multiplicación que realiza este integrado es que el nivel de portadora recuperado en el receptor del modem tipo B es muy pequeño, del orden de los 150mV. Esta señal se aplica en el demodulador PSK a una entrada del multiplicador siendo la otra entrada la señal recibida. A pesar de que la señal recibida y filtrada es amplificada entre $\pm 5V$ por un operacional MAX412. La salida que se obtiene del multiplicador es

$$\frac{\pm 5 \cdot 0,15}{10} = \pm 0,075V \quad (5.6)$$

Estos $\pm 75mV$ que se obtienen de la salida es muy poco margen para discernir si lo que se recibe es un "1" o es un "0", máxime cuando el multiplicador se alimenta entre $\pm 15V$, por lo que los niveles de offset que presenta este integrado son superiores a este valor. Se observó que la salida del multiplicador permanecía por encima del umbral de 0V independientemente de la señal de datos que tuviera en una de sus dos entradas, debido al pequeño valor de la portadora recuperada.

La solución que se ha elegido es amplificar la portadora recuperada por medio del MC1458. Este integrado es un amplificador operacional de Motorola alimentado entre $\pm 15V$. Con este amplificador se consigue aumentar ampliamente el nivel de salida del multiplicador, facilitando en gran medida la decisión de si la salida del multiplicador es un "1" o un "0".

Esta mejora introducida se ha implementado por medio de una pequeña PCB para el modem B. Esta placa se ha interconectado con las iniciales por medio del cableado. El cable que lleva la señal portadora recuperada se interrumpe para ser amplificada en esta pequeña PCB y su salida sigue conectada a su posición inicial.

Otra importante mejora ha sido el ajuste que se ha necesitado realizar en el valor de algunas resistencias en el demodulador PSK. En primer lugar era necesario anular el offset de la salida del multiplicador ICL8013. Los valores iniciales asignados a estas resistencias se pueden observar en el capítulo 4 de implementación del modem. En la sección 4.3 de esquemáticos del modem se presentaba la figura 4.6 donde aparecía el demodulador PSK.

La salida del multiplicador M6 se aplica a una de las entradas del sumador L1B. Este sumador tiene otra entrada cuya misión es tener una tensión continua que anule la tensión de offset de salida del multiplicador. Entre las resistencias que emplea tiene dos cuyos valores son de $R7K5\Omega$ y $R2K2\Omega$. Empíricamente se ha comprobado que los valores óptimos para estas resistencias son para el modem B de $R27K\Omega$ y $R24K3\Omega$, mientras que para el modem A son de $R7K5\Omega$ y $R56K\Omega$.

Además en esta misma figura 4.6 ha sido necesario modificar la resistencia de $R3K9\Omega$ que ajusta la ganancia del amplificador Q6A de las tres posibilidades que son $R3K9\Omega$, $R7K5\Omega$ y $R15K\Omega$. La elección de estas resistencias se realiza mediante los microinterruptores V1. En el modem B se ha reducido de $R3K9\Omega$ a $R1K\Omega$, mientras que en el modem A se reduce a $R0\Omega$. Con este cambio se reduce la mínima ganancia de este amplificador ya que de otra forma se ha comprobado que se saturaba.

Por último cabe reseñar la importancia que se encontrado a los filtros paso banda de las señales moduladas PSK en la implementación del modem. Cuando se presentó la sección de probabilidad de error en este mismo capítulo se observó como al introducirse parte del espectro de un sentido de la transmisión en el otro sentido de transmisión provoca que aumente el nivel de ruido. Esto disminuye la relación señal a ruido y por tanto aumenta la probabilidad de error. Además este mismo fenómeno provoca una disminución de la eficiencia espectral del modem visto en otra sección de este mismo capítulo también, debido a que es inversamente proporcional al ancho de banda de transmisión.

Para la implementación de estos modem, se han usado unos circuitos integrados comerciales del fabricante MAXIM como se vio en el capítulo 4 de implementación del modem. Estos circuitos integrados permiten realizar cualquier clase de filtro para lo cual el propio fabricante suministra un software de desarrollo de filtros con estos integrados. La programación de los filtros se consigue por medio de resistencias externas, que se han elegido con una tolerancia muy baja del 1% para no alterar los resultados que se obtienen de los filtros. Pero a pesar del cuidadoso diseño que se ha llevado a cabo y de la baja tolerancia de las resistencias, en este capítulo de medidas efectuadas en los modem se ha observado que no se consigue atenuar lo suficiente la banda de corte de los filtros paso banda que se emplean para las señales moduladas PSK. Es por esta razón que se va a presentar en el capítulo siguiente la implementación del modem en un chip BiCMOS, en el cual se pueden realizar los filtros con mucha mayor exactitud.

Capítulo 6

Implementación en un chip BiCMOS

Las mejoras que se expusieron en la sección 5.6 del capítulo 5 de medidas efectuadas en la recepción y transmisión del módem, recalcaron la importancia de los filtros paso banda en el módem. Esto es debido a que si se introduce parte del espectro de un sentido de transmisión en el otro sentido de transmisión, provoca un aumento en el nivel de ruido. Este aumento de ruido provoca una disminución de la relación señal a ruido y por tanto aumenta la probabilidad de error, como se explicó en el capítulo 2 de teoría de la transmisión digital de la información. Este espectro que está perturbando al otro sentido de transmisión provoca además un aumento del ancho de banda de transmisión. Aumentar el ancho de banda implica disminuir la eficiencia espectral como se vio en la sección 5.5. Tanto aumentar la probabilidad de error, como disminuir la eficiencia espectral son aspectos negativos en el módem. Por lo tanto cualquier esfuerzo en mejorar el filtrado paso banda de las señales moduladas PSK, supondrá una mejora en el comportamiento global del módem.

Para mejorar el filtrado paso banda se estudió la posibilidad de implementar el módem en un circuito integrado. De esta forma se podría estudiar el comportamiento de los filtros paso banda más detalladamente. Para conseguirlo, a medida que se generan los esquemáticos del módem se irán realizando sus simulaciones. La tecnología que se empleó fue la BiCMOS del fabricante Thomson. El nombre que le da el fabricante a este entorno de desarrollo de circuitos integrados es ADS.

Gran parte del diseño es analógico, como se ha visto en el capítulo 3 de diseño y simulación del módem, pero hay una pequeña parte digital en el proceso de regeneración a niveles digitales TTL en el demodulador. Las librerías de esta tecnología disponen de componentes tanto para realizar diseños analógicos, como digitales y su interconexión en el mismo chip. A este último tipo de diseño donde aparecen circuitos analógicos y digitales a la vez se le conoce como diseño mixto. Los componentes de estas librerías son parametrizables, lo que significa que podemos obtener el componente que deseamos dando valor a los factores de escalabilidad. Por ejemplo para obtener el valor óhmico deseado de una resistencia, se debe usar un múltiplo entero de las resistencias que aparecen en las librerías. Estos valores numéricos son los factores de escalabilidad de las resistencias. Lo mismo ocurre con el valor de los condensadores y demás componentes. Además ADS incluye simuladores tanto para circuitos analógicos, digitales y mixtos.

Cuando las simulaciones son las deseadas se puede mandar a fabricar. Únicamente se deben entregar los esquemáticos, siendo el fabricante el que se encargue de realizar las máscaras que sean necesarias.

El primer problema al emplear esta tecnología, es que el simulador que se emplea para diseños mixtos no estaba disponible en la versión software de que se disponía al realizar la implementación. Este problema no es muy determinante debido a que la pequeña parte del diseño que es digital se podía sacar fuera del circuito integrado. Lo fundamental era implementar los filtros paso banda como se ha mencionado anteriormente, y para ello solo es necesario el diseño analógico. El principal problema al emplear esta tecnología es que el simulador para diseños analógicos tiene dificultades de convergencia en simulaciones de esquemáticos grandes. Esto se observó al ir avanzando en la implementación e intentar las simulaciones del modem de forma global. El simulador presenta varios niveles de exactitud en sus resultados. En los niveles de menor exactitud los resultados son aceptables, pero al intentar simular en el nivel de mayor exactitud aparecen problemas de convergencia y no es capaz de obtener ningún resultado. Esta incertidumbre del comportamiento exacto del modem que se quiere implementar, unida al elevado precio de esta tecnología desaconsejaron su envío a fabricación. El elevado precio es debido tanto a la tecnología que se emplea, como a la elevada área que necesita cuando los factores de escalabilidad de los componentes es elevada.

6.1 Esquemáticos y simulaciones en ADS de los filtros

A continuación se van a presentar los esquemáticos y simulaciones efectuados en ADS. Lo primero que se implementó fueron los filtros paso banda que se emplean para separar los dos sentidos de transmisión, debido a que de su comportamiento depende en gran medida el comportamiento global del modem como se explicó anteriormente. Las frecuencias portadoras que se van a emplear van a ser de 80KHz y de 240KHz. Esto representa que son 16KHz más bajas que la implementación que se realizó en las PCB, pero conservan la misma separación entre ambas. Esta pequeña diferencia es debida al mejor comportamiento de los filtros observados en estas frecuencias. La banda de paso en ambos filtros paso banda será de 128KHz, que es el doble de la velocidad de transmisión ($r = 64\text{Kb/s}$). Esta banda de paso es la misma que ya se empleó en la implementación con PCB. De esta forma se permite el paso del lóbulo principal de la señal modulada PSK que contiene la mayor parte del espectro de la señal modulada, como ya vimos en el capítulo 4 de implementación del modem. El esquemático del filtro paso banda con frecuencia central de 80KHz y banda de paso de 128KHz se muestra en la figura 6.1 y corresponde a un filtro elíptico de octavo orden [13].

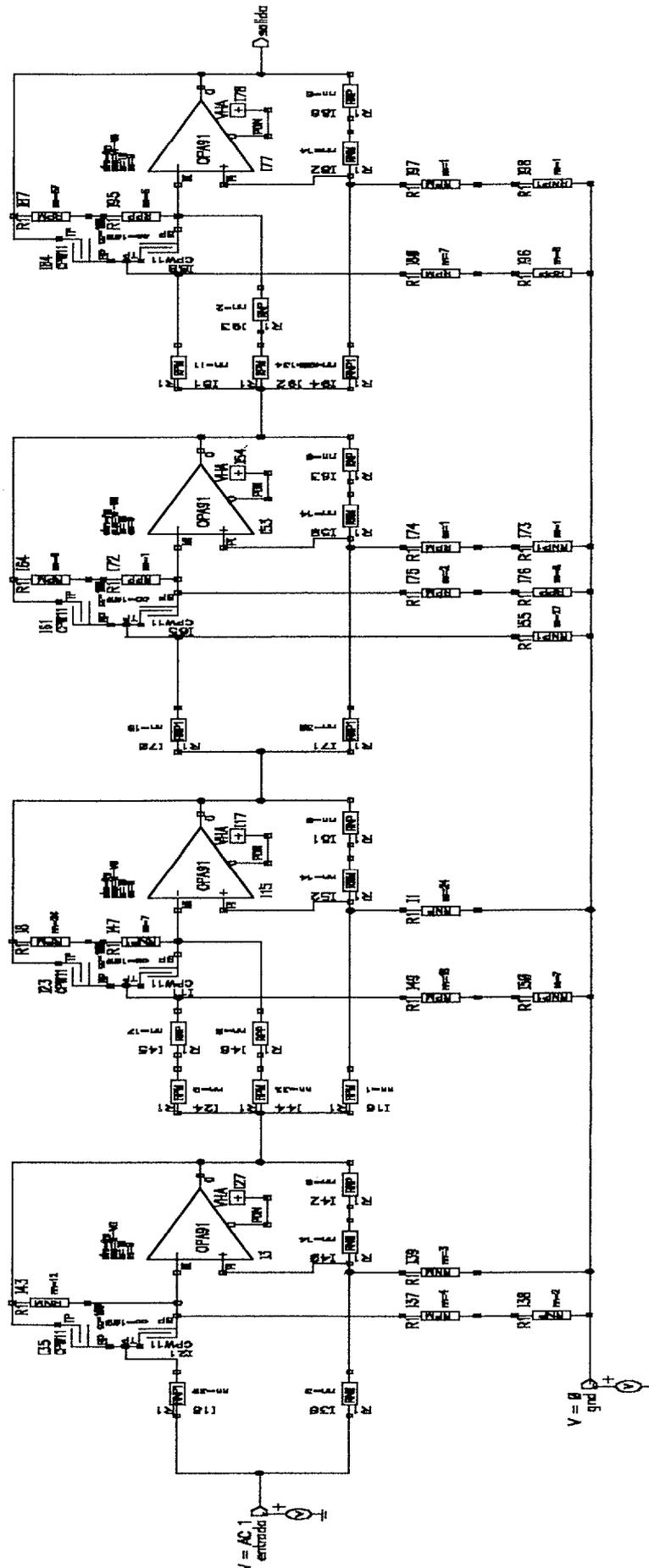


Figura 6.1: Filtro paso banda 16KHz-144KHz

En el esquemático mostrado en la figura anterior se pueden observar los elementos de librería que se han empleado. Esta tecnología emplea la técnica de parametrización para conseguir los valores del componente deseados. Lo que significa que a partir de un valor patrón, del que el fabricante tiene las máscaras de su fabricación, el diseñador puede especificar el número de veces que se desea aumentar ese valor patrón dando un valor numérico a los parámetros. El fabricante se encargará de aumentar el tamaño de las máscaras acorde a los parámetros que el diseñador le ha especificado en los esquemáticos. El parámetro de cada componente aparece al lado de su símbolo en cada esquemático.

COMPONENTE	VALOR UNITARIO	PARÁMETRO
RNP1	256Ω	nn
RNP	336Ω	nn
RPP	483Ω	nn
RNM	2230Ω	nn
RPM	5600Ω	nn
CPW11	1pF	cc

Tabla 1

En la tabla 1 se muestran las resistencias y el condensador que se van a emplear en el diseño de los filtros. En ella se muestra el valor unitario que poseen cuando a su parámetro se le da el valor de uno. Para obtener el valor del componente se debe aplicar la siguiente fórmula.

$$VALOR = VALORUNITARIO \cdot PARÁMETRO \quad (6.1)$$

El filtro que se mostró en la figura 6.1 está compuesto de 4 etapas. Cada etapa contiene un amplificador operacional OPA91 que implementa un filtro activo elíptico de segundo orden [13]. El orden del filtro por lo tanto será de octavo orden como se indicó anteriormente. El filtro elíptico es el que mayor atenuación puede introducir a la banda de corte respecto a la banda de paso para un filtro de orden dado, es por esto que es el tipo de filtro elegido en esta implementación BiCMOS. Los filtros elípticos no pueden ser soportados por los integrados del fabricante MAXIM que se emplearon para implementar los filtros en el capítulo 4 de implementación del modem.

Las especificaciones que se emplearon para el filtro elíptico de la figura 6.1 y todos los que se presentarán a continuación en su diseño, fueron el establecer una separación entre la banda de paso y la banda de corte de 30dB como mínimo. Superior a la conseguida con el filtro paso banda equivalente a este implementado con los integrados comerciales del fabricante MAXIM en el capítulo 4.

La simulación que se realizó al esquemático de la figura 6.1 se muestra en la figura 6.2, donde aparece su respuesta en frecuencia que tiene una banda de paso de 16KHz a 144KHz.

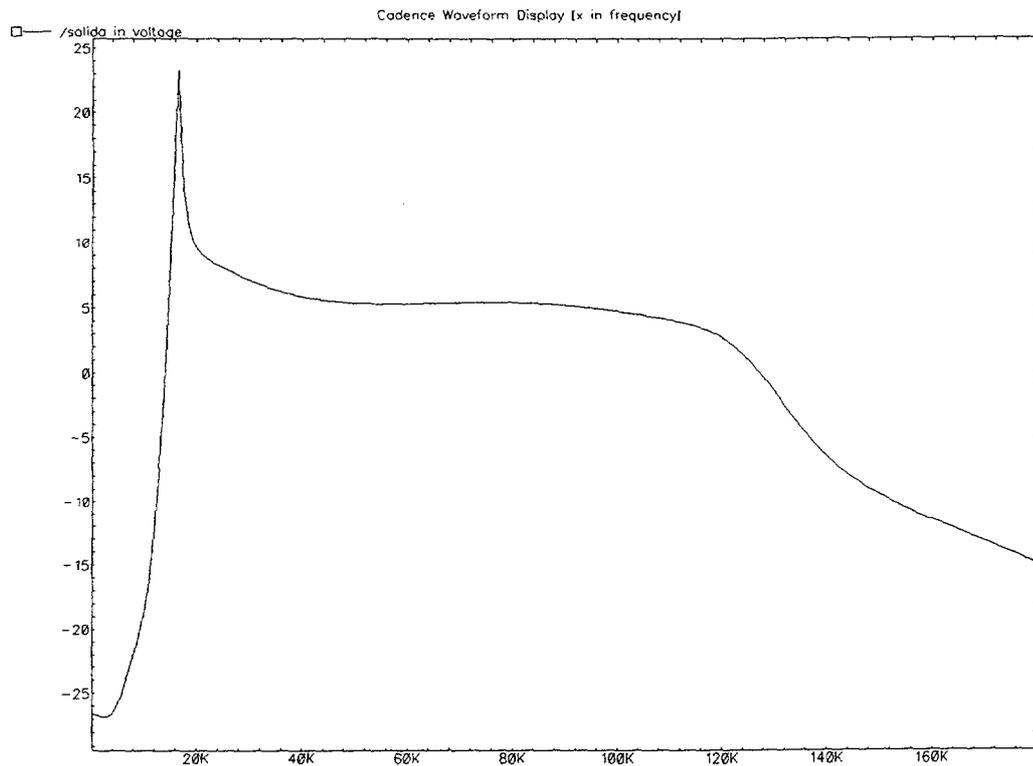


Figura 6.2: Simulación Filtro paso banda 16KHz-144KHz

A continuación se van a mostrar los esquemáticos de los siguientes filtros que se han implementado con ADS. En la figura 6.3 se presenta el filtro paso banda del otro sentido de transmisión. Sigue siendo elíptico de octavo orden y teniendo la banda de paso de 128KHz, pero ahora está centrado en la otra frecuencia de portadora que es 240KHz. En las figuras 6.4 y 6.5 se muestran los esquemáticos que implementan a los filtros paso banda elípticos de cuarto orden que recuperan a las frecuencias portadoras de 80KHz y 240KHz respectivamente. Para conseguir recuperarlas se diseñarán con una banda de paso de 2KHz, mucho más estrecha que la que se consiguió con los filtros paso banda equivalentes a estos implementados con los integrados comerciales del fabricante MAXIM en el capítulo 4.

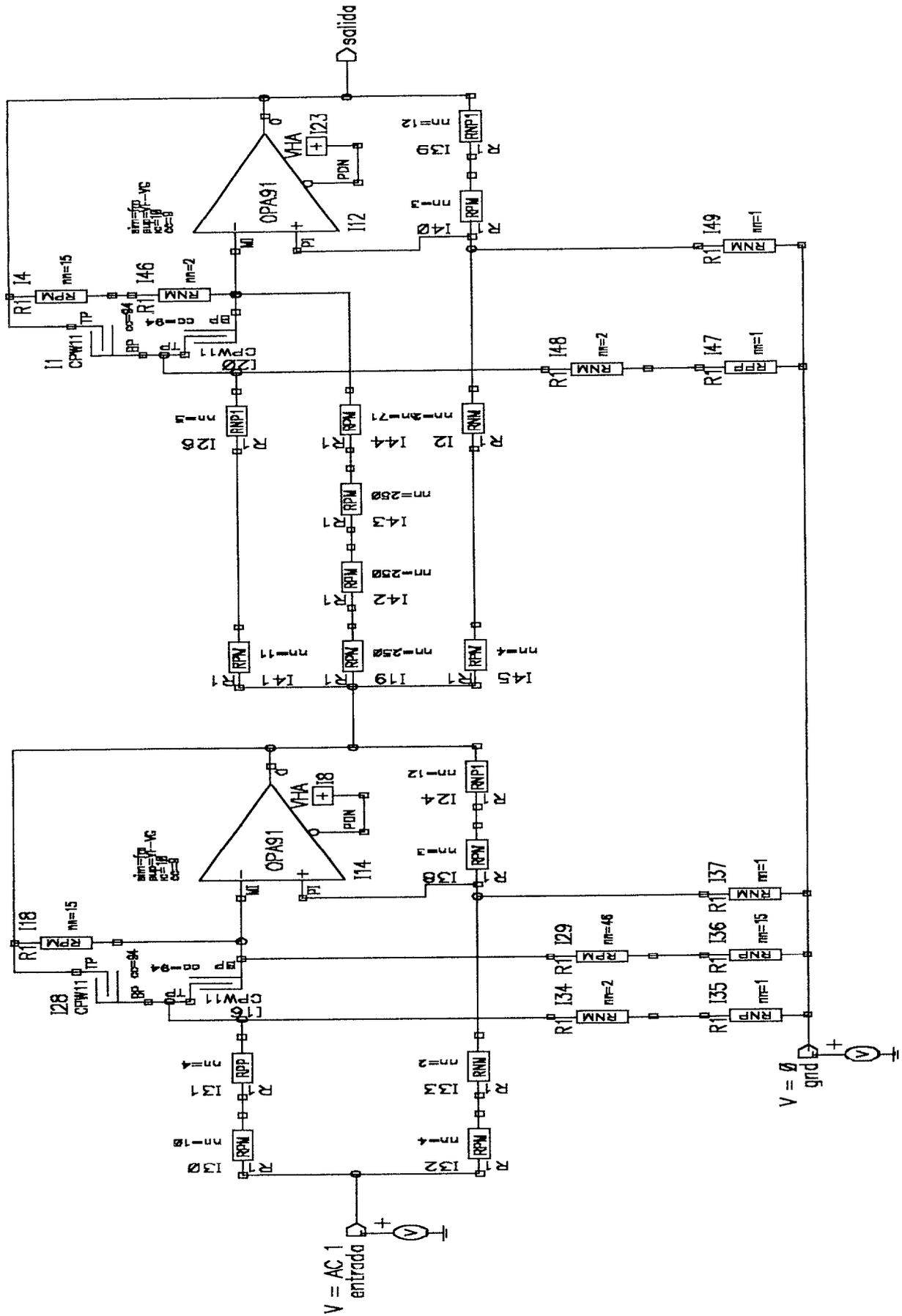


Figura 6.4: Filtro selectivo 80KHz

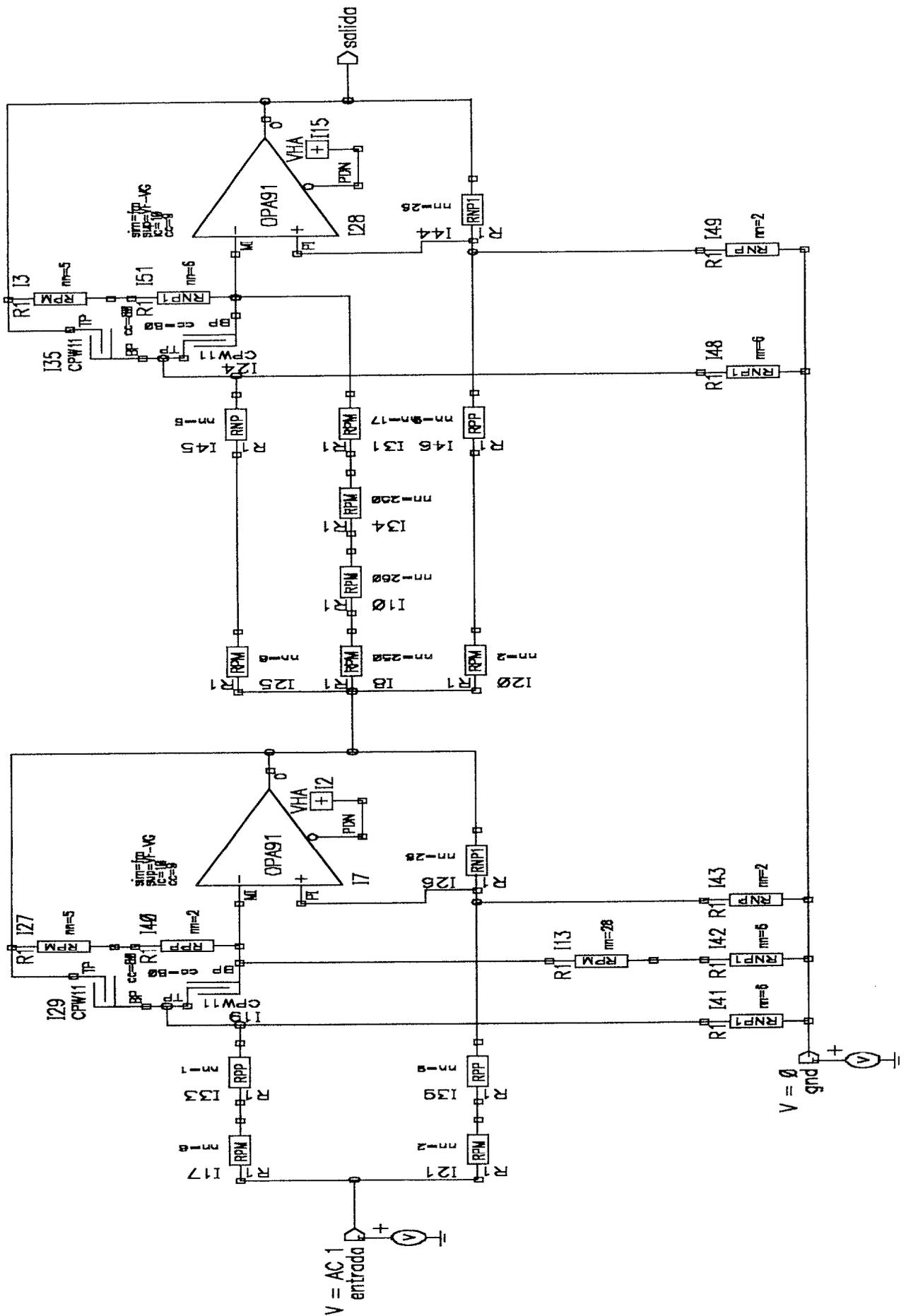


Figura 6.5: Filtro selectivo 240KHz

La simulación del filtro de la figura 6.3 se muestra a continuación en la figura 6.6. Esta simulación es la respuesta a la frecuencia de este filtro paso banda, cuya banda de paso esta situada entre 176KHz y 304KHz como se puede apreciar.

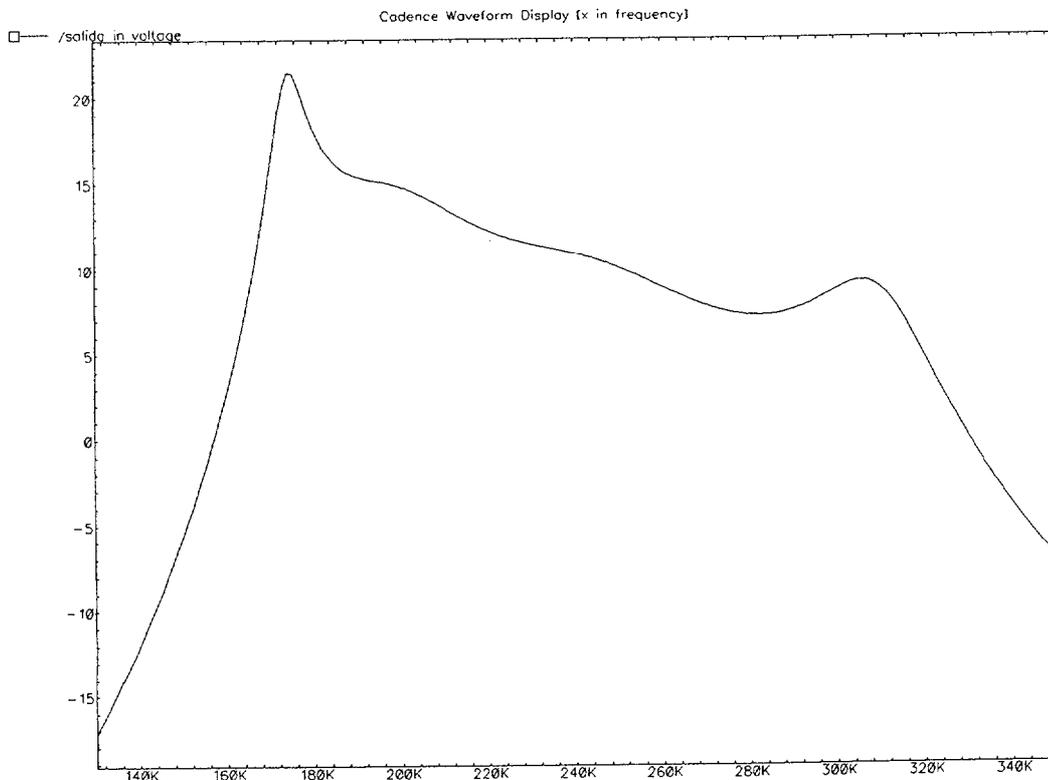


Figura 6.6: Simulación Filtro paso banda 176KHz-304KHz

Para conseguir obtener las frecuencias portadoras y limpiarlas del resto de frecuencias que aparecen de los bloques generadores de armónicos, vistos en el capítulo 3 de diseño y simulación del modem, se necesita realizar un filtrado paso banda. En la figura 6.7 se presenta la simulación del filtro paso banda centrado en la frecuencia portadora de 80KHz y banda de paso de 2KHz que se presentó en el esquemático de la figura 6.4. Este es un filtro también elíptico, pero basta que sea de cuarto orden para cumplir la especificación de establecer una separación entre la banda de paso y la banda de corte de 30dB como mínimo .

Junto a la figura 6.8 aparece la figura 6.9, que muestra la simulación del filtro paso banda centrado en la frecuencia portadora de 240KHz y banda de paso de 2KHz que se presentó en el esquemático de la figura 6.5. Este filtro es como el que se presentó en la figura 6.9, con la única diferencia de que ahora su frecuencia central está situada en los 240KHz.

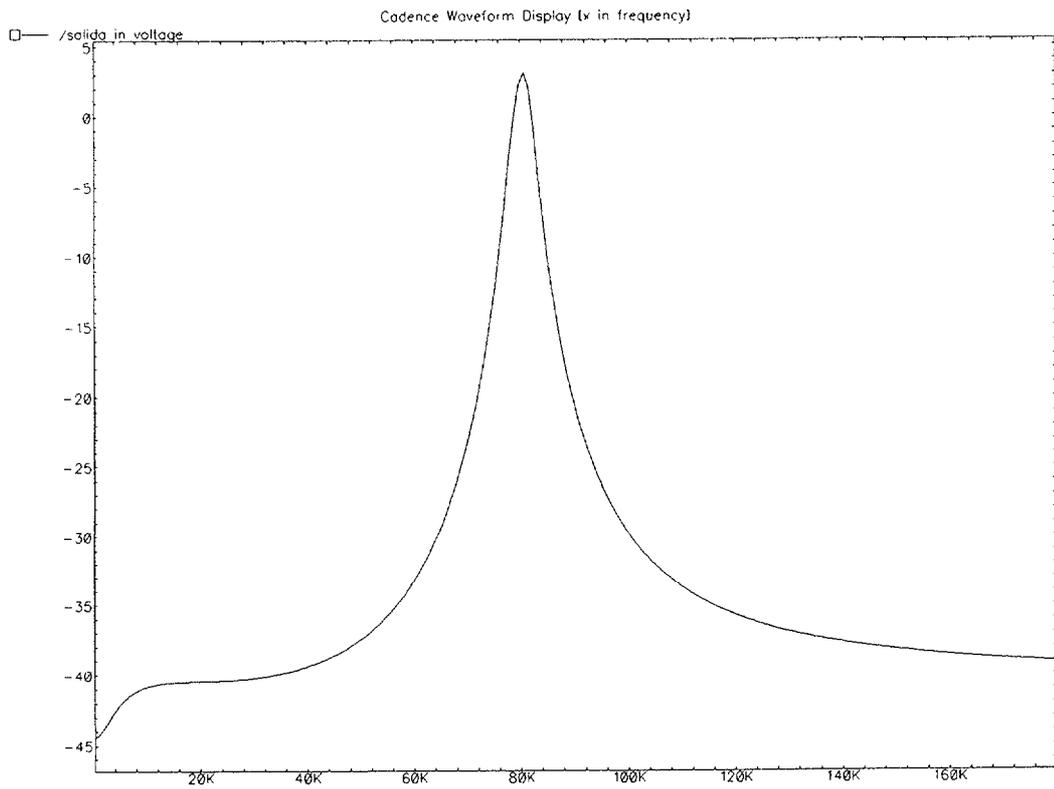


Figura 6.7: Simulación Filtro selectivo 80KHz

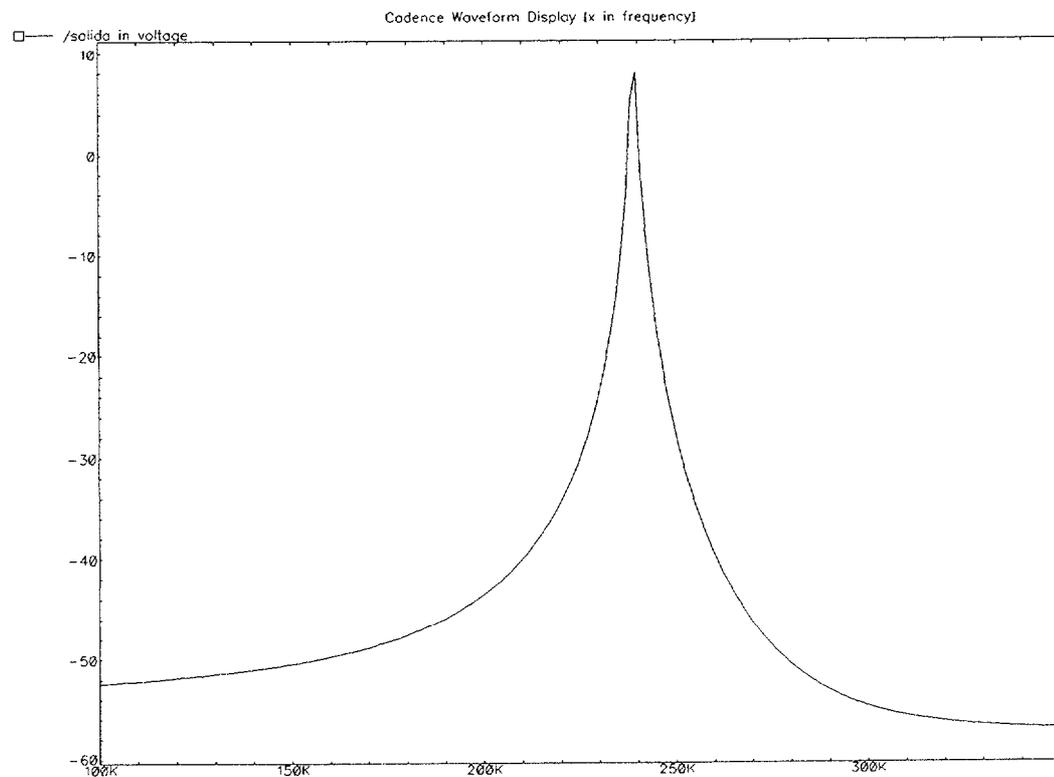


Figura 6.8: Simulación Filtro selectivo 240KHz

6.2 Esquemáticos y simulaciones en ADS del modulador PSK

Una vez que tenemos los filtros que van a separar los dos sentidos de transmisión y los que filtran las portadoras, pasamos al diseño del modulador integrado PSK. En el capítulo 4 de implementación del modem, se empleó para implementar el modulador el integrado ICL8013 del fabricante HARRIS. Con él se consiguen realizar los cambios de fase de 0° y 180° en la frecuencia portadora, al ritmo que marca la señal moduladora de 64Kb/s. Un problema que ya se comentó en la sección 5.6 de mejoras introducidas en el modem del capítulo 5 de medidas efectuadas en la recepción y transmisión del modem, es que este multiplicador se alimenta entre $\pm 15V$ y divide la multiplicación que realiza entre diez. Esto provoca que si la entrada es de bajo nivel se puede ver perturbada seriamente por el nivel de offset. Además se deben incluir dos líneas de alimentación adicionales respecto de las tres que se dedican a los $\pm 5V$ y la línea de masa. No se han encontrado en el mercado multiplicadores que se alimenten entre $\pm 5V$, lo que obligó a utilizar el circuito integrado antes mencionado.

La solución que se puede adoptar a este problema cuando estamos realizando su implementación en un chip BiCMOS es totalmente distinta. Debido a que ADS suministra en sus librerías unos interruptores analógicos controlados por tensión que garantizan su conmutación en un tiempo extraordinariamente rápido. El nombre con el que se pueden encontrar en la librería es SWI2, y cada uno de ellos lleva asociado dos de estos interruptores analógicos. Cada interruptor tiene a sus entradas A y B una señal analógica, pero en cada instante se puede elegir cual de las dos entradas aparecerá a la salida C, en función de las tensiones de control aplicadas en CA y CB. Estas tensiones de control no son más que un nivel de continua de $+5V$ o $-5V$, que siempre se presentan opuestas en CA y CB. Su funcionamiento se indica en la tabla 2.

CONTROL CA	CONTROL CB	SALIDA C
+5V	-5V	ENTRADA A
-5V	+5V	ENTRADA B

Tabla 2

En la figura 6.9 se muestra como se ha realizado con switches el modulador PSK. Debido a la ventaja de disponer de una herramienta de diseño tan potente como ADS, se van a implementar dos moduladores PSK en vez de uno sólo. En uno se emplea un seno como frecuencia portadora, y el otro empleará la misma frecuencia portadora pero ahora como un coseno.

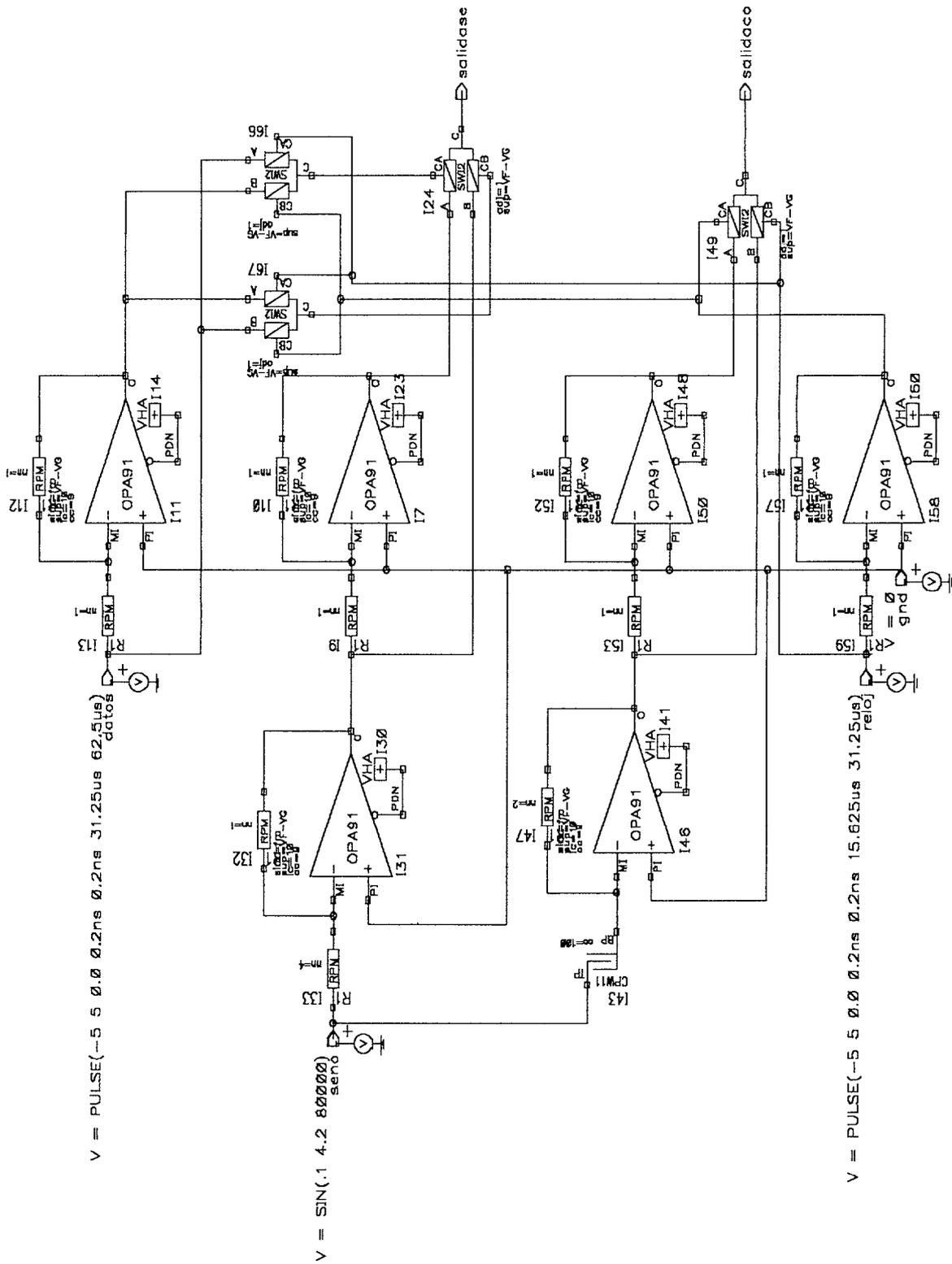


Figura 6.9: Modulador PSK

En la figura 6.10 se muestra la simulación que se obtiene del esquemático anterior. En ella se pueden apreciar las entradas de datos y de reloj de 64Kb/s que varían entre $\pm 5V$ y la entrada de la frecuencia portadora que es un seno de 80KHz. Se obtienen dos salidas, una llamada "SALIDACO" es la señal modulada PSK que tiene por portadora el coseno de 80KHz y por moduladora el reloj de 64Kb/s. Mientras que la otra salida llamada "SALIDASE" es la señal modulada PSK que tiene por portadora el seno de 80KHz y por moduladora la función NOR-EX de la señal de datos y del reloj de 64Kb/s. Esta modulación se conoce como QPSK [4] y permite enviar dos flujos de información independientes, uno por el seno y el otro por el coseno.

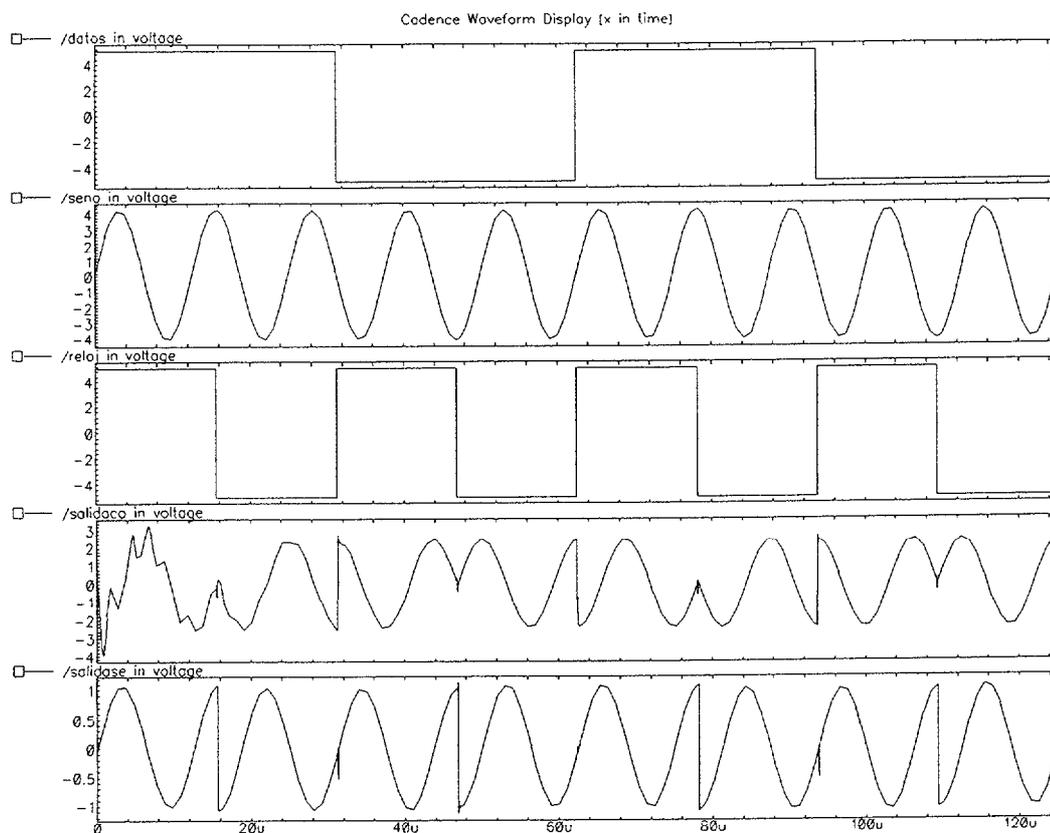


Figura 6.10: Simulación Modulador PSK

Al modulador que acabamos de analizar lo llamaremos "MUX" para emplearlo en un nivel de jerarquía mayor de esquemático. Y al filtro con una banda de paso de 16KHz a 144KHz que se vio en la figura 6.1 se le llamará "FS80". Estos bloques que se han analizado anteriormente se van a unir en el esquemático que aparece en la figura 6.11. Las señales moduladas con portadoras en seno y coseno se suman en el amplificador operacional OPA91. Esta suma se lleva a un puerto de salida para poder estudiarla, pero además se introduce al filtro paso banda "FS80", para reducir su espectro en frecuencia.

La simulación del esquemático anterior se presenta en la figura 6.12. En ella se observa en el puerto de salida llamado "PRESAL" los cambios de fase tan bruscos que produce la suma de las señales moduladas PSK. Esta misma señal filtrada se puede observar en el puerto de salida llamado "SALIDA". Aquí ya se aprecia como se han suavizado estos cambios de fase debido a la disminución espectral que introduce el filtro paso banda. Así el espectro que se transmite a la línea es mucho menor que el original y se aumenta la eficiencia espectral, tal y como se estudió en el capítulo 5 de medidas efectuadas en la recepción y transmisión del modem.

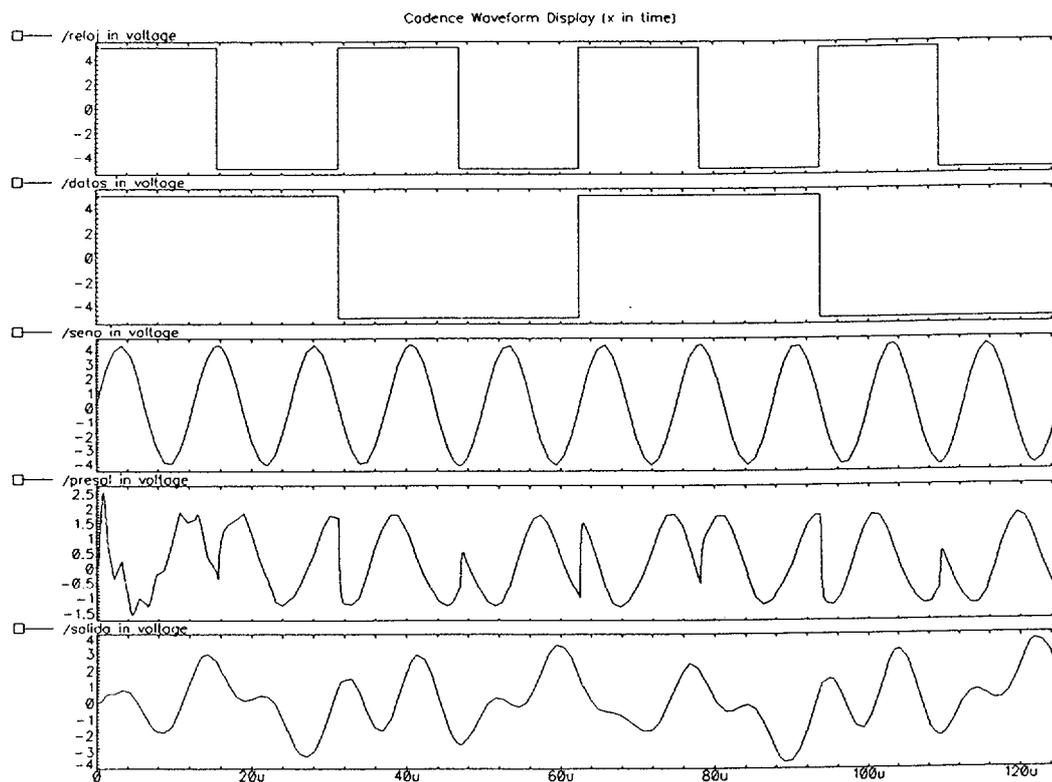


Figura 6.12: Simulación Modulador PSK con Filtro 16KHz-144KHz

6.3 Resultados finales con ADS

Se han mostrado en este capítulo los resultados obtenidos con esta tecnología. El objetivo de mejorar los filtros paso banda no pudo terminarse completamente, debido a la imposibilidad de realizar simulaciones de esquemáticos grandes. El problema se debe a que el simulador que emplea ADS para diseño analógico tiene problemas de convergencia cuando se requiere el nivel de mayor exactitud y no es capaz de obtener ningún resultado. La idea de integrar la parte analógica del modem en un chip tuvo que ser abandonada finalmente.

Esta decisión es debida en principio a la incertidumbre que crea el no disponer de las simulaciones con el máximo nivel de exactitud posible. Pero además influye en el hecho de no intentar su fabricación el elevado precio que lo hacía completamente inviable. El fabricante Thomson cobra 700ECU por mm^2 y como mínimo requiere $5mm^2$ para aceptarlo en fabrica. A este precio hay que sumarle el encapsulado, siendo el mínimo 22ECU para 28 pines, y los gastos de envío que son 50ECU. Al cambio actual de 160pts por ECU resulta que el integrado más barato en ADS cuesta 571.520pts.

En primer lugar esta tecnología es cara en su naturaleza ya que es capaz de combinar tanto la integración bipolar, como la CMOS. Esto es capaz de hacerlo en el mismo sustrato lo que encarece su precio, pero además estos diseños requieren una gran cantidad de superficie.

El fabricante utiliza elementos de librería que son parametrizables por el usuario, como por ejemplo las resistencias, condensadores y transistores. Algunas resistencias necesarias son de varios megaohmios, lo que requiere parámetros muy altos del orden de 250 veces el elemento de librería inicial. Estos valores de parametrización tan elevados incrementan de forma drástica el área ocupada en el chip. Además el usar elementos parametrizables obliga a aproximar los valores necesarios al valor entero más cercano. Esto hace que el ajuste de los filtros en frecuencia de corte y amplitud sea una labor difícil

De cualquier forma, en el futuro esta tecnología promete ser una solución muy valida para realizar diseños mixtos, cuando se disponga de la versión software que incluya su simulador. Y la solución para no tener que emplear valores excesivamente altos en la parametrización de los esquemáticos de los filtros es utilizar las macros de librería que ofrecen filtros con capacidades conmutadas [13]. En la versión que se disponía de software para realizar esta implementación tampoco estaban disponibles estas macros. Como ventajas de implementar el modem en un circuito integrado cabe resaltar la disminución enorme de tamaño que se conseguiría respecto a la implementación en placas de circuito impreso. También se consigue eliminar el cableado que implica la interconexión de las placas de circuito integrado. En cuanto al precio final de esta tecnología, habrá todavía que esperar para que llegue a ser realmente competitiva.

Cabe resaltar también la posibilidad de implementar en el circuito integrado un dispositivo multiplicador para el demodulador que se alimente entre $\pm 5V$. Como se ha comentado en la sección anterior, esto reduciría el número de patillas y de buses de alimentación al no tener que emplear $\pm 15V$ como los circuitos integrados multiplicadores comerciales. El hecho de no tener que emplear dos alimentaciones distintas una para los multiplicadores y otra para el resto de los circuitos simplifica la alimentación y mejora las prestaciones del modem.

Esto es debido a que el mismo nivel de señal que trabaja en un multiplicador entre $\pm 15V$, parece tres veces más grande si emplea un multiplicador entre $\pm 5V$. Este último detalle se puede comprender observando que 1V para un sistema alimentado entre $\pm 15V$ se puede expresar en valores relativos como $1/15$. Mientras que para un sistema alimentado entre $\pm 5V$ el valor relativo se puede expresar como $1/5$. Si comparamos los dos niveles relativos resulta

$$\frac{1/5}{1/15} = \frac{15}{5} = 3 \quad (6.2)$$

Esto significa que una misma señal que se recibe muy débil es relativamente tres veces más grande cuando alimentamos entre $\pm 5V$, que cuando se alimenta entre $\pm 15V$. Otro factor decisivo al respecto, es que los niveles de offset son mayores en un dispositivo cuanto mayor sea la tensión de su alimentación. Un nivel de offset de un sistema alimentado entre $\pm 15V$ que se entrega como entrada de un sistema alimentado entre $\pm 5V$, aparecerá relativamente hablando tres veces más grande lo que supone un gran perjuicio sobre todo para señales débiles ya que las puede alterar gravemente sus valores.

Capítulo 7

Conclusión

Se ha presentado en este proyecto fin de carrera un modem PSK capaz de transmitir un flujo binario de 64Kb/s full-duplex. La modulación elegida implica una gran dificultad como lo demuestra el hecho de no encontrarse en el mercado circuitos integrados comerciales que la implementen. Son las modulaciones ASK y FSK las que más frecuentemente los fabricantes optan por integrar, pero su probabilidad de error es mucho mayor que la PSK.

Esta carencia de moduladores comerciales PSK puede ser debida a la gran dificultad que representa recuperar en el receptor la misma frecuencia portadora del transmisor en fase. Deben coincidir exactamente en fase estas dos frecuencias portadoras para conseguir recuperar en el receptor los datos transmitidos libres de errores.

En el diseño que se propone en este proyecto, se incluye un novedoso sistema para recuperar la frecuencia portadora en fase con la transmitida. Se va a generar la frecuencia portadora tanto en el transmisor como en el receptor simultáneamente. Para ello se va a emplear un tono de baja frecuencia lejos del espectro de la señal modulada. Este tono se transmitirá por la línea de transmisión para que el receptor disponga de él, de la misma forma que el transmisor que es el que lo envía.

A partir de este tono de baja frecuencia se debe conseguir generar la frecuencia deseada para emplearse como portadora. Tanto el transmisor como el receptor tienen el mismo tono de baja frecuencia en fase por lo que si emplean el mismo método para generar la frecuencia portadora, también esta última estará en fase en el receptor y en el transmisor.

Junto al problema de recuperar en fase la frecuencia portadora en el receptor, se presenta otro problema no menos importante que es disponer del reloj de recepción de 64KHz sincronizado con los bits que se van a recuperar en el demodulador. No es suficiente con tener un generador de reloj en el receptor aislado de la señal modulada PSK que se está recibiendo en la línea de transmisión. Este reloj debe informar al demodulador del tiempo exacto que dispone para extraer de la señal modulada PSK cada bit, y no utilizar la energía del bit anterior o posterior del que se está recuperando en un instante dado. De esta forma se consigue reducir la

interferencia intersimbólica. En este proyecto en concreto el reloj de 64KHz se convierte a niveles TTL y se utiliza en el filtro acoplado del demodulador para indicar exactamente el momento en que comienza la carga del circuito integrador que contiene. Es fundamental para reducir la interferencia intersimbólica que el integrador se descargue exactamente cuando termina el bit, antes de que comience la carga del siguiente bit [3]. De otro modo, parte de la energía de un bit interferiría en la energía de otro.

La gran novedad de este modem es que resuelve estos dos problemas que implica la modulación PSK a la vez. Tanto la frecuencia portadora como el reloj de 64KHz están sincronizados en fase en el receptor y en el transmisor simultáneamente. Esto se consigue gracias al diseño de un nuevo circuito al que se le ha denominado "Generador de armónicos".

Este circuito es básicamente un multiplicador, al cual se le realimenta en su entrada su propia salida sumada con una frecuencia de entrada. El espectro que se obtiene a la salida son todos los armónicos de la frecuencia de entrada. El armónico de mayor frecuencia que es capaz de generar viene limitado únicamente por el ancho de banda de los dispositivos que implementen al multiplicador y al sumador. Se pueden seleccionar los armónicos que nos interesen por medio de filtros paso banda a la salida del multiplicador.

Para el modem PSK de este proyecto la entrada del generador de armónicos es el tono de baja frecuencia. Este tono posee la característica de que entre sus armónicos se encuentran la frecuencia portadora y la frecuencia de 64KHz. A la salida del generador de armónicos basta con realizar el filtrado paso banda centrado en estos armónicos para obtener entonces la frecuencia portadora y en la frecuencia de 64KHz. Tanto el transmisor como el receptor poseen el mismo generador de armónicos y el mismo tono de baja frecuencia en fase, por lo que sus frecuencias de salida también estarán en fase.

Para facilitar el filtrado paso banda se emplean dos etapas de generadores de armónicos en lugar de una solamente. Esto es debido a que la separación entre dos armónicos consecutivos de salida es precisamente el valor de la frecuencia de entrada al generador de armónicos. Si conseguimos aumentar el valor de la frecuencia de entrada aumentará por tanto la separación entre sus armónicos de salida y será más sencillo su filtrado paso banda. De la primera etapa por lo tanto se filtra paso banda un armónico cuya frecuencia es de valor intermedio entre el tono de baja frecuencia y sus armónicos deseados. Esta frecuencia es la entrada de la segunda etapa y los armónicos de salida al estar más separados simplifican su filtrado paso banda.

Se ha introducido este nuevo circuito generador de armónicos frente al convencional PLL debido a dos razones principalmente. En primer lugar una PLL proporciona una sólo frecuencia a su salida, en lugar de todos los armónicos de la frecuencia de entrada que ofrece el circuito generador de armónicos presentado aquí. Esto nos obligaría a disponer de una PLL para generar la frecuencia de portadora, y de otra PLL para generar el reloj de 64KHz. Si tenemos en cuenta las posibles tolerancias de los componentes, al no generarse estas dos frecuencias simultáneamente en la misma PLL, no es posible garantizar que estén perfectamente sincronizadas entre sí.

La segunda razón que motivó la elección de este circuito es que permite tener a su entrada tanto señales cuadradas como sinusoidales. El funcionamiento de una PLL necesita un oscilador controlado por tensión que fija su frecuencia de salida cuando coincide con el múltiplo que deseemos de la frecuencia de entrada. Pero el espectro de una señal cuadrada esta formado por sus infinitos armónicos impares, siendo muy difícil predecir a que frecuencia quedaría enganchado. Esta dificultad la supera el generador de armónicos porque su funcionamiento se basa precisamente en generar todos los armónicos de la señal de entrada, filtrando paso banda a su salida los armónicos que se desea obtener.

La razón de emplear una señal cuadrada a la entrada del generador de armónicos es obtener las mismas salidas de este circuito independientemente de la distancia. Esto se consigue filtrando paso banda el tono de baja frecuencia que llega atenuado y contaminado en su espectro por la línea de transmisión. Y posteriormente llevarlo a la entrada de un comparador para convertirlo en una señal cuadrada de idéntica amplitud a pesar de la atenuación que haya sufrido.

Capítulo 8

Pliego de condiciones

8.1 Generalidades

8.1.1 Objeto

El documento de Pliego de Condiciones establece de manera definitiva las condiciones de realización de este proyecto. La firma adjudicataria de cualquier contrato de producción que surja del actual proyecto, habrá de ceñirse a las especificaciones en él contenidas en todo cuanto atañe a calidad y fiabilidad de componentes y materiales precisos para su ejecución así como demás condiciones relacionadas con la fabricación, modificaciones, ensayos de prueba, liquidación del pedido y otras cuestiones referentes a las tareas de producción del sistema proyectado.

La firma adjudicataria queda en la obligación de atender las disposiciones que proponga el Gabinete de Diseño de la entidad contratante, a través de su Director de Proyectos, que fueran adoptadas en el curso del proceso de fabricación.

8.1.2 Legislación aplicable

Dada la intención de obtener, mediante la presentación del presente Proyecto ante los Organismos Oficiales competentes, de la Certificación de la Conformidad de la Producción al Modelo Homologado, habrá de cumplir los preceptos del Real Decreto 2584/81 sobre normalización y homologación promovido por el Ministerio de Industria y Energía, así como de aquellos derivados y promovidos por el ministerio de Transportes y Comunicaciones.

Para verificar lo anterior habrá de sujetarse a la intervención de la Comisión de Vigilancia y Certificación, creada por Orden Ministerial el 21 de Junio de 1982, y al seguimiento del Sistema de Calibración Industrial dependiente del Ministerio de Industria y Energía, por Orden Ministerial del 5 de Julio de 1.982, que son los

instrumentos dispuestos por la Administración para llevar a cabo las funciones asignadas en el articulado del Real Decreto, mediante los laboratorios de ensayo acreditados por parte del Ministerio citado.

8.1.3 Obligado cumplimiento

Todas las cláusulas señaladas en éste Pliego de Condiciones habrán de ser respetadas con obligado cumplimiento de las mismas por parte de la firma adjudicataria de la contrata de fabricación. No se admitirán modificaciones que no fueran reconocidas por la Dirección de Proyectos del Gabinete de Diseño de la entidad propietaria del Proyecto.

8.1.4 Ubicación de la firma fabricante

La ubicación de la empresa concesionaria del contrato de fabricación del aparato descrito en este Proyecto, habrá de cumplir con la limitación de disponer de la planta de fabricación en que se elabore el producto descrito, en lugar situado dentro del área regional.

8.1.5 Referente a los planos

La empresa fabricante encontrará en el documento del proyecto los complementos descriptivos del documento de Planos a los cuales habrá de ajustarse.

8.1.6 Modificaciones y mejoras

Podrá considerarse la modificación del dispositivo diseñado sólo por mediación de indicación escrita, en la que figure el precio acordado de la mejora citada, extendido por parte de la Dirección de Proyectos.

8.2 Descripción de los trabajos relativos a este proyecto

8.2.1 Trabajos a realizar por la firma adjudicataria

La empresa adjudicataria del contrato de fabricación habrá de elaborar el producto descrito suficientemente en el conjunto de documentos, que componen el presente Proyecto, en la cantidad establecida en el citado contrato.

También constituirá obligación de la adjudicataria de las tareas que a continuación se señalan:

- Aprovisionamiento de los componentes necesarios para la ejecución del sistema proyectado.
- Ensayos de control de calidad de los componentes recibidos.
- Ejecución de montajes de los componentes.
- Verificación de correcto funcionamiento mediante las oportunas pruebas.
- Facilitar las tareas de inspección de fabricación que efectúe la Dirección de Proyectos o persona delegada.

Atender las obligaciones de gestión legal contraídas con las autoridades del Ministerio correspondiente.

8.2.2 Modificaciones admitidas

Serán admitidas aquellas modificaciones que se indiquen de manera clara en forma escrita con indicación expresa de costo adicional convenido, firmada por la Dirección de Proyectos, cuando venga acompañada del correspondiente Permiso de Modificación extendido por la Comisión de Vigilancia y Certificación del Ministerio de Industria y Energía.

8.3 Condiciones relativas a los materiales

8.3.1 Normativas a satisfacer

La empresa fabricante recibirá los componentes enrollados en bobinas encintadas conforme establece la norma CEI-286-1, pudiéndose procesar ulteriormente con máquinas automáticas de inserción, sin perjuicio del montaje manual previa extracción de cada unidad.

8.3.2 Recepción y aceptación de componentes

La firma adjudicataria examinará los pedidos de componentes a su recepción verificando el exacto cumplimiento de las condiciones relativas a los materiales objeto de este documento.

Asimismo rechazará cualquier envío que por simple inspección ocular revele la presencia de componentes defectuosos o no fiables, o no se ajuste a los códigos de etiquetación para su identificación, o cuando el paquete presente signos de haber recibido mal trato durante su transporte.

8.3.3 Componentes resistivos

Las resistencias de valor fijo serán de película de carbón pirolítico depositada sobre un núcleo cerámico y recubiertas de pintura termoestable a base de resina para su protección y aislamiento.

Cada resistencia permitirá conocer con facilidad los siguientes datos con referencia a ella:

- Valor óhmico.
- Tolerancia en % valor nominal.
- Máxima potencia disipable en vatios.

8.3.4 Circuitos integrados

Estarán encapsulados en material plástico o cerámico, y sobre el cuerpo tendrán claramente marcado el código de identificación, marca de fabricante y país de origen.

Características que reunirán :

- Tensión de alimentación: + 5 V o $\pm 5V$ o $\pm 15V$
- Temperatura de almacenamiento: 0°C a 70°C (mínimo)
- Temperatura de operación: 0°C a 70°C (mínimo)

8.3.5 Zócalos para circuitos integrados

Los zócalos permitirán la conexión sin soldadura de los circuitos integrados a la tarjeta de circuito impreso. Podrán soportar una temperatura de trabajo comprendida en el rango de -65°C a +150°C.

8.3.6 Interruptores

Habrán de reunir las siguientes cualidades :

- Tensión nominal de trabajo: 5V
- Durabilidad: superior a 1000 acciones
- Terminales para conexiones mediante soldadura.
- Contactos internos y terminales en aleación de plata.

8.3.7 Potenciómetros

Deberán ser de variación lineal con escala graduada del 0 al 10 y pasos de 1 unidad. Podrán realizar la función de interruptor al llegar al 0 de la escala. Serán atornillados directamente en la carcasa.

8.3.8 Conectores

Los conectores que se dispondrán en los puntos de medida serán del tipo BNC aislados sin codo y serán atornillados directamente en la carcasa.

Para la alimentación del proyecto y la unión al par trenzado empleado como medio de transmisión se emplearán conectores del tipo banana miniatura atornillados directamente en la carcasa.

8.3.9 Tarjetas de circuito impreso

Todas las tarjetas de circuito impreso estarán fabricadas de material que consta de fibra de vidrio prensado con resina epoxy y recubrimiento bilateral de una delgada lámina de cobre electrolítico.

Las pistas de cobre serán recubiertas de plateado por solución ácido cianurada, para aumentar la calidad de la conducción.

8.3.10 Accesorios

Para determinar en relación a componentes adicionales que fuere preciso considerar, se adoptará la oportuna solución que, antes de aplicarse, será puesta en conocimiento de la Dirección de Proyectos de la entidad contratante.

8.4 Montaje de componentes y acabado del dispositivo

8.4.1 General

Se da por descontado que la industria fabricante contratada está perfectamente capacitada para acometer la ejecución material del Proyecto descrito, por lo cual se hace innecesario la descripción de métodos de trabajo aplicables para obtener el producto de calidad esperado.

La firma adjudicataria de la contrata de fabricación facilitará el personal y las instalaciones necesarias para la correcta ejecución de las tareas de montaje y acabado.

La contrata sólo se suscribirá con una firma fabricante legalmente autorizada y en condiciones tales que ofrezcan las garantías suficientes para el adecuado cumplimiento de las condiciones que figuren en el presente Pliego, y de conformidad con el correspondiente Reglamento de Contratación.

8.4.2 Soldadura de componentes

Las soldaduras podrán efectuarse bien mediante soldadores tipo lápiz de baja potencia, bien por procedimiento de soldadura industrial, ya sea por puntos o por olas. En cualquier caso se empleará aleación de estaño de alta pureza.

Las soldaduras deberán adoptar el tamaño adecuado ocupando la mínima superficie con tal que cubran por completo los terminales soldados, y se evitará la aparición de óxidos, poros, y residuos de resina

La soldadura se efectuará a la temperatura adecuada que permita una correcta sujeción eléctrica y mecánica del terminal soldado a la base de la pista de cobre sin que dañe la adherencia entre la pista y la fibra de vidrio de la placa, ni al componente objeto de soldadura.

La resina residual inevitablemente adherida a la placa tras la soldadura, será eliminada mediante el disolvente apropiado, y la tarjeta será sometida a baño de laca

aisladora de alta calidad, adoptándose al efecto las debidas precauciones con los componentes fijados.

8.4.3 Ajuste del reloj de 16KHz

El circuito que realiza la función de reloj debe ser ajustado a la frecuencia de 16KHz . Para ello se actuará sobre el ajuste de frecuencia del generador TTL, de forma que se obtenga en el conector BNC llamado 16KHz de la carcasa una frecuencia de 16KHz.

8.5 Control de fabricación

8.5.1 Dirección del proceso de fabricación

Será responsabilidad de la firma adjudicataria delegar en responsable capacitado las tareas de dirección del proceso de fabricación, que tendrá a su cargo la tarea de interpretación del Proyecto y que deberá ajustarse a las descripciones dadas y a las condiciones establecidas.

8.5.2 Condiciones de la empresa concesionaria

Estará legalmente autorizada por el Ministerio de Industria para acometer con seguridad, solvencia y garantías, la fabricación del aparato proyectado.

8.5.3 Introducción de modificaciones

La empresa concesionaria está obligada a efectuar las modificaciones que le sean señaladas por indicación del Director de Proyectos de la entidad contratante, previo acuerdo sobre la repercusión económica de la misma, y habiendo sido ordenados todos los trámites legales previos.

8.5.4 Obligaciones y responsabilidades de la firma concesionaria

La empresa concesionaria está obligada a cumplir las tareas de fabricación con arreglo estricto a las disposiciones de éste Pliego de Condiciones, siendo enteramente responsable de la correcta ejecución del Proyecto, corriendo con los gastos que originen posibles equivocaciones o accidentes.

También queda obligada a respetar todas las disposiciones legales vigentes o que entren en vigor durante el período de fabricación.

8.5.5 Inspecciones y acciones reguladoras

Las especificaciones de este Pliego de Condiciones podrán ser comprobadas en cualquier instante durante el proceso de fabricación para lo cual el Director de Proyectos o persona delegada por éste efectuará visitas de reconocimiento a los talleres de montaje de la firma adjudicataria de la contrata de fabricación, siendo obligación de la empresa el permitirle el acceso a las instalaciones en que se elabore el sistema. El técnico responsable del proceso de fabricación se hará cargo de facilitar las explicaciones convenientes durante las visitas de inspección así como de recibir las opiniones o reclamaciones que aquel presente, con objeto de encaminar las necesarias acciones de regulación.

8.5.6 Ensayos de control de calidad

Se efectuará la prueba de cada placa, siguiendo el siguiente patrón de test:

- Medición de las frecuencias sintetizadas de 64KHz y 96KHz, a partir de la frecuencia de 16KHz de entrada en el modem tipo A.
- Repetir la operación anterior en el modem tipo B. Resultando las frecuencias sintetizadas ahora de 64KHz y 256KHz.
- Medida del diagrama de ojos para las distintas secuencias de prueba.

8.6 Condiciones de entrega

8.6.1 Plazo de entrega

El plazo de ejecución del sistema objeto del presente Proyecto se establecerá en el contrato de adjudicación en función del número de unidades demandadas. En cualquier caso, la entrega del primer sistema acabado tendrá lugar antes de cumplirse los seis meses a partir de la fecha de adjudicación definitiva en el contrato.

8.6.2 Condiciones de entrega

El sistema se entregará completamente acabado y correctamente embalado en caja de cartón sellada con indicación de producto muy frágil y almohadillado interior de poliestireno, y dentro de una bolsa antiestática para evitar el daño de los componentes con el contacto con las manos de los manipuladores.

8.6.3 Ensayos de recepción

Será sometido a una inspección visual de daños externos pudiendo ser devueltos los que presenten evidentes signos de mal trato con posible repercusión de daños en la operatividad del sistema.

Se efectuarán pruebas de tipo mecánico y eléctrico al módulo acabado: cambio de posición en los interruptores, inserción de conectores, inserción repetidamente de las tarjetas en la carcasa, etc. Superadas éstas, se procederá a la transmisión de datos, y realización de medidas y operaciones en los diferentes modos de funcionamiento.

8.6.4 Plazo de garantía. Asistencia técnica

El plazo de garantía será de un año desde el momento de recepción provisional justificada. Durante éste plazo de garantía se efectuarán las comprobaciones de recepción, y la firma adjudicataria de la contrata correrá con la responsabilidad de reparación de los defectos que se presenten.

Transcurrido el plazo de garantía de la última unidad del pedido, y observándose el perfecto funcionamiento de todas las partidas que constituyen el pedido, se levantará Acta de Recepción definitiva.

8.7 Condiciones económicas

8.7.1 Precios

El precio de ejecución de la fabricación del dispositivo objeto de éste Proyecto, será el que figure en el contrato de fabricación dependiendo del número de unidades solicitadas sin que intervengan factores de economías de escala dada la limitación de las series que se espera contratar.

El documento de Presupuesto adjunto en este Proyecto servirá de base para el establecimiento del costo total de la operación, teniendo en cuenta que en él se incluyen los costos de material, transporte, montaje y acabado.

8.7.2 Precios contradictorios

Las alegaciones pertinentes que desee presentar la empresa adjudicataria del contrato de fabricación, relativas a modificaciones habidas en los precios de mercado de los componentes que se citan en el Documento de Presupuesto las efectuará oportunamente antes de iniciar el proceso de fabricación a la administración de la entidad contratante al objeto de llegar, si es preciso, a un acuerdo de revisión de precios.

En el caso de introducción de modificaciones, la orden de ejecución de modificación extendida por escrito por la Dirección de Proyectos de la entidad contratante dará constancia de la cuantía adicional a que diera lugar, establecida de acuerdo con la administración de la empresa fabricante.

8.7.3 Fianza establecida

La entidad contratante abonará a la firma adjudicataria una fianza por valor de un tercio del valor total de la operación contratada, cantidad que será satisfecha antes de comenzar el proceso de fabricación, y después de haber atendido, si ha de tener lugar, cualquier alegato de revisión de precios presentado por la firma adjudicataria.

Esta fianza se reintegrará por descuento en los pagos de certificación de pedidos satisfechos.

8.7.4 Abono del producto elaborado

La fabricación del sistema proyectado será formalmente abonada en la manera establecida por la Ley.

La empresa fabricante emitirá a través de su Director Técnico responsable de fabricación, las certificaciones de manufactura correspondientes.

Cualquier liquidación parcial tendrá carácter de documento provisional a cuenta sin que de lugar a aprobación y recepción definitiva del pedido contratado.

8.8 Manual del usuario

Para facilitar el empleo del modem, así como para familiarizarse con los requerimientos que deben cumplirse en su uso, se incluyen a continuación una serie de instrucciones. En ellas aparecen los pasos que deben seguirse para obtener un buen funcionamiento y no producir daños en el modem. Para facilitar su comprensión se aconseja consultar el Anexo D de planos de la carcasa, donde aparecen todos los controles, conexiones y puntos de prueba que se van a mencionar a continuación. Deben seguirse estas recomendaciones en el orden en que van a aparecer y no obviar ninguna de ellas :

1. Antes de comenzar el funcionamiento, se debe comprobar que solo uno de los interruptores de “datos transmisión” de los laterales de la carcasa esté en “on”. Esto es debido a que no se pueden unir varias salidas TTL en un mismo punto ya que la secuencia que se transmitiría sería indeterminada.
2. A continuación se debe conectar la línea de transmisión, que en nuestro caso es un simple par telefónico. La conexión se realiza a las entradas rotuladas con la palabra “línea” en ambos laterales de la carcasa.
3. En estas condiciones ya estamos dispuestos para alimentar la carcasa con $\pm 15V$, procedentes de una fuente de alimentación externa.
4. En cuanto se introduce la alimentación ya se está produciendo la transmisión de las señales en ambos sentidos de transmisión. En el sentido A hacia B se transmite un tono de 8KHz y la señal PSK con frecuencia portadora de 96KHz. Para el sentido B hacia A el tono transmitido es de 16 KHz y la señal PSK tiene una frecuencia portadora de 256KHz.
5. El nivel de señal modulada PSK que se transmite se controla por medio de un potenciómetro en cada sentido. Estos potenciómetros se encuentran situados en los laterales de la carcasa.

6. Ahora ya se puede elegir la secuencia que queremos transmitir en ambos sentidos. Solo se puede transmitir una secuencia de las cinco posibles a la vez por el motivo explicado al comienzo de estas indicaciones. Las secuencias pueden ser elegidas de forma independiente en los dos sentidos de transmisión.
7. En este momento ya se está introduciendo la modulación PSK deseada en las portadoras. Siendo posible observar con un osciloscopio o con un analizador de espectro los puntos más notables de los modem por medio de los conectores BNC. Estos conectores son fácilmente accesibles en los laterales de la carcasa.
8. Para finalizar, es posible sustituir estas secuencias de datos por señales de datos externos. Estos datos externos se introducen por un conector BNC llamado "ext". Los datos externos deben estar sincronizados por el reloj de 64Kb/s de transmisión realizándose las transiciones de los datos en los flancos de subida del reloj.

Capítulo 9

Presupuesto

Para la realización del proyecto se ha precisado contar con una serie de medios y recursos tanto técnicos como humanos. En este capítulo se van a reflejar los costes que han implicado. Para ello cada sección especificará los conceptos y la cuantía con que han repercutido en el coste final del proyecto. Cuando el coste que se deba aplicar en algún concepto tenga un periodo de amortización, este se especificará en cada sección y se calculará el coste en función del tiempo que se haya utilizado.

9.1 Software

La amortización del software se considerará de 3 años a partir del momento en que es adquirido, salvo para el sistema operativo UNIX al que se le asigna una cantidad anual de amortización fija de 43.000pts. El software de ADS y sistema operativo UNIX se emplearon durante 3 meses, mientras que el resto de software se uso 1 año.

TIPO DE SOFTWARE	ADQUISICIÓN	MANTENIMIENTO	COSTE
Entorno de desarrollo ADS incluyendo simulador Spice	1650ECU por puesto: $\frac{1650 \cdot 3}{36} = 137\text{ECU}$	925ECU por año: $\frac{925 \cdot 3}{12} = 231\text{ECU}$	368ECU·160=58880pts
Sistema Operativo UNIX	43000pts: $\frac{43000 \cdot 3}{12} = 10750\text{pts}$		10750pts
Diseño de circuitos impresos PROTEL	150000pts: $\frac{150000 \cdot 1}{3} = 50000\text{pts}$		50000pts
Diseño de filtros MAXIM	15000pts: $\frac{15000 \cdot 1}{3} = 5000\text{pts}$		5000pts

Entorno matemático MATLAB	120000pts por año: $\frac{120000 \cdot 1}{3} = 40000 \text{pts}$		40000pts
Sistema Operativo DOS	20000pts por año: $\frac{20000 \cdot 1}{3} = 6666 \text{pts}$		6666pts
Sistema Operativo WINDOWS	4000pts por año: $\frac{40000 \cdot 1}{3} = 13333 \text{pts}$		13333pts
Procesador de textos Word	30000pts por año: $\frac{30000 \cdot 1}{3} = 10000 \text{pts}$		10000pts
TOTAL SOFTWARE			194629pts

9.2 Hardware

La amortización del hardware se considerará de 1 año a partir del momento en que se realiza su adquisición, excepto para el equipo de medida e instrumentación que se considera de 5 años. La estación de trabajo se empleó durante 3 meses, mientras que el resto de hardware se usó 1 año.

TIPO DE HARDWARE	ADQUISICIÓN	MANTENIMIENTO	COSTE
Estación de trabajo Sun	870000pts: $\frac{870000 \cdot 3}{12} = 217500 \text{pts}$	260000pts por año: $\frac{260000 \cdot 3}{12} = 65000 \text{pts}$	282500pts
PC 486/50MHz	250000pts: $\frac{250000 \cdot 1}{1} = 250000 \text{pts}$		250000pts
Tarjeta de instrumentación PM635 de XILINX	300000pts: $\frac{300000 \cdot 1}{5} = 60000 \text{pts}$		60000pts
Generador TTL Tektronix	200000pts: $\frac{200000 \cdot 1}{5} = 40000 \text{pts}$		40000pts
Fuente de Alimentación PROMAX	50000pts por año: $\frac{50000 \cdot 1}{5} = 10000 \text{pts}$		10000pts
Analizador de espectro Tektronix 495P	2000000pts por año: $\frac{2000000 \cdot 1}{5} = 400000 \text{pts}$		400000pts
Osciloscopio digital HP	1000000pts por año: $\frac{1000000 \cdot 1}{5} = 200000 \text{pts}$		200000pts

TOTAL HARDWARE	1242500pts
----------------	------------

9.3 Mano de obra

TIPO DE MANO DE OBRA	NUMERO DE HORAS	PRECIO POR HORA	COSTE
Ingeniería	200 horas	10000pts/hora	2000000pts
Delineación	50 horas	4000pts/hora	200000pts
Montaje	150 horas	2000pts/hora	300000pts

TOTAL MANO DE OBRA	2500000pts
--------------------	------------

9.4 Fabricación

La herramienta de diseño de circuitos impresos PROTEL es capaz de generar un listado automático de los componentes que se necesitan para la realización de las placas de circuito impreso. Los designadores que aparecen en esta lista corresponden a los esquemáticos y a los planos de la PCB vistas anteriormente. Este listado se presenta a continuación:

Orden Cantidad Nombre Designador

```

-----
1  2  74LS109    K1 K2
2  1  74LS157    UX1
3  1  7805       Y1
4  1  7905       X1
5  1  COND.      120P
6  2  ELECTROLIT.C.E150U C.E150U'
7  1  FUSE2      F1
8  1  ICL7621    L1
9  6  ICL8013    M6 M5 M4 M3 M2 M1
10 4  MAX274     U3 U2 U1 U4
11 4  MAX275     O3 O4 O2 O1
12 1  MAX326     P1

```

13	6	MAX412	Q6 Q4 Q3 Q1 Q2 Q5
14	1	MAX902	S1
15	2	MAX903	T2 T1
16	140	R	620R 620R' R22K 100R R18K R7K5 R3K9 R1K R2K2 R'2K2 R15K R'7K5 R'1K R'3K9 R1K3 RVIII11K RV1K3 R'''6K8 R''6K8 R127K R147K R'147K R2.8K R7.87K R169K R3.48K R8.45K RIX27K RVII11K R''1K3 RVIII27K 2R RVII27K RVII11K R'''1K3 RVI27K RV2K2 R'30.9K R'86.6K R'75K R'25.5K R'76.8K R'27.4K R'88.7K R'32.4K R121K R210K R182K R115K R'196K R124K R''226K R130K R20K R33K R'30K R''15K R51K R'18K R56K R'22K R28K7 R52K3 R7K87 R'''15K R22K6 RV11K R10K5 R23K7 R30.9K R86.6K R75K R25.5K R76.8K R27.4K R88.7K R32.4K RV27K R''11K R"1K3 R'''27K 430R R''27K R'''11K R'1K3 R"27K R'''2K2 R61.9K R249K R215K R56.2K R221K R59K R255K R63.4K R232K R200K R174K R226K R196K R261K R'226K R267K R110K R220K R'''3K9 R6K8 R82K R160K R''2K2 R6K2 R'''110K R'220K R"3K9 R'6K8 R"15K R240K R"110K R"11K R180K R24K R360K R27K RX27K R11K R5K1 R'82K R'160K R"2K2 R'6K2 R'15K R'240K R'110K R'11K R'180K R'24K R'360K R'27K 820R R3K3
17	2	RPOT	RP'47 RP47
18	1	SWITCHES	V1
19	2	ZENER	Z2 Z1

Hay que tener en cuenta que este proyecto incluye dos modem, por lo que en la realización del presupuesto se deben duplicar los componentes que se han mostrado. A continuación se presenta el presupuesto del proyecto incluyendo tanto las placas de circuito impreso, como la carcasa de metacrilato:

1	CARCASA DE METACRILATO.....	50.000 pts
16	CONECTORES ANPHENOL UG-1094 AISL.....	5.600 pts
10	BORNAS 9.5 Y BANANAS 9.1 DAVI.....	1.100 pts
10	CONMUTADORES DAVI MODELO C11445.....	1.460 pts
2	POTENCIOMETROS TIPO 21 C/I 20K LINEAL.....	748 pts

AISLADORES, TORNILLOS, TUERCAS Y CABLE.....	1.000 pts
PLACA FOTOSENSIBLE POSITIVA A DOBLE CARA.....	1.200 pts
4 74LS109.....	280 pts
4 74LS157.....	360 pts
2 7805.....	480 pts
2 7905.....	390 pts
2 COND. 120P.....	66 pts
4 ELECTROLIT. 150U.....	92 pts
2 FUSE2.....	100 pts
2 ICL7621.....	980 pts
12 ICL8013.....	14.400 pts
8 MAX274.....	3.360 pts
8 MAX275.....	4.080 pts
2 MAX326.....	1.340 pts
12 MAX412.....	2.760 pts
2 MAX902.....	1.060 pts
4 MAX903.....	1.720 pts
280 R.....	1.120 pts
4 RPOT.....	480 pts
2 SWITCHES.....	420 pts
4 ZENER.....	440 pts
PRECIO UNITARIO TOTAL.....	95.036 pts

9.5 Material fungible

El tiempo de amortización de la impresora que se ha empleado para realizar este documento descriptivo del proyecto, se considera que es de un año. El tiempo que se emplea para completar la impresión se ha calculado en 1 mes.

TIPO DE MATERIAL FUNGIBLE	COSTE
Impresora deskjet HP	50000pts: $\frac{50000 \cdot 1}{12} = 4166\text{pts}$
Cartucho de tinta HP	6000pts
Papel 1000 folios	3000pts

Otros de difícil justificación	1% Global
--------------------------------	-----------

TOTAL MATERIAL FUNGIBLE	13166pts+1% Global
-------------------------	--------------------

9.6 Coste total del proyecto

Una vez que hemos desglosado en las secciones anteriores todos los costes que ha implicado la realización de este proyecto, se procede a continuación a mostrar el coste total de este proyecto.

TIPO DE COSTE	COSTE
COSTE DEL SOFTWARE	194629pts
COSTE DEL HARDWARE	1242500pts
COSTE DE MANO DE OBRA	2500000pts
COSTE DE FABRICACIÓN	95036pts
COSTE DE MATERIAL FUNGIBLE	13166pts+1% Global

COSTE TOTAL	$4045331(1+0,01) = 4085784pts$
-------------	--------------------------------

COSTE TOTAL DEL PROYECTO.....4.085.784 pts
 I.G.I.C.....163.431 pts

COSTE FINAL DEL PROYECTO.....4.249.215 pts

Bibliografía

- [1] Tanenbaum, A. S., “Redes de ordenadores” Prentice-Hall, Inc. 1991.
- [2] Davenport, W. B., “Probability and random processes : An introduction for applied scientists and engineers” McGraw-Hill, New York, 1970.
- [3] Carlson, A. Bruce, “Sistemas de comunicación” McGraw-Hill, 1992.
- [4] Bingham, A. C. John, “The theory and practice of modem design” Wiley-Interscience publication, 1988.
- [5] MAXIM Integrated products filter design software, Version 1.01.
- [6] PROTEL Advanced schematic for Windows, Version 1.0.
- [7] PROTEL Schematic library editor for Windows, Version 1.0.
- [8] PROTEL PCB design for Windows, Version 1.5.
- [9] MATLAB Interactive Scientific and Engineering Software, The Math Works, Inc.
- [10] Ott, W. , “Noise reduction techniques”, Wiley-Interscience publication, 1988.
- [11] Davenport, W. B. and W. L. Root, “Introduction to random signals and noise”, McGraw-Hill Book Co., New York, 1958.
- [12] Papoulis, A., “Probability, Random variables, and stochastic processes”, McGraw-Hill, Inc, 1991.
- [13] R. Schaumann, M. S. Ghauri, and K. R. Laker, “Design of analog filters: passive, active RC and switched capacitors”, Englewood Cliffs, New York, Prentice-Hall, 1990.
- [14] Papoulis, A., “The Fourier integral and its applications”, McGraw-Hill, New York, 1962.

- [15] Arzac, J., "Fourier transforms and the theory of distributions". Prentice-Hall applied mathematics series. Englewood Cliffs, N. J., 1966.
- [16] Lathi, Bhagwandas Pannalal, "Signals, systems and communication". New York : John Wiley, 1973.
- [17] Wozencraft, John M. and Jacobs Irwin Mark, "Principles of communication engineering". New York : John Wiley, 1965.
- [18] Haykin, Simon S., "Communications systems". New York : John Wiley, 1978.
- [19] Franks, L. E., "Signal theory". Prentice-Hall electrical engineering series. Englewood Cliffs, N. J. : Prentice-Hall, 1969.
- [20] Lam, H. Y., "Analog and digital filters : design and realization". Prentice-Hall, Englewood Cliffs, N. J., 1979.
- [21] Papoulis, A., "Signal analysis". McGraw-Hill, New York, 1977.
- [22] Schwartz, M., "Information transmission, modulation and noise : a unified approach to communication systems". McGraw-Hill, New York, 1980.
- [23] Thomas, John Bowman, "An introduction to statistical communication theory". John Wiley and sons, New York, 1969.
- [24] Taub, Herbert and Schilling, Donald L., "Principles of communication systems". McGraw-Hill series in electrical engineering. New York : McGraw-Hill, 1971.
- [25] Drake, Alvin W., "Fundamentals of applied probability theory". McGraw-Hill series in probability and statistics. New York : McGraw-Hill, 1967.
- [26] Van Trees, Harry L., "Detection, estimation and modulation theory". New York : John Wiley, 1968.
- [27] Schwartz, M., W. R. Bennett and S. Stein, "Communication systems and techniques". McGraw-Hill, New York, 1966.
- [28] Alabau Muñoz, Antonio y García Juvera, Juan, "Teleinformática y redes de computadores". Marcombo, 1989.
- [29] Frederik, D. K., and Carlson B. A., "Linear systems in communications and control". John Wiley, New York, 1971.

Anexo A

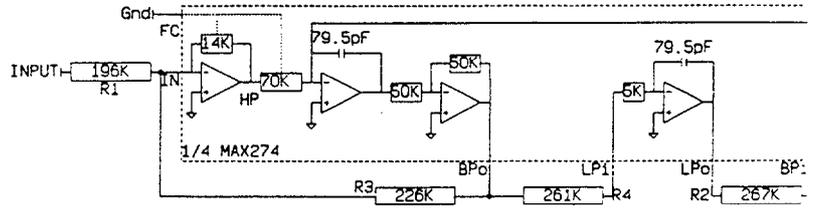
Resultados de los filtros

Maxim Integrated Products Filter Design Software
Version 1.01

Circuit description:

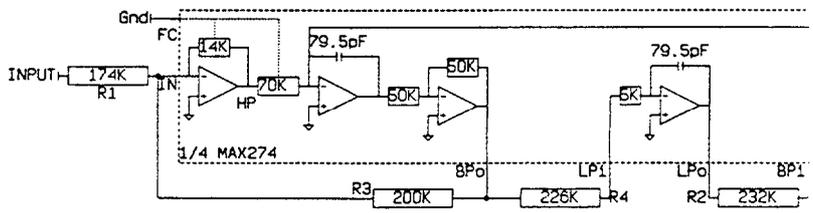
* See data sheet or design software for resistor connections *

SECTION 1
MAX274 Bandpass Section
Fo = 7.505KHz
Q = 4.240
Output pin = Bpo
FC pin = Gnd
R1 = 196.000Kohms
R2 = 267.000Kohms
R3 = 226.000Kohms
R4 = 261.000Kohms
Hobp = gain at Fo = 1.153 V/V

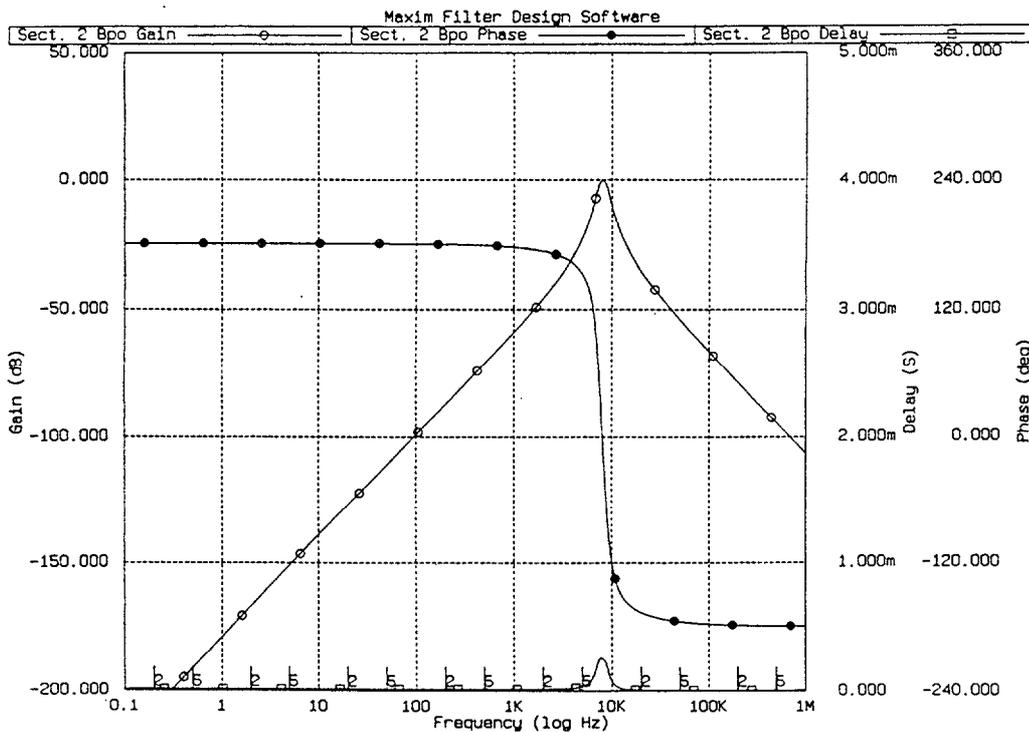


SectionF₀ 7.505KHz Q 4.240
Gains: HP -17.444 dB LPo -421.642mdB BPo 117.190mdB frequency 8.000KHz

SECTION 2
MAX274 Bandpass Section
Fo = 8.639KHz
Q = 4.320
Output pin = Bpo
FC pin = Gnd
R1 = 174.000Kohms
R2 = 232.000Kohms
R3 = 200.000Kohms
R4 = 226.000Kohms
Hobp = gain at Fo = 1.149 V/V



SectionF₀ 8.639KHz Q 4.320
Gains: HP -16.626 dB LPo -306.343mdB BPo -380.217mdB frequency 8.000KHz



Maxim Integrated Products Filter Design Software
Version 1.01

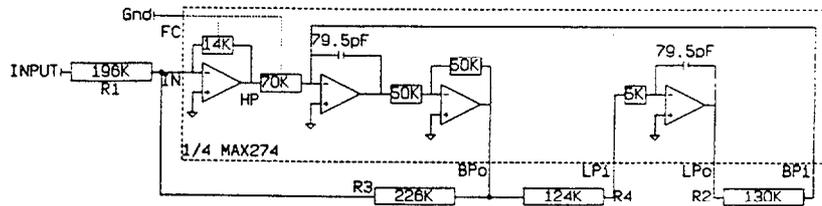
Circuit description:

* See data sheet or design software for resistor connections *

SECTION 1

MAX274 Bandpass Section

Fo = 15.444KHz
Q = 8.726
Output pin = Bpo
FC pin = Gnd
R1 = 196.000Kohms
R2 = 130.000Kohms
R3 = 226.000Kohms
R4 = 124.000Kohms
Hobp = gain at Fo = 1.153 V/V

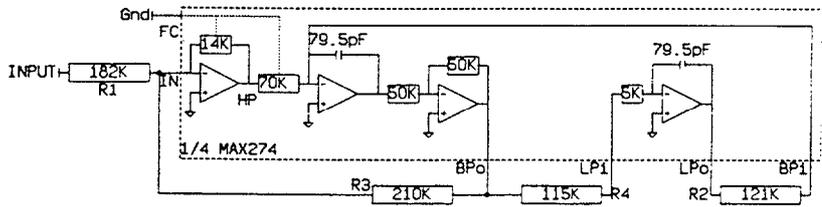


SectionF1 15.444KHz Q 8.726
Gains: HP -17.575 dB LPo -438.352mdB BPo -164.768mdB frequency 16.000KHz

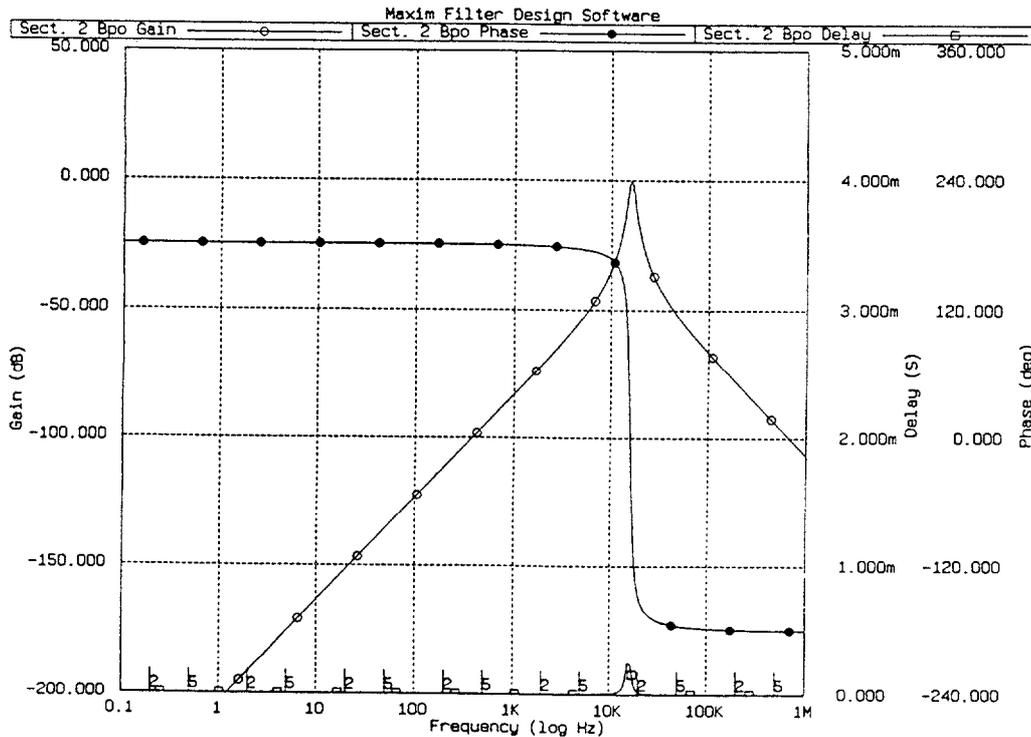
SECTION 2

MAX274 Bandpass Section

Fo = 16.598KHz
Q = 8.714
Output pin = Bpo
FC pin = Gnd
R1 = 182.000Kohms
R2 = 121.000Kohms
R3 = 210.000Kohms
R4 = 115.000Kohms
Hobp = gain at Fo = 1.154 V/V



SectionF2 16.598KHz Q 8.714
Gains: HP -16.970 dB LPo 109.506mdB BPo -245.070mdB frequency 16.000KHz



Maxim Integrated Products Filter Design Software
Version 1.01

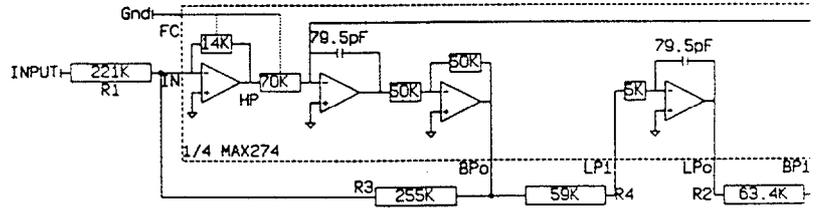
Circuit description:

* See data sheet or design software for resistor connections *

SECTION 1

MAX274 Bandpass Section

Fo = 31.398KHz
Q = 20.016
Output pin = Bpo
FC pin = Gnd
R1 = 221.000Kohms
R2 = 63.400Kohms
R3 = 255.000Kohms
R4 = 59.000Kohms
Hobp = gain at Fo = 1.154 V/V

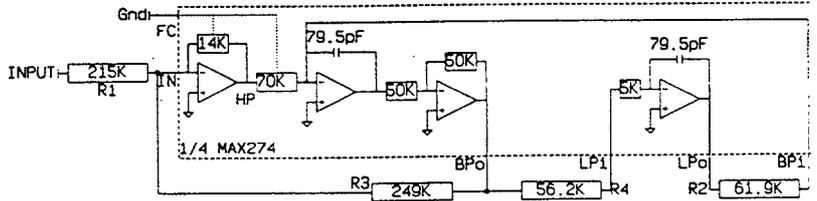


Sectionfo 31.398KHz Q 20.016
Gains: HP -18.880 dB LPo -946.892m dB BPo -740.893m dB frequency 32.000KHz

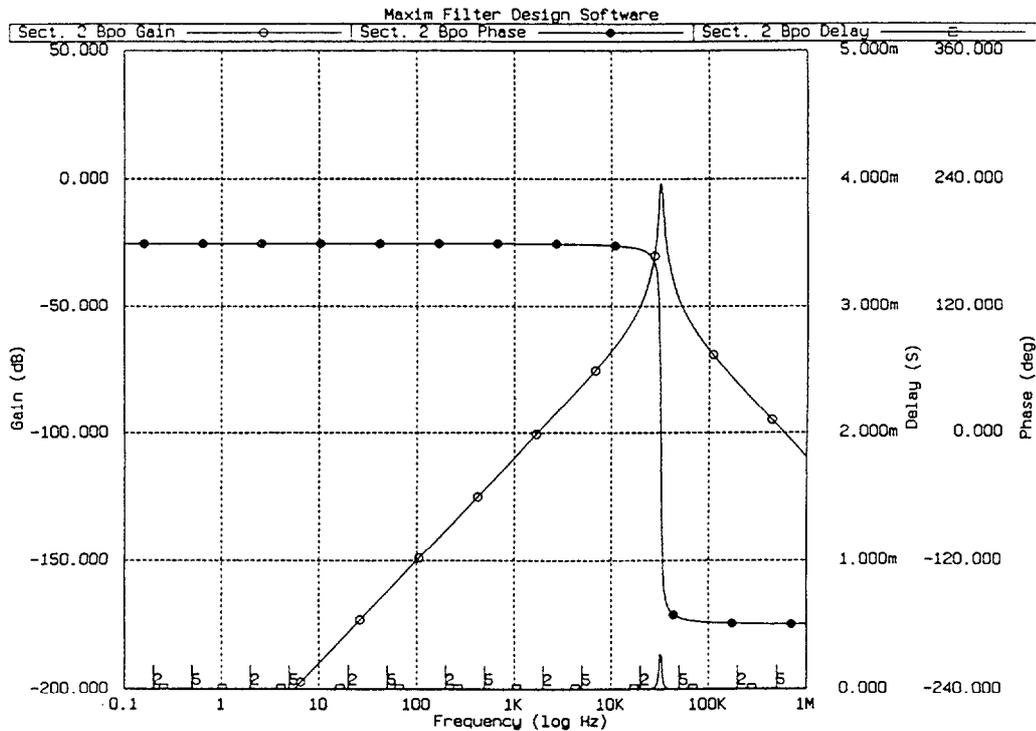
SECTION 2

MAX274 Bandpass Section

Fo = 32.494KHz
Q = 20.228
Output pin = Bpo
FC pin = Gnd
R1 = 215.000Kohms
R2 = 61.900Kohms
R3 = 249.000Kohms
R4 = 56.200Kohms
Hobp = gain at Fo = 1.158 V/V



Sectionfo 32.494KHz Q 20.228
Gains: HP -18.384 dB LPo -43.908m dB BPo -138.664m dB frequency 32.000KHz



Maxim Integrated Products Filter Design Software
Version 1.01

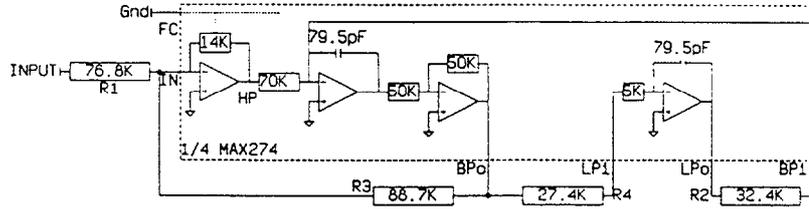
Circuit description:

* See data sheet or design software for resistor connections *

SECTION 1

MAX274 Bandpass Section

Fo = 61.728KHz
Q = 13.688
Output pin = Bpo
FC pin = Gnd
R1 = 76.800Kohms
R2 = 32.400Kohms
R3 = 88.700Kohms
R4 = 27.400Kohms
Hobp = gain at Fo = 1.155 V/V

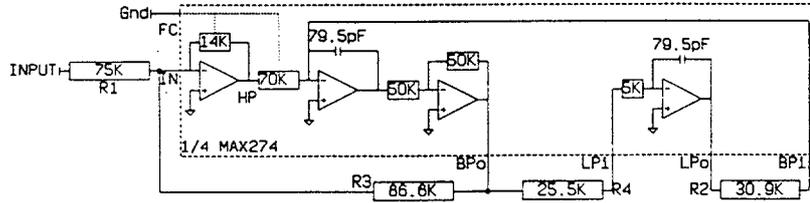


Section#1 Fo 61.728KHz Q 13.688
Gains: HP -10.121 dB LPo -2.028 dB BPo -1.714 dB frequency 64.000KHz

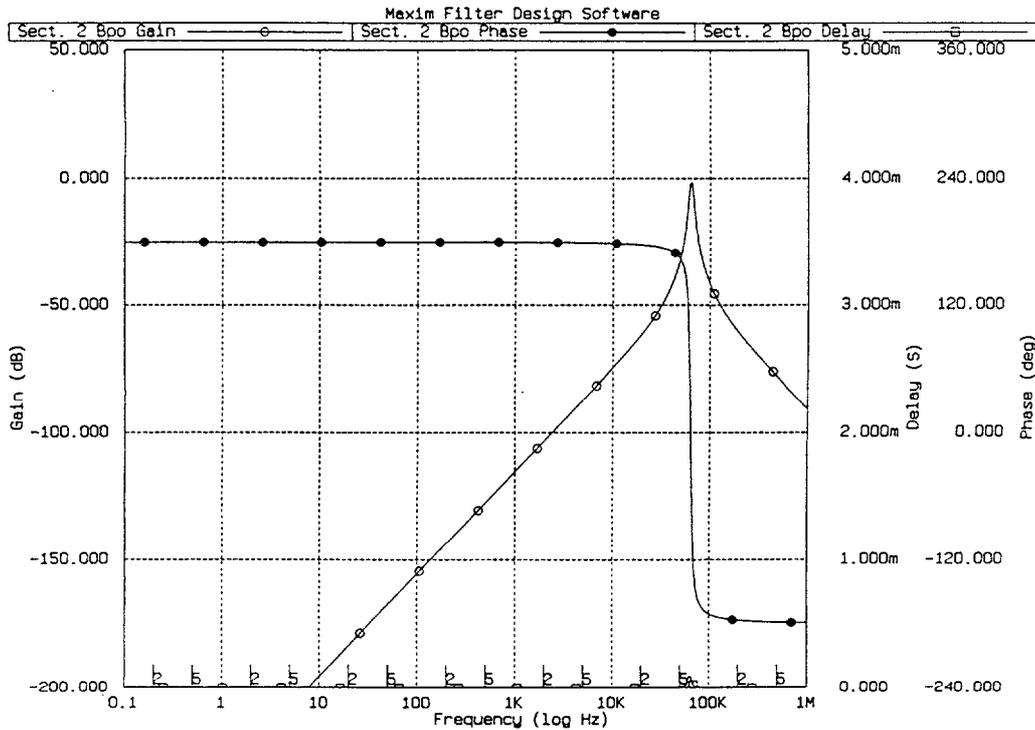
SECTION 2

MAX274 Bandpass Section

Fo = 65.148KHz
Q = 14.105
Output pin = Bpo
FC pin = Gnd
R1 = 75.000Kohms
R2 = 30.900Kohms
R3 = 86.600Kohms
R4 = 25.500Kohms
Hobp = gain at Fo = 1.155 V/V



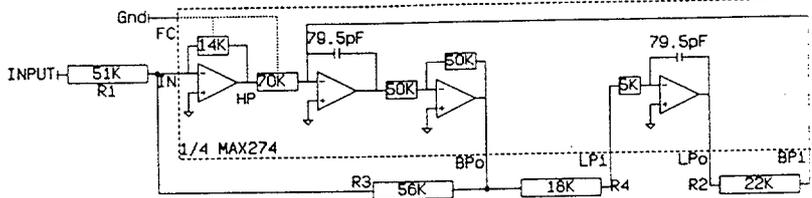
Section#2 Fo 65.148KHz Q 14.105
Gains: HP -9.032 dB LPo 485.727mdB BPo 274.723mdB frequency 64.000KHz



Maxim Integrated Products Filter Design Software
Version 1.01

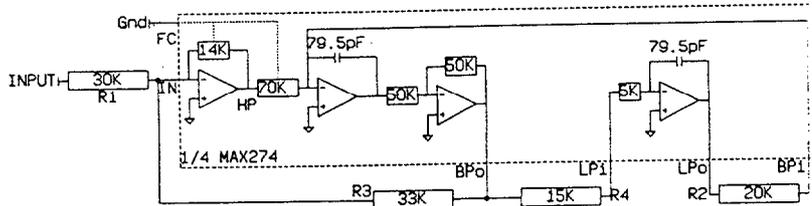
Circuit description:
* See data sheet or design software for resistor connections *

SECTION 1
MAX274 Bandpass Section
Fo = 88.911KHz
Q = 12.448
Output pin = Bpo
FC pin = Gnd
R1 = 51.000Kohms
R2 = 22.000Kohms
R3 = 56.000Kohms
R4 = 18.000Kohms
Hobp = gain at Fo = 1.098 V/V

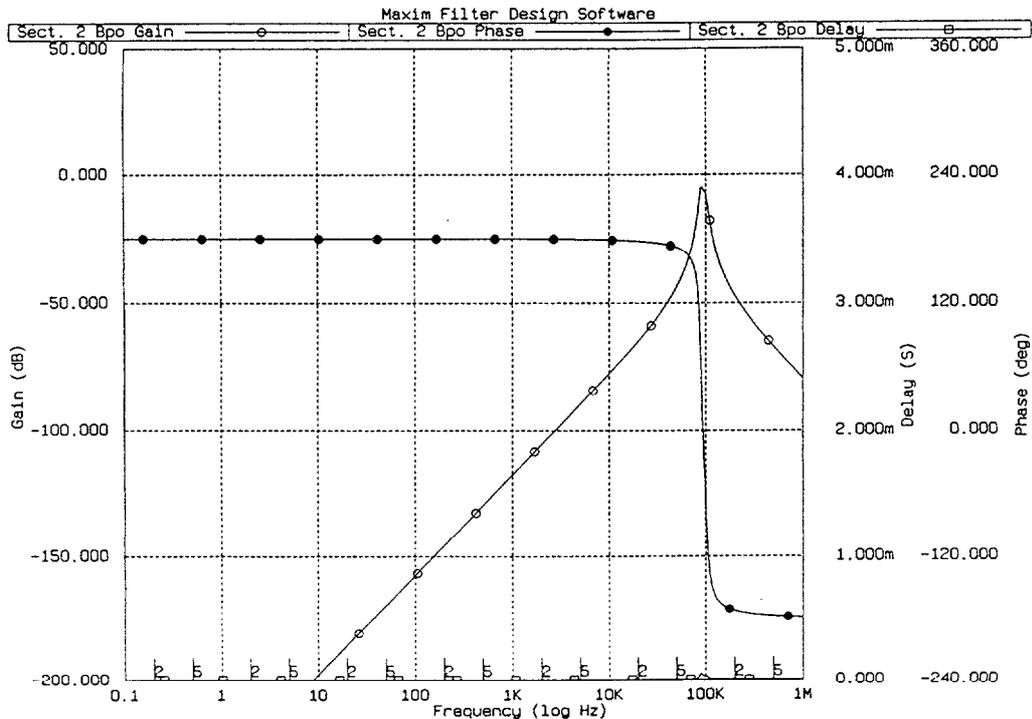


SectionF₀ 88.911KHz Q 12.448
Gains: HP -7.921 dB LPO -6.726 dB BPO -5.886 dB frequency 96.000KHz

SECTION 2
MAX274 Bandpass Section
Fo = 100.000KHz
Q = 8.250
Output pin = Bpo
FC pin = Gnd
R1 = 30.000Kohms
R2 = 20.000Kohms
R3 = 33.000Kohms
R4 = 15.000Kohms
Hobp = gain at Fo = 1.100 V/V



SectionF₀ 100.000KHz Q 8.250
Gains: HP -1.374 dB LPO -443.034m dB BPO -797.610m dB frequency 96.000KHz



Maxim Integrated Products Filter Design Software
Version 1.01

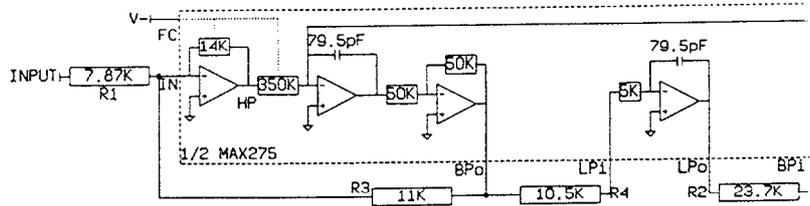
Circuit description:

* See data sheet or design software for resistor connections *

SECTION 1

MAX275 Lowpass Section

Fo = 104.349KHz
Q = 14.348
Output pin = Lpo
FC pin = V-
R1 = 7.870Kohms
R2 = 23.700Kohms
R3 = 11.000Kohms
R4 = 10.500Kohms
Holp = gain at DC = 120.457mV/V

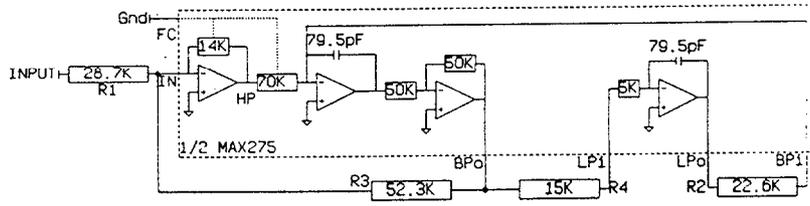


Sectionfo 104.349KHz Q 14.348
Gains: HP -22.956 dB Lpo -18.383 dB Bpo frequency 0.000 Hz

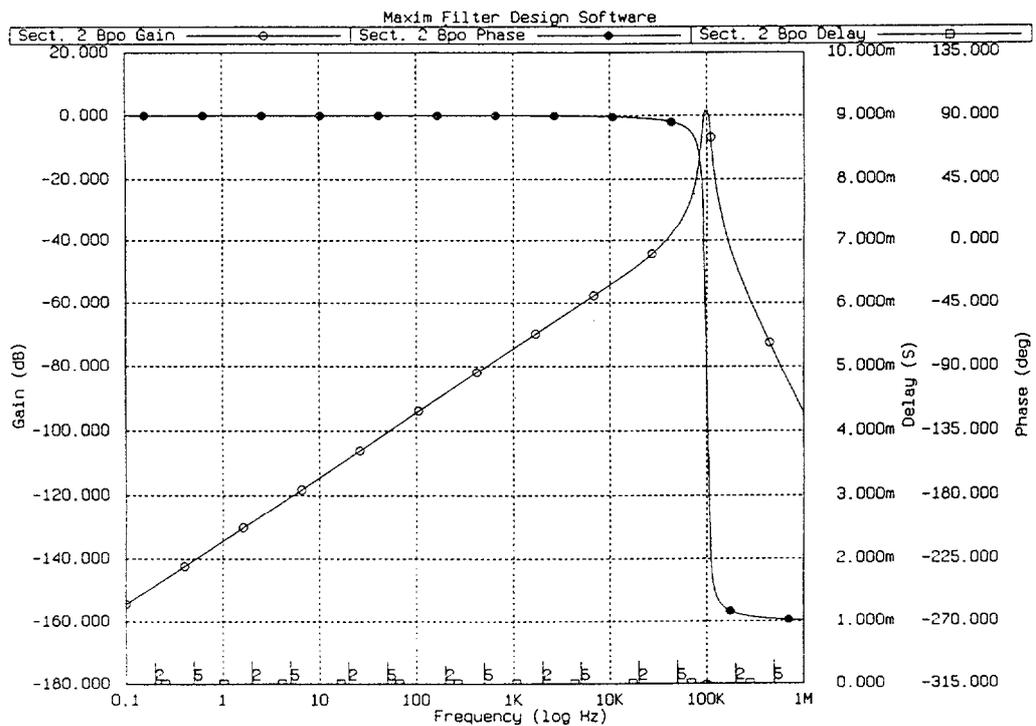
SECTION 2

MAX275 Lowpass Section

Fo = 94.072KHz
Q = 12.300
Output pin = Lpo
FC pin = Gnd
R1 = 28.700Kohms
R2 = 22.600Kohms
R3 = 52.300Kohms
R4 = 15.000Kohms
Holp = gain at DC = 157.491mV/V



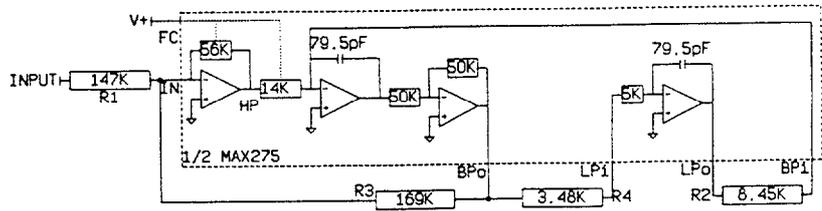
Sectionfo 94.072KHz Q 12.300
Gains: HP -6.235 dB Lpo -16.055 dB Bpo frequency 0.000 Hz



Maxim Integrated Products Filter Design Software
Version 1.01

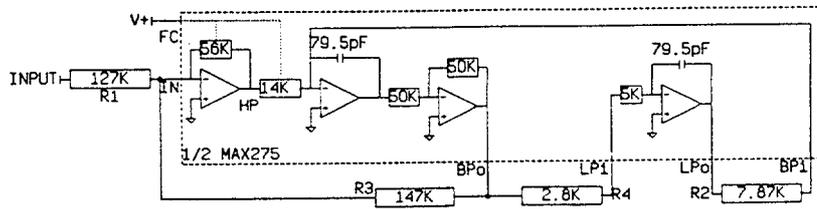
Circuit description:
* See data sheet or design software for resistor connections *

SECTION 1
MAX275 Bandpass Section
Fo = 236.267KHz
Q = 4.991
Output pin = Bpo
FC pin = V+
R1 = 147.000Kohms
R2 = 8.450Kohms
R3 = 169.000Kohms
R4 = 3.480Kohms
Hobp = gain at Fo = 1.150 V/V

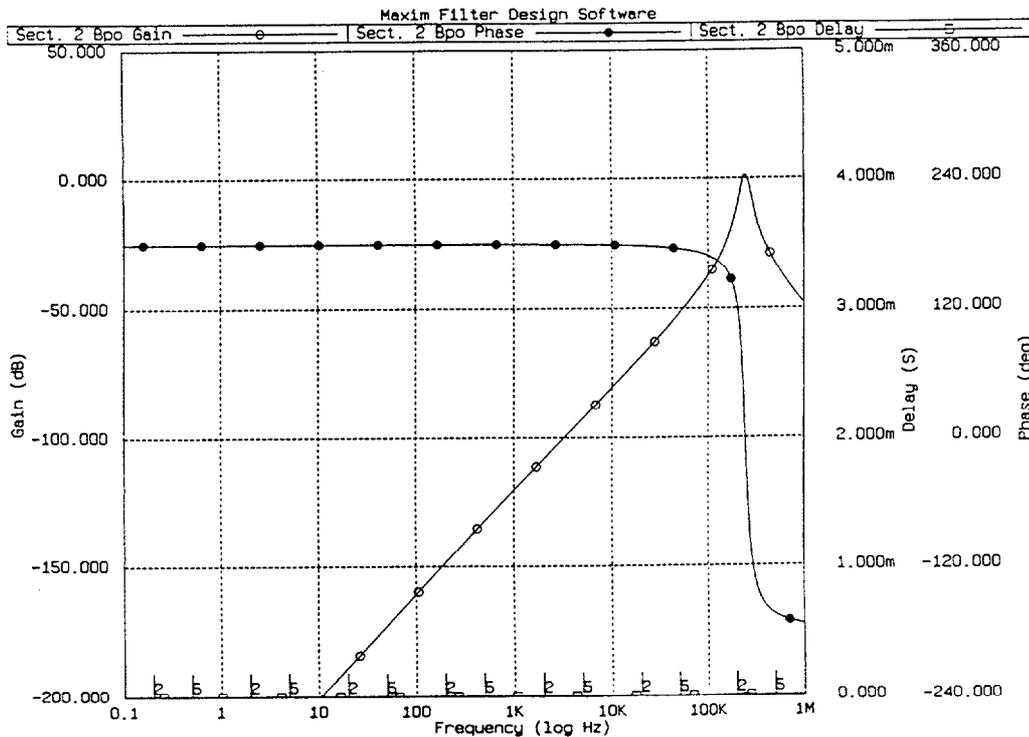


Section 1
Gains: HP 236.267KHz 24.566 dB Q 4.991 LPO -1.656 dB BPo -943.717dB frequency 256.000KHz

SECTION 2
MAX275 Bandpass Section
Fo = 255.267KHz
Q = 4.691
Output pin = Bpo
FC pin = V+
R1 = 127.000Kohms
R2 = 7.870Kohms
R3 = 147.000Kohms
R4 = 2.800Kohms
Hobp = gain at Fo = 1.157 V/V



Section 2
Gains: HP 255.267KHz 26.866 dB Q 4.691 LPO 1.281 dB BPo 1.267 dB frequency 256.000KHz

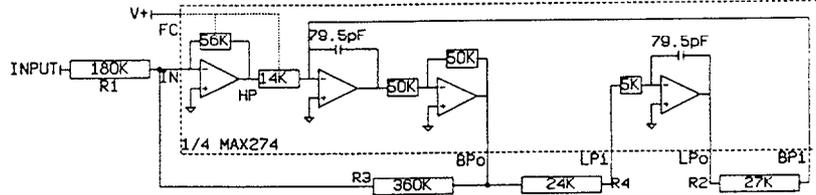


Maxim Integrated Products Filter Design Software
Version 1.01

Circuit description:

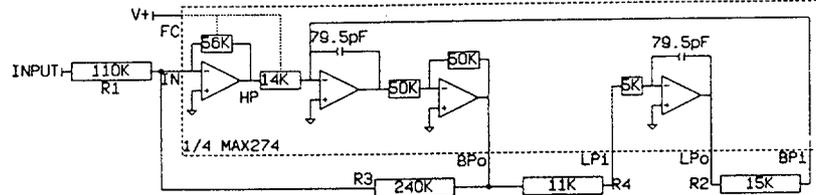
* See data sheet or design software for resistor connections *

SECTION 1
MAX274 Bandpass Section
Fo = 71.474KHz
Q = 3.216
Output pin = Bpo
FC pin = V+
R1 = 180.000Kohms
R2 = 27.000Kohms
R3 = 360.000Kohms
R4 = 24.000Kohms
Hobp = gain at Fo = 2.000 V/V

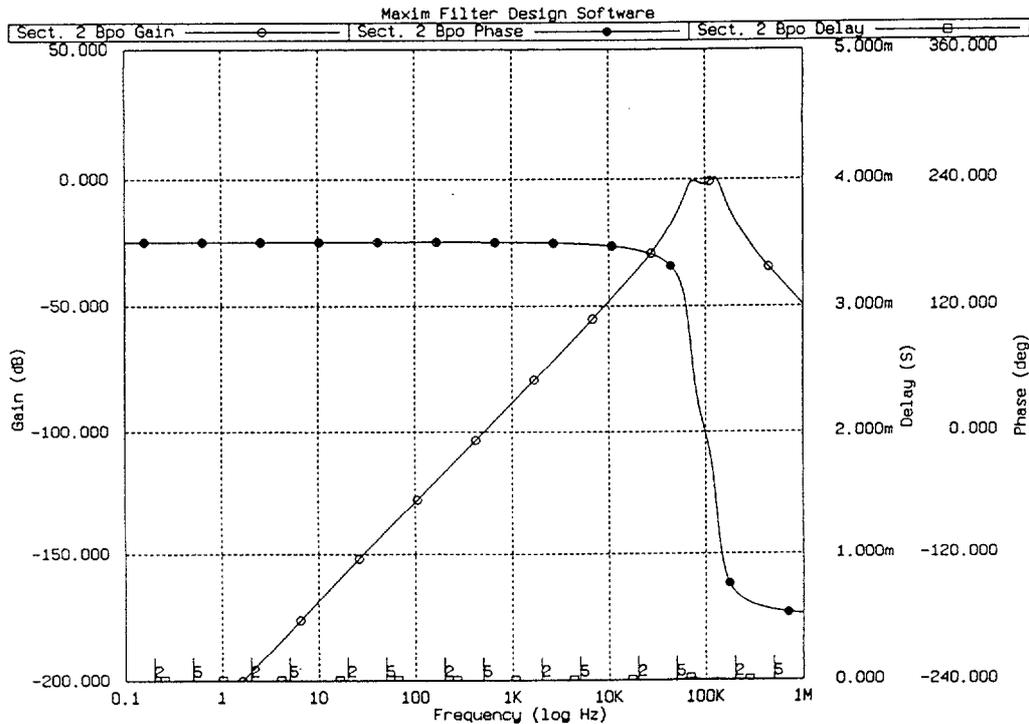


SectionF0 71.474KHz Q 3.216
Gains: HP 17.855 dB LPO -4.435 dB BPO -41.206 dB frequency 1.000KHz

SECTION 2
MAX274 Bandpass Section
Fo = 129.099KHz
Q = 3.873
Output pin = Bpo
FC pin = V+
R1 = 110.000Kohms
R2 = 15.000Kohms
R3 = 240.000Kohms
R4 = 11.000Kohms
Hobp = gain at Fo = 2.182 V/V



SectionF0 129.099KHz Q 3.873
Gains: HP 22.112 dB LPO -5.264 dB BPO -47.203 dB frequency 1.000KHz

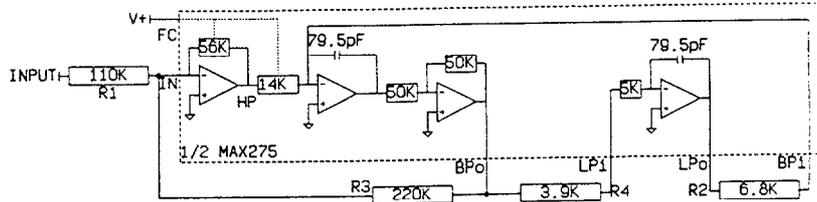


Maxim Integrated Products Filter Design Software
Version 1.01

Circuit description:

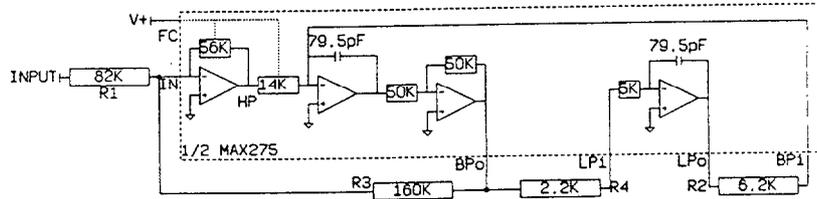
* See data sheet or design software for resistor connections *

SECTION 1
MAX275 Bandpass Section
Fo = 257.087KHz
Q = 7.070
Output pin = Bpo
FC pin = V+
R1 = 110.000Kohms
R2 = 6.800Kohms
R3 = 220.000Kohms
R4 = 3.900Kohms
Hobp = gain at Fo = 2.000 V/V

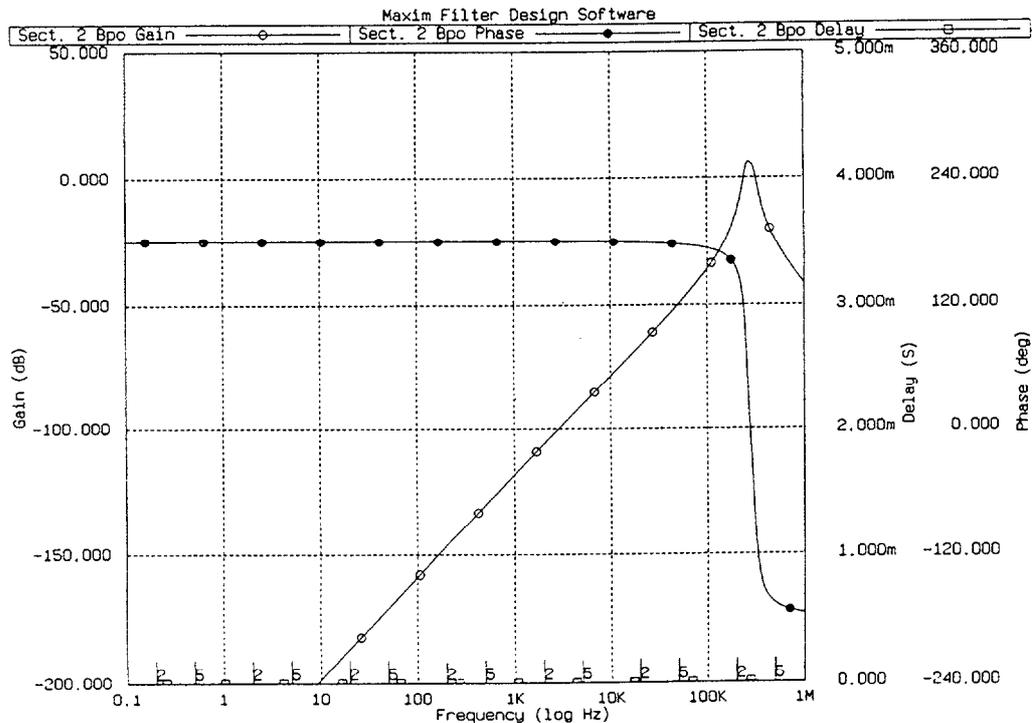


Section f₀ 257.087KHz Q 7.070
Gains: HP 22.099 dB LPo -12.136 dB BPo -59.169 dB frequency 1.000KHz

SECTION 2
MAX275 Bandpass Section
Fo = 299.342KHz
Q = 5.987
Output pin = Bpo
FC pin = V+
R1 = 82.000Kohms
R2 = 6.200Kohms
R3 = 160.000Kohms
R4 = 2.200Kohms
Hobp = gain at Fo = 1.951 V/V



Section f₀ 299.342KHz Q 5.987
Gains: HP 24.651 dB LPo -10.367 dB BPo -59.261 dB frequency 1.000KHz



Anexo B

Programa en Matlab: Comparación entre diversos tipos de modulación

%Para generar el ruido eligo ruido blanco gaussiano de media=0 y varianza=1

```
rand('normal');
ruido=rand(1,3100);
```

```
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%%%%%%%%% MODULACION ASK
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
```

```
ask=vp .* datos;
disp('Vamos a comenzar transmitiendo con modulacion ASK')
disp('Ahora vamos a ver la señal moduladora')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos);title('Señal de datos'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada ASK')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,ask);title('Señal ASK'),xlabel('seg')
pause
clg
```

%En la linea se suma la señal y el ruido

```
señal=ask + ruido;
clear ask
disp('Ahora vamos a ver el ruido')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,ruido);title('Ruido blanco Gaussiano'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada ASK ')
disp('perturbada por el ruido de la linea de transmision')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,señal);title('Señal ASK'),xlabel('seg')
pause
clg
```

```

%Vamos a DEMODULAR la señal ASK coherentemente sin filtrado
%%para lo cual unicamente se trata de muestrear en el
%instante adecuado

disp('Ahora comienza la demodulacion ASK coherente sin filtrado')
disp('para lo que se multiplica la señal ASK por la portadora')
disp('y despues se muestrea')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
señal=señal .* vp;
tb=19:100:3019; %instantes de muestreo
    %elegidos estudiando la forma de onda
    %del seno al cuadrado
datos_recu=señal(tb);
tb=.00019:.001:.03019;
plot(tb,datos_recu,'o'),title('señal muestreada'),xlabel('seg')
pause
clg
clear tb
datos_r=datos_recu>.5;
clear datos_recu
pack
for j=1:31
    if datos_r(j)==1
        datos_reg=[datos_reg ones(1,100)];
    else
        datos_reg=[datos_reg zeros(1,100)];
    end
end
clear j
pack
disp('Ahora vamos a mostrar la señal regenerada')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,datos_reg),title('señal regenerada'),xlabel('seg')
pause
disp('Ahora vamos a comparar la señal regenerada con la enviada inicialmente')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos),title('señal moduladora'),xlabel('seg')
pause
clg
no_errores=rb == datos_r;

```

```

cumsum(no_errores);
num_errores=31 - ans(31);
bert=num_errores/31;
disp('Numero de bits erroneos=')
disp(num_errores)
disp("")
disp('Bert=')
disp(bert)
disp('PULSE ENTER PARA CONTINUAR')
pause
disp('La probabilidad de error calculada teoricamente=0.3')
disp('que es aproximadamente el BERT hallado en esta practica')
pause

```

```

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% MODULACION PSK
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

```

```

clear bert,clear datos_r,clear datos_reg
clear no_errores,clear num_errores
pack
disp('Vamos a repetir la transmision pero esta vez con modulacion PSK')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
psk=vp .* ((datos*2)-1);
disp('Ahora vamos a ver la señal moduladora que no va a variar')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos);title('Señal de datos'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada PSK')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,psk);title('Señal PSK'),xlabel('seg')
pause
clg

%En la linea se suma la señal y el ruido

señal=psk + ruido;
clear psk

```

```

disp('Ahora vamos a ver el ruido')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,ruido);title('Ruido blanco Gausiano'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada PSK ')
disp('perturbada por el ruido de la linea de transmision')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,señal);title('Señal PSK'),xlabel('seg')
pause
clg

%Vamos a demodular la señal PSK coherentemente sin filtrado
%como hicimos antes en ASK

clc
señal=señal .* vp;
tb=19:100:3019;
datos_recu=señal(tb);
clear señal
tb=.00019:.001:.03019;
plot(tb,datos_recu,'o'),title('señal muestreada'),xlabel('seg')
pause
clg
clear tb
datos_r=datos_recu>0;
clear datos_recu
for j=1:31
if datos_r(j)==1
    datos_reg=[datos_reg ones(1,100)];
else
    datos_reg=[datos_reg zeros(1,100)];
end
end
clear j
pack
disp('Ahora vamos a mostrar la señal regenerada')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,datos_reg),title('señal regenerada'),xlabel('seg')
pause
disp('Ahora vamos a comparar la señal regenerada con la enviada inicialmente')

```

```

disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos),title('señal moduladora'),xlabel('seg')
pause
clg
no_errores=rb == datos_r;
cumsum(no_errores);
num_errores=31 - ans(31);
bert=num_errores/31;
disp('Numero de bits erroneos=')
disp(num_errores)
disp('Bert=')
disp(bert)
disp('PULSE ENTER PARA CONTINUAR')
pause
disp('La probabilidad de error calculada teoricamente=0.1')
disp('que es aproximadamente el BERT hallado en esta practica')
disp("")
disp('Se observa como disminuyen los errores usando PSK')
disp('como ya habiamos visto en la teoria')
pause
clc

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

% Ahora vamos a ver las mismas modulaciones anteriores pero
% añadiendo un filtro paso bajo en los demoduladores coherentes
% con lo que observaremos una notable mejora del BERT

clear bert,clear datos_r,clear datos_reg
clear no_errores,clear num_errores
pack

clc
clg
disp('Ahora voy a volver a transmitir la misma señal moduladora')
disp('con las mismas modulaciones anteriores ASK y PSK.')
disp("")
disp('Pero esta vez en los demoduladores añadiremos un filtro')
disp('paso bajo, que es lo que siempre se hace en los diseños reales.')
disp("")

```

```

disp('De esta forma se mejora de forma notable el BERT como observaremos.')
disp('')
disp('Ademas,para elegir el instante de muestreo,ahora nos podemos basar')
disp('en el diagrama de ojos, que es mas fiable')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc

```

```

%%%%%%%%%%
%%%%%%%%%% MODULACION ASK
%%%%%%%%%%

```

```

ask=vp .* datos;
disp('Vamos a comenzar transmitiendo con modulacion ASK')
disp('Ahora vamos a ver la señal moduladora')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos);title('Señal de datos'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada ASK')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,ask);title('Señal ASK'),xlabel('seg')
pause
clg

```

%En la linea se suma la señal y el ruido

```

señal=ask + ruido;
clear ask
disp('Ahora vamos a ver el ruido')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,ruido);title('Ruido blanco Gaussiano'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada ASK ')
disp('perturbada por el ruido de la linea de transmision')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,señal);title('Señal ASK'),xlabel('seg')
pause
clg

```

```

%Vamos a DEMODULAR la señal ASK para lo que la multiplicamos
%por la portadora y despues la filtramos paso bajo para eliminar la
%componente de doble frecuencia de portadora.
%Como filtro usamos un Chebichev tipo 1,orden 3 con fr de corte=1000Hz

```

```

disp('Ahora comienza la demodulacion ASK coherente con filtrado')
disp('PULSE ENTER PARA CONTINUAR')

```

```

pause

```

```

clc

```

```

señal=señal .* vp;

```

```

señal=[señal,zeros(1,200)];

```

```

[b,a]=cheby1(3,.01,.01);

```

```

señal_filt=filter(b,a,señal);

```

```

disp('Ahora vamos a ver la señal ASK de línea multiplicada por la portadora')

```

```

disp('PULSE ENTER PARA CONTINUAR')

```

```

pause

```

```

clc

```

```

clear a,clear b

```

```

pack

```

```

t2=0:.00001:.03299;

```

```

subplot(211),plot(t2,señal);title('Señal ASK*vp'),xlabel('seg')

```

```

pause

```

```

clear señal

```

```

disp('Ahora ademas vamos a ver la señal anterior filtrada con un')

```

```

disp('filtro de ancho de banda de 1000 Hz')

```

```

disp('PULSE ENTER PARA CONTINUAR')

```

```

pause

```

```

pack

```

```

clc

```

```

subplot(212),plot(t2,señal_filt);title('Señal ASK*vp filtrada'),

```

```

xlabel('seg')

```

```

pause

```

```

clg

```

```

%Ahora hay que regenerar la señal ,para ello hay que decidir el

```

```

%instante de muestreo ideal ,para ello nos vamos a basar en el

```

```

%diagrama de ojos de la señal

```

```

disp('Ahora vamos a ver el diagrama de ojos del sistema')

```

```

disp('PULSE ENTER PARA CONTINUAR')

```

```

pause

```

```

clc

```

```

hold on

```

```

t1=20:180;
for j=1:30
    axis([t1(1) t1(161) -1.5 1.5])
    subplot(111),plot(t1,señal_filt(t1))
    t1=t1+100;
end;
clear j
xlabel('diagrama de ojos')
pause
disp('Viendo el diagrama de ojos, podemos decidir cuando muestrear')
disp('que es en t=n*0.001 seg')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
t1=.00020:.00001:.00180;
v=[zeros(1,80) 3 zeros(1,80)];

%.0002+.00001*80=.001 seg

axis([t1(1) t1(161) -1.5 1.5])
subplot(111),plot(t1,v,'b')
pause
clg
clear t1
clear v
hold off
disp('Ahora vamos a muestrear la señal recibida')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc

%(3100-100)/100 +1=31bits

tb=100:100:3100;
datos_recu=señal_filt(tb);
clear señal_filt
tb=.00100:.001:.03100;
plot(tb,datos_recu,'o'),title('señal muestreada'),xlabel('seg')
pause
clg
clear tb
datos_r=datos_recu>.25;
clear datos_recu
datos_reg=[zeros(1,200)];

```

```

for j=1:31
if datos_r(j)==1
    datos_reg=[datos_reg ones(1,100)];
else
    datos_reg=[datos_reg zeros(1,100)];
end
end
clear j
pack
disp('Ahora vamos a mostrar la señal regenerada')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t2,datos_reg),title('señal regenerada'),xlabel('seg')
pause
clear datos_reg
pack
disp('Ahora vamos a comparar la señal regenerada con la enviada inicialmente')
disp('teniendo en cuenta que la señal regenerada tiene 1 ms de retardo')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos),title('señal moduladora'),xlabel('seg')
pause
clg
no_errores=rb == datos_r;
cumsum(no_errores);
num_errores=31 - ans(31);
bert=num_errores/31;
disp('Numero de bits erroneos=')
disp(num_errores)
disp("")
disp('Bert=')
disp(bert)
disp('PULSE ENTER PARA CONTINUAR')
pause
clc

%%%%%%%%%%
%%%%%%%%%% MODULACION PSK
%%%%%%%%%%

clear bert,clear datos_r
clear no_errores,clear num_errores
clear t2
pack

```

```

disp('Vamos a repetir la transmision pero esta vez con modulacion PSK')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
psk=vp .* ((datos*2)-1);
disp('Ahora vamos a ver la señal moduladora que no va a variar')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,datos);title('Señal de datos'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada PSK')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,psk);title('Señal PSK'),xlabel('seg')
pause
clg

%En la linea se suma la señal y el ruido

señal=psk + ruido;
clear psk
disp('Ahora vamos a ver el ruido')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(211),plot(t,ruido);title('Ruido blanco Gausiano'),xlabel('seg')
pause
disp('Ahora ademas vamos a ver la señal modulada PSK ')
disp('perturbada por el ruido de la linea de transmision')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t,señal);title('Señal PSK'),xlabel('seg')
pause
clg

%Vamos a demodular la señal PSK para lo que la multiplicamos
%por la portadora y despues la filtramos paso bajo para eliminar la
%componente de doble frecuencia de portadora.
%Como filtro usamos un Chebichev tipo 1,orden 3 con fr de corte=1000Hz

disp('Vamos a comenzar la DEMODULACION PSK coherente con filtrado')
disp('PULSE ENTER PARA CONTINUAR')
pause

```

```

clc

señal=señal .* vp;
señal=[señal,zeros(1,200)];

[b,a]=cheby1(3,.01,.01);

señal_filt=filter(b,a,señal);
disp('Ahora vamos a ver la señal PSK de línea multiplicada por la portadora')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
clear a,clear b
pack
t2=0:.00001:.03299;
subplot(211),plot(t2,señal);title('Señal PSK*vp'),xlabel('seg')
pause
clear señal
disp('Ahora además vamos a ver la señal anterior filtrada con un')
disp('filtro paso bajo de ancho de banda de 1000 Hz')
disp('PULSE ENTER PARA CONTINUAR')
pause
pack
clc
subplot(212),plot(t2,señal_filt);title('Señal PSK*vp filtrada'),
xlabel('seg')
pause
clg

%Ahora hay que regenerar la señal ,para ello hay que decidir el
%instante de muestreo ideal ,para ello nos vamos a basar en el
%diagrama de ojos de la señal

disp('Ahora vamos a ver el diagrama de ojos del sistema')
disp('observando que los ojos están más abiertos ahora en PSK que con ASK')
disp('lo que facilita la detección')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
hold on
t1=20:180;
for j=1:30
    axis([t1(1) t1(161) -3 3])
    subplot(111),plot(t1,señal_filt(t1))
    t1=t1+100;
end;

```

```

clear j
pack
xlabel('diagrama de ojos')
pause
disp('Viendo el diagrama de ojos, podemos decidir cuando muestrear')
disp('que es en t=n*0.001 seg')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
t1=.00020:.00001:.00180;
v=[zeros(1,80) 3 zeros(1,80)];

%.0002+.00001*80=.001 seg

axis([t1(1) t1(161) -3 3])
subplot(111),plot(t1,v,'b')
pause
clg
clear t1
clear v
hold off
disp('Ahora vamos a muestrear la señal recibida')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc

%(3100-100)/100 +1=31bits

pack
tb=100:100:3100;
datos_recu=señal_filt(tb);
tb=.00100:.001:.03100;
plot(tb,datos_recu,'o'),title('señal muestreada'),xlabel('seg')
pause

clg
clear tb, clear vp, clear ruido
pack
datos_r=datos_recu>0;
clear datos_recu
pack
datos_reg=[zeros(1,200)];

```

```

for j=1:31
    if datos_r(j)==1
        datos_reg=[datos_reg ones(1,100)];
    else
        datos_reg=[datos_reg zeros(1,100)];
    end
end
clear j
pack
disp('Ahora vamos a mostrar la señal regenerada')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
subplot(212),plot(t2,datos_reg),title('señal regenerada'),xlabel('seg')
pause
disp('Ahora vamos a comparar la señal regenerada con la enviada inicialmente')
disp('teniendo en cuenta que la señal regenerada tiene 1 ms de retardo')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
pack
subplot(211),plot(t,datos),title('señal moduladora'),xlabel('seg')
pause
clg
no_errores=rb == datos_r;
cumsum(no_errores);
num_errores=31 - ans(31);
bert=num_errores/31;
disp('Numero de bits erroneos=')
disp(num_errores)
disp('Bert=')
disp(bert)
disp('PULSE ENTER PARA CONTINUAR')
pause
disp('Se observa como usando un filtro paso bajo en la demodulacion')
disp('se mejora considerablemente la recepcion')
disp('Además se ha podido comprobar que la modulación PSK')
disp('tiene un comportamiento mejor frente al ruido ya sea con )
disp('demodulacion coherente sin filtrado o con filtrado')
pause
clc

```

Anexo C

Programa en Matlab: Simulación de una modulación PSK


```

%fm=1/0,000000625=1,6MHz
%esta es la frecuencia de muestreo

vs=sin(2*pi*96000*t);    %esta es la portadora de 96KHz

datos=[ones(1,25) ones(1,25) ones(1,25) zeros(1,25)];
datos=[datos ones(1,25) ones(1,25) ones(1,25) zeros(1,25)];
datos=[datos ones(1,25) ones(1,25) ones(1,25) zeros(1,25)];
datos=[datos ones(1,25) ones(1,25) ones(1,25) zeros(1,25)];

v=vs .* ((datos*2)-1);    %esta es la señal modulada PSK

subplot(211),plot(t,v);title('psk 96KHz')
subplot(212),plot(t,datos);title('datos')
pause
clg

disp('Vamos a representar el espectro de esta señal PSK')
disp('con portadora de 96KHz')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc

V=fft(v);
pv=V .* conj(V);
f=1600000 * (0:80)/400; %la mitad de las muestras son
                        %simetricas respecto de fr. Nyquist

subplot(211),plot(t,v);title('psk')
subplot(212),plot(f,pv(1:81));title('espectro psk')
pause
clg

disp('Ahora de forma simultánea se transmitirá la misma señal')
disp('con portadoras de 96KHz y de 256KHz')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
vs2=sin(2*pi*256000*t);    %esta es la portadora de 256KHz

```

```
v2=vs2 .* ((datos*2)-1);    %esta es la otra señal modulada PSK
v=v+v2;                    %aquí están las 2 señales PSK
```

```
subplot(211),plot(t,v);title('psk 96KHz y 256KHz')
subplot(212),plot(t,datos);title('datos')
pause
clg
```

```
disp('Vamos a representar el espectro de estas señales PSK')
disp('con portadoras de 96KHz y 256KHz')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
```

```
V=fft(v);
pv=V .* conj(V);
f=1600000 * (0:80)/400; %la mitad de las muestras son
                        %simetricas respecto de fr. Nyquist
```

```
subplot(211),plot(t,v);title('psk 96KHz y 256KHz')
subplot(212),plot(f,pv(1:81));title('espectro psk')
pause
clg
```

```
disp('Vamos a filtrar esta señal para recuperar la señal PSK ')
disp('con portadora de 96KHz, para ello se empleará un ')
disp('un filtro paso banda con frecuencias de corte de ')
disp('32KHz y 160KHz. Será un filtro elíptico con orden: ')
```

```
%voy a filtrar de 32KHz a 160KHz
% 32/1600=0.02
% 160/1600=0.1
% 16/1600=0.01
% 256/1600=0.16
```

```
[n,w]=ellipord([.02 .1],[.01 .16],1,10) %da n= w=
[b,a]=ellip(n,1,23,w);
vfil=filter(b,a,v);
VFIL=fft(vfil);
pvfil=VFIL .* conj(VFIL);
subplot(211),plot(t,vfil);title('psk 96KHz y 256KHz filtrado')
```

```
subplot(212),plot(f,pvfil(1:81));title('espectro psk filtrado')
pause
clg
clc
```

```
disp('Ahora se va a transmitir una secuencia "1 0" de forma')
disp('repetida durante 16 bits.')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
```

```
%voy a modular una señal psk y despues ver su espectro
clg
clear
```

```
t=0:.000000625:.000249375; %son 400 muestras=16bits*25muestras/bit
      %fm=1/0,000000625=1,6MHz
      %esta es la frecuencia de muestreo
vs=sin(2*pi*96000*t); %esta es la portadora de 96KHz
```

```
datos=[ones(1,25) zeros(1,25) ones(1,25) zeros(1,25)];
datos=[datos ones(1,25) zeros(1,25) ones(1,25) zeros(1,25)];
datos=[datos ones(1,25) zeros(1,25) ones(1,25) zeros(1,25)];
datos=[datos ones(1,25) zeros(1,25) ones(1,25) zeros(1,25)];
```

```
v=vs .* ((datos*2)-1); %esta es la señal modulada PSK
```

```
subplot(211),plot(t,v);title('psk 96KHz')
subplot(212),plot(t,datos);title('datos')
pause
clg
```

```
disp('Vamos a representar el espectro de esta señal PSK')
disp('con portadora de 96KHz')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
```

```
V=fft(v);
```

```

pv=V .* conj(V);
f=1600000 * (0:80)/400; %la mitad de las muestras son
                        %simetricas respecto de fr. Nyquist

subplot(211),plot(t,v);title('psk')
subplot(212),plot(f,pv(1:81));title('espectro psk')
pause
clg

disp('Ahora se va a transmitir una secuencia "1 1 0 0" de forma')
disp('repetida durante 16 bits.')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc

%voy a modular una señal psk y despues ver su espectro
clg
clear

t=0:.000000625:.000249375; %son 400 muestras=16bits*25muestras/bit
                        %fm=1/0,000000625=1,6MHz
                        %esta es la frecuencia de muestreo

vs=sin(2*pi*96000*t);   %esta es la portadora de 96KHz

datos=[ones(1,25) ones(1,25) zeros(1,25) zeros(1,25)];
datos=[datos ones(1,25) ones(1,25) zeros(1,25) zeros(1,25)];
datos=[datos ones(1,25) ones(1,25) zeros(1,25) zeros(1,25)];
datos=[datos ones(1,25) ones(1,25) zeros(1,25) zeros(1,25)];

v=vs .* ((datos*2)-1);   %esta es la señal modulada PSK
subplot(211),plot(t,v);title('psk 96KHz')
subplot(212),plot(t,datos);title('datos')
pause
clg

disp('Vamos a representar el espectro de esta señal PSK')
disp('con portadora de 96KHz')
disp('PULSE ENTER PARA CONTINUAR')
pause
clc
V=fft(v);

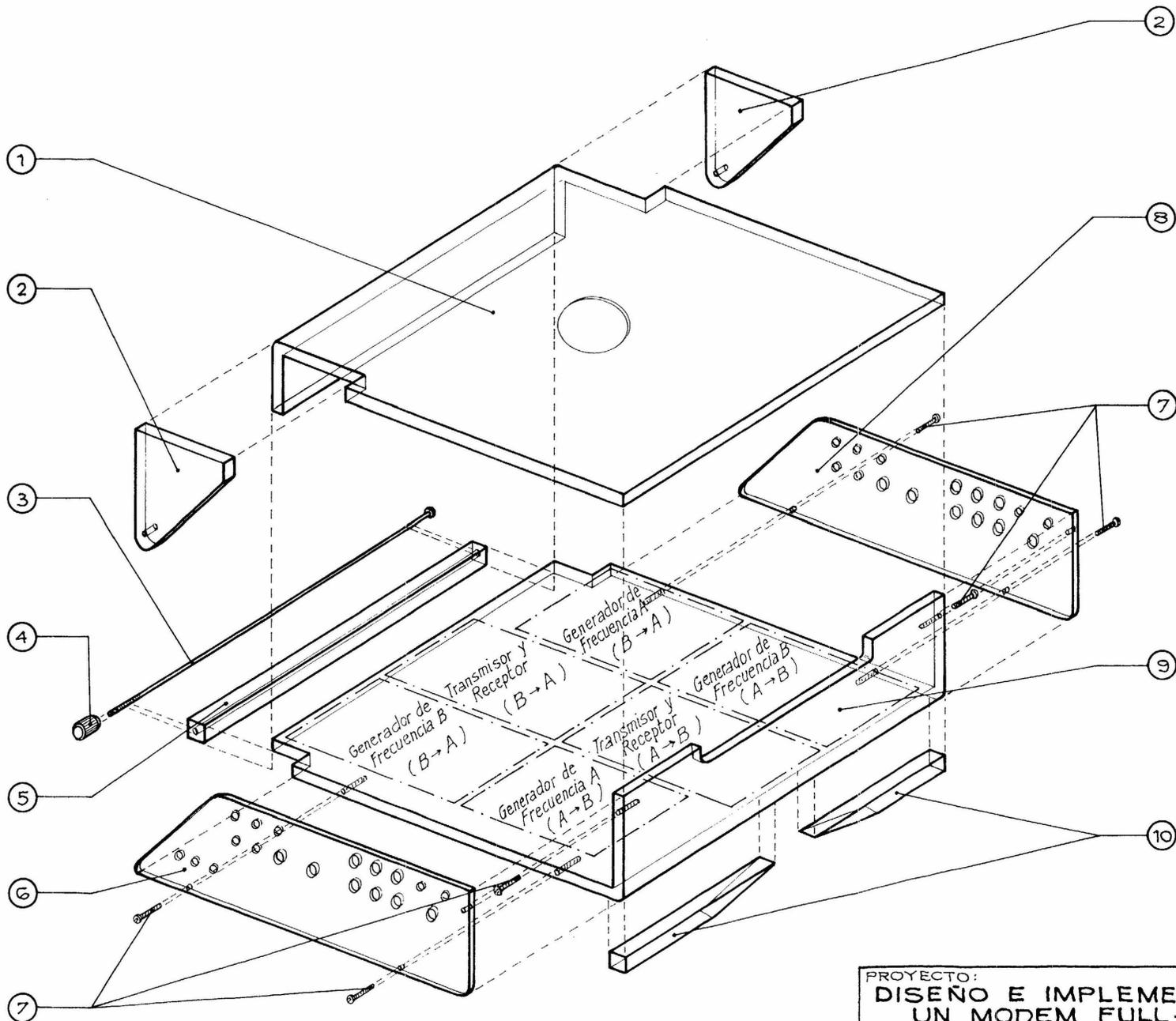
```

```
pv=V .* conj(V);  
f=1600000 * (0:80)/400; %la mitad de las muestras son  
    %simetricas respecto de fr. Nyquist
```

```
subplot(211),plot(t,v);title('psk')  
subplot(212),plot(f,pv(1:81));title('espectro psk')  
pause  
clg
```

Anexo D

Planos de la carcasa



LEYENDA:

- ① = Tapa, de metacrilato.
- ② = Soporte-bisagra, de metacrilato.
- ③ = Varilla, rosca métrica de $\phi 3$ mm, con cabeza remachada en un extremo, de aluminio.
- ④ = Tapón roscado interior métrica $\phi 3$ mm. Exterior acanalado de 10 mm ϕ , de aluminio.
- ⑤ = Soporte trasero, de metacrilato.
- ⑥ = Lateral izquierdo, Modem A, de metacrilato.
- ⑦ = Tornillo, rosca métrica $\phi 2$ mm \times 15 mm de l. de aluminio.
- ⑧ = Lateral derecho, Modem B, de metacrilato.
- ⑨ = Base-Frontal de metacrilato.
- ⑩ = Soporte delantero, de metacrilato.

PROYECTO:
DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s

EL INGENIERO DE TELECOMUNICACIÓN:

PLANO N° DESCRIPCIÓN:
1 DESPIECE Y LOCALIZACIÓN. CARCASA

SALVADOR ALARCÓN CARRANZA
 FECHA: SEPTIEMBRE, 1995
 ESCALA: —

VER PLANO N° 3

VER PLANO N° 4

VER PLANO N° 5

VER PLANO N° 6

VER PLANO N° 7

VER PLANO N° 8

VER PLANO N° 9

VER PLANO N° 10

VER PLANO N° 5

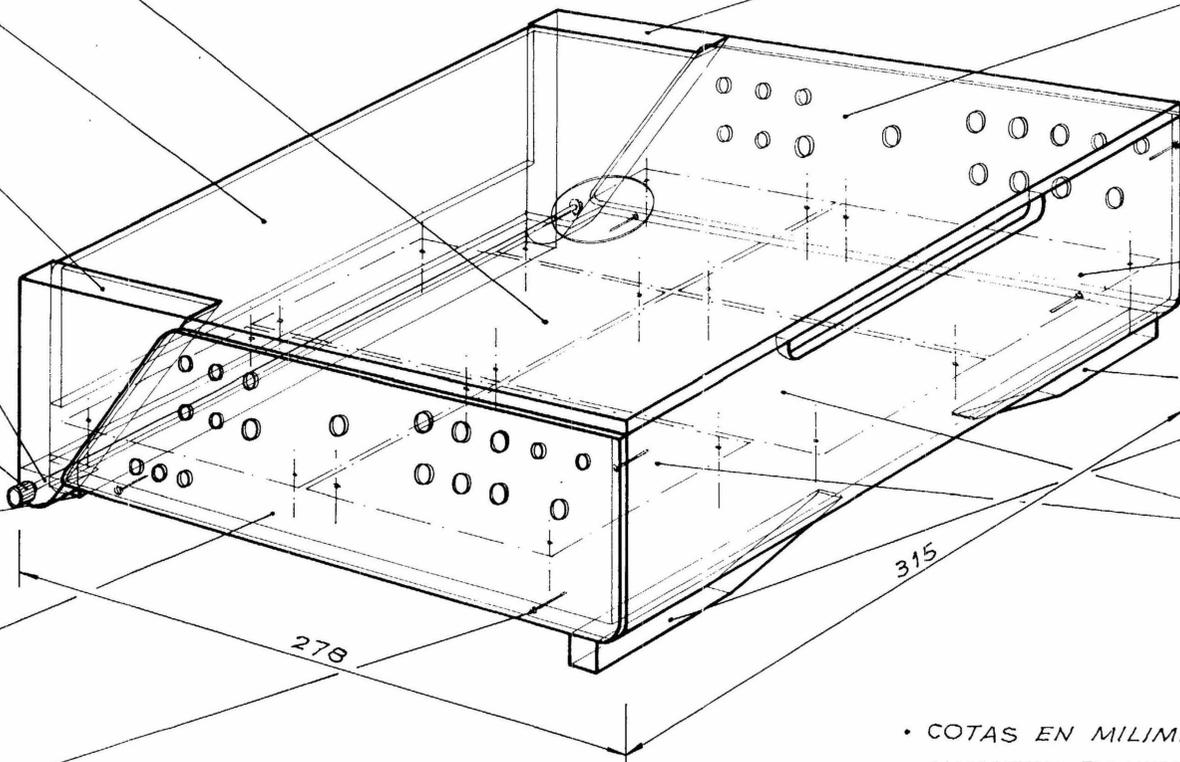
VER PLANO N° 11

VER PLANO N° 10

VER PLANO N° 12

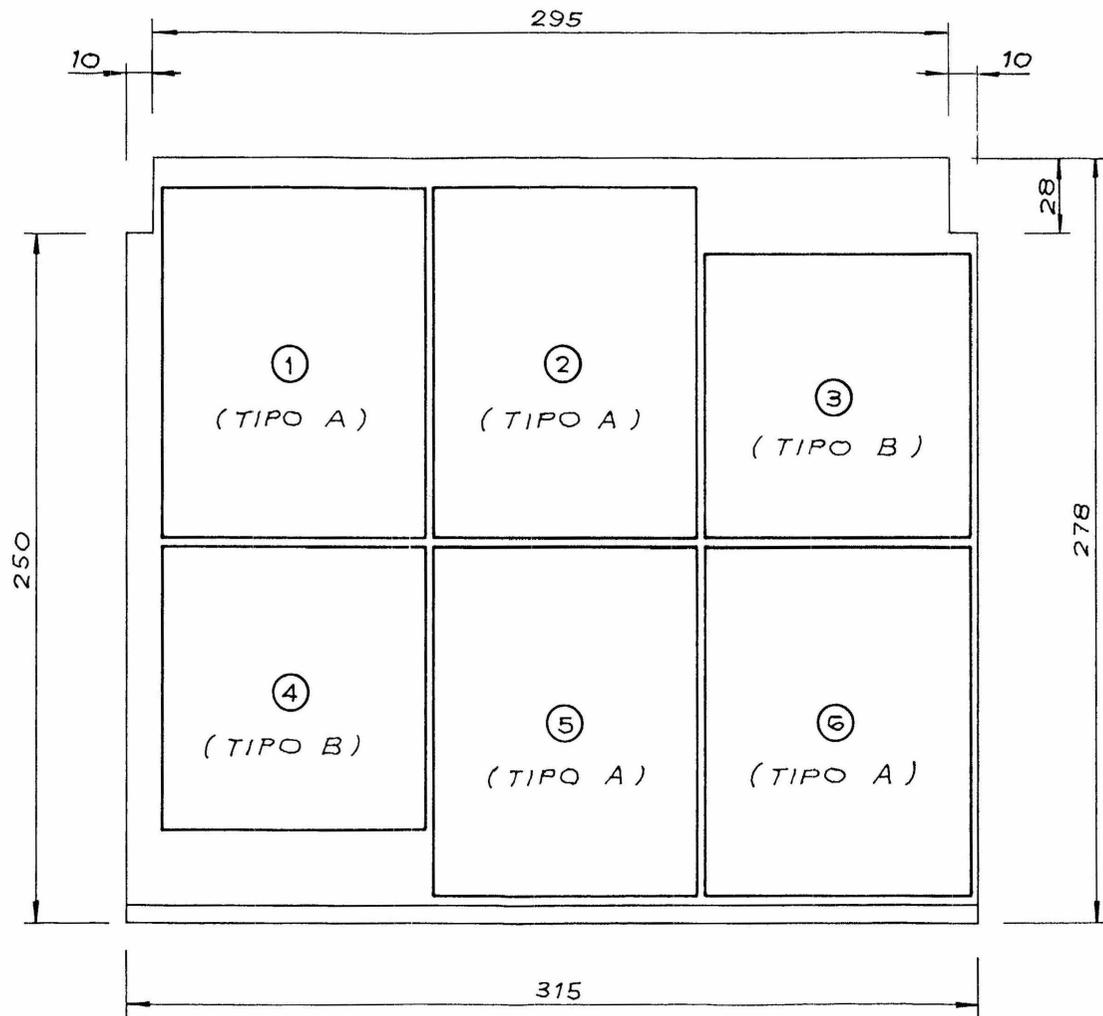
VER PLANO N° 13

VER PLANO N° 14



- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL :
 - CAJA DE METACRILATO.
 - TORNILLERIA DE ALUMINIO.
 - PLACAS DE FIBRA DE VIDRIO FOTOSENSIBLE POSITIVA A DOBLE CARA.

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 kb/s		EL INGENIERO DE TELECOMUNICACIÓN: 	
PLANO N° 2	DESCRIPCIÓN: PERSPECTIVA CÓNICA DE LA CARCASA	SALVADOR ALARCÓN CARRANZA FECHA: SEPTIEMBRE, 1995	ESCALA: -



LEYENDA:

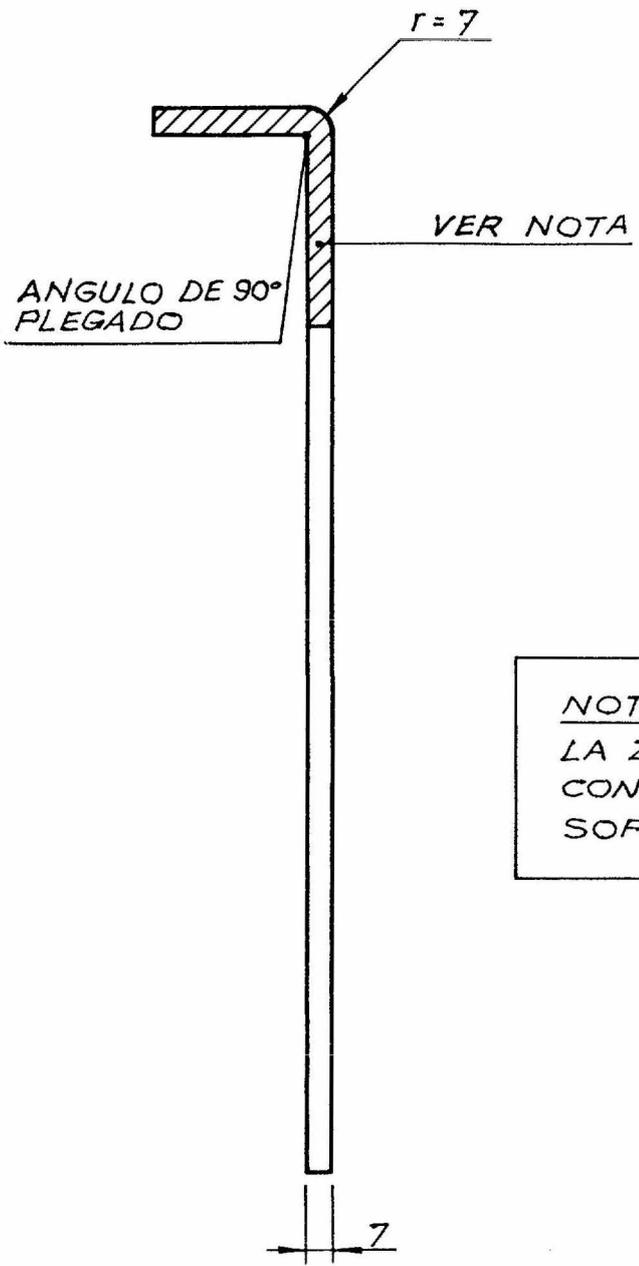
- ① = Placa de Generador de Frecuencia B, (B → A).
- ② = Placa de Transmisor Receptor, (B → A).
- ③ = Placa de Generador de Frecuencia A (B → A).
- ④ = Placa de Generador de Frecuencia A (A → B).
- ⑤ = Placa de Transmisor Receptor, (A → B).
- ⑥ = Placa de Generador de Frecuencia B (A → B).

- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS:
 - DE TIPO A = 4 UNIDADES.
 - DE TIPO B = 2 UNIDADES.
- MATERIAL = PLACA DE FIBRA DE VIDRIO FOTO-SENSIBLE POSITIVA A DOBLE CARA.

NOTA:

- Medidas de la placa, (tipo A = 128 × 98.)
- Medidas de la placa, (tipo B = 104 × 98.)

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN:	
PLANO Nº: 3	DESCRIPCIÓN: SITUACIÓN DE LAS PLACAS EN LA BASE DE LA CARCASA		SALVADOR ALARCÓN CARRANZA
		FECHA: SEPTIEMBRE, 1995	ESCALA: 1:2



NOTA:
 LA ZONA RAYADA ES LA UNIÓN,
 CON PEGAMENTO ESPECIAL, DEL
 SOPORTE BISAGRA.

- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = METACRILATO.

PROYECTO:
**DISEÑO E IMPLEMENTACIÓN DE
 UN MODEM FULL-DUPLEX
 PSK A 64 Kb/s**

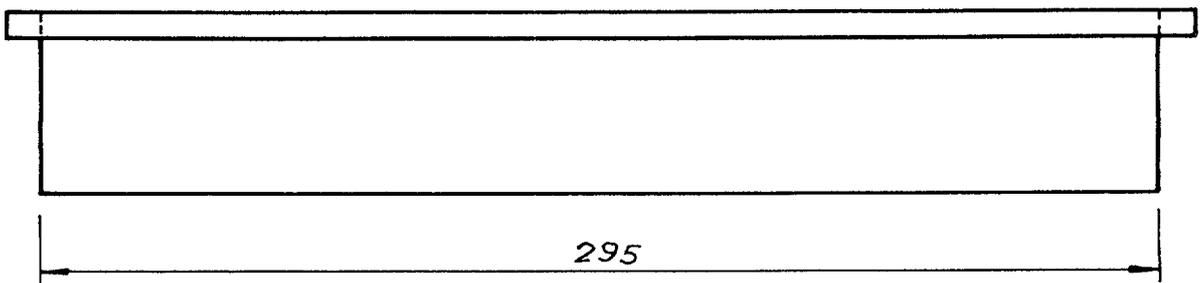
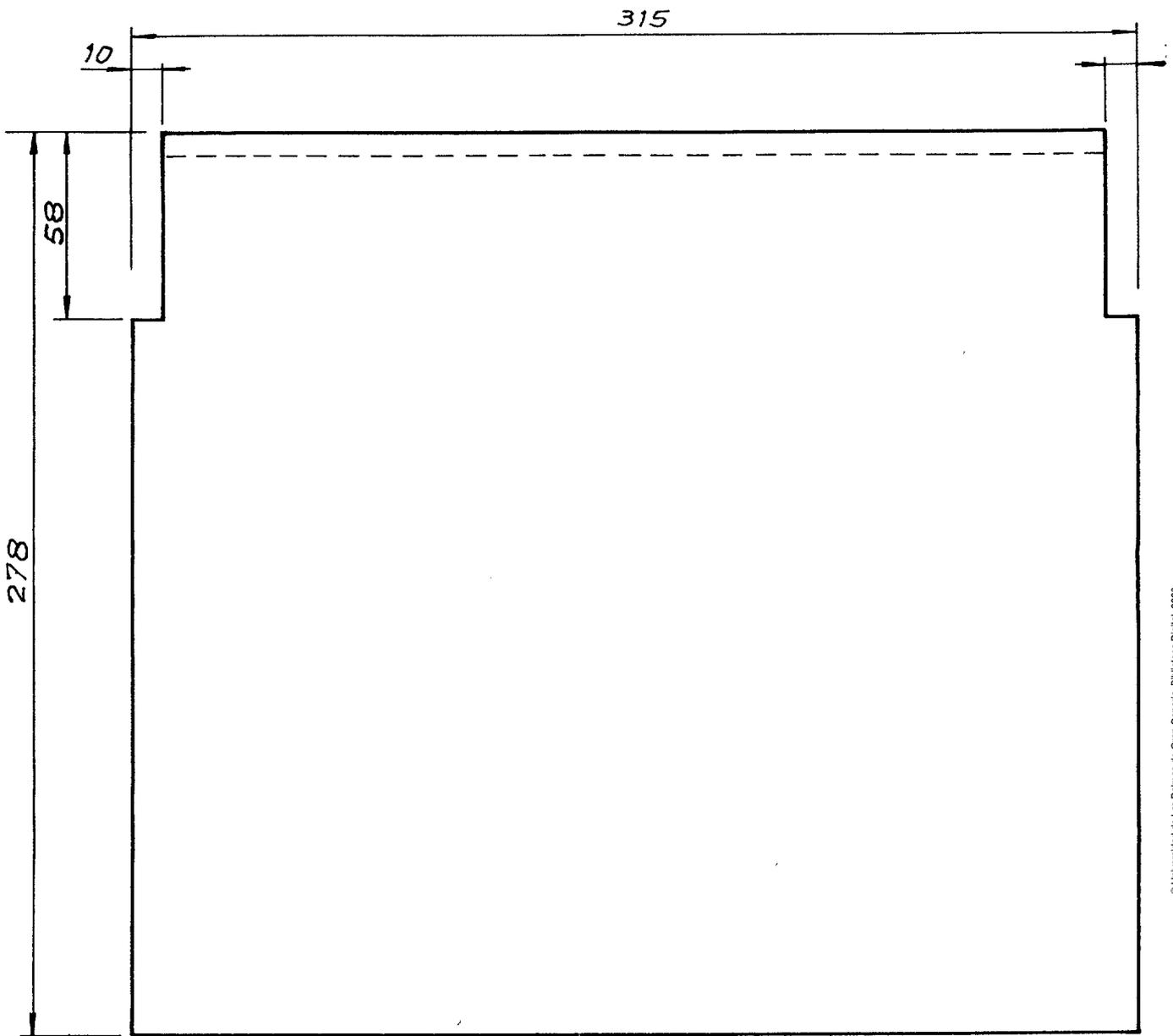
EL INGENIERO DE TELECOMUNICACIÓN:

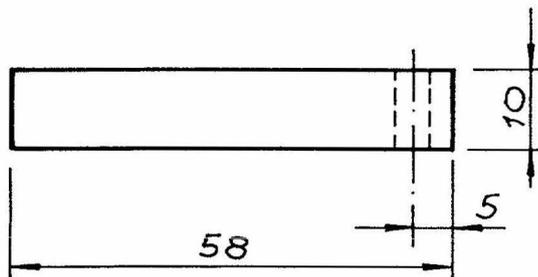
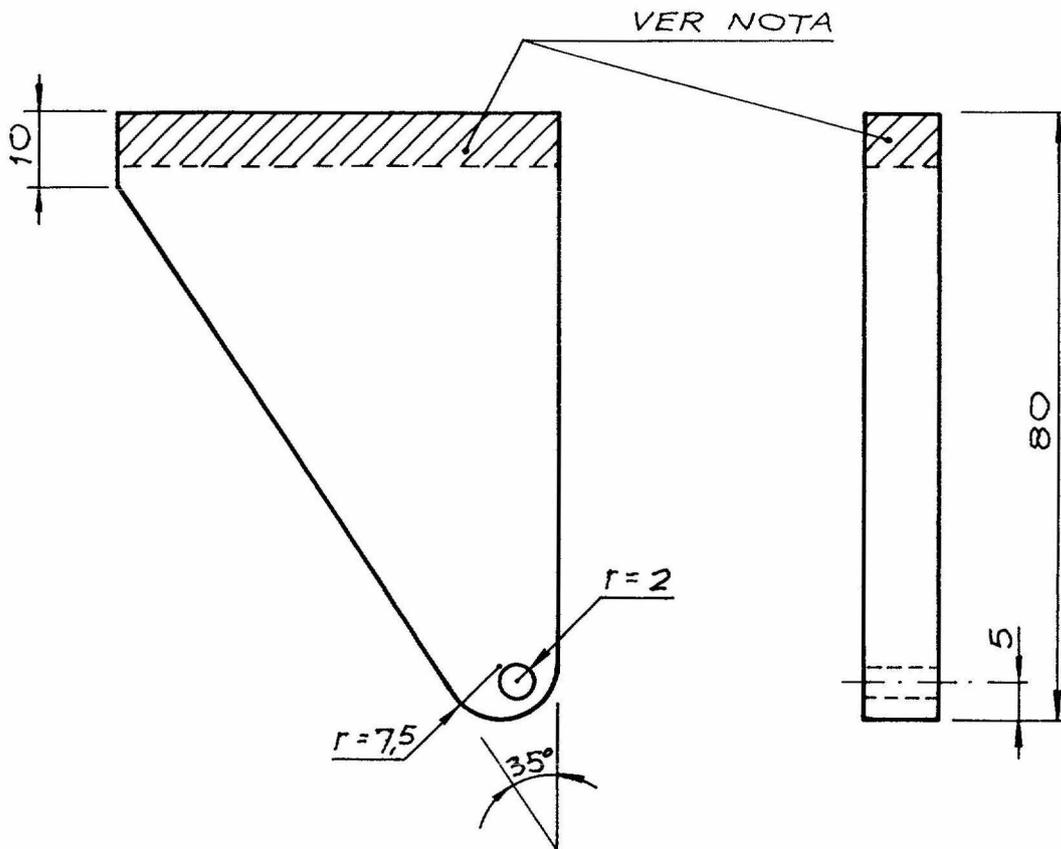
PLANO N° DESCRIPCIÓN:
4 TAPA DE LA CARCASA

SALVADOR ALARCÓN CARRANZA

FECHA:
 SEPTIEMBRE 1995

ESCALA:
 1:2

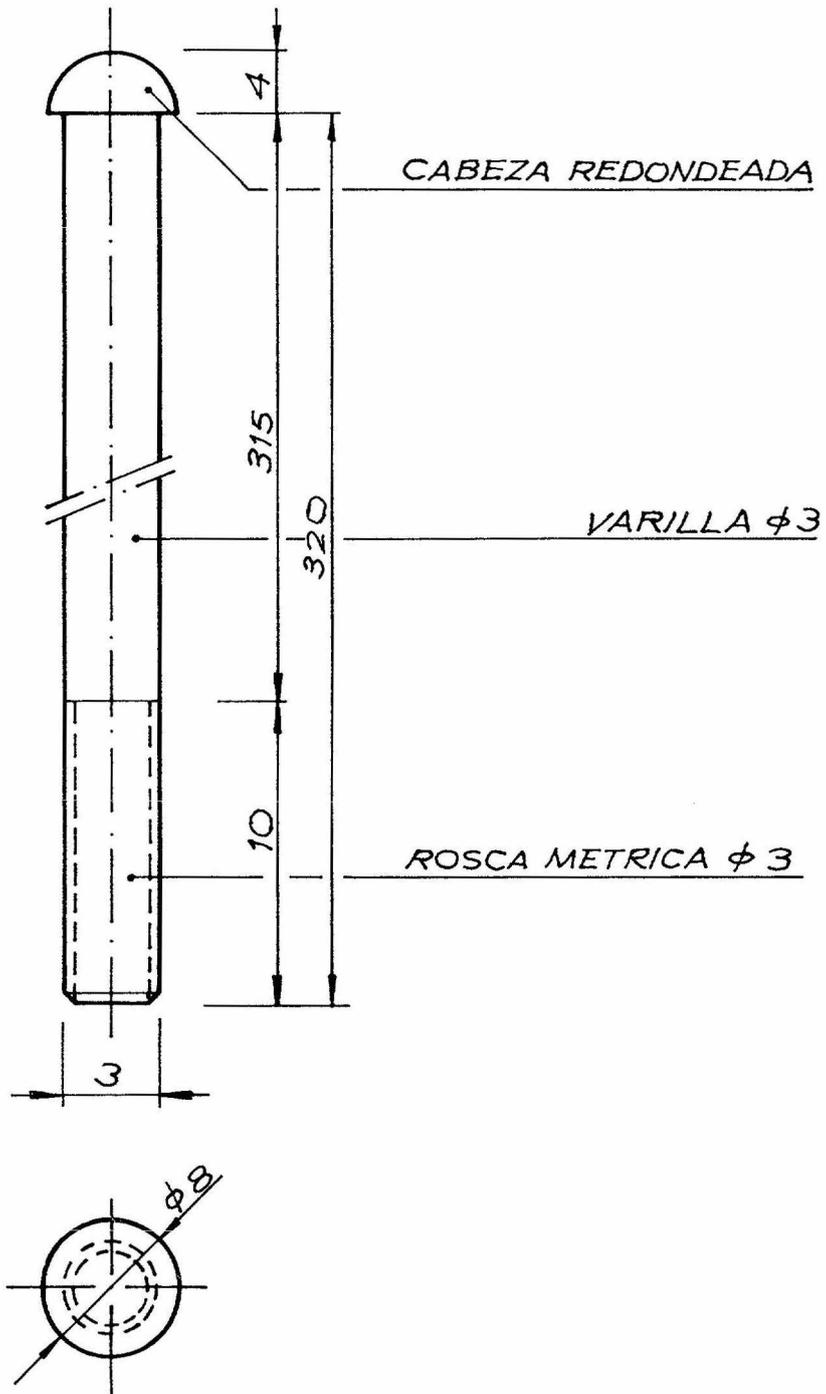




NOTA:
 LA ZONA RAYADA ES LA UNIÓN,
 CON PEGAMENTO ESPECIAL, DE
 LA TAPA.

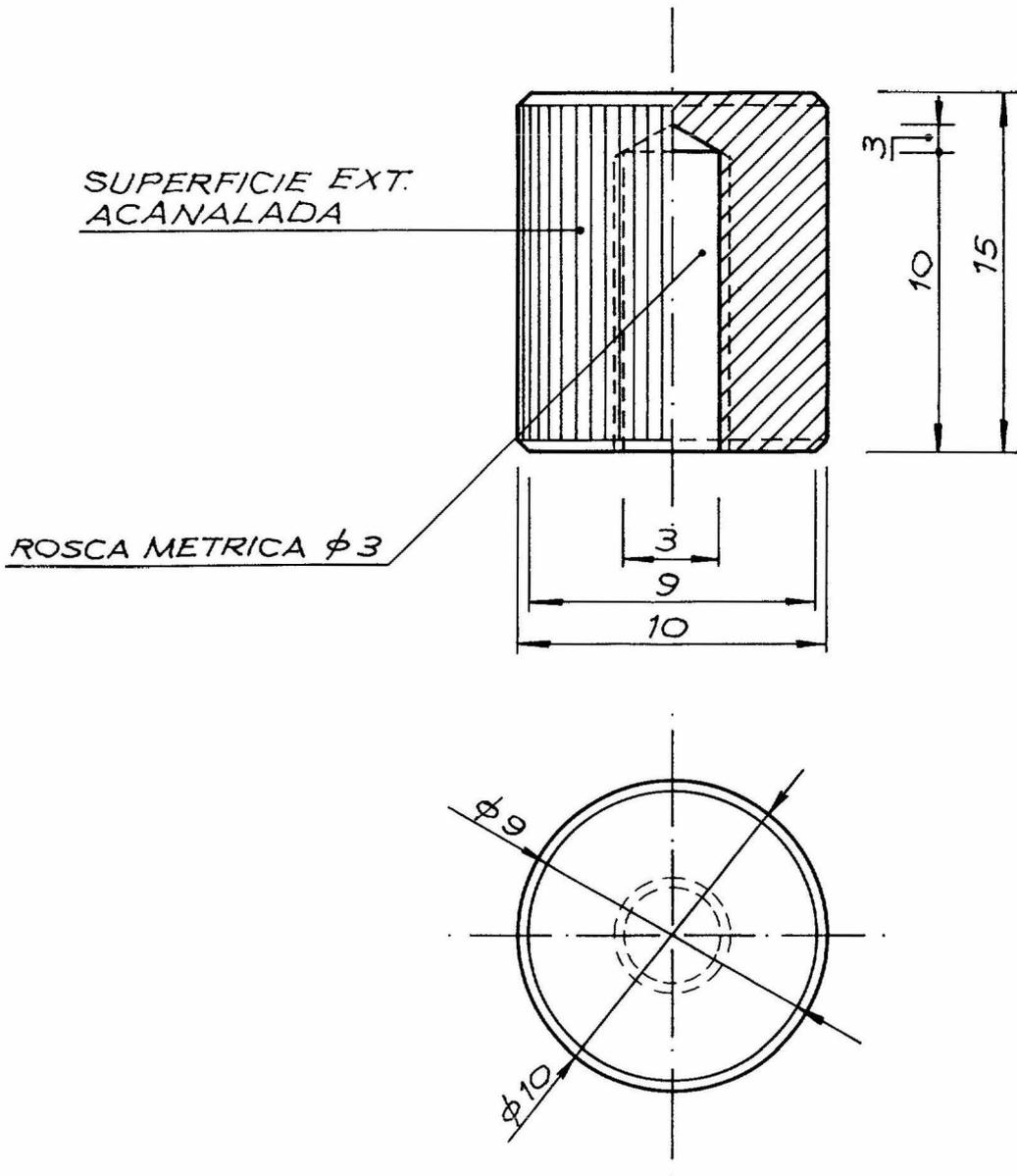
- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS = 2 UNIDADES.
- MATERIAL = METACRILATO.

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACION: 	
PLANO Nº: 5	DESCRIPCION: SOPORTE BISAGRA DE LA CARCASA	SALVADOR ALARCÓN CARRANZA FECHA: SEPTIEMBRE, 1995	ESCALA: 1:1



- COTAS EN MILIMETROS.
- NÚMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = ALUMINIO.

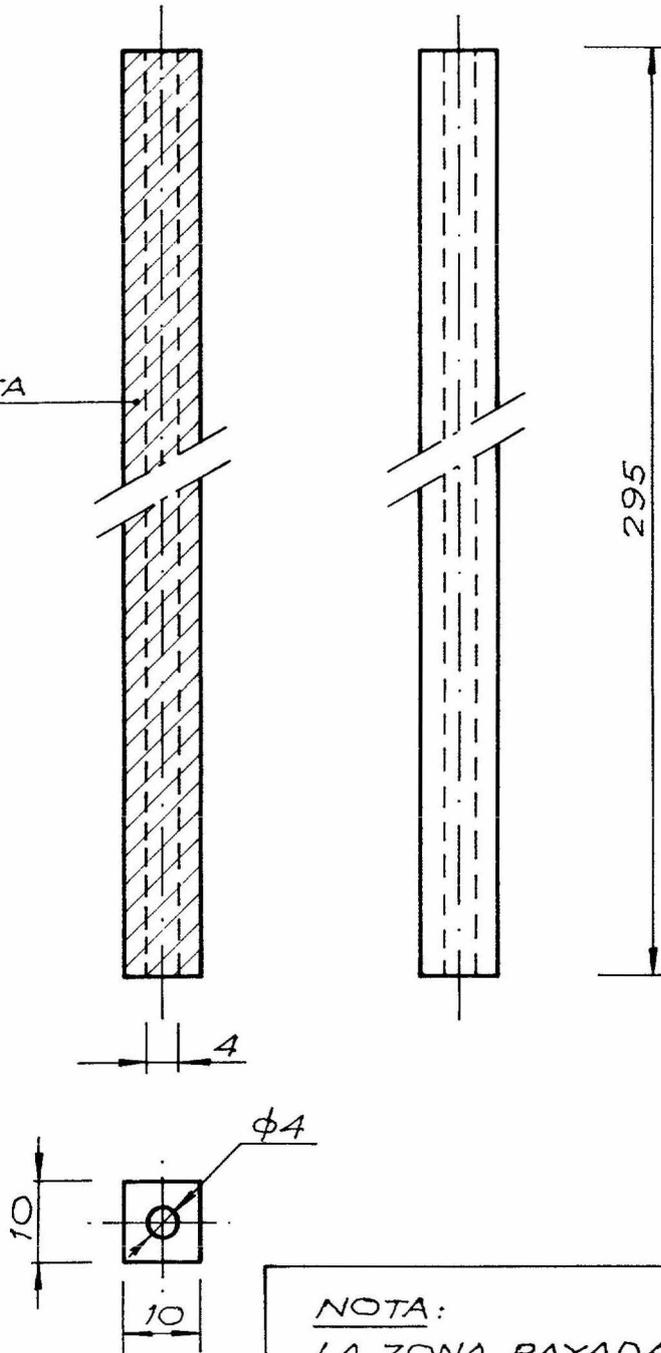
PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 kb/s		EL INGENIERO DE TELECOMUNICACIÓN:	
PLANO N° 6	DESCRIPCIÓN: EJE DE GIRO PARA APERTURA DE LA CARCASA	SALVADOR ALARCÓN CARRANZA FECHA: SEPTIEMBRE, 1995	ESCALA: 4:1



- COTAS EN MILIMETROS.
- NÚMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = ALUMINIO.

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN: 	
PLANO N°: 7	DESCRIPCIÓN: TOPE DEL EJE DE GIRO PARA APERTURA DE LA CARCASA	SALVADOR ALARCÓN CARRANZA FECHA: SEPTIEMBRE, 1995	ESCALA: 4 : 1

VER NOTA



NOTA:

LA ZONA RAYADA ES LA UNIÓN,
CON PEGAMENTO ESPECIAL, A LA
PARTE POSTERIOR DE LA BASE
FRONTAL.

- COTAS EN MILIMETROS.
- NÚMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = METACRILATO.

PROYECTO:
DISEÑO E IMPLEMENTACIÓN DE
UN MODEM FULL-DUPLEX
PSK A 64 Kb/s

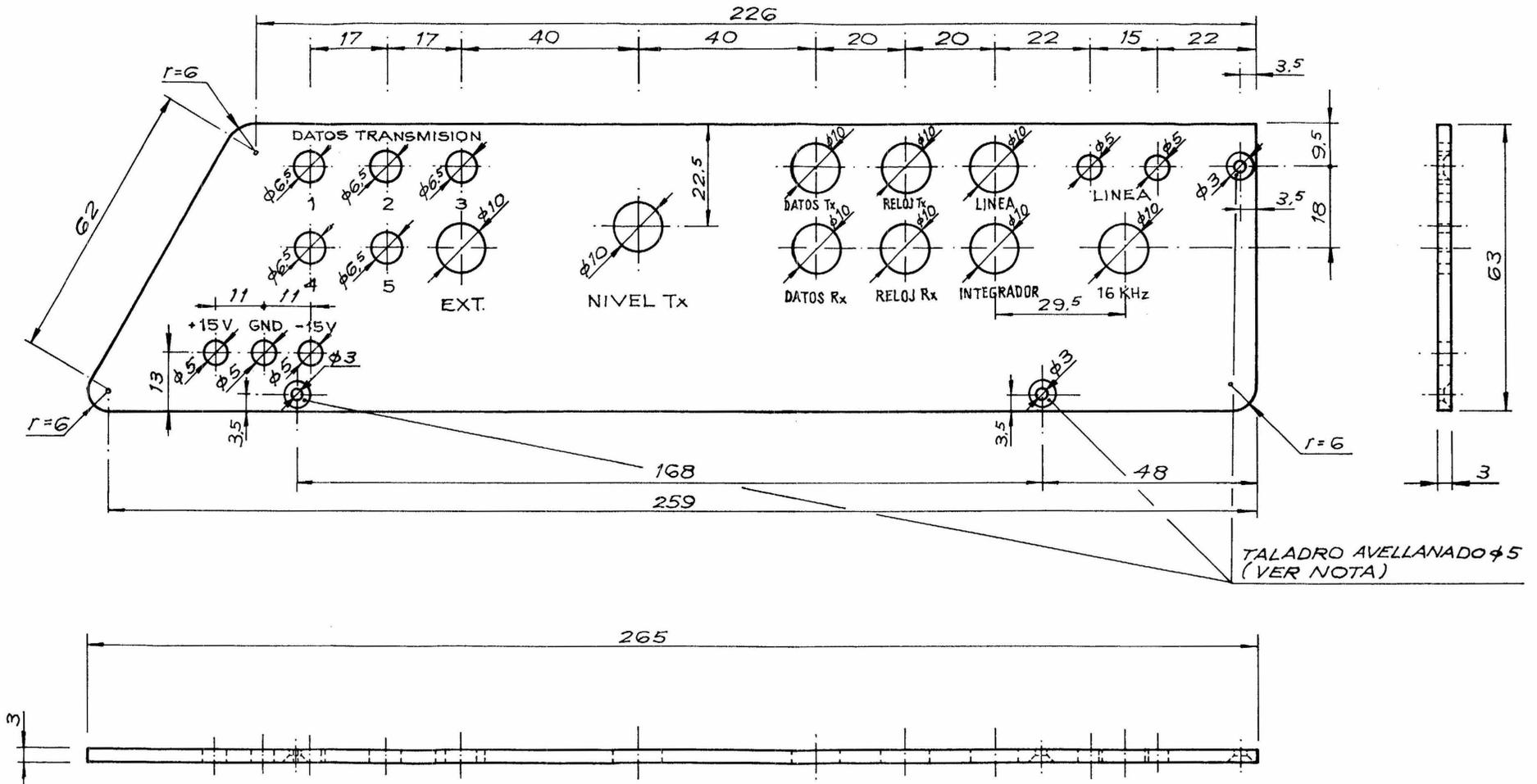
EL INGENIERO DE TELECOMUNICACIÓN:

PLANO N° DESCRIPCIÓN:
8 SOPORTE TRASERO DE APOYO
DE LA CARCASA

SALVADOR ALARCÓN CARRANZA

FECHA:
SEPTIEMBRE, 1995

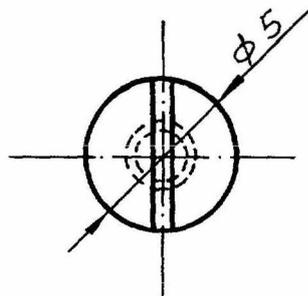
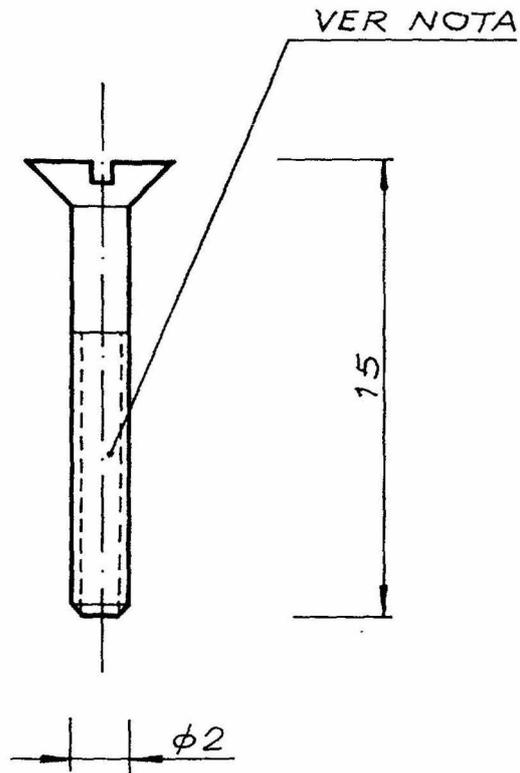
ESCALA:
1:1



- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = METACRILATO.

NOTA:
 PUNTOS DE UNIÓN DEL LATERAL
 A LA CARCASA, MEDIANTE TORNILLOS
 DE $\phi 2 \times 15\text{mm}$, TIPO "AGLOMERADO"

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN:	
PLANO N°: 9	DESCRIPCIÓN: LATERAL IZQUIERDO, MODEM A, DE LA CARCASA	SALVADOR ALARCÓN CARRANZA	
		FECHA: SEPTIEMBRE, 1995	ESCALA: 1:1



NOTA:
 LA ROSCA DEL TORNILLO ES DEL TIPO "AGLOMERADO"

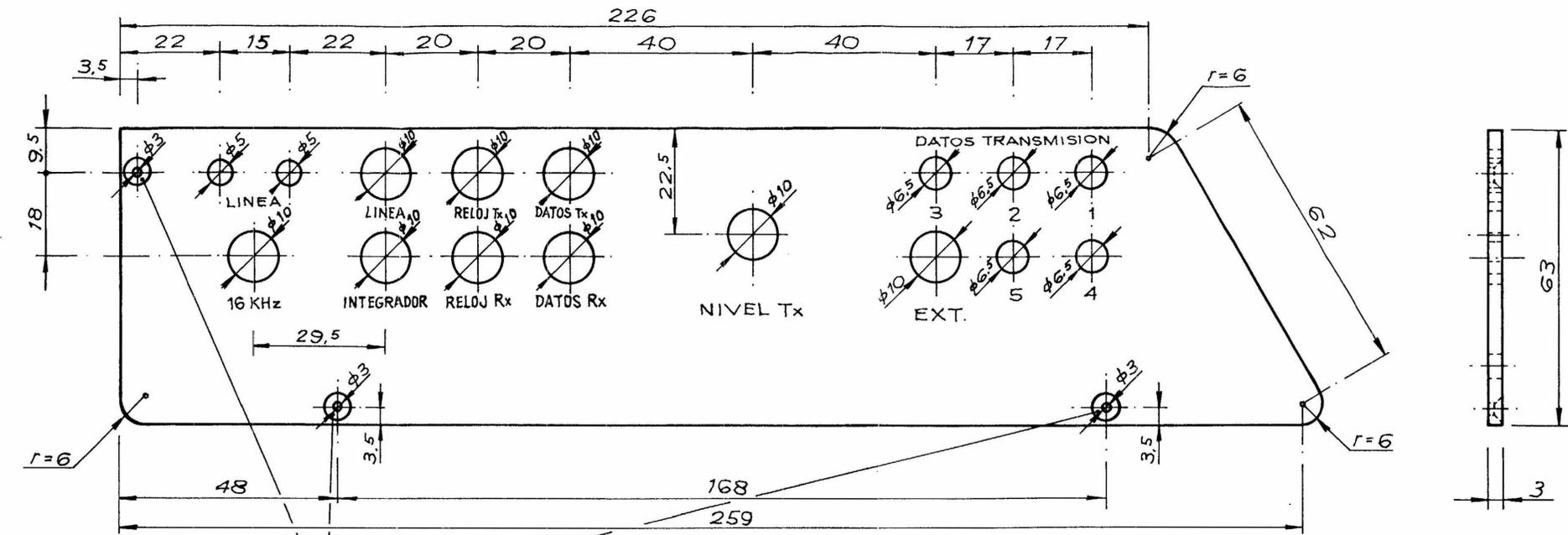
- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS = 6 UNIDADES.
- MATERIAL = ALUMINIO.

PROYECTO:
 DISEÑO E IMPLEMENTACIÓN DE
 UN MODEM FULL-DUPLEX
 PSK A 64 Kb/s

EL INGENIERO DE TELECOMUNICACIÓN:

PLANO Nº 10 DESCRIPCIÓN:
 TORNILLERÍA DE UNIÓN DE LOS
 LATERALES A LA CARCASA.

SALVADOR ALARCÓN CARRANZA
 FECHA: SEPTIEMBRE, 1995 ESCALA: 4:1

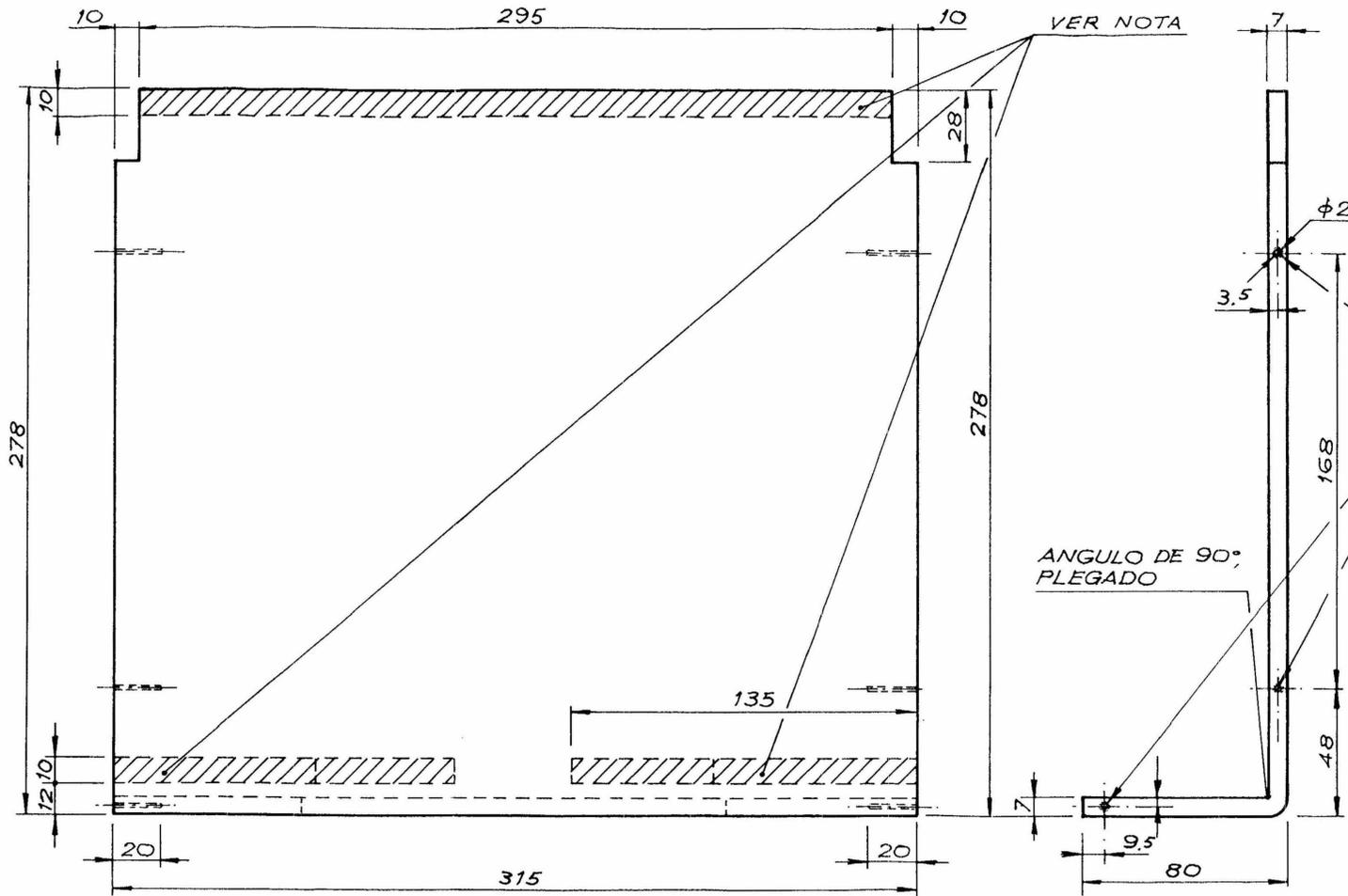


TALADRO AVELLANADO #5
(VER NOTA)

- COTAS EN MILIMETROS.
- NÚMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = METACRILATO.

NOTA:
PUNTOS DE UNIÓN DEL LATERAL A LA CARCASA, MEDIANTE TORNILLOS DE DE $\phi 2 \times 15$ mm, TIPO "AGLOMERADO".

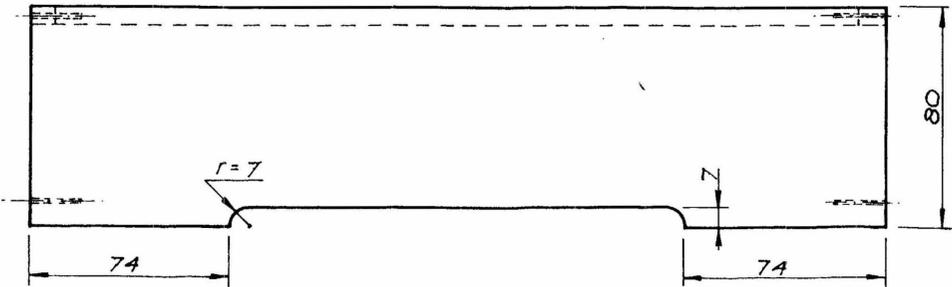
PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACION:	
PLANO Nº: 11	DESCRIPCIÓN: LATERAL DERECHO, MODEM B, DE LA CARCASA	SALVADOR ALARCÓN CARRANZA	
		FECHA: SEPTIEMBRE, 1995	ESCALA: 1:1



TALADROS DE $\phi 2 \times 20$ mm, PARA UNION DE LOS LATERALES DE LA CARCASA, MEDIANTE TORNILLOS DE $\phi 2 \times 15$ mm, TIPO "AGLOMERADO"

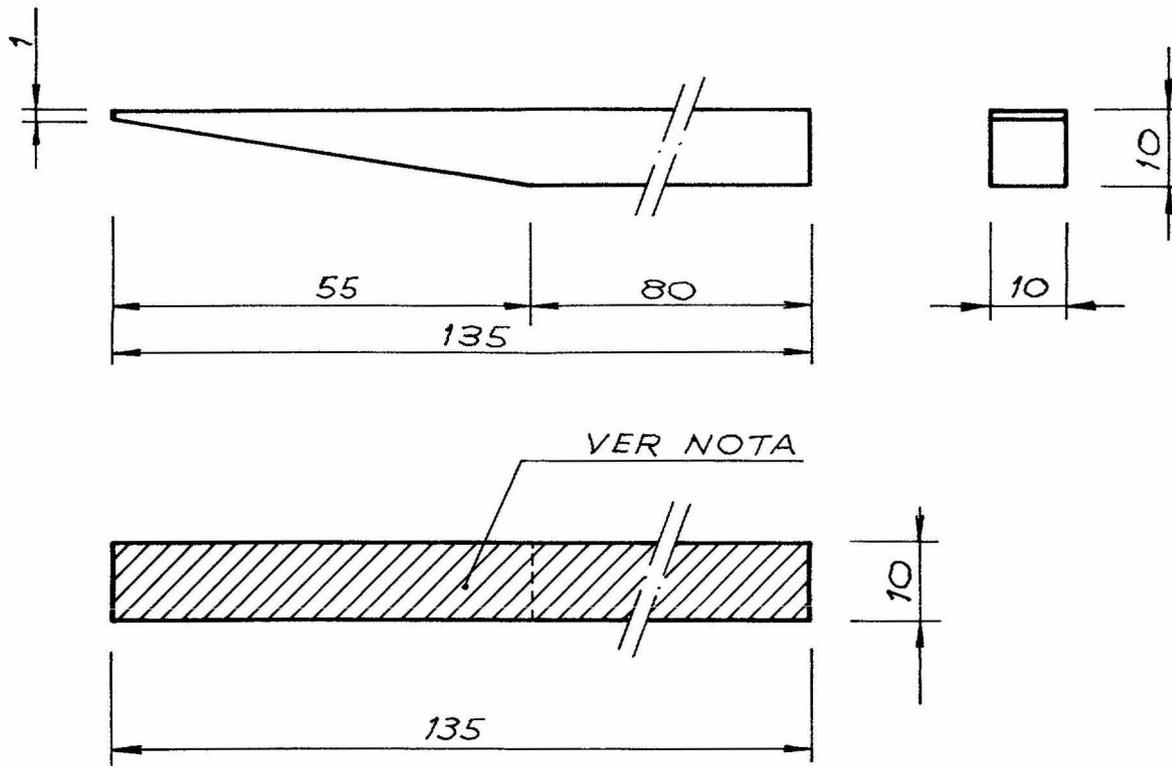
ANGULO DE 90° PLEGADO

NOTA:
LA ZONA RAYADA ES LA UNIÓN, CON PEGAMENTO ESPECIAL, DE LOS SOPORTES DELANTERO Y TRASERO DE APOYO.



- COTAS EN MILIMETROS.
- NÚMERO DE PIEZAS = 1 UNIDAD.
- MATERIAL = METACRILATO.

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN:	
PLANO Nº 12	DESCRIPCIÓN: BASE-FRONTAL DE LA CARCASA	SALVADOR ALARCÓN CARRANZA	FECHA: SEPTIEMBRE, 1995
		ESCALA: 1:2	

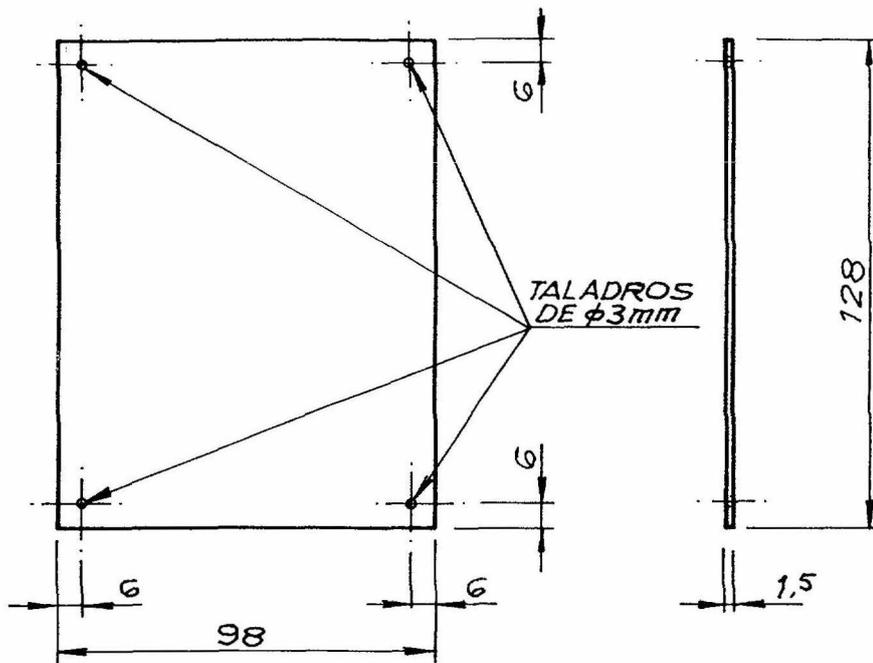


NOTA:
 LA ZONA RAYADA ES LA UNIÓN,
 CON PEGAMENTO ESPECIAL, A LA
 PARTE ANTERIOR DE LA BASE-
 FRONTAL.

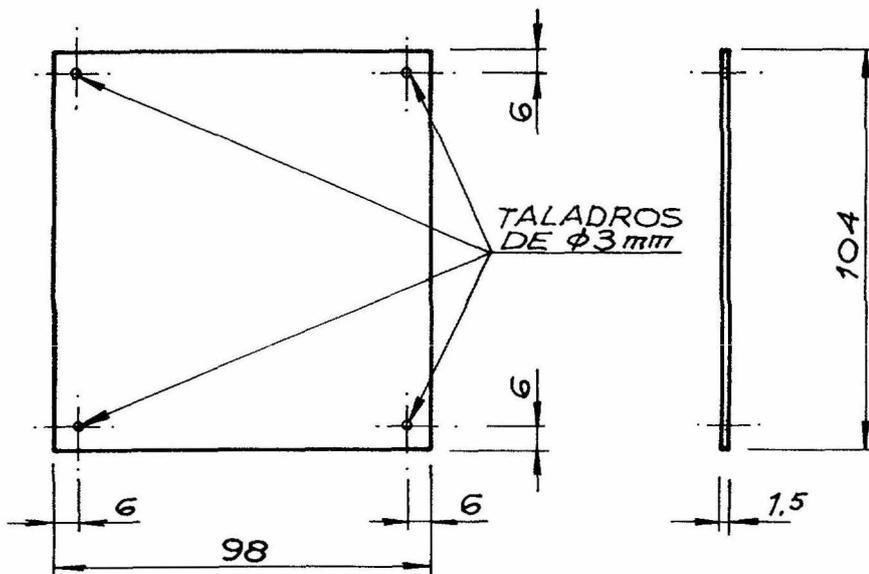
- COTAS EN MILIMETROS.
- NÚMERO DE PIEZAS = 2 UNIDADES.
- MATERIAL = METACRILATO.

PROYECTO: DISEÑO E IMPLEMENTACIÓN DE UN MODEM FULL-DUPLEX PSK A 64 Kb/s		EL INGENIERO DE TELECOMUNICACIÓN:	
PLANO Nº: 13	DESCRIPCIÓN: SOPORTE DELANTERO DE APOYO DE LA CARCASA	SALVADOR ALARCÓN CARRANZA	FECHA: SEPTIEMBRE, 1995
		ESCALA: 1:1	

PLACA DE TIPO A



PLACA DE TIPO B



- COTAS EN MILIMETROS.
- NUMERO DE PIEZAS:
 - DE TIPO A = 4 UNIDADES.
 - DE TIPO B = 2 UNIDADES.
- MATERIAL = PLACA DE FIBRA DE VIDRIO FOTO-SENSIBLE POSITIVA A DOBLE CARA.

PROYECTO:
**DISEÑO E IMPLEMENTACIÓN DE
 UN MODEM FULL-DUPLEX
 PSK A 64 Kb/s**

EL INGENIERO DE TELECOMUNICACIÓN:

PLANO N° DESCRIPCIÓN:

14

ACOTADO DE LAS PCB

SALVADOR ALARCÓN CARRANZA

FECHA:
 SEPTIEMBRE, 1995

ESCALA:
 1:2

Anexo E

Vistas fotográficas de la implementación del módem

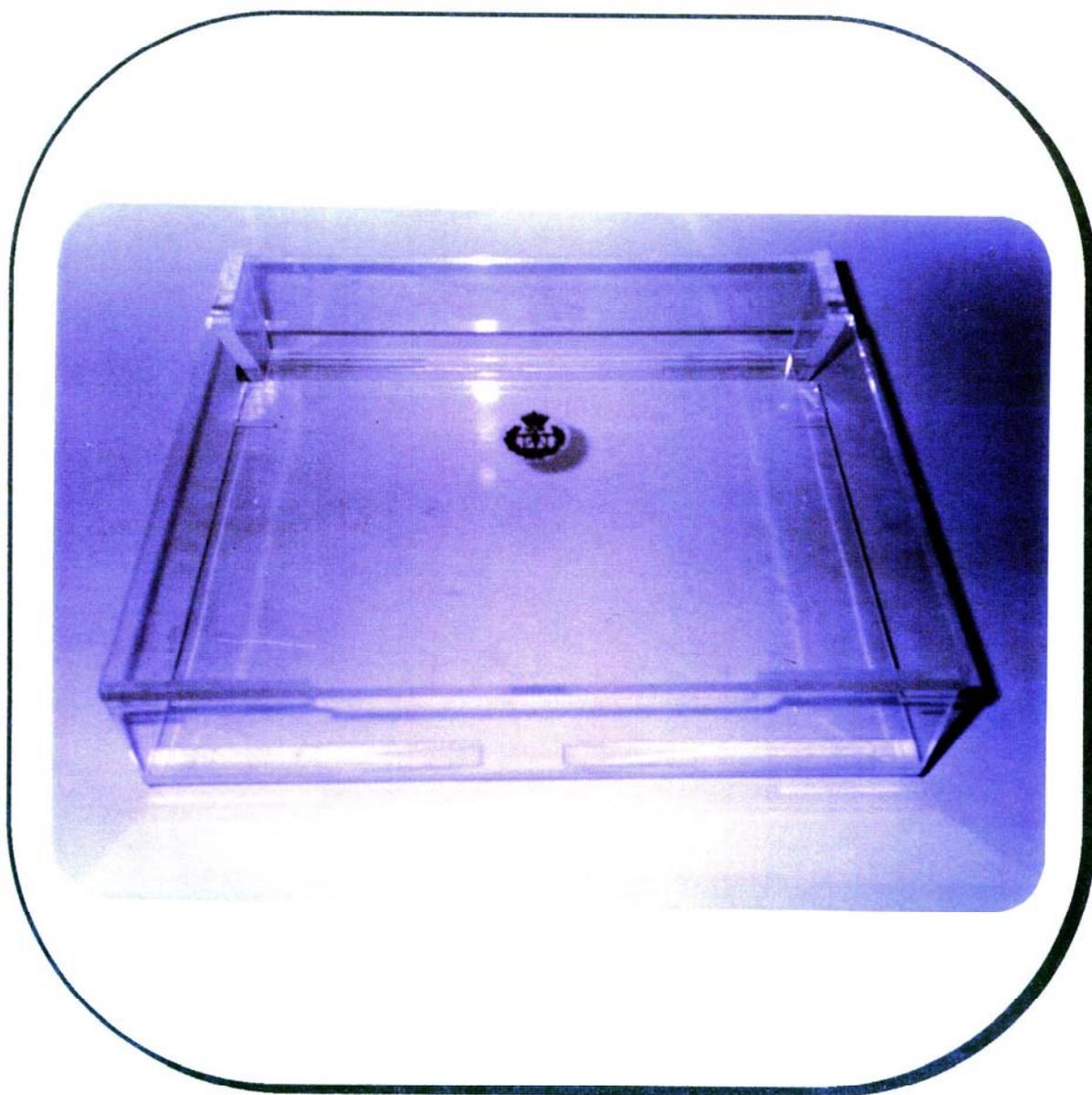


Figura E.1: Vista de la carcasa sin las PCB



Figura E.2: Vista frontal de la carcasa

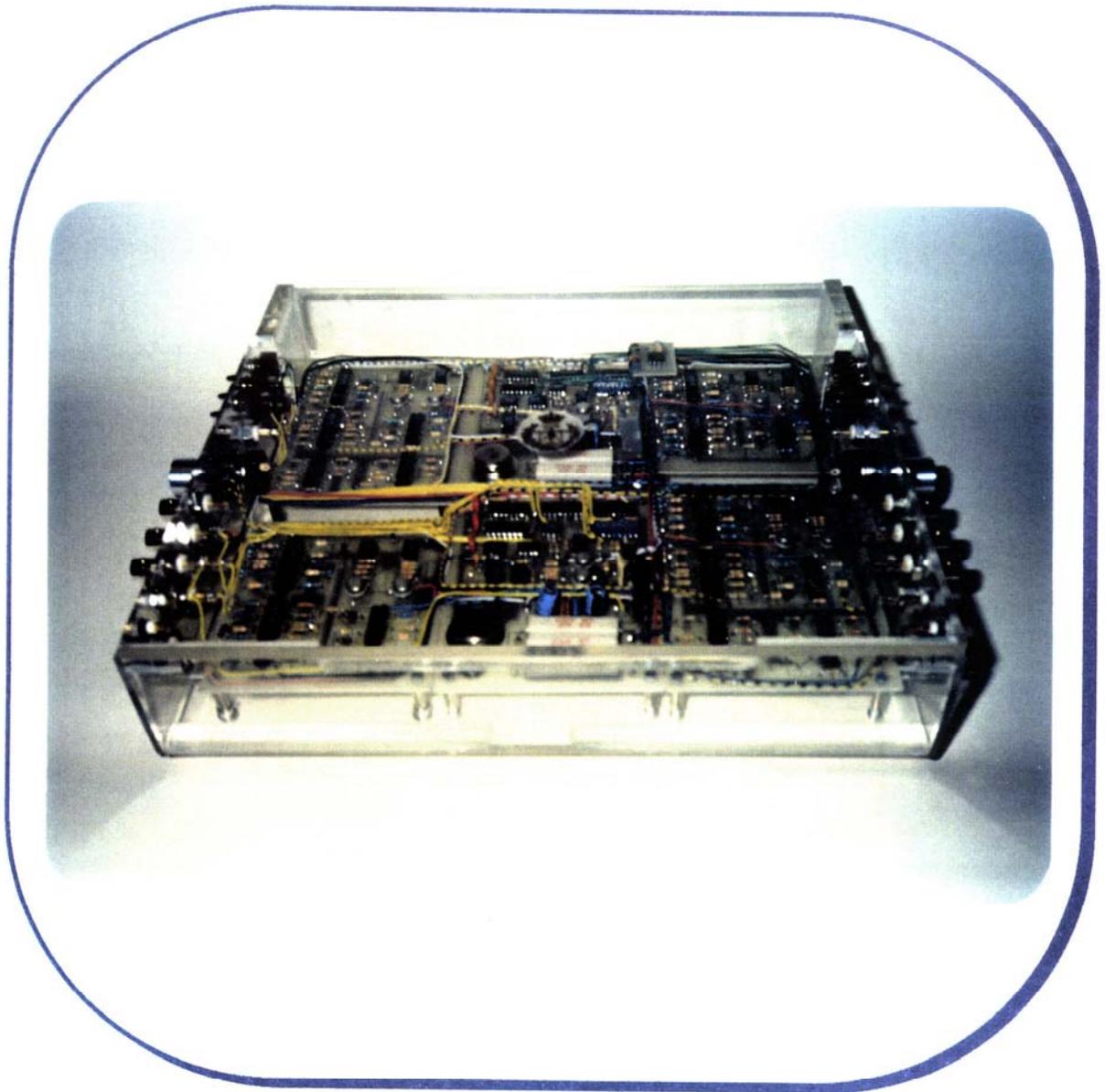


Figura E.3: Vista superior de la carcasa

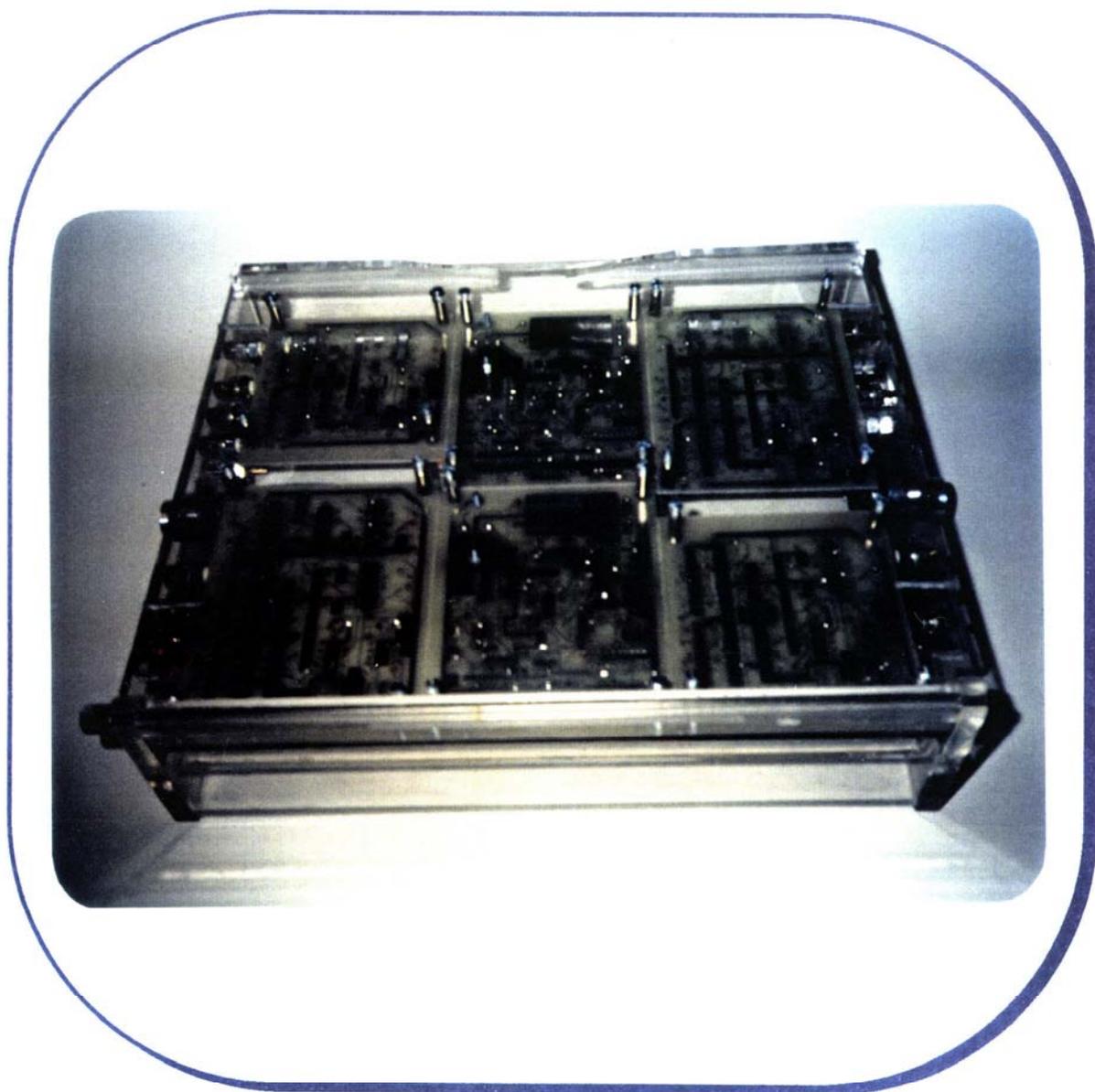


Figura E.4: Vista inferior de la carcasa



Figura E.5: Vista lateral izquierda de la carcasa



Figura E.6: Vista lateral derecha de la carcasa

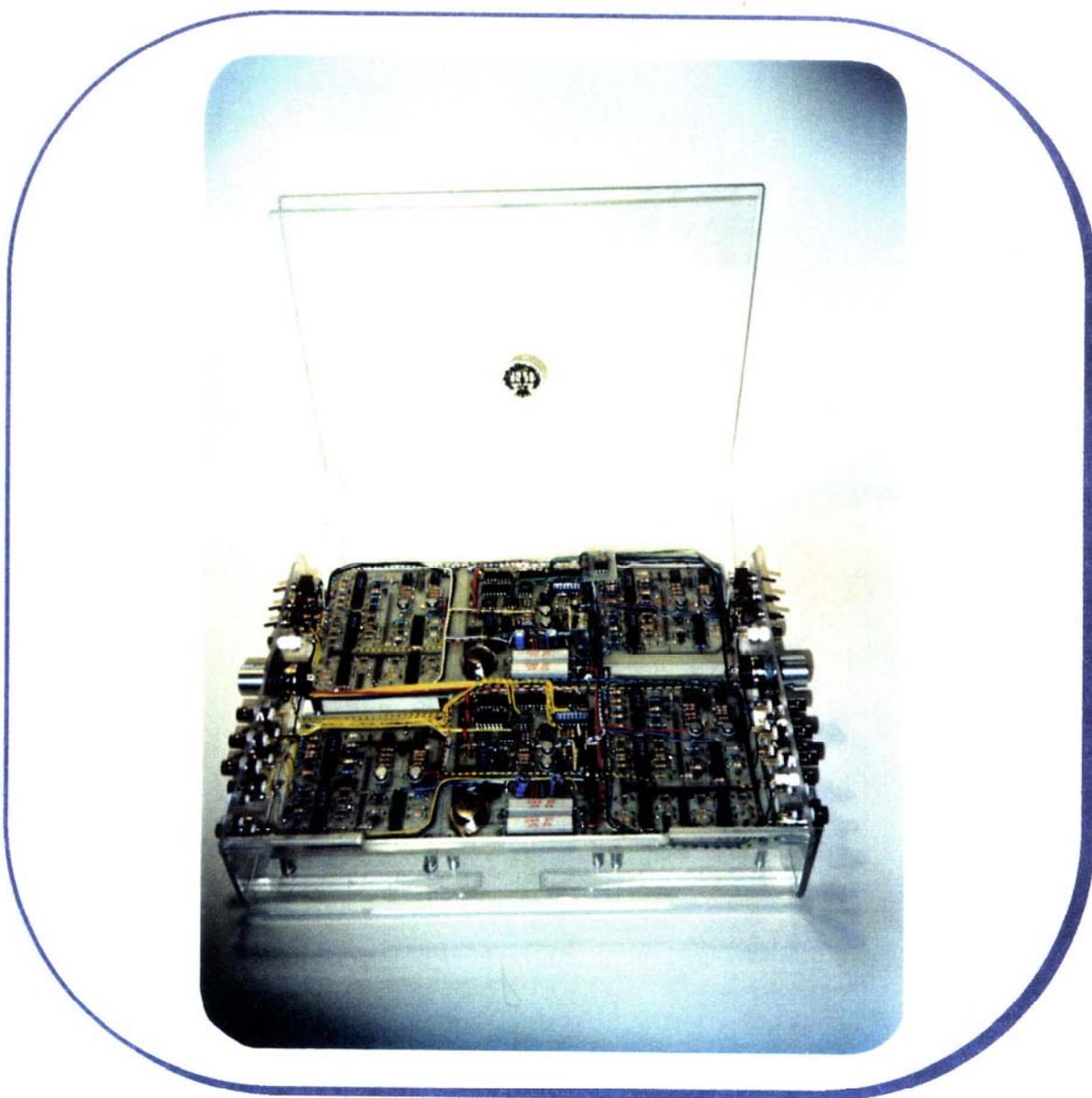


Figura E.7: Vista de la apertura de la carcasa