

Diseño de un convertidor de corriente en tecnología CMOS 0.35



UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
Escuela Universitaria de Ingeniería Técnica
de Telecomunicación



Titulación: Sistemas Electrónicos
Tutores: Francisco Javier del Pino Suárez
Roberto Díaz Ortega

Autor: Albano Castillo García
Fecha: Febrero 2009

Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

Índice

INTRODUCCIÓN

BLOQUE 1

RECEPTORES

OBJETIVOS

TECNOLOGÍA

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

BLOQUE 2

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

SISTEMAS PORTÁTILES

Introducción

Receptores

Objetivos

Tecnología



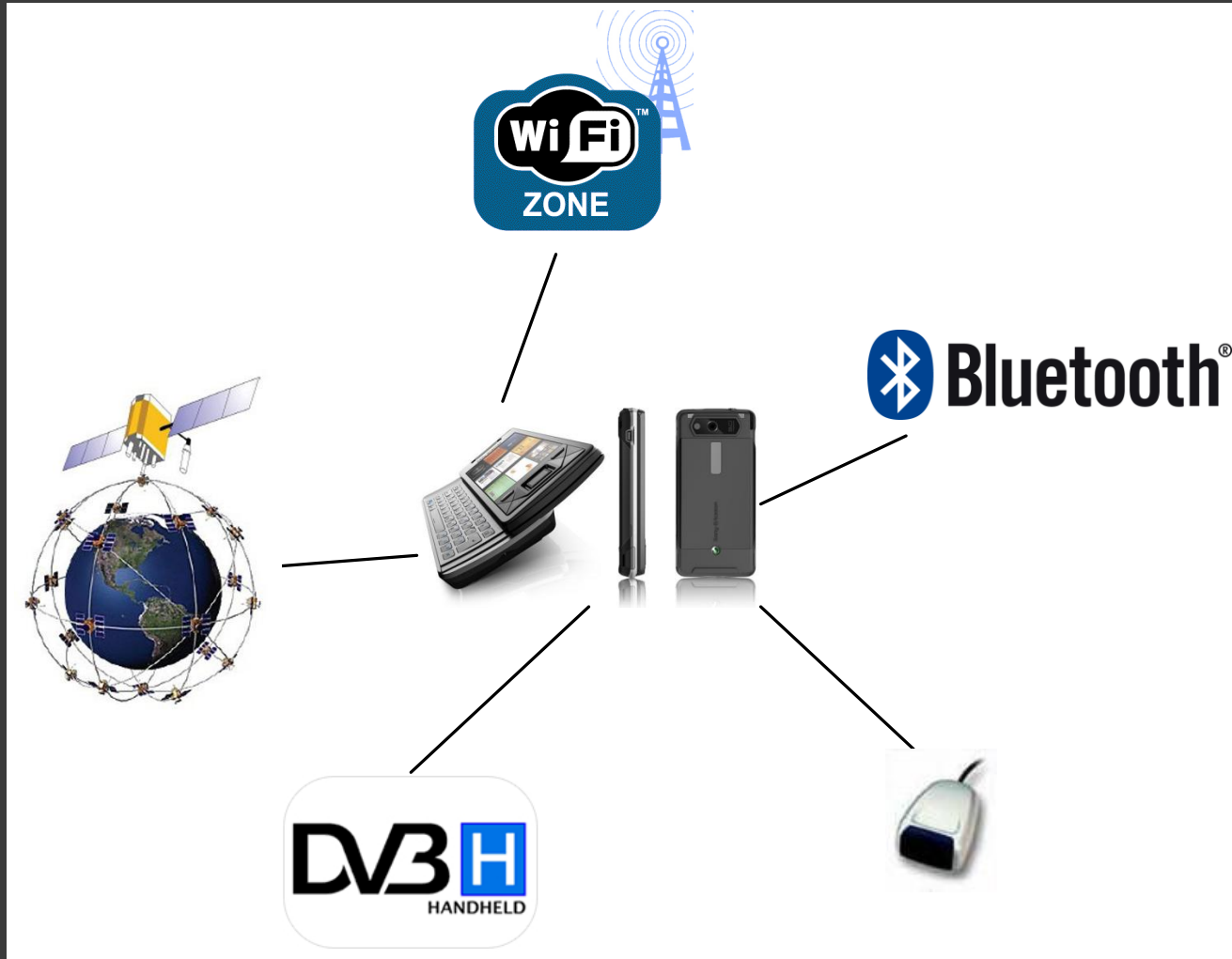
REDES DE DISPOSITIVOS PORTÁTILES

Introducción

Receptores

Objetivos

Tecnología



Índice

BLOQUE 1	INTRODUCCIÓN
	RECEPTORES
	OBJETIVOS
	TECNOLOGÍA
BLOQUE 2	TEORÍA DE LOS <i>CURRENT CONVEYORS</i>
	TOPOLOGÍAS DE CCII _s
	DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII
	TEORÍA DE LOS MEZCLADORES
	DISEÑO DEL MEZCLADOR
BLOQUE 3	CONCLUSIONES
	PRESUPUESTO

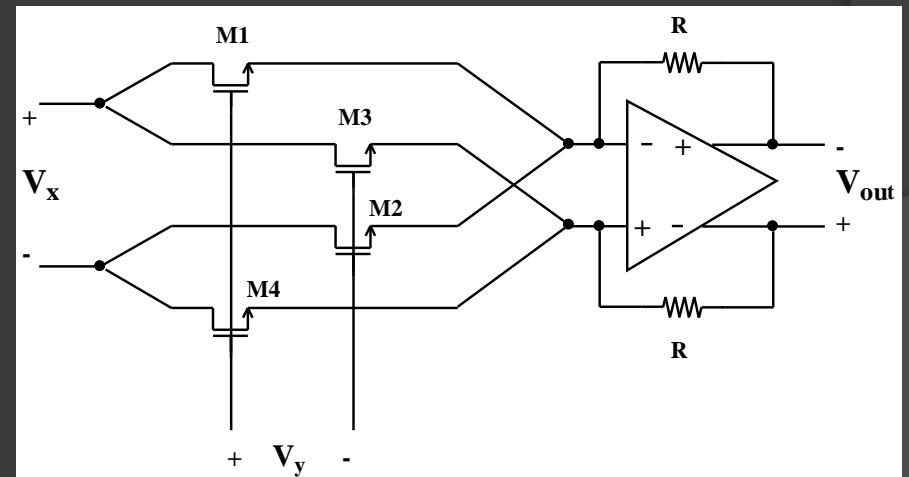
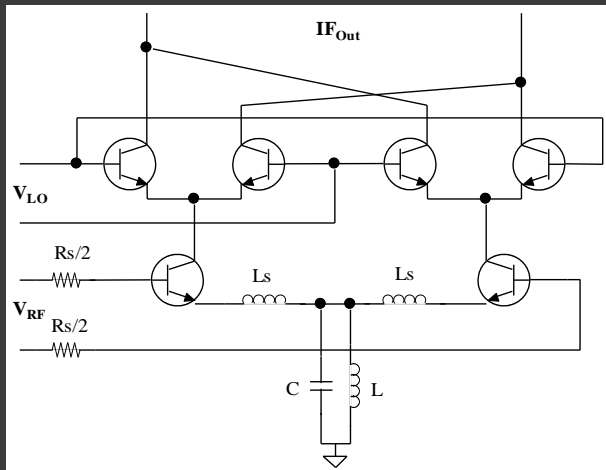
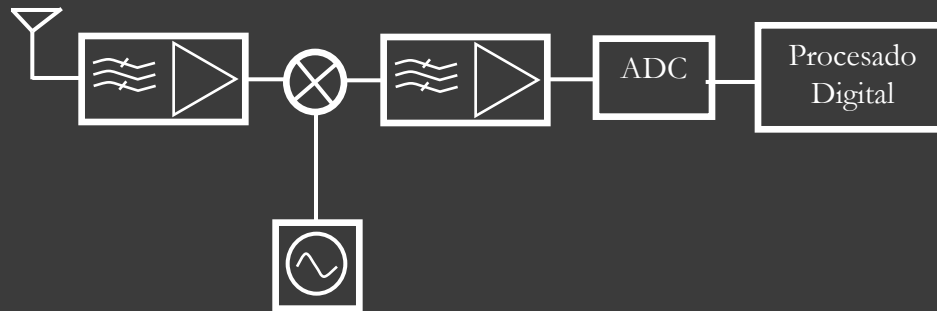
ARQUITECTURA DE RECEPTORES

Introducción

Receptores

Objetivos

Tecnología



TEORÍA BÁSICA DEL MEZCLADOR

- El mezclador tiene como función el trasladar la señal presente en su entrada a un rango de frecuencias diferente, sin modificar las características de la señal.



- Los mezcladores se clasifican según su rango de trabajo en:

Up-conversion

Down-Conversion

PARÁMETROS DEL MEZCLADOR

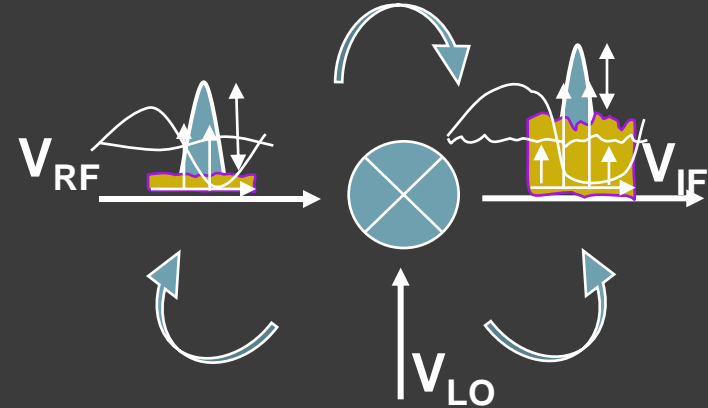
Introducción

Receptores

Objetivos

Tecnología

- Ganancia de conversión
- Figura de ruido
- Punto de intercepción de tercer orden
- Rango Dinámico.- Diferencia entre valores mínimos y máximos que se pueden aplicar al circuito.
- Aislamiento.- Representa la cantidad de señal que se acopla en los distintos puertos del sistema.



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

OBJETIVOS

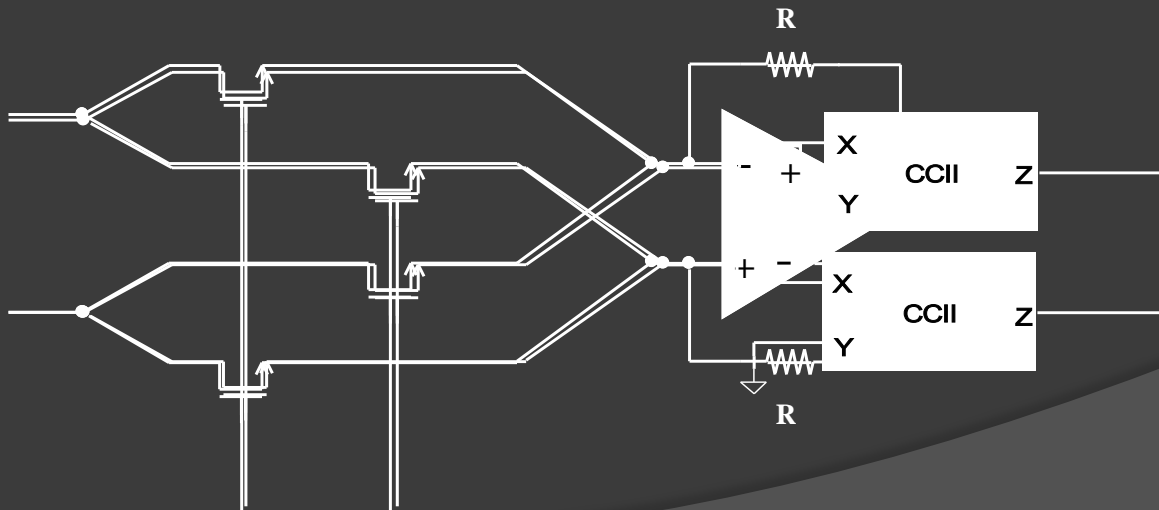
Introducción

Receptores

Objetivos

Tecnología

- ✓ Diseño de un convertidor de corriente en tecnología CMOS 0.35 μm como amplificador de transimpedancia de un mezclador pasivo.



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

TECNOLOGÍA S35D4 DE AMS

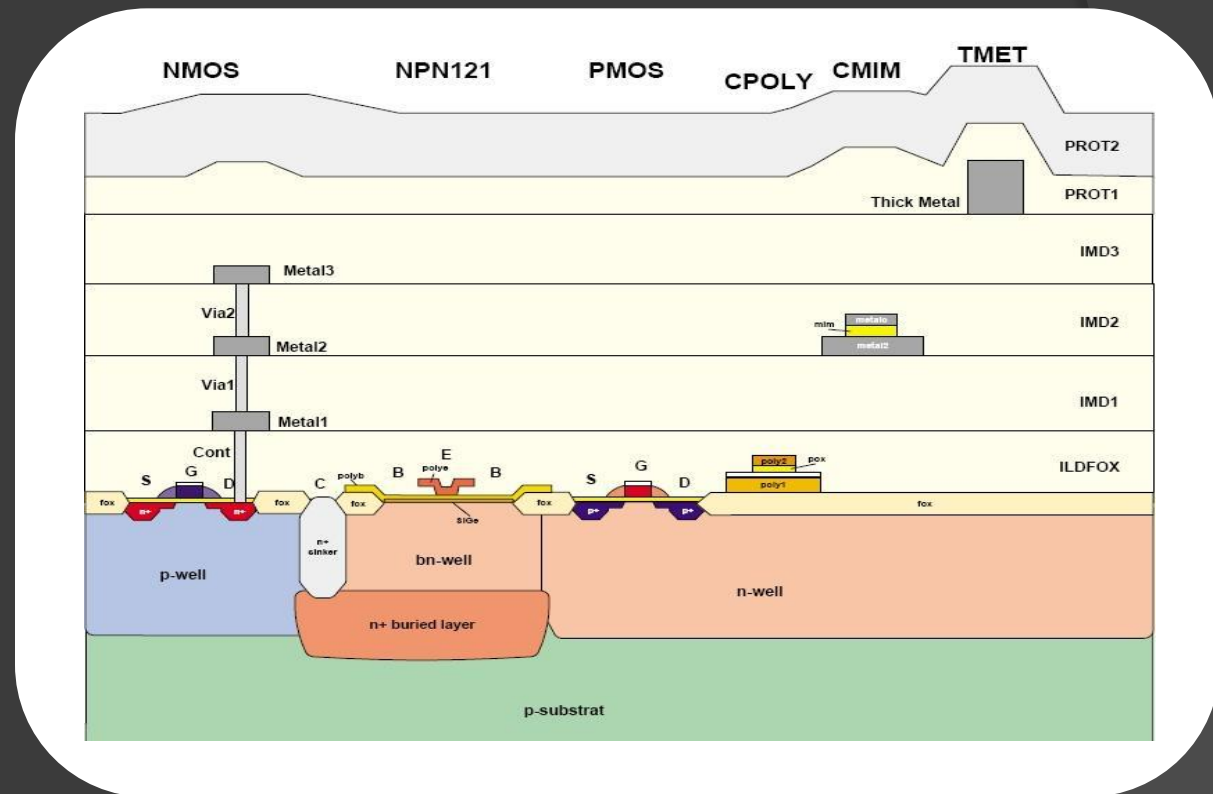
Introducción

Receptores

Objetivos

Tecnología

- 3 metales + Thick Metal
- 2 Polisilicios
- Elementos pasivos
 - Resistencias
 - Condensadores
 - Bobinas
- Transistores Bipolares
- **Transistores MOS**



TRANSISTORES MOSFETs

Introducción

Receptores

Objetivos

Tecnología

NMOS

Parámetro	Mínimo	Típico	Máximo	Unidad
Tensión Umbral (V_t)	0,36	0,46	0,56	V
Factor de Ganancia (K_n)	155	175	195	mA/V ²
Den. Corriente Saturación	450	540	630	mA/mm

PMOS

Parámetro	Mínimo	Típico	Máximo	Unidad
Tensión Umbral (V_t)	-0,50	-0,60	-0,70	V
Factor de Ganancia (K_n)	48	58	68	mA/V ²
Den. Corriente Saturación	-180	-240	-300	mA/mm

Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

BLOQUE 2

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

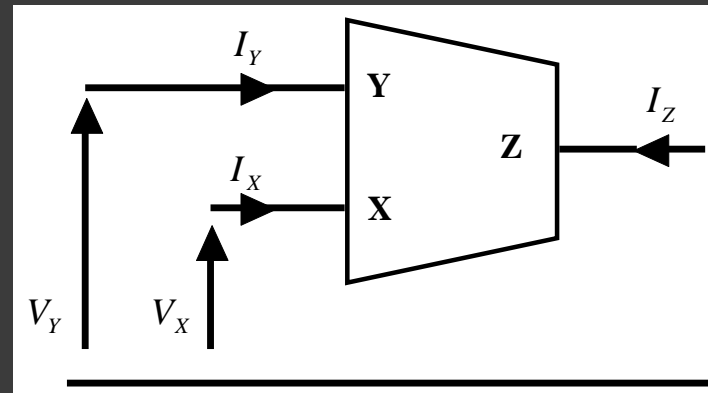
DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

CURRENT CONVEYOR DE PRIMERA GENERACIÓN (CCI)



$$\begin{bmatrix} I_y \\ V_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_z \end{bmatrix}$$

Nodos del CCI	Nivel de impedancia
X	Bajo (idealmente 0)
Y	Bajo (idealmente 0)
Z	Alto (idealmente ∞)

CIRCUITOS IMPLEMENTADOS CON CCIs

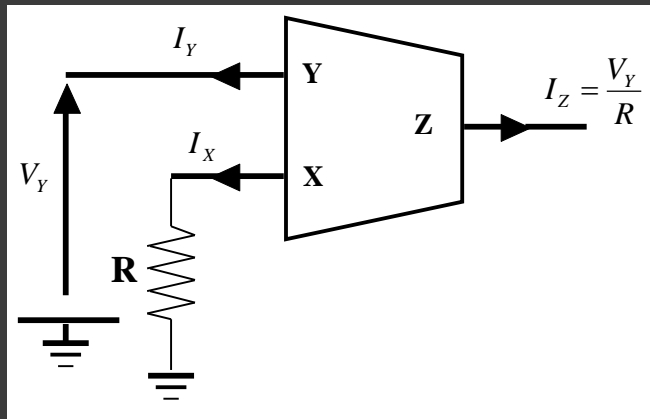
Topologías de CCIs

Mezclador pasivo

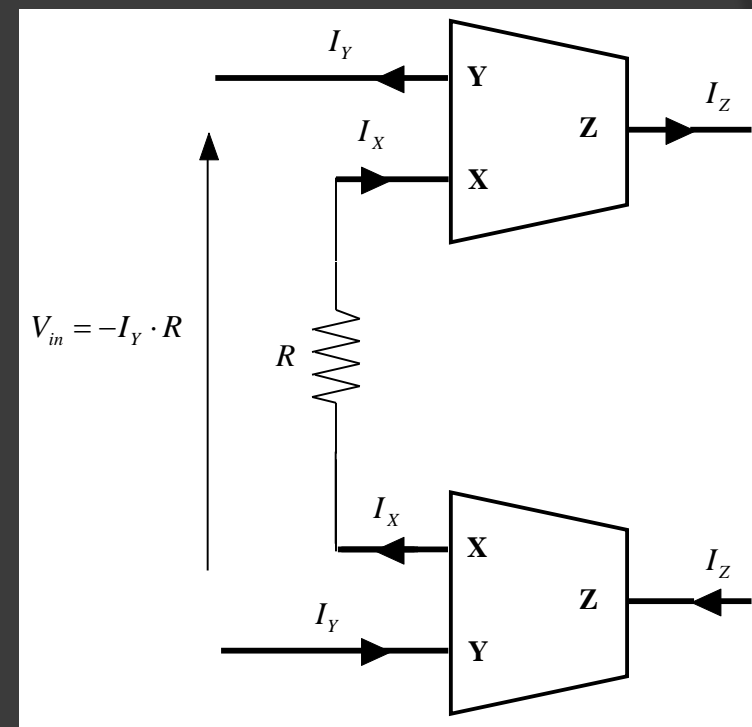
Diseño del amplificador de transimpedancia basado en CCI

Diseño del *layout*

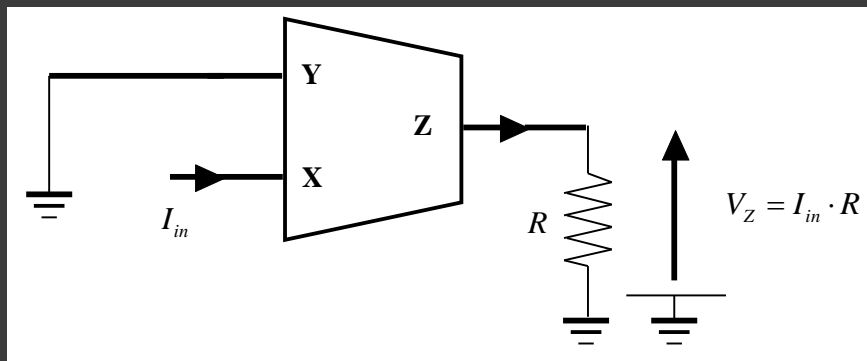
- Convertidor de V a I



- Convertidor de impedancia negativa diferencial



- Convertidor I a V



CURRENT CONVEYOR DE SEGUNDA GENERACIÓN (CCII)

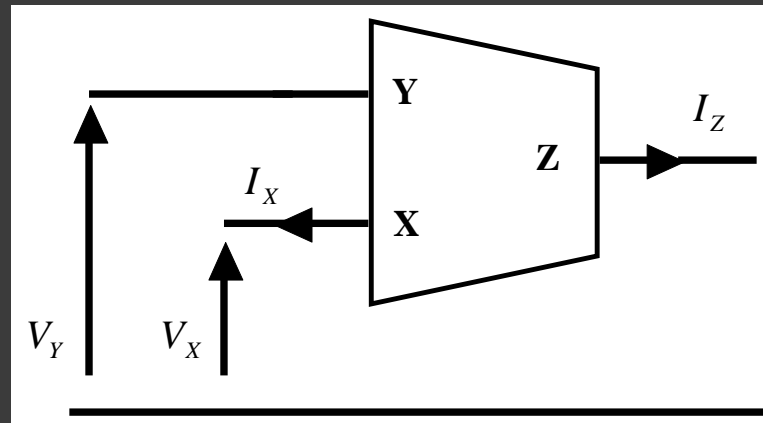
Teoría de los *current conveyors*

Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



$$\begin{bmatrix} I_y \\ V_x \\ I_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_y \\ I_x \\ V_z \end{bmatrix}$$

Nodos del CCII	Nivel de impedancia
X	Bajo (idealmente 0)
Y	Alto (idealmente ∞)
Z	Alto (idealmente ∞)

EL CURRENT CONVEYOR IDEAL

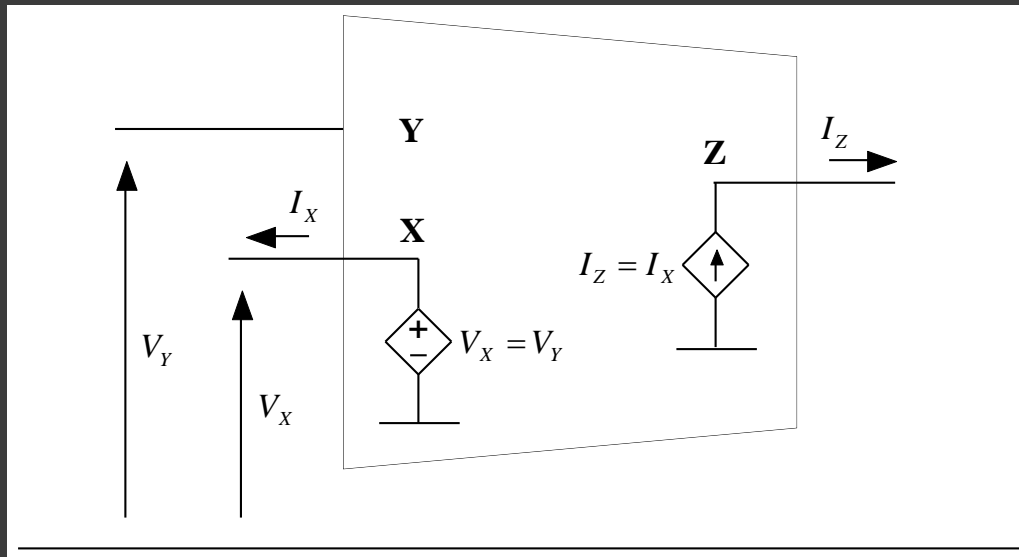
Teoría de los *current conveyors*

Topologías de CCIIs

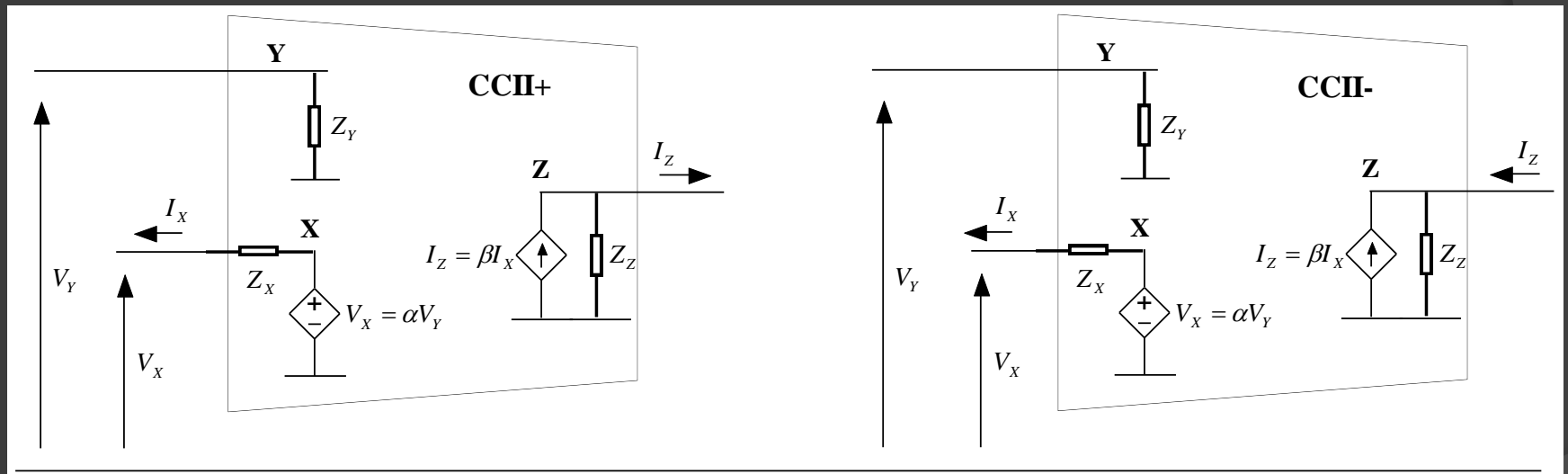
Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

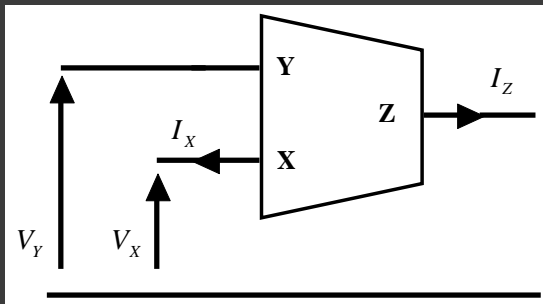


EL CURRENT CONVEYOR REAL

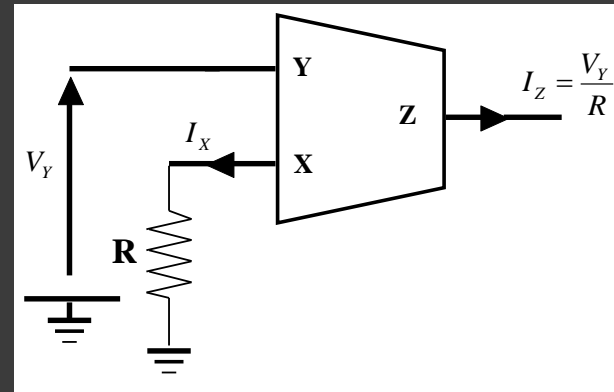


CIRCUITOS IMPLEMENTADOS CON CCIIs

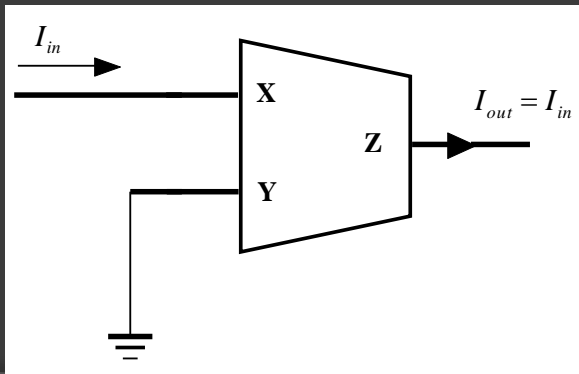
- Fuente de tensión controlada por tensión



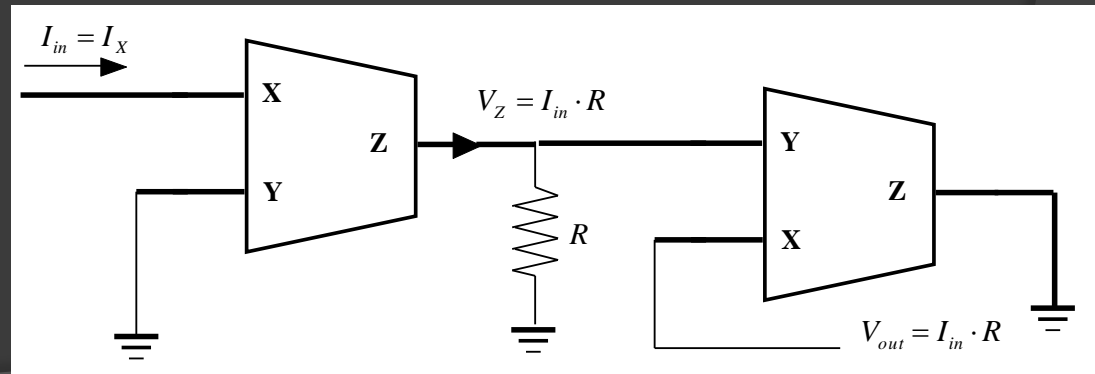
- Fuente de corriente controlada por tensión



- Fuente de corriente controlada por corriente

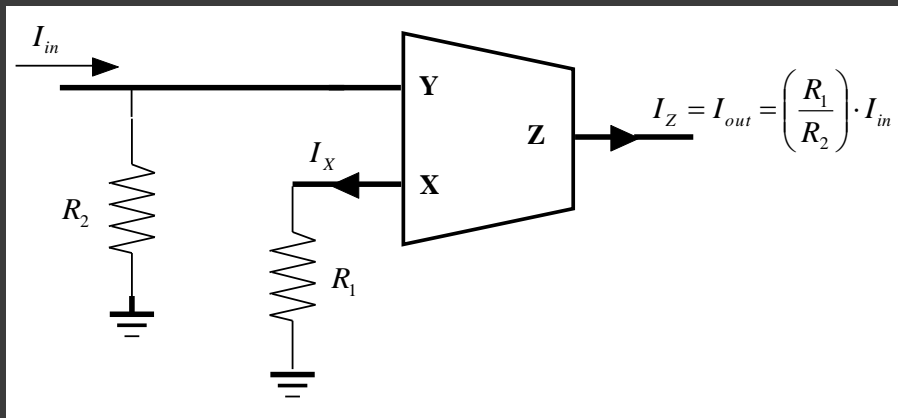


- Fuente de tensión controlada por corriente

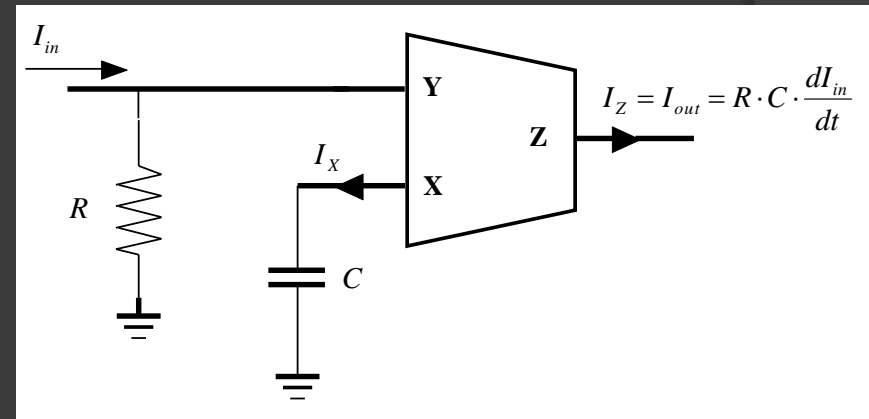


CIRCUITOS IMPLEMENTADOS CON CCIIs

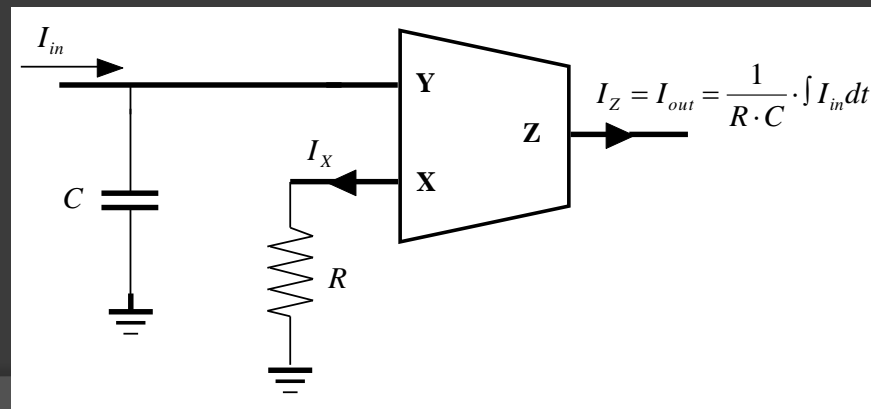
- Amplificador de corriente



- Diferenciador de corriente



- Integrador de corriente



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

TOPOLOGÍAS DE CCIIs

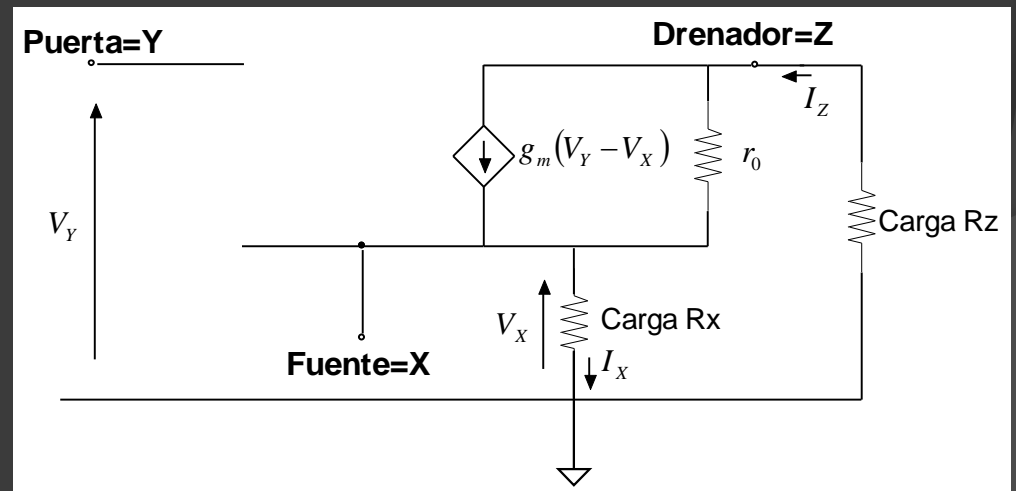
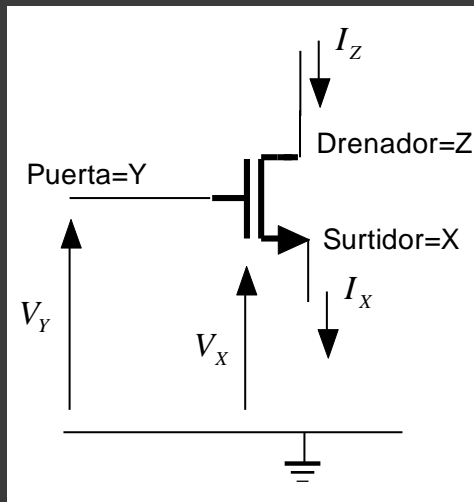
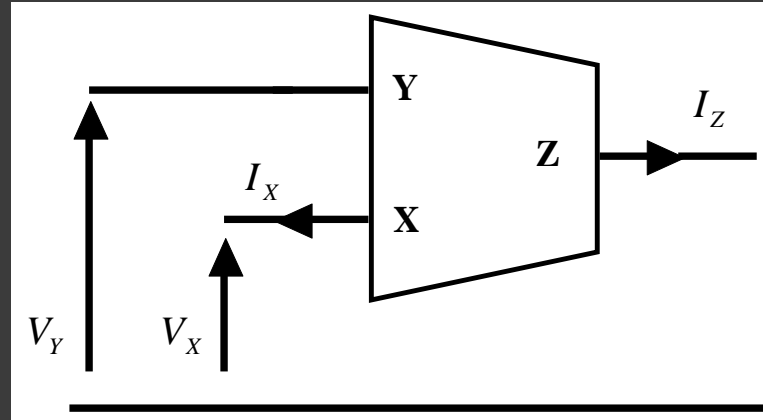
Teoría de los *current conveyors*

Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



TOPOLOGÍAS DE CCIIs

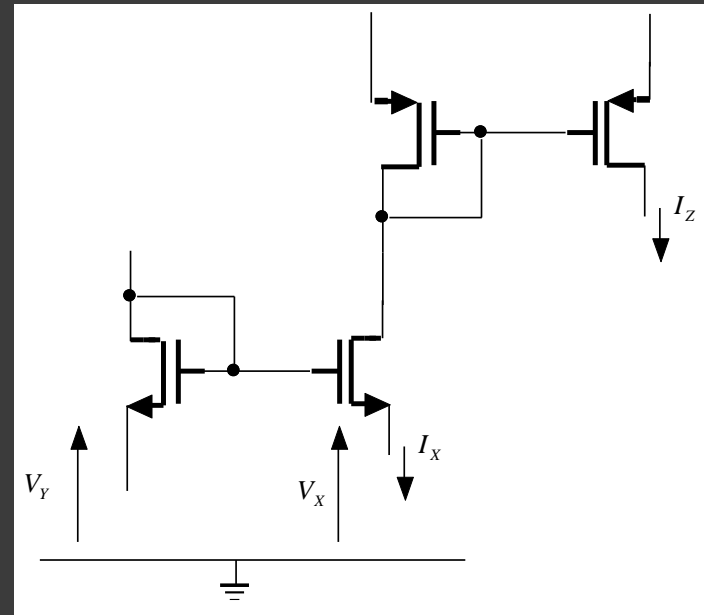
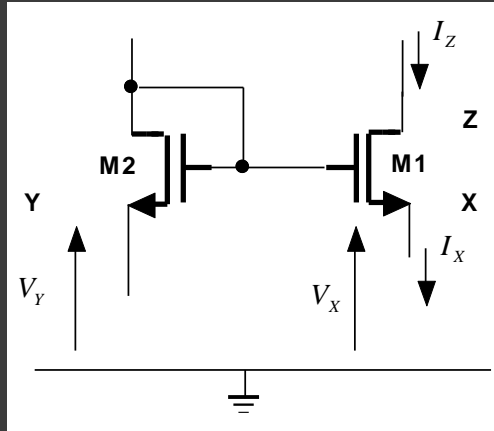
Teoría de los *current conveyors*

Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

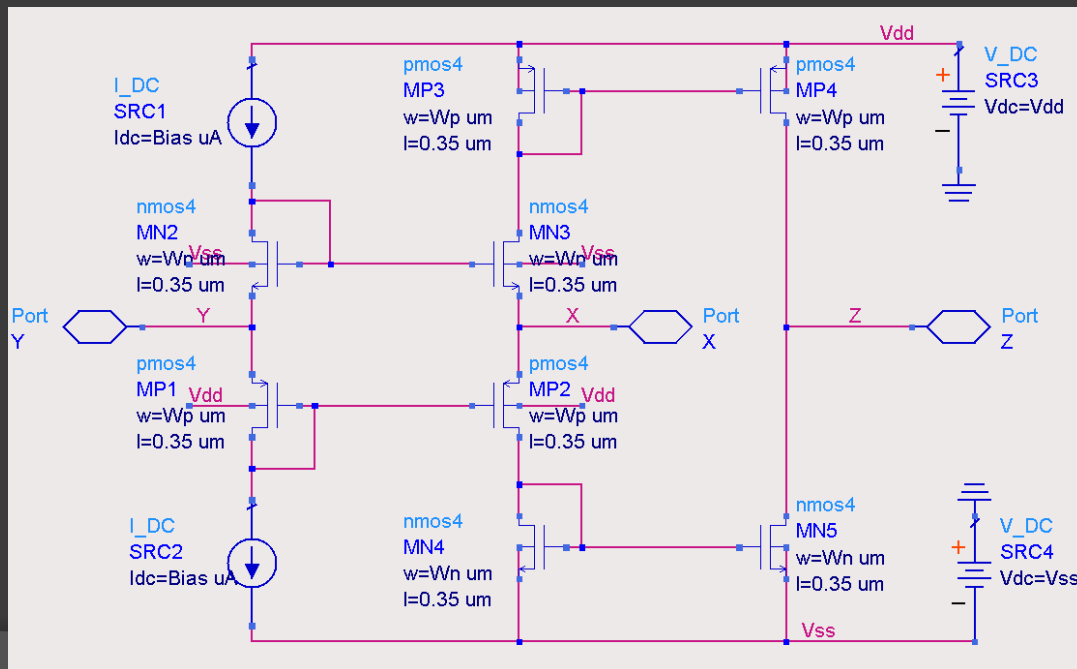
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 1,5$ V	Ganancia de Corriente	1,03
Potencia Consumida	261,6 μ W	Resistencia Parásita en el Nodo X	804,6 Ω
Ganancia de Tensión	0,977	Impedancia Parásita en el Nodo Y	730,4 fF
Ancho de Banda	360,6 MHz	Impedancia Parásita en el Nodo Z	40,5 k Ω
Máxima excursión de salida	-1,24 V, +1,13 V		



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

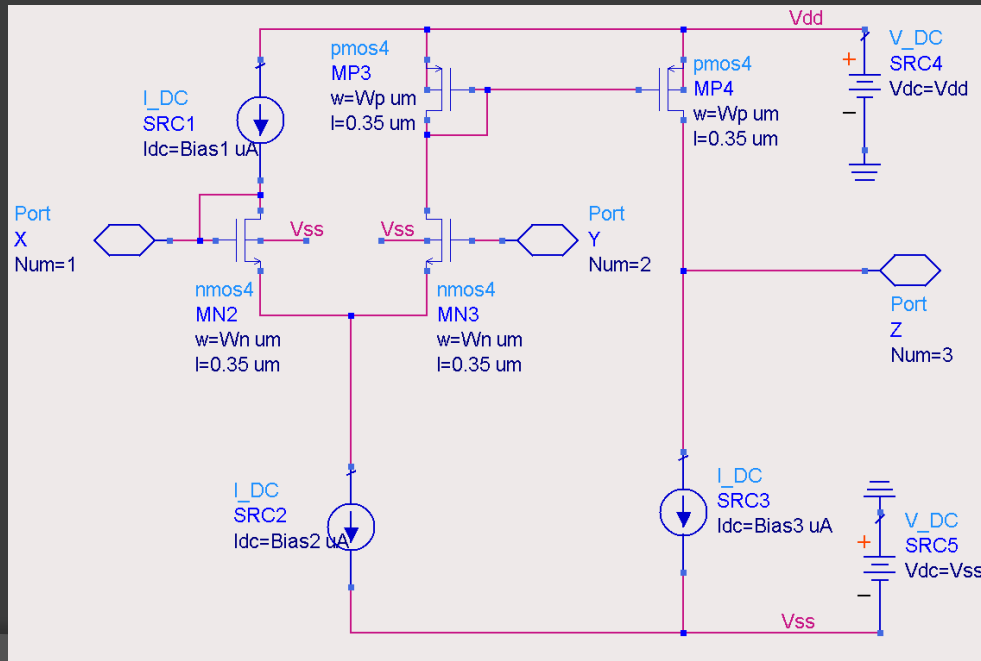
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	0,966
Potencia Consumida	$30 \mu\text{W}$	Resistencia Parásita en el Nodo X	$8,05 \text{ k}\Omega$
Ganancia de Tensión	0,988	Impedancia Parásita en el Nodo Y	$0,101 \text{ pF}$
Ancho de Banda	92,46 MHz	Impedancia Parásita en el Nodo Z	$1,505 \text{ M}\Omega$
Máxima excursión de salida	-743 mV, +687 mV		



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

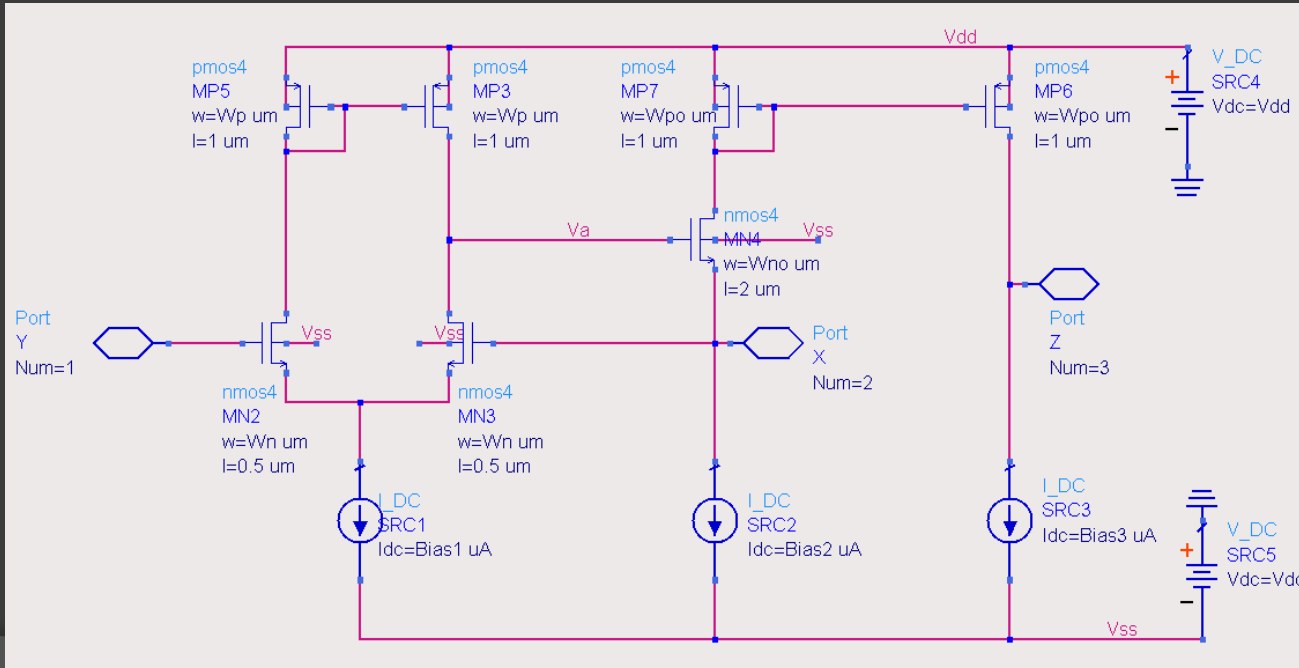
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	± 1 V	Ganancia de Corriente	1.011
Potencia Consumida	40 μ W	Resistencia Parásita en el Nodo X	103,47 Ω
Ganancia de Tensión	0,985	Inductancia Parásita en el Nodo X	32 μ H
Ancho de Banda	58,89 MHz	Impedancia Parásita en el Nodo Y	94,96 fF
Máxima excursión de salida	-740 mV, +192 mV	Impedancia Parásita en el Nodo Z	2,943 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

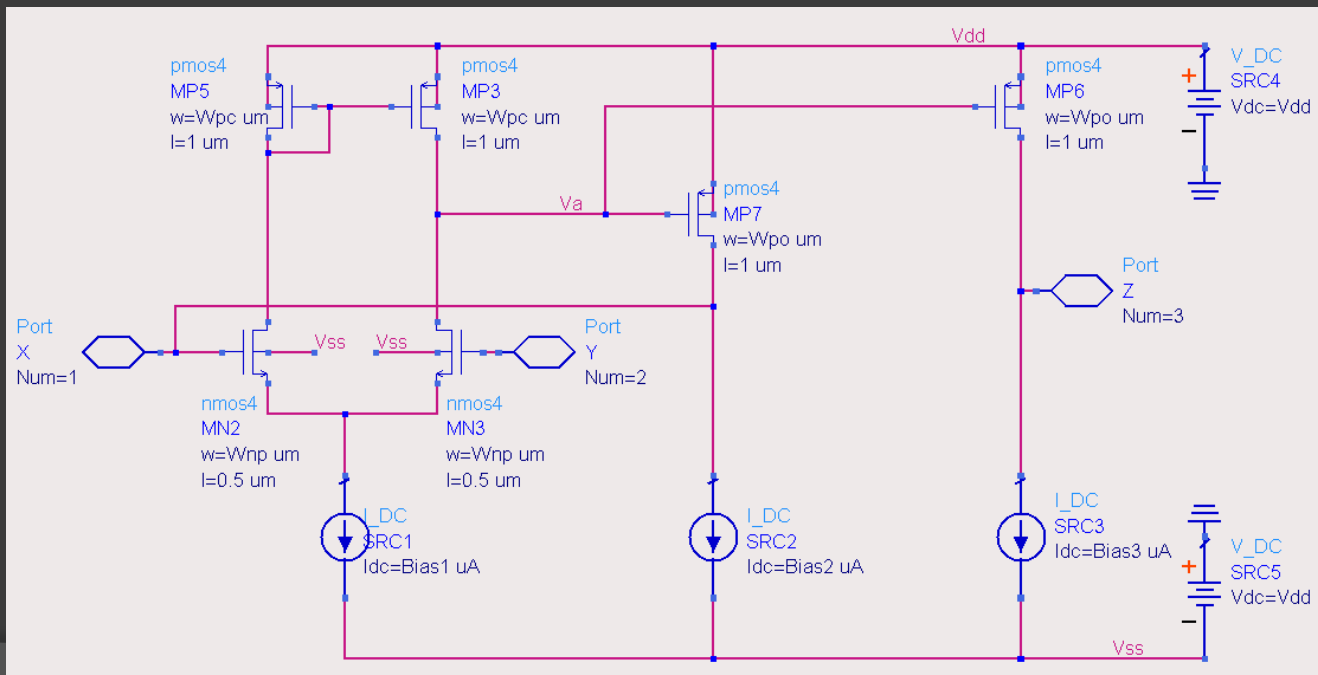
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	45 μ W	Resistencia Parásita en el Nodo X	63,07 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	14,48 μ H
Ancho de Banda	136,2 MHz	Impedancia Parásita en el Nodo Y	71,72 fF
Máxima Excursión de Salida	-749 mV, +662,7 mV	Impedancia Parásita en el Nodo Z	1,589 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

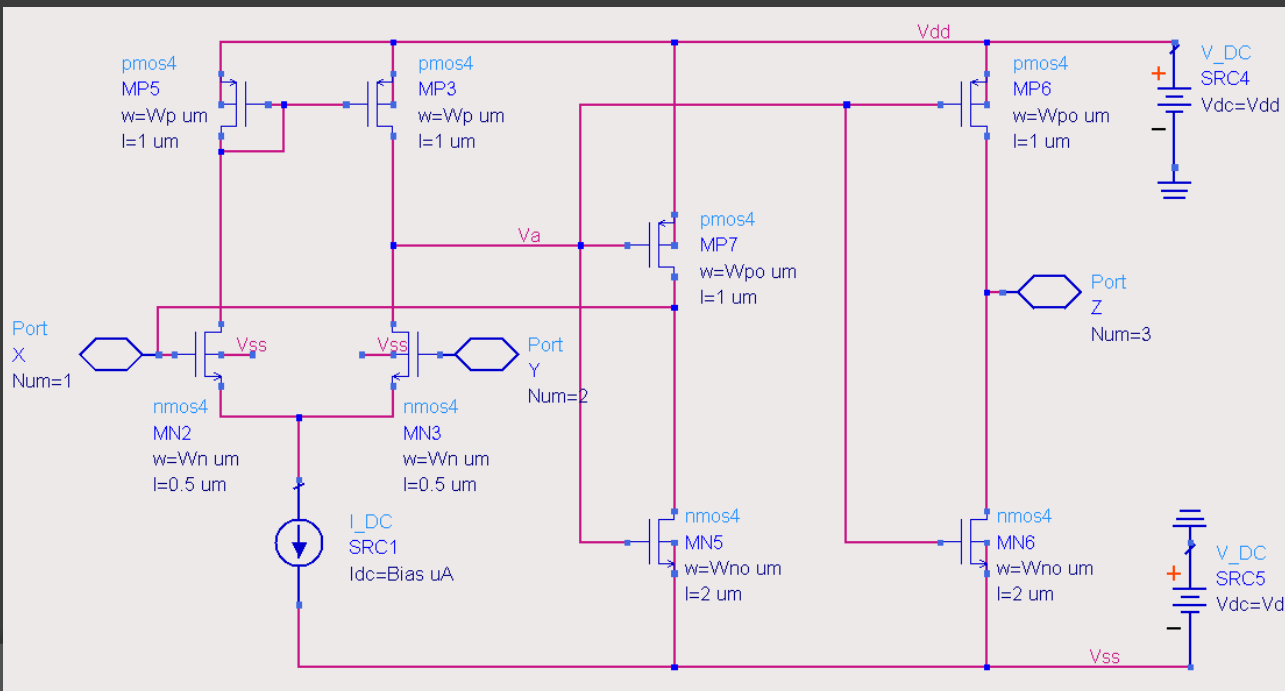
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	45 μ W	Resistencia Parásita en el Nodo X	38,98 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	78,3 μ H
Ancho de Banda	130,2 MHz	Impedancia Parásita en el Nodo Y	1,91 pF
Máxima Excursión de Salida	-750 mV, +750 mV	Impedancia Parásita en el Nodo Z	1,123 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

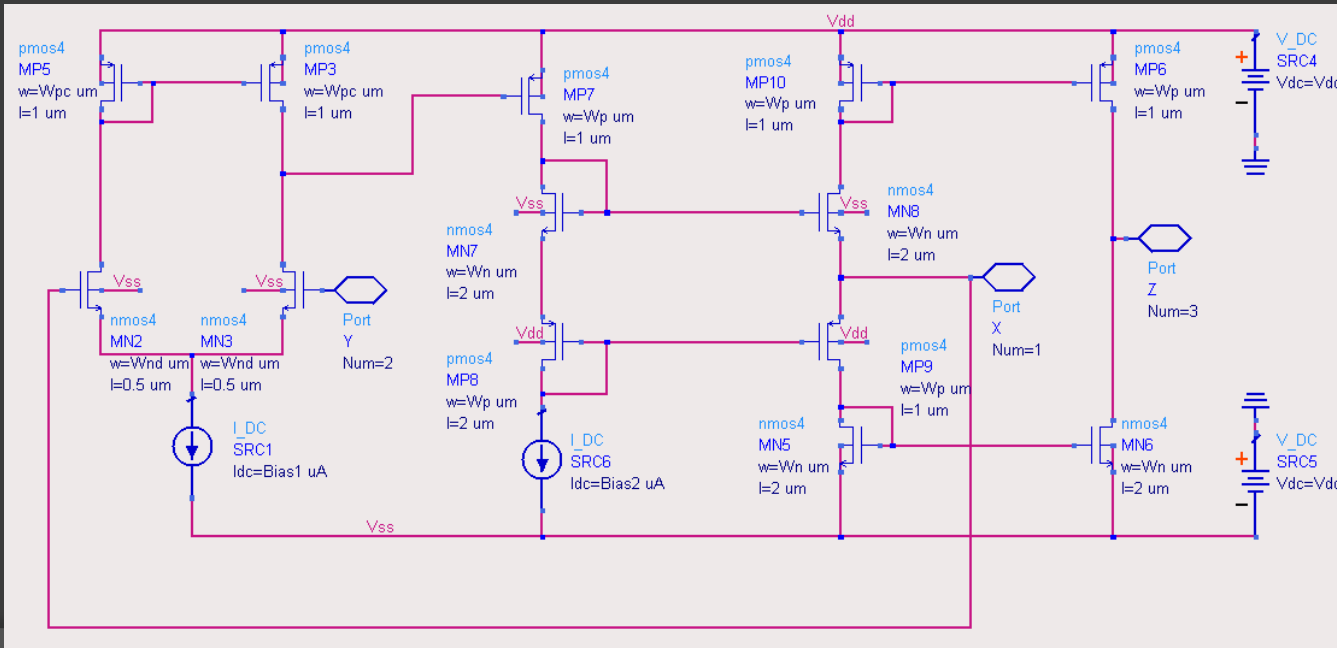
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 1,5$ V	Ganancia de Corriente	1,00
Potencia Consumida	118,8 μ W	Resistencia Parásita en el Nodo X	127 m Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	0,636 μ H
Ancho de Banda	49,44 MHz	Impedancia Parásita en el Nodo Y	53,79 fF
Máxima Excursión de Salida	-750 mV, +420,5 mV	Impedancia Parásita en el Nodo Z	1,064 M Ω



TOPOLOGÍAS DE CCIIs

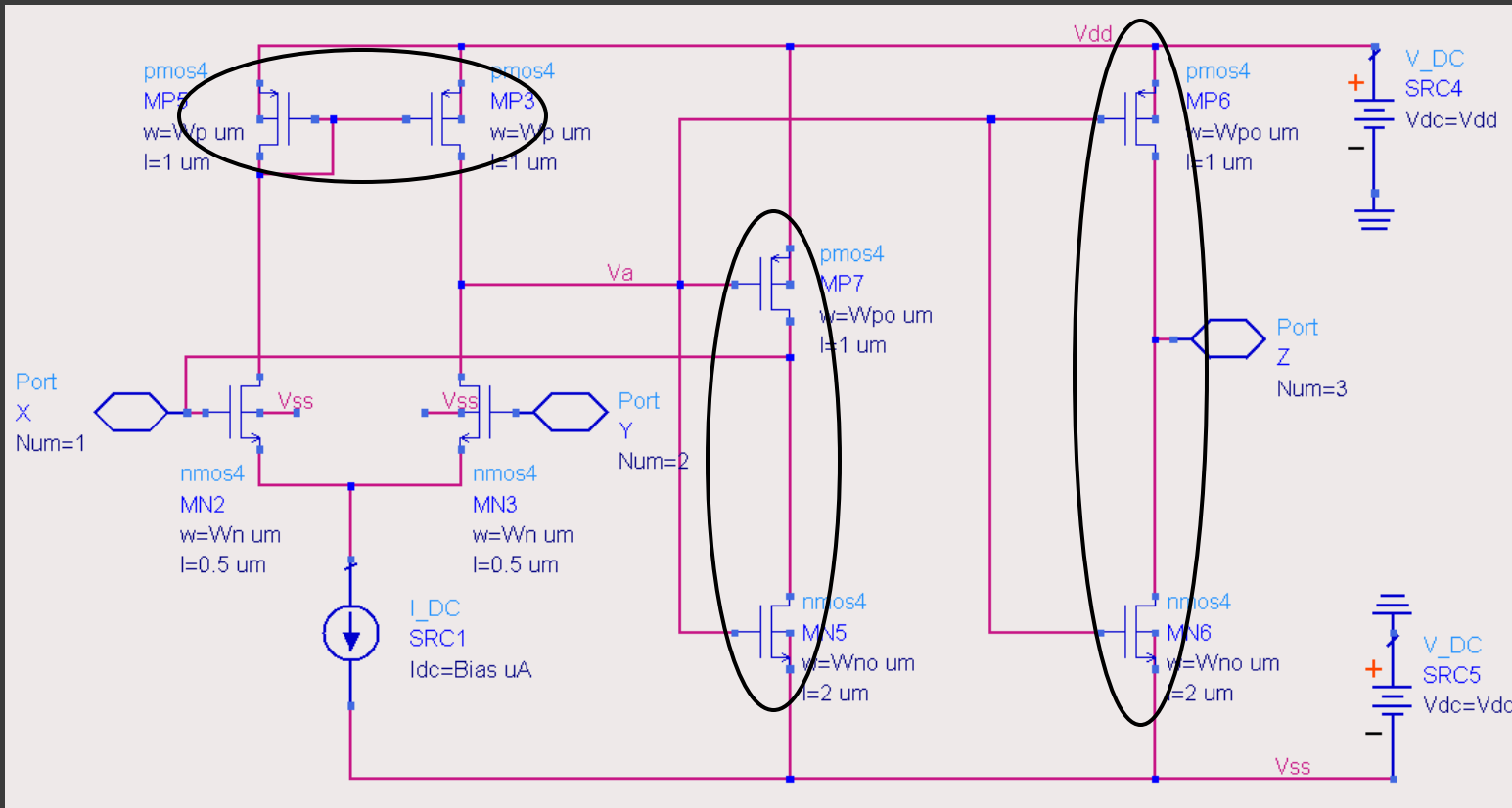
Teoría de los *current conveyors*

Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

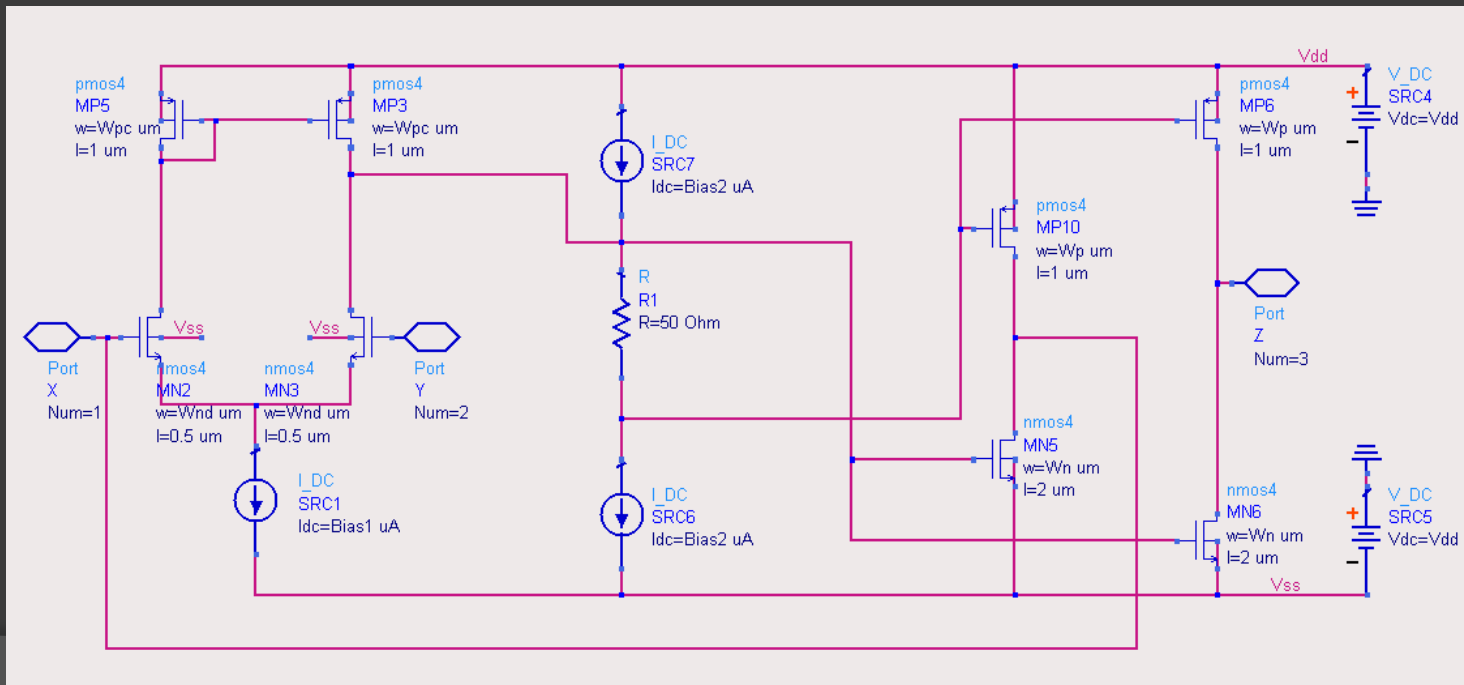
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	$60,15 \mu\text{W}$	Resistencia Parásita en el Nodo X	38,96 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	$78,14 \mu\text{H}$
Ancho de Banda	130 MHz	Impedancia Parásita en el Nodo Y	$1,91 \text{ pF}$
Máxima Excursión de Salida	$-750 \text{ mV}, +617,6 \text{ mV}$	Impedancia Parásita en el Nodo Z	$1,12 \text{ M}\Omega$



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

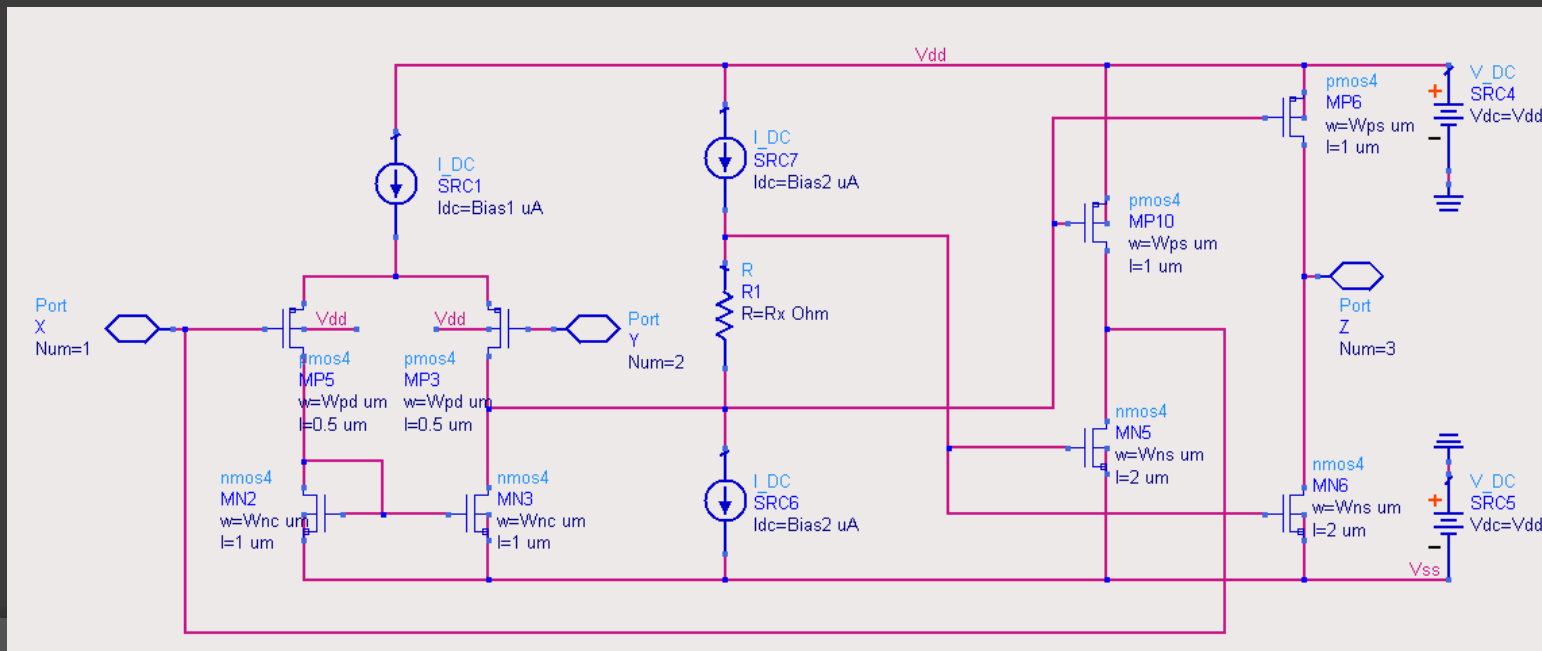
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	60μ W	Resistencia Parásita en el Nodo X	64,82 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	0,902 μ H
Ancho de Banda	121,6 MHz	Impedancia Parásita en el Nodo Y	72,73 fF
Máxima Excursión de Salida	-750 mV, +749mV	Impedancia Parásita en el Nodo Z	1,12 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

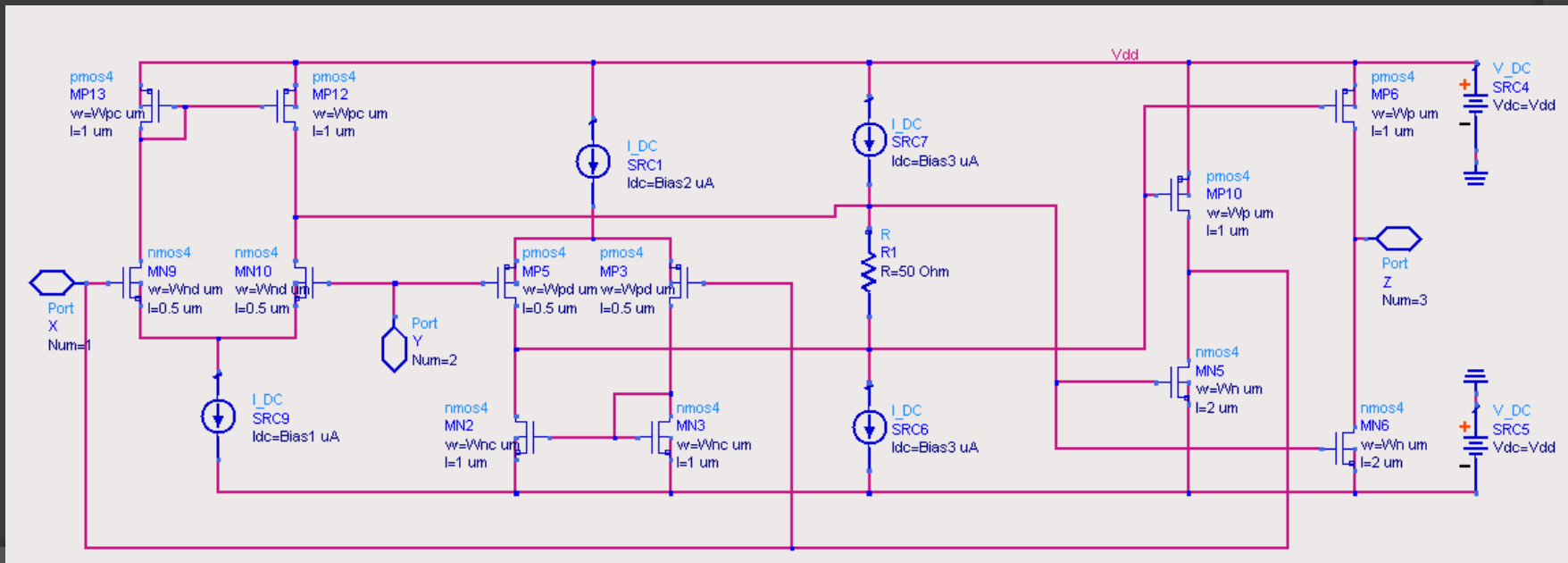
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	75,15 μ W	Resistencia Parásita en el Nodo X	51,26 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	44,24 μ H
Ancho de Banda	121,4 MHz	Impedancia Parásita en el Nodo Y	108,35 fF
Máxima Excursión de Salida	-736 mV, +718 mV	Impedancia Parásita en el Nodo Z	1,119 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

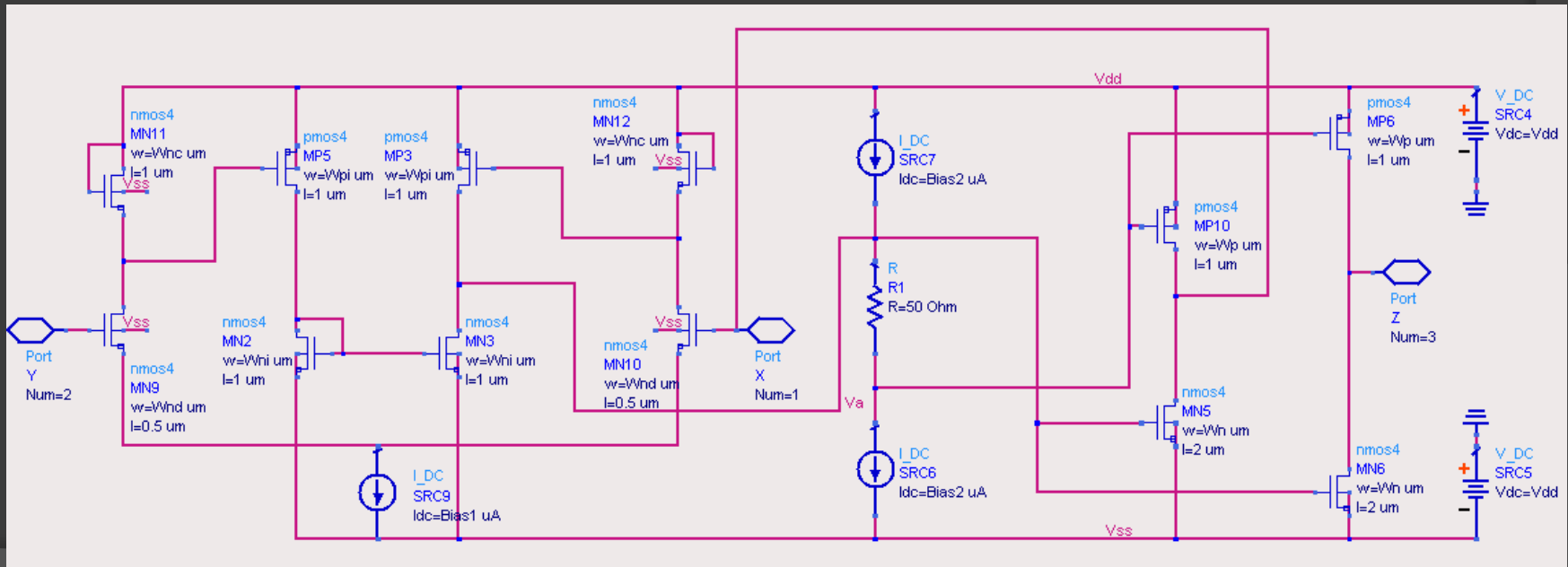
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	75,45 μ W	Resistencia Parásita en el Nodo X	22,02 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	92 μ H
Ancho de Banda	96,17 MHz	Impedancia Parásita en el Nodo Y	76,15 fF
Máxima Excursión de Salida	-750 mV, +750 mV	Impedancia Parásita en el Nodo Z	1,12 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

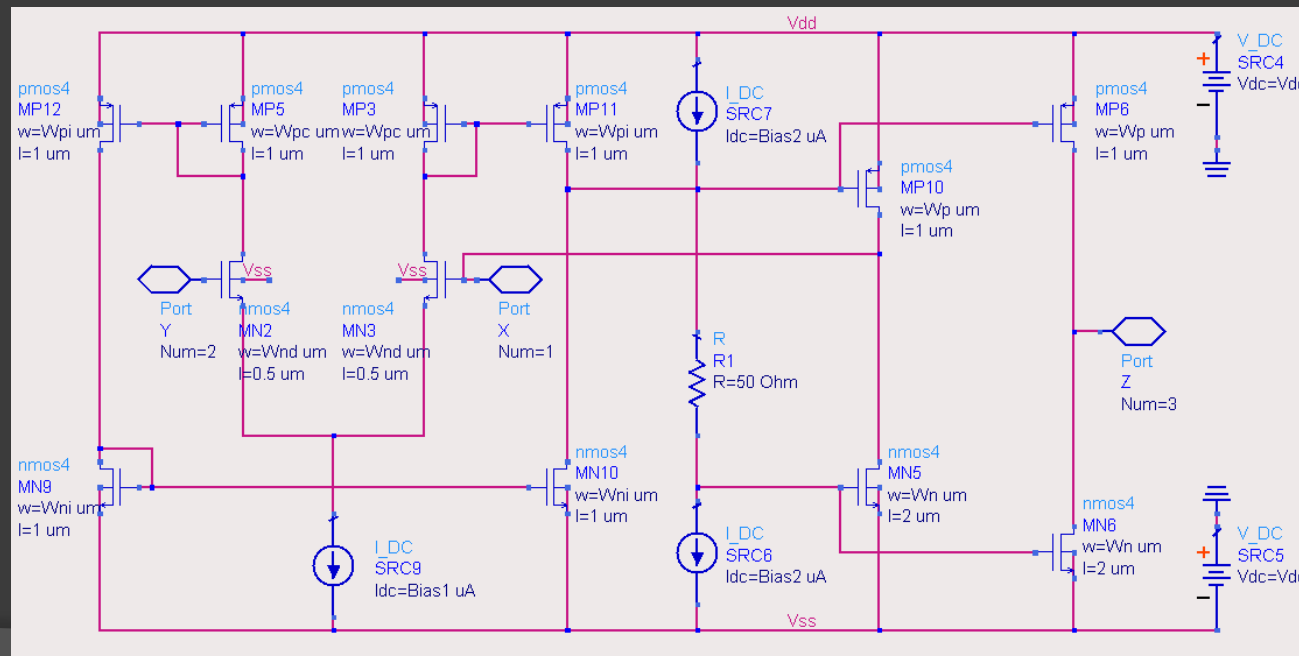
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	$74,85 \mu$ W	Resistencia Parásita en el Nodo X	16,52 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	77,03 μ H
Ancho de Banda	98,64 MHz	Impedancia Parásita en el Nodo Y	86,12 fF
Máxima Excursión de Salida	-750 mV, +740 mV	Impedancia Parásita en el Nodo Z	1,127 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

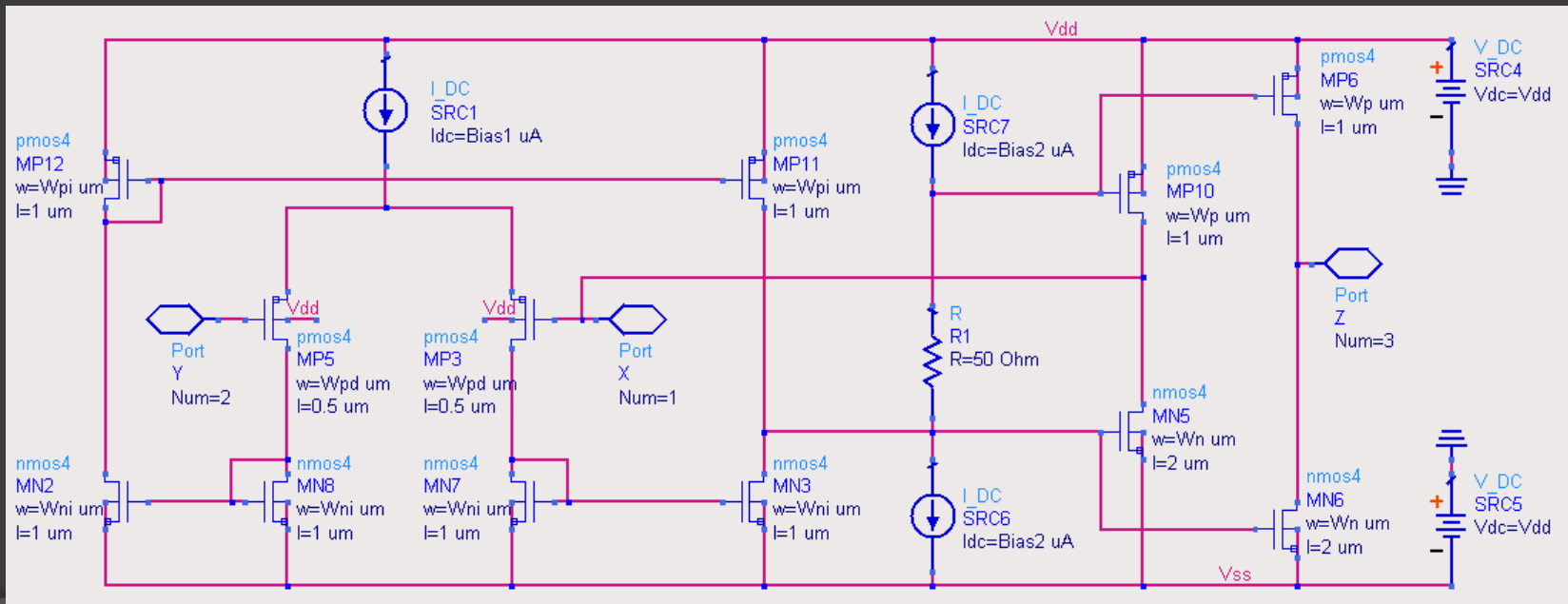
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	$74,85 \mu\text{W}$	Resistencia Parásita en el Nodo X	19,13 Ω
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	$88,96 \mu\text{H}$
Ancho de Banda	103,3 MHz	Impedancia Parásita en el Nodo Y	76,81 fF
Máxima Excursión de Salida	-750 mV, +750 mV	Impedancia Parásita en el Nodo Z	1,127 M Ω



TOPOLOGÍAS DE CCIIs

Teoría de los *current conveyors*

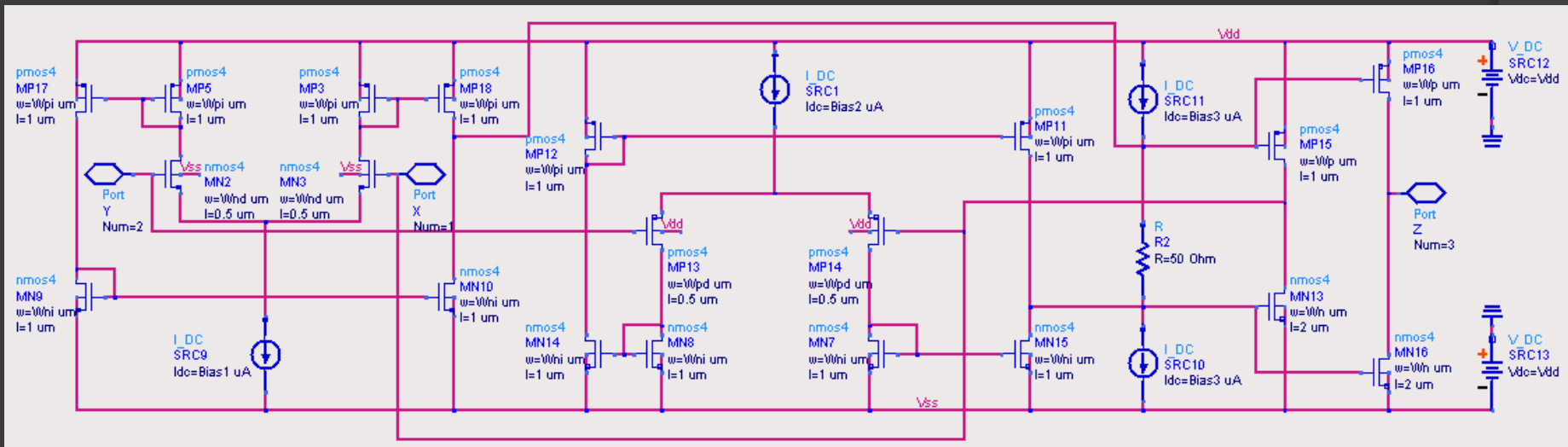
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 0,75$ V	Ganancia de Corriente	1,00
Potencia Consumida	$74,85 \mu\text{W}$	Resistencia Parásita en el Nodo X	$17,72 \Omega$
Ganancia de Tensión	1,00	Inductancia Parásita en el Nodo X	$41,69 \mu\text{H}$
Ancho de Banda	105,2 MHz	Impedancia Parásita en el Nodo Y	$164,8 \text{ fF}$
Máxima Excursión de Salida	$-750 \text{ mV}, +750 \text{ mV}$	Impedancia Parásita en el Nodo Z	$1,127 \text{ M}\Omega$



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

MEZCLADORES PASIVOS BASADOS EN AOs

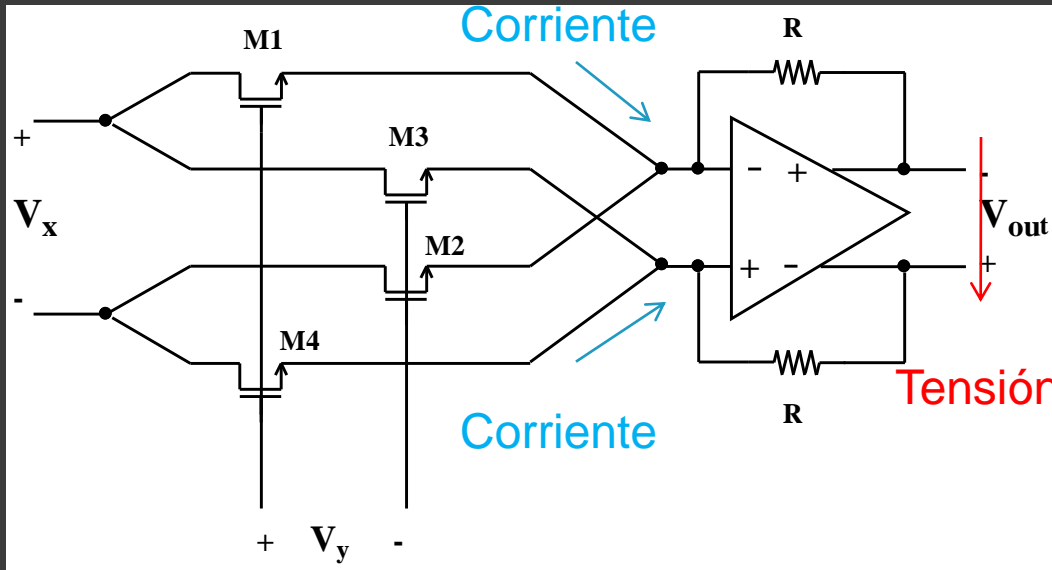
Teoría de los *current conveyors*

Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



$$I_{D1} = \mu_n \cdot C_{OX1} \cdot \frac{W_1}{L_1} \left[\left(V_{GS} + \frac{V_y}{2} - V_{T1} \right) \cdot \left(\frac{V_x}{2} \right) - \frac{1}{2} \left(\frac{V_x}{2} \right)^2 \right]$$

$$I_{D2} = \mu_n \cdot C_{OX2} \cdot \frac{W_2}{L_2} \left[\left(V_{GS} - \frac{V_y}{2} - V_{T2} \right) \cdot \left(-\frac{V_x}{2} \right) - \frac{1}{2} \left(-\frac{V_x}{2} \right)^2 \right]$$

$$I_{D3} = \mu_n \cdot C_{OX3} \cdot \frac{W_3}{L_3} \left[\left(V_{GS} - \frac{V_y}{2} - V_{T3} \right) \cdot \left(\frac{V_x}{2} \right) - \frac{1}{2} \left(\frac{V_x}{2} \right)^2 \right]$$

$$I_{D4} = \mu_n \cdot C_{OX4} \cdot \frac{W_4}{L_4} \left[\left(V_{GS} + \frac{V_y}{2} - V_{T4} \right) \cdot \left(-\frac{V_x}{2} \right) - \frac{1}{2} \left(-\frac{V_x}{2} \right)^2 \right]$$

Tensión de salida

$$V_{out} = V_{o+} - V_{o-} = -R \cdot (I_{D1} + I_{D2} - I_{D3} - I_{D4})$$

Corriente del NMOS

$$I_D = \mu_n \cdot C_{OX} \cdot \frac{W}{L} \left[(V_{GS} - V_T) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right]$$

$$V_{out} = R \cdot \mu_n \cdot C_{OX} \left(\frac{V_x}{2} \right) \left[\frac{V_y}{2} - V_{T1} + \frac{V_y}{2} + V_{T2} + \frac{V_y}{2} + V_{T3} + \frac{V_y}{2} - V_{T4} \right]$$

$$V_{out} = R \cdot \beta \cdot V_x \cdot V_y$$

$$K_m = R \cdot \beta \longrightarrow V_{out} = K_m \cdot V_x \cdot V_y$$

MEZCLADORES PASIVOS BASADOS EN AOs Y CCIIs

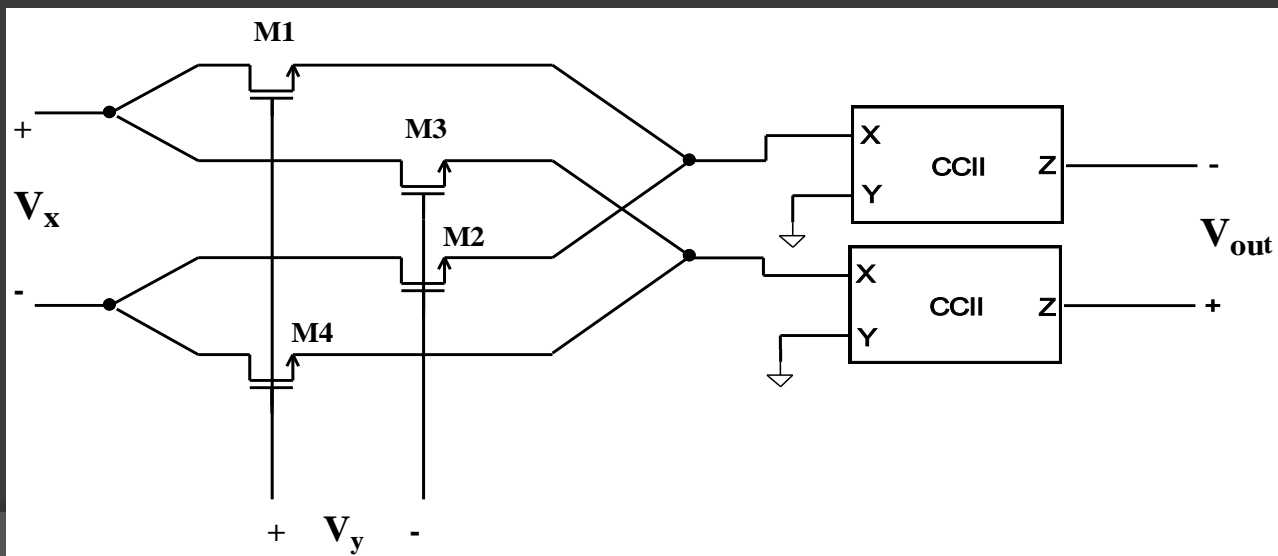
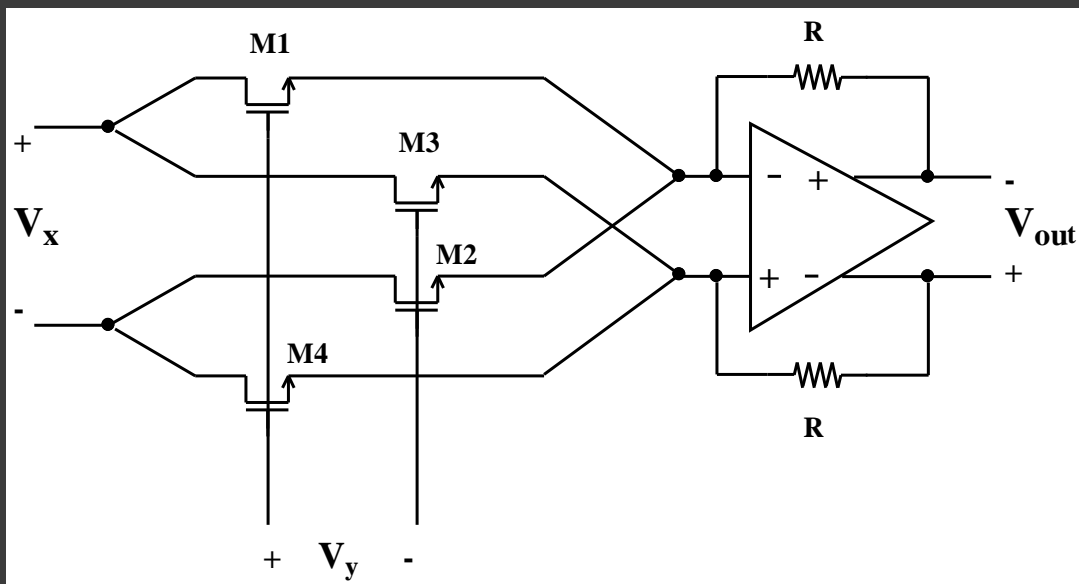
Teoría de los *current conveyors*

Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

AMPLIFICADORES DE TRANSIMPEDANCIA BASADOS EN CCIIs

Teoría de los *current conveyors*

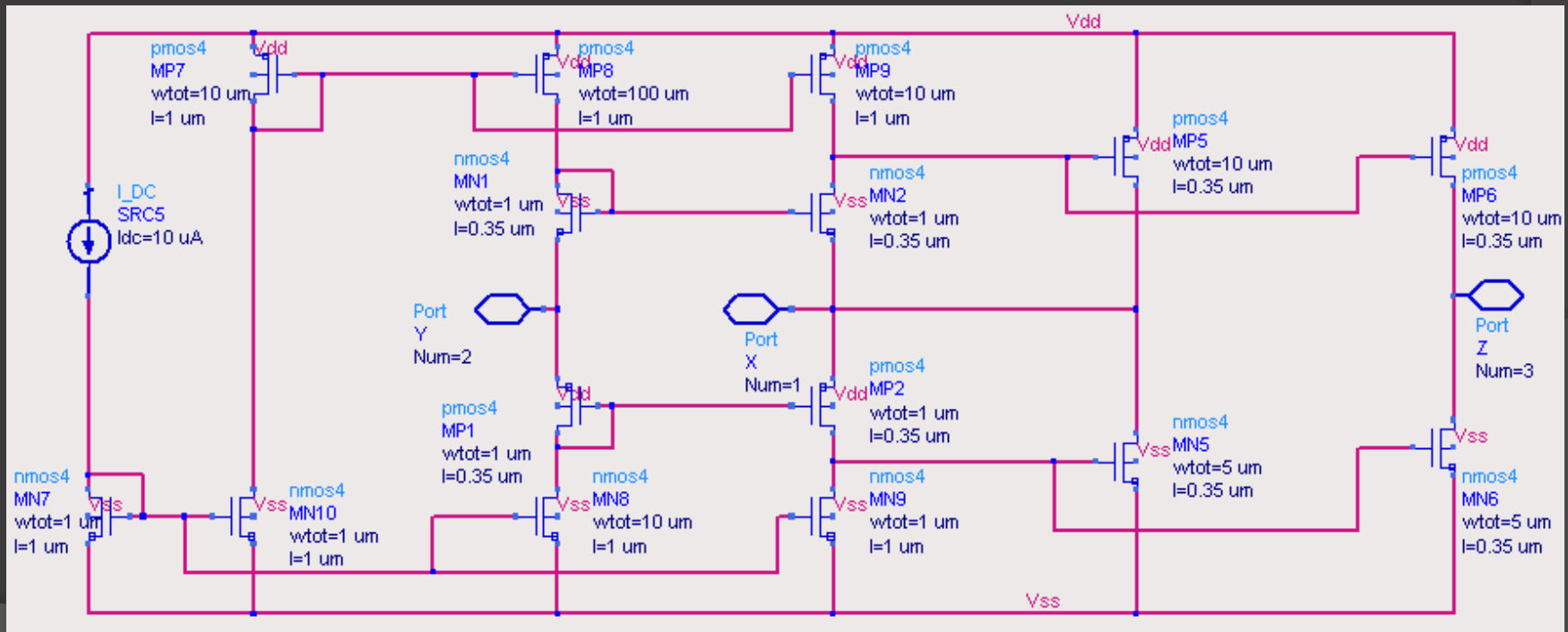
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 1,65$ V	Ganancia de transimpedancia	11,96 k Ω
Potencia Consumida	3,18 mW	Resistencia Parásita en el Nodo X	422,44 Ω
Ancho de Banda	631 MHz	Impedancia Parásita en el Nodo Z	12,39 k Ω
Máxima Excursión de Salida	-839 mV, +805 mV		



AMPLIFICADORES DE TRANSIMPEDANCIA BASADOS EN CCII's

Teoría de los *current conveyors*

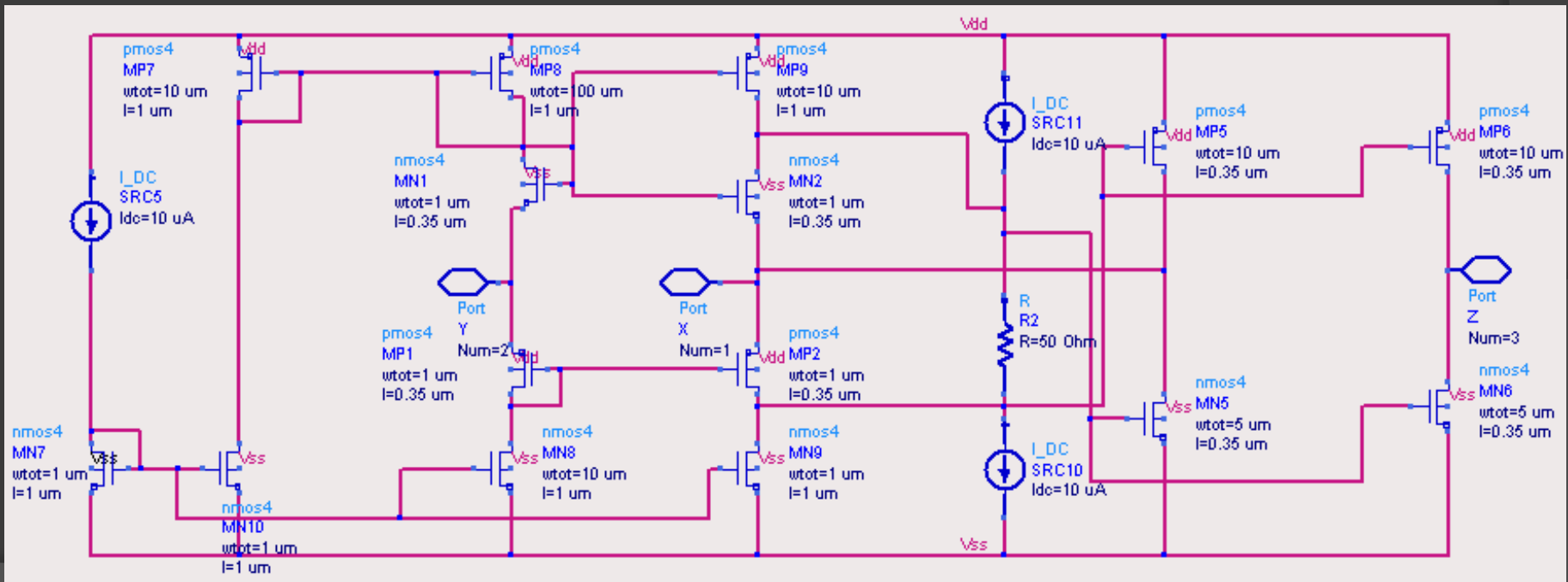
Topologías de CCII's

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Parámetros	Valores	Parámetros	Valores
Alimentación	$\pm 1,65$ V	Ganancia de transimpedancia	9,15 k Ω
Potencia Consumida	3,86 mW	Resistencia Parásita en el Nodo X	692 Ω
Ancho de Banda	681 MHz	Impedancia Parásita en el Nodo Z	9,86 k Ω
Máxima Excursión de Salida	-767 mV, +562 mV		



ELECCIÓN DEL AMPLIFICADOR DE TRANSIMPEDANCIA

Teoría de los *current conveyors*

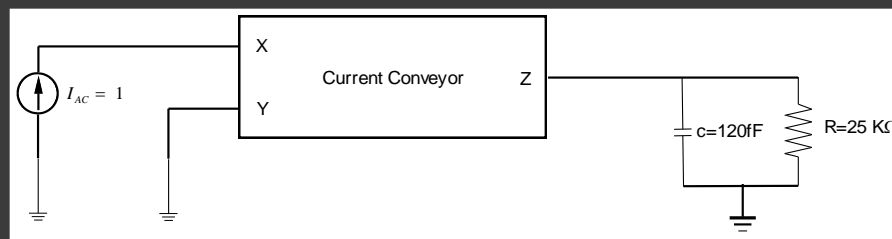
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

	CCII 1	CCII 2
Ganancia de transimpedancia	12 k Ω	9,5 k Ω
Ancho de banda a -3dB	655,5 MHz	793 MHz
Consumo	3,13 mW	3,99 mW
Máxima excursión de salida	+808,9 mV, -811,8 mV	-646 mV, +501 mV
Impedancia en el nodo X	425 Ω	548 Ω
Impedancia en el nodo Z	12,43 k Ω	10 k Ω



	CCII 1	CCII 2
Ganancia de transimpedancia	8 k Ω	7 k Ω
Ancho de banda a -3dB	132,8 MHz	178 MHz
Consumo	3,13 mW	3,96 mW
Máxima excursión de salida	-660 mV, + 496 mV	-602 mV, + 499 mV
Impedancia en el nodo X	425,8 Ω	548 Ω
Impedancia en el nodo Y	12,43 k Ω	10 k Ω

OPTIMIZACIÓN DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII ELEGIDO

Teoría de los *current conveyors*

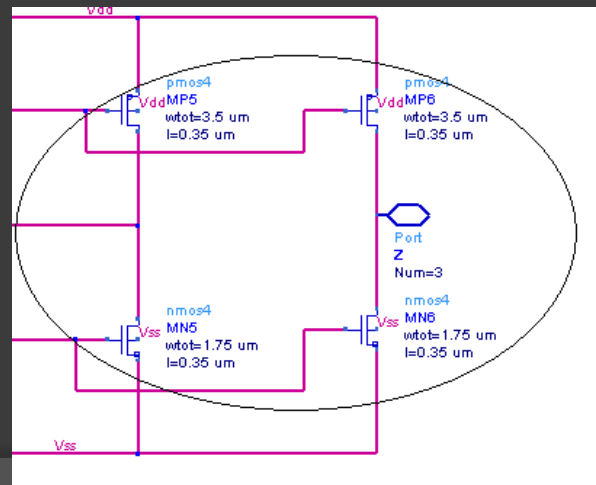
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

W del PMOS (μm)	W del NMOS (μm)	Ganancia (dB)	BW (MHz)	IIP3 (dBm)	Figura de Ruido (dB)	Consumo (mW)
10	5	13,52	211	0	29,749	3,177
5	2,5	11,49	361	2	30	1,722
4	2	10,57	431	2	30,059	1,4355
3,5	1,75	9,95	481	2	30,091	1,29
3	1,5	9,18	541	1	30,132	1,14
2	1	6,88	691	1	30,322	0,858



OPTIMIZACIÓN DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII ELEGIDO

Teoría de los *current conveyors*

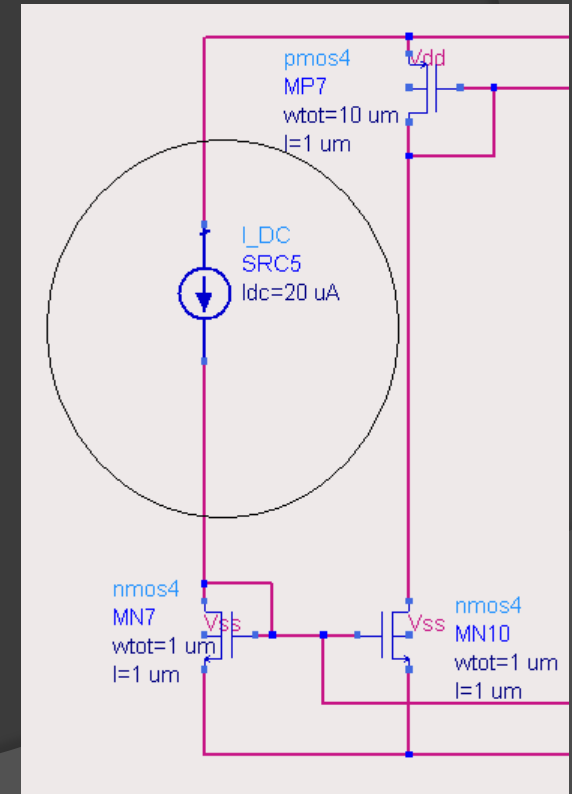
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

Corriente de Referencia (μA)	Ganancia (dB)	BW (MHz)	IIP3 (dBm)	Figura de Ruido (dB)	Consumo (mW)
6	8,013	511	2	30,419	1,3398
8	8,987	511	4	30,242	1,3233
10	9,953	481	2	30,091	1,2903
12	10,912	451	4	29,96	1,254
14	11,884	421	4	29,851	1,2177
17	13,363	391	7	29,697	1,155
18	13,861	361	2,5	29,664	1,1352
19	14,356	361	4	29,594	1,1154
20	14,844	331	7	29,543	1,0923
21	15,304	301	2	29,486	1,069
22	15,736	301	1	29,431	1,046
23	16,125	301	-2	29,373	1,023
25	16,677	301	-2,5	29,262	0,976
27	16,743	301	-4	29,154	0,924
30	15,454	271	-2,5	28,869	0,838
35	11,159	511	-4	28,479	0,627



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

LAYOUT DEL DISEÑO

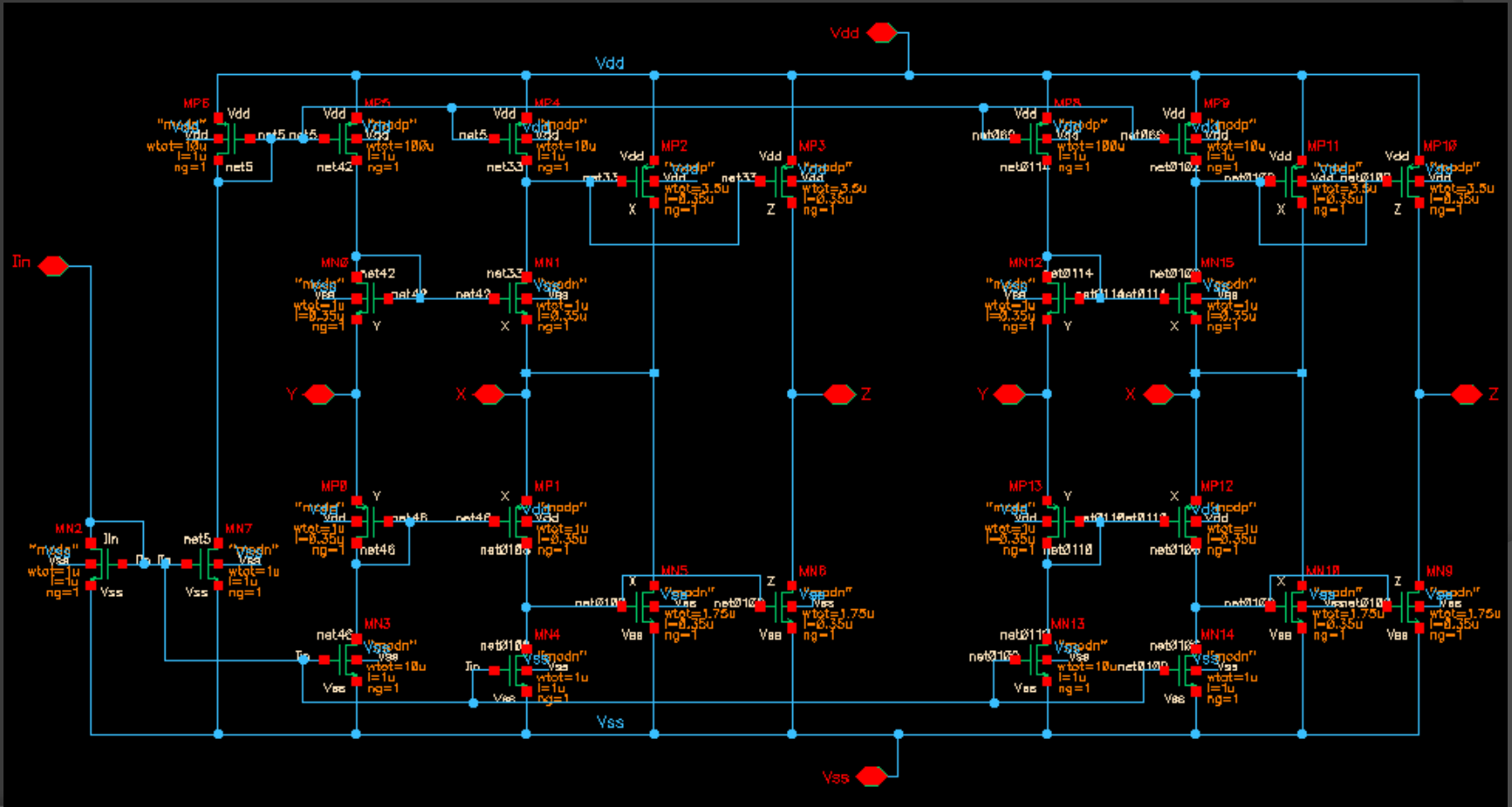
Teoría de los *current conveyors*

Topologías de CCII's

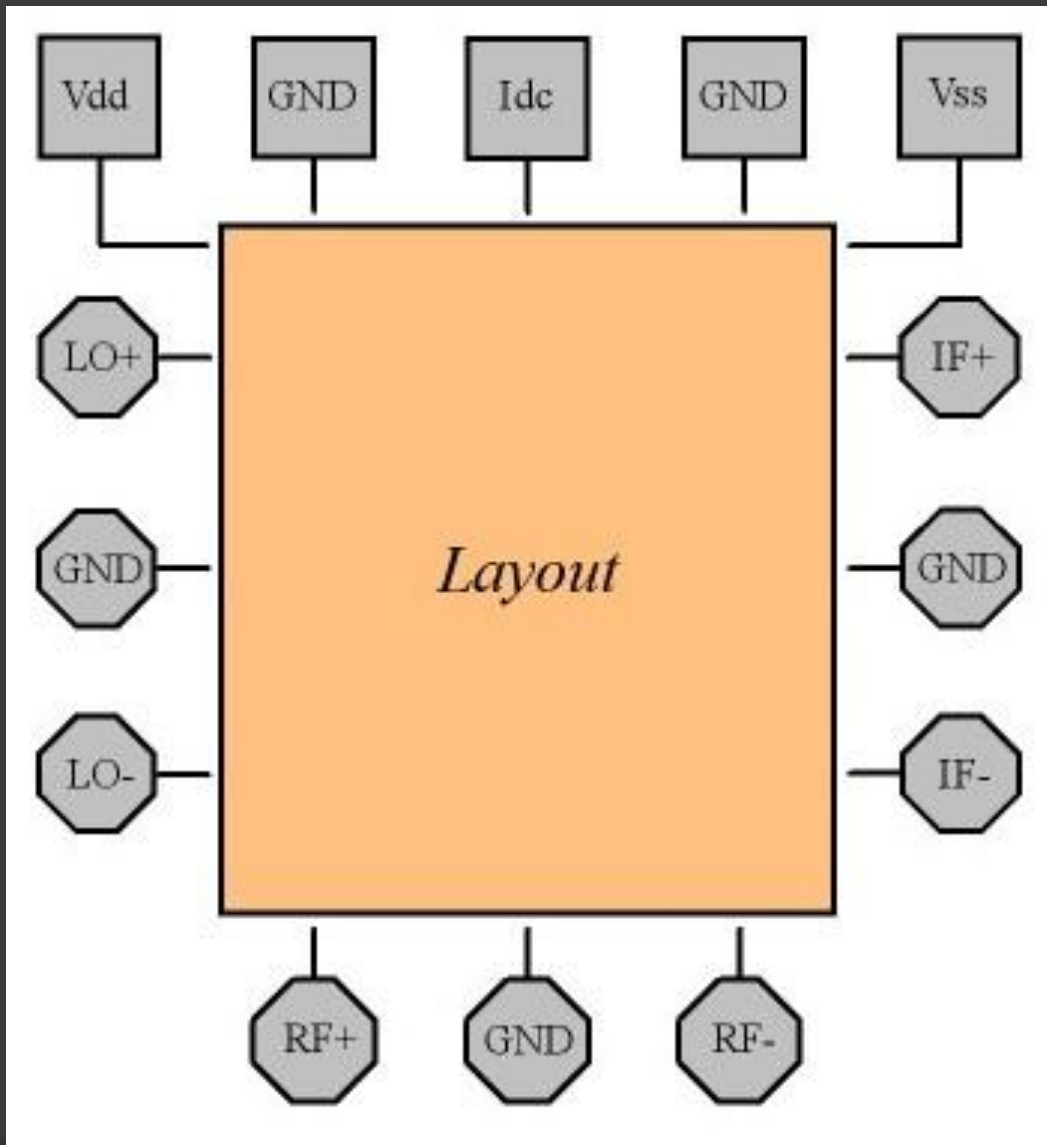
Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*



LAYOUT DEL DISEÑO



Teoría de los *current conveyors*

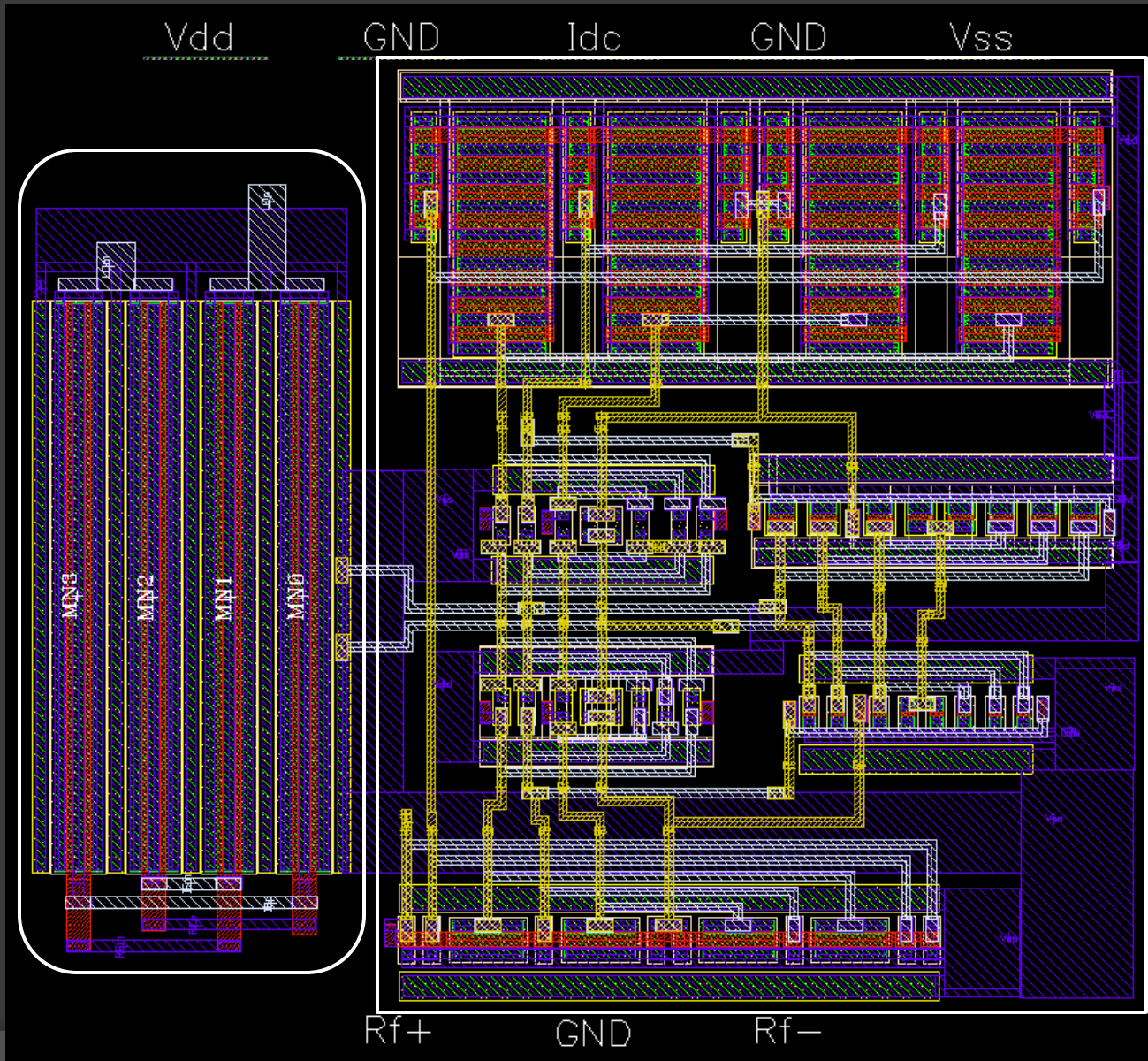
Topologías de CCII

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

LAYOUT DEL DISEÑO



Teoría de los *current conveyors*

Topologías de CCII

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

SIMULACIONES *POST-LAYOUT*

- Teoría de los *current conveyors*
- Topologías de CCII
- Mezclador pasivo
- Diseño del amplificador de transimpedancia basado en CCII
- Diseño del *layout***

	<i>Layout extraído</i>		<i>Layout extraído</i>	
	<i>Sin Pads</i>		<i>Con Pads equivalentes</i>	
	IF1	IF2	IF1	IF2
Ganancia	15,18 dB	14,47 dB	9,11 dB	7,53 dB
Figura de ruido	31 dB		32,92 dB	
Linealidad	3,83 dBm	3,32 dBm	6,52 dBm	5,95 dBm
Consumo	594 μ A		500,08 μ A	

SIMULACIONES POST-LAYOUT

Teoría de los *current conveyors*

Topologías de CCII

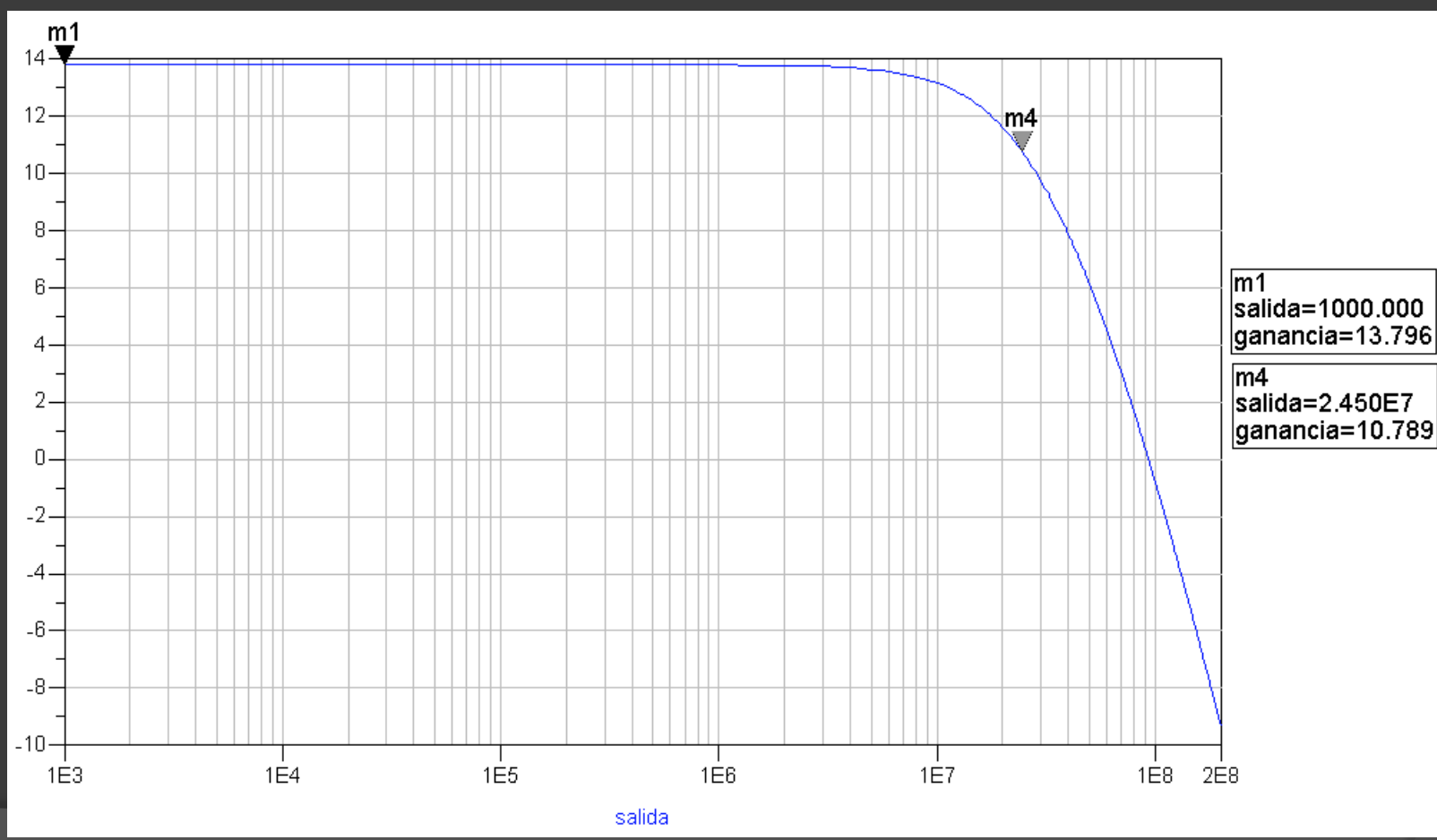
Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

La ganancia es de 13,79 dB

El ancho de banda es de 24,5 MHz



SIMULACIONES POST-LAYOUT

Teoría de los *current conveyors*

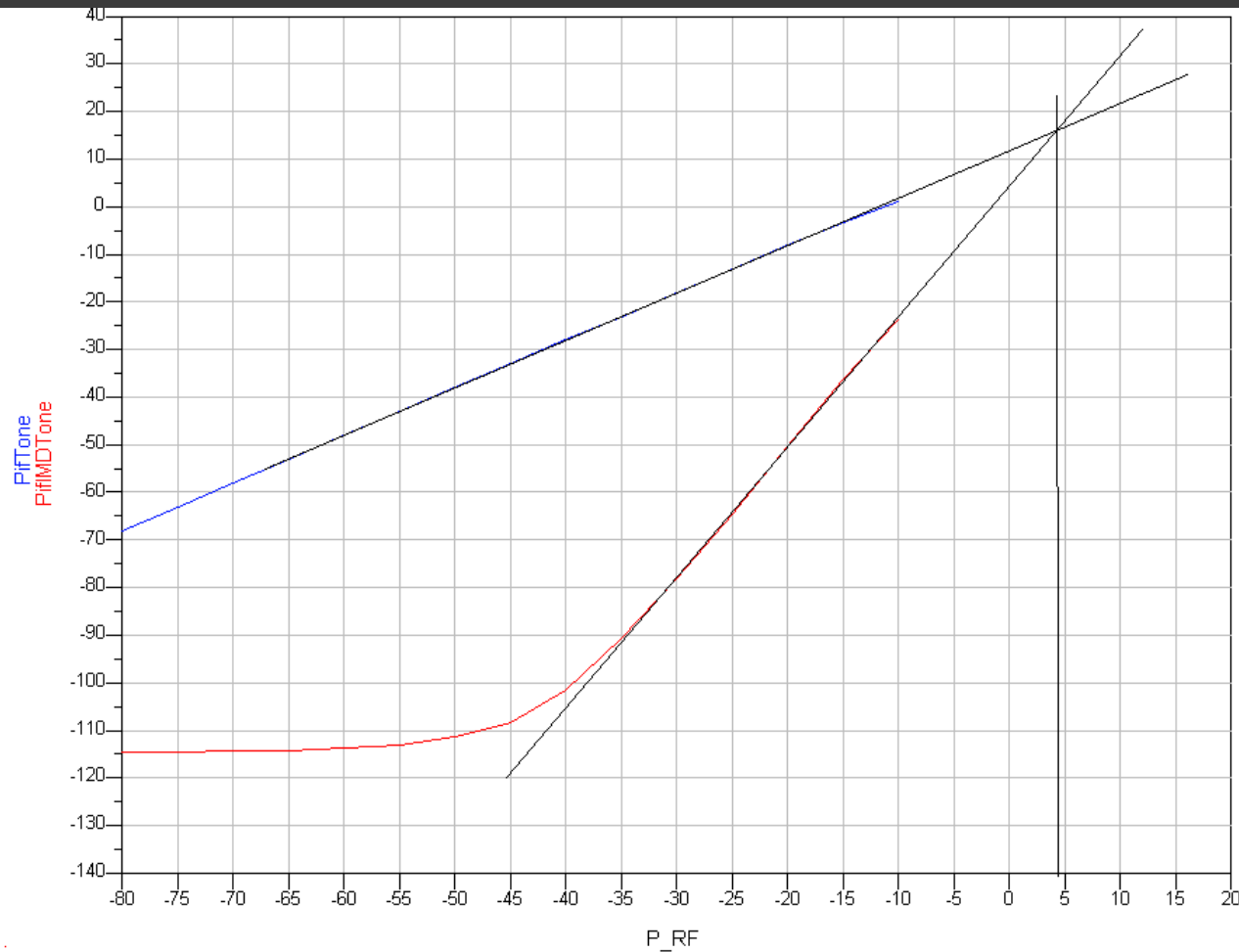
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

La linealidad (IIP3) es de 4,5 dBm



SIMULACIONES *POST-LAYOUT*

Teoría de los *current conveyors*

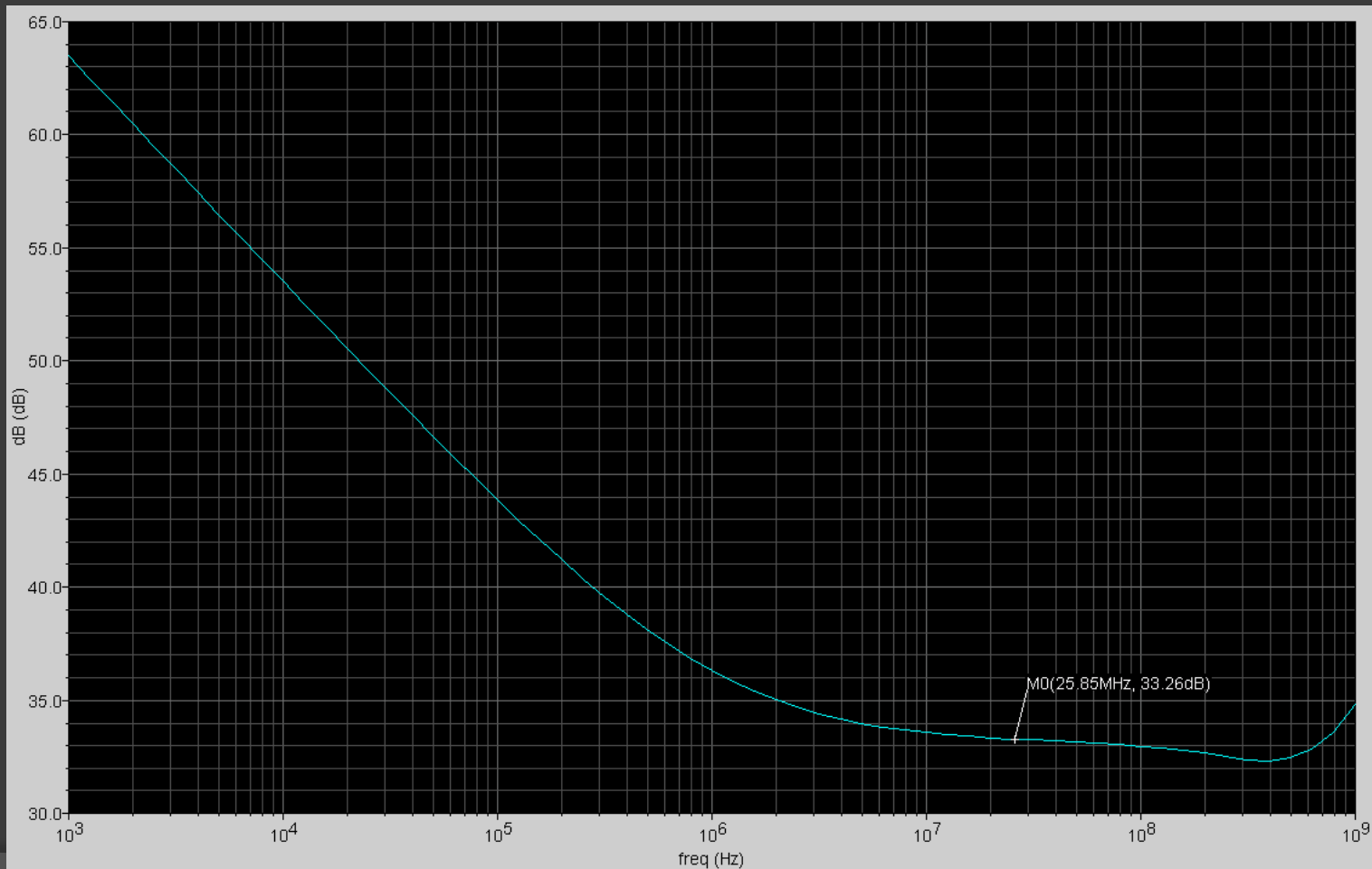
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

La figura de ruido es de 33,26 dB



SIMULACIONES POST-LAYOUT

Teoría de los *current conveyors*

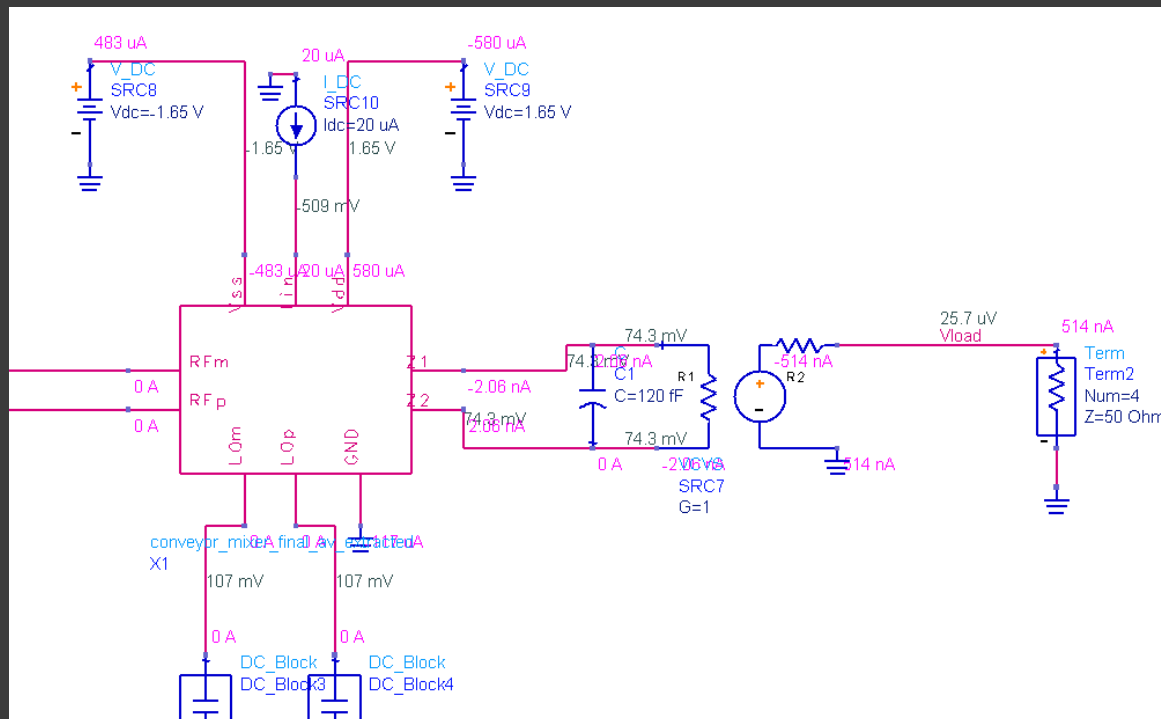
Topologías de CCIIs

Mezclador pasivo

Diseño del amplificador de transimpedancia basado en CCII

Diseño del *layout*

El consumo total es de $580 \mu\text{A}$



Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

Índice

BLOQUE 1

INTRODUCCIÓN

RECEPTORES

OBJETIVOS

TECNOLOGÍA

BLOQUE 2

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

COMPARATIVAS

Conclusiones

Presupuesto

Referencia	Este proyecto	[26]
Tecnología	CMOS 0,35 μm	CMOS 0,35 μm
Vdd (V)	3,3	3,3
Consumo (mW)	1,913	10,6
Frec. RF (GHz)	5,525	5,5
Frec. IF (MHz)	25	20
LO (dB)	0	0
Ganancia (dB)	13,79	12,2
IIP3 (dBm)	4,5	20
NF (dB)	33,26	35,4
Fecha	2009	2006
Tipo	Mezclador pasivo basado en CCII	Mezclador pasivo basado en AO

COMPARATIVAS

Conclusiones

Presupuesto

Referencia	Este proyecto	[32]	[31]	[30]	[29]
Tecnología	CMOS 0,35 μm	CMOS 0,25 μm	CMOS 65 nm	CMOS 0.35 μm	CMOS 0.35 μm
Vdd (V)	3,3	1,8	1,2	3	3
Consumo (mW)	1,913	13,3	9	45	18
Frec. RF (GHz)	5,525	2,44	5,15 – 5,35	1,1	4,488
Frec. IF (MHz)	25	0	0	10	45
LO	-70 dBm	-	-	5 dBm	2,5 (V)
Ganancia (dB)	13,79	-2,688	11	-1	14,3
IIP3 (dBm)	4,5	12,81	3	10	-0,7
NF (dB)	33,26 (DSB)	13,6 (DSB)	-	17,3 (SSB)	4,8 (DSB)
Fecha	2009	2006	2008	2006	2007
Tipo	Mezclador pasivo	Mezclador activo Doble balanceado Gilbert	Mezclador activo Doble balanceado Gilbert	Mezclador activo Doble balancead o Gilbert	Mezclador activo Doble balanceado Gilbert

- ✓ Realización de las medidas del circuito para completar el flujo de diseño.
- ✓ Rediseñar el circuito aumentando ligeramente el consumo o utilizando otra tecnología mejor (CMOS 180nm o incluso 90nm).

Índice

INTRODUCCIÓN

RECEPTORES

BLOQUE 1

OBJETIVOS

TECNOLOGÍA

DISEÑO DE UN AMPLIFICADOR OPERACIONAL

TEORÍA DE LOS *CURRENT CONVEYORS*

TOPOLOGÍAS DE CCII_s

BLOQUE 2

MEZCLADOR PASIVO

DISEÑO DEL AMPLIFICADOR DE TRANSIMPEDANCIA BASADO EN CCII

DISEÑO DEL *LAYOUT*

BLOQUE 3

CONCLUSIONES

PRESUPUESTO

Descripción	Gastos (€)
Costes de recursos humanos	32240
Costes de herramientas de software	124,86
Costes de equipos informáticos	258,10
Costes de fabricación	507
Otros costes	575
PRESUPUESTO FINAL	33704,96
TOTAL (I.G.I.C 5%)	35390,20

Diseño de un convertidor de corriente en tecnología CMOS 0.35



UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA
Escuela Universitaria de Ingeniería Técnica
de Telecomunicación



Titulación: Sistemas Electrónicos
Tutores: Francisco Javier del Pino Suárez
Roberto Díaz Ortega

Autor: Albano Castillo García
Fecha: Febrero 2009