

Universidad de Las Palmas de Gran Canaria



Escuela Universitaria de Ingeniería Técnica de Telecomunicación

Diseño de un Amplificador de Bajo Ruido (LNA) para un receptor basado en el Estándar DVB-H

Autor: D. Jonás Pérez Quintana

Tutor: Dr. D. Francisco Javier Del Pino Suárez

Cotutor: D. Hugo García Vázquez

BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGIA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

Introducción al Estándar DVB-H



Introducción al Estándar DVB-H

El estándar DVB-H (Digital Video Broadcasting - Handheld) es una modificación del estándar DVB-T (Digital Video Broadcasting - Terrestrial).

Los cambios más destacables se enumeran a continuación:

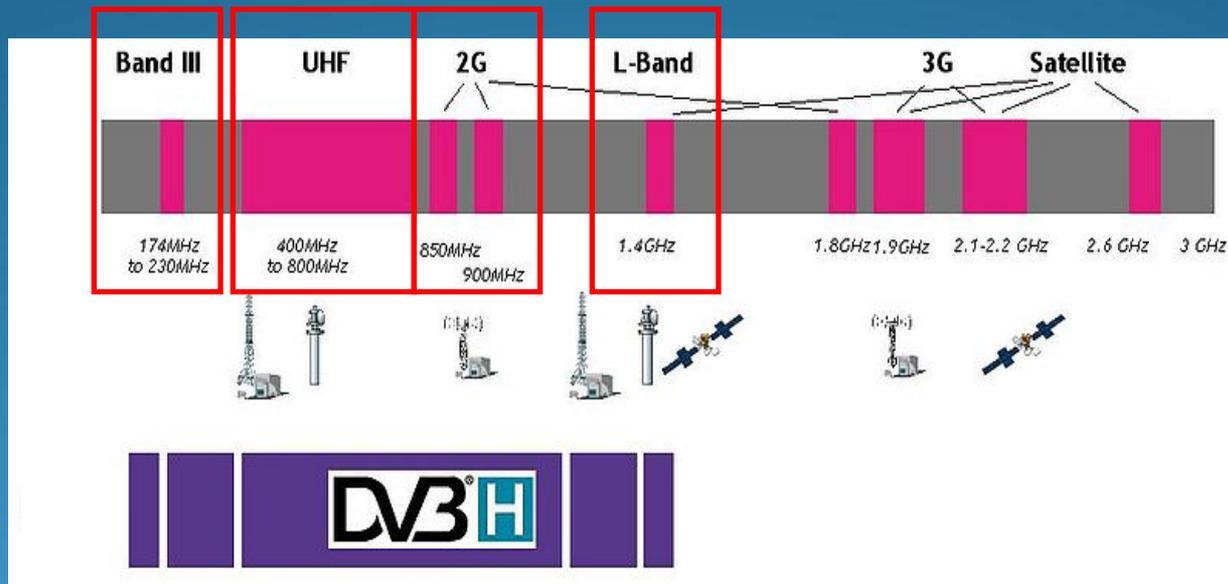
- ✓ BAJO CONSUMO
- ✓ MEJORA LA RECEPCION
- ✓ COMPROMISO ENTRE CALIDAD Y TAMAÑO DE LA RED

Introducción al Estándar DVB-H

Información general del estándar:

- Los canales los recibe de la misma forma que llega la televisión digital terrestre.
- Aporta calidades y formatos de audio y video muy superiores a lo que estamos acostumbrados .
- En Europa sustituirá a la TV tradicional en abierto.
- Para la recepción de la señal no intervienen las operadoras móviles.
- Va dirigido no solo a móviles, sino también PDAS, videoconsolas portátiles...
- Los móviles para recibir la señal tendrán que ser de 2G o 3G.

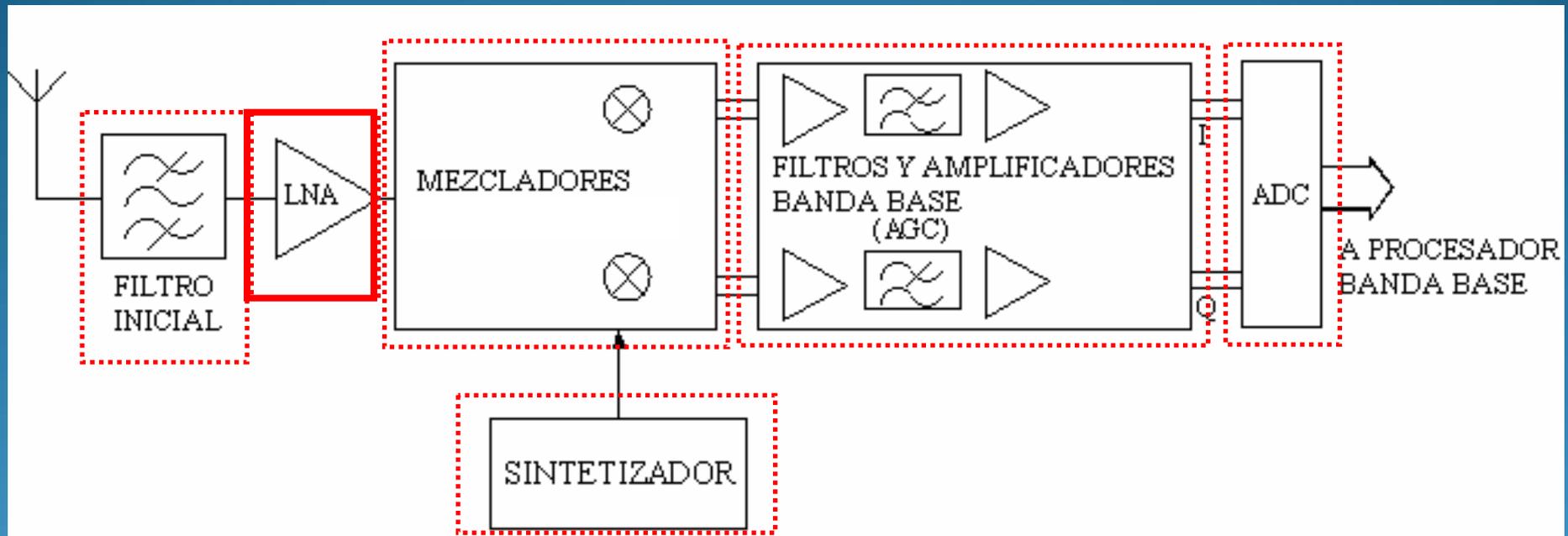
Introducción al Estándar DVB-H



Frecuencias de trabajo UHF: 470 – 862 MHz
Canales de 6, 7 y 8 MHz

Introducción al Estándar DVB-H

Esquema de un receptor para DVB-H



BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGIA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

OBJETIVOS

- Diseñar un amplificador de bajo ruido (LNA) con tecnología S35D4 para el estándar DVB-H completamente integrado que cumpla con las especificaciones necesarias para formar parte de un receptor DVB-H.
- Verificar la validez de la tecnología empleada en la implementación de un LNA para dicho estándar.

OBJETIVOS

Características del LNA:

Ganancia de potencia (dB)	20
IIP3 (dBm)	0
Figura de ruido (dB)	2.5
Consumo (mW)	Menor posible
Impedancia de entrada (Ohm)	50
Impedancia de salida (Ohm)	50

BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGIA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

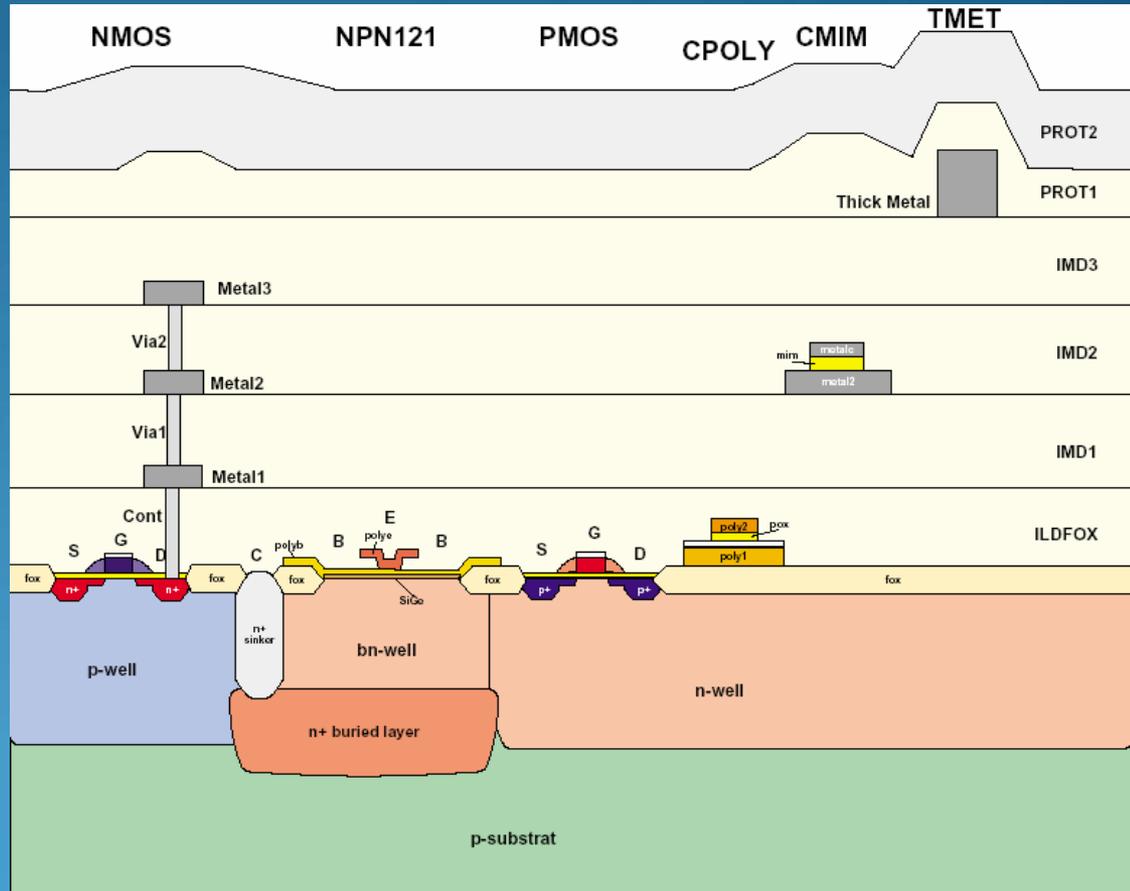
BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

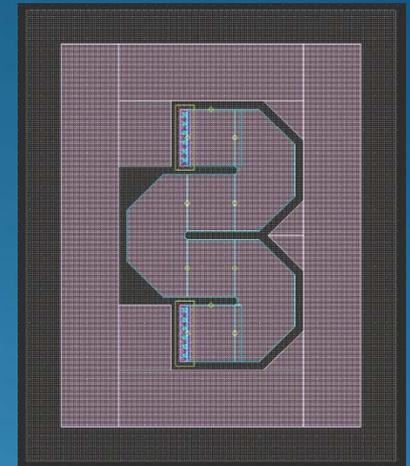
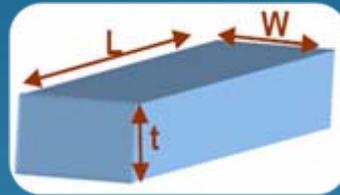
TECNOLOGÍA S35D4

- ❖ 4 metales y 2 polys
- ❖ Elementos pasivos
- ❖ Transistores MOSFET
- ❖ Transistores Bipolares

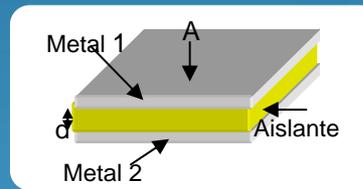


TECNOLOGÍA S35D4

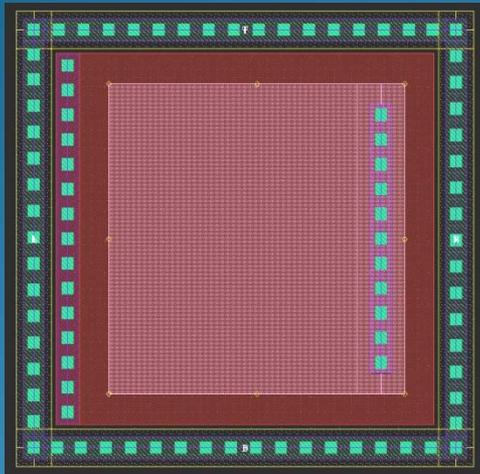
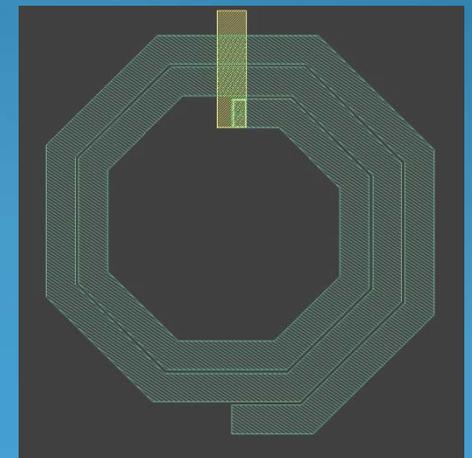
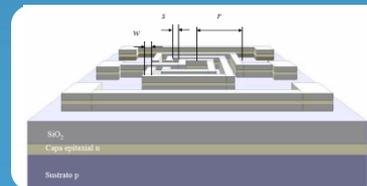
RESISTENCIA



CONDENSADOR

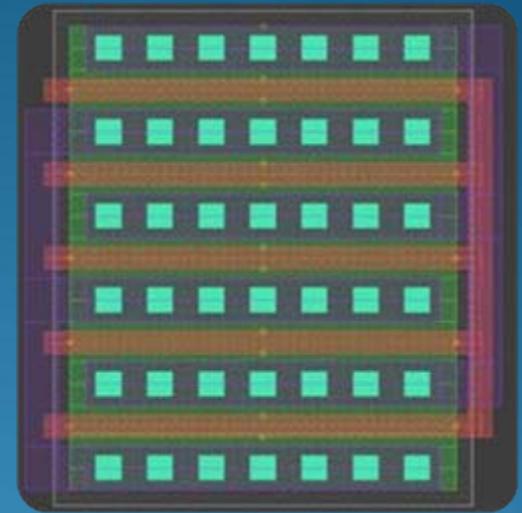
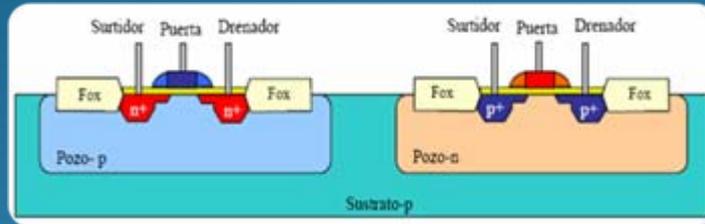


BOBINA

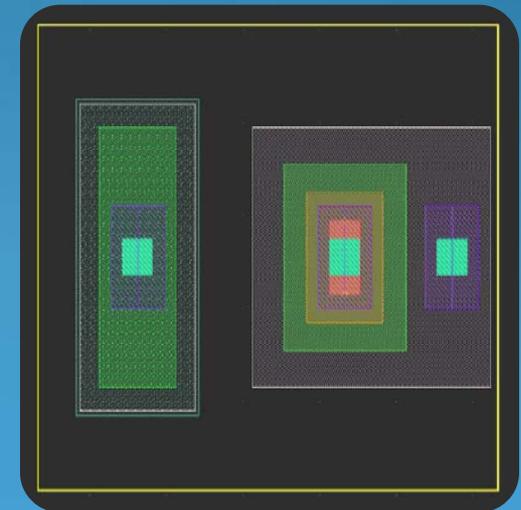
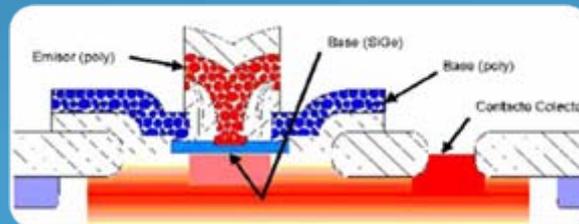


TECNOLOGÍA S35D4

MOSFET



BIPOLAR (HBT)



BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGIA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

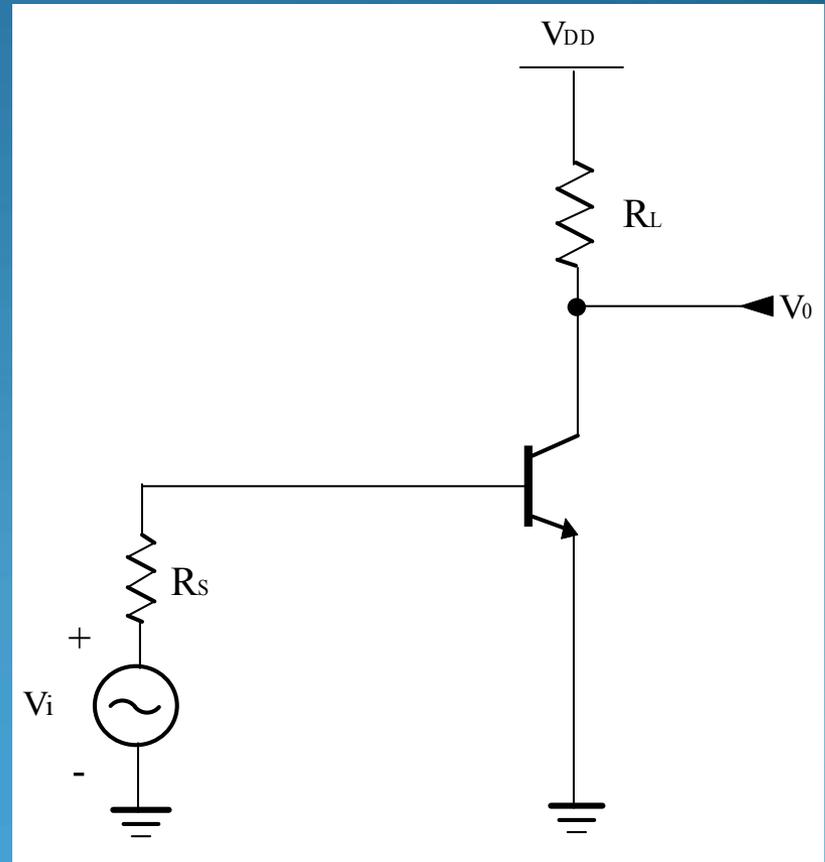
TEORIA DE LOS LNAs

Amplificador emisor común

$$A_v = \frac{v_o}{v_i} \approx -g_m R_L$$

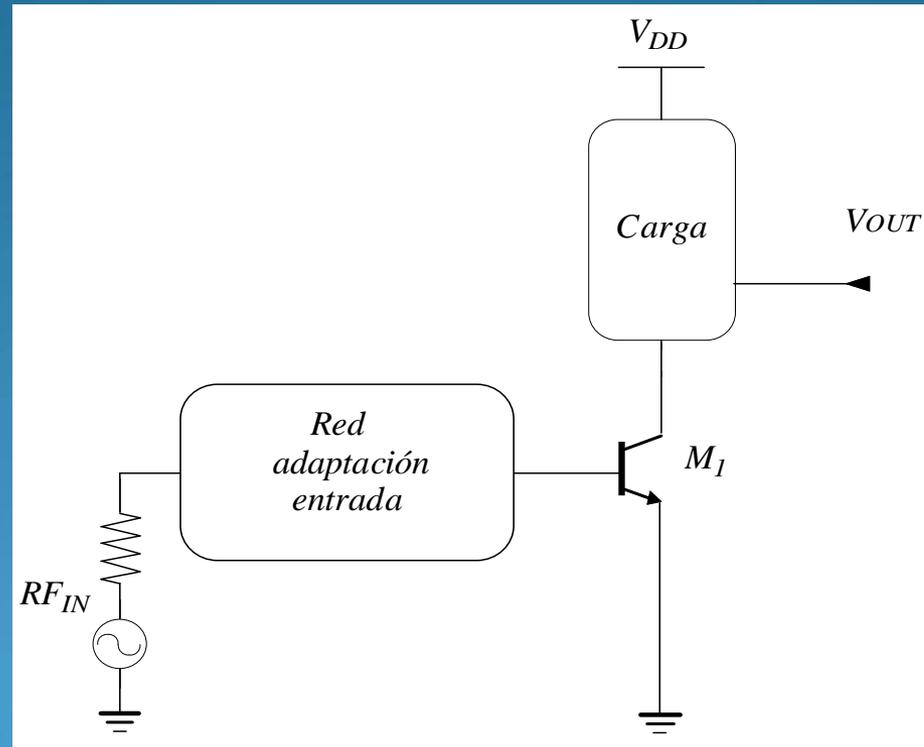
$$Z_{in} \approx \frac{\beta}{g_m}$$

$$F \approx 1 + \frac{r_b + r_e}{R_S} + \frac{1}{2g_m R_S} + \frac{g_m R_S}{2\beta} + \frac{g_m R_S}{2\beta^2}$$



TEORIA DE LOS LNAs

LNA para banda ancha



TEORIA DE LOS LNAs

Consideraciones de banda ancha

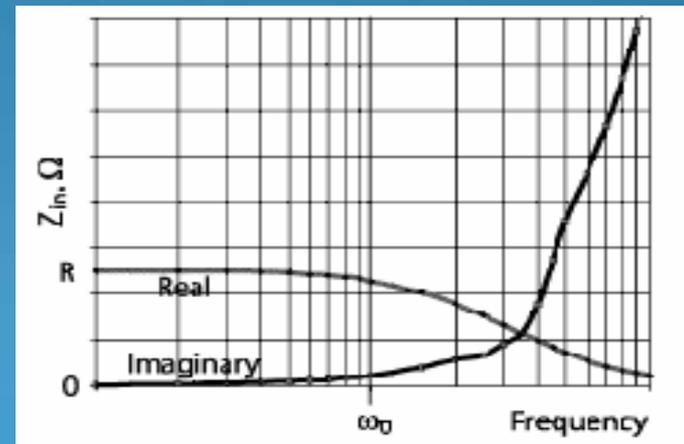
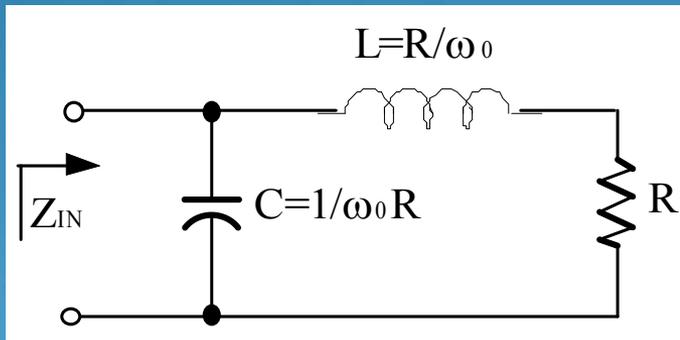
- ▶ Adaptación de entrada de banda ancha
- ▶ Carga de banda ancha

TEORIA DE LOS LNAs

Consideraciones de banda ancha

► Adaptación de entrada de banda ancha

Filtros en escalera o *ladder filters*



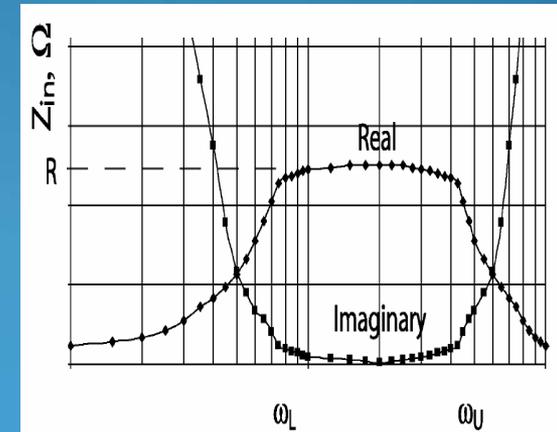
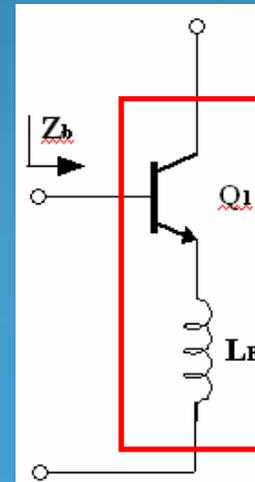
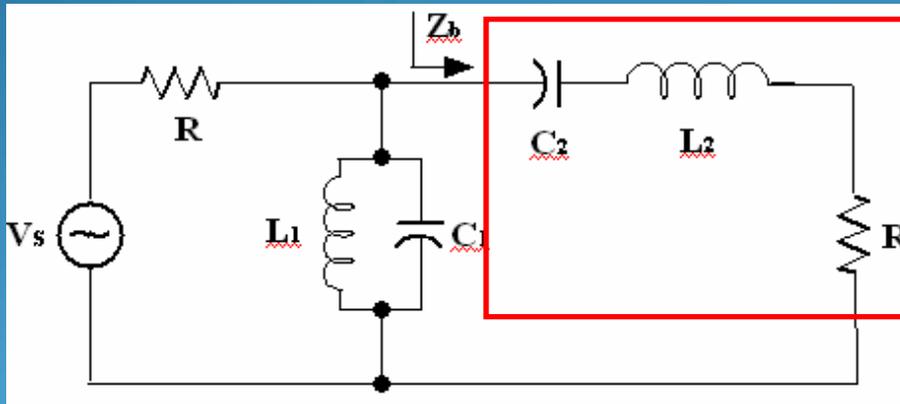
TEORIA DE LOS LNAs

Consideraciones de banda ancha

► Adaptación de entrada de banda ancha

Si trasladamos el filtro paso bajo

$$\left(\frac{s}{\omega_0}\right) \Rightarrow \left(\frac{s}{\omega_0}\right) + \left(\frac{\omega_0}{s}\right)$$

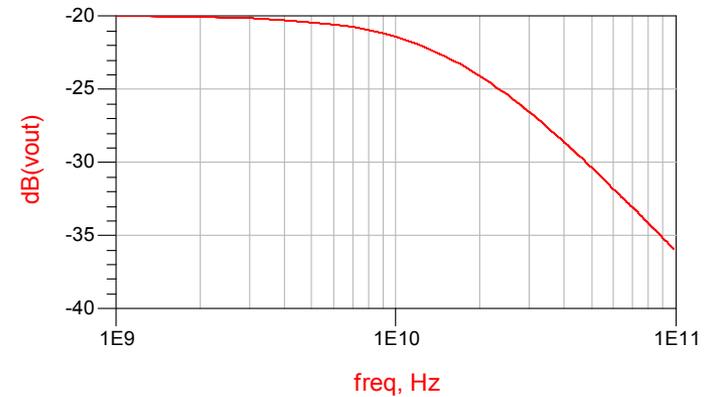
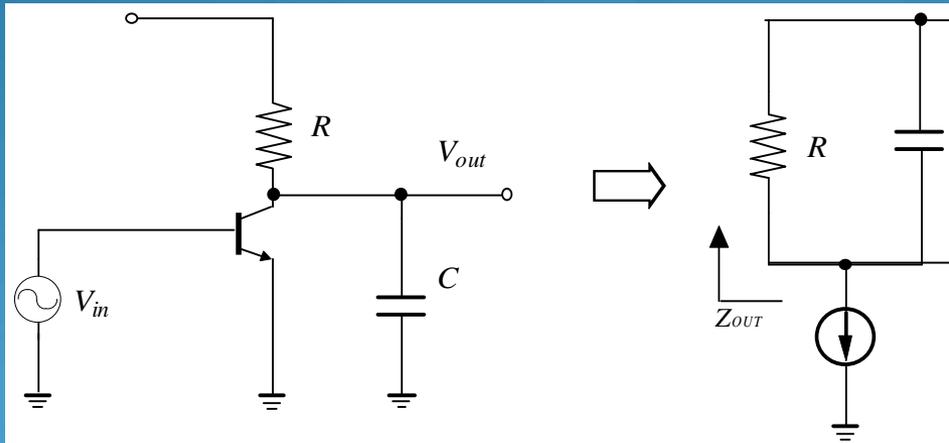


TEORIA DE LOS LNAs

Consideraciones de banda ancha

► Carga de banda ancha

Carga RC



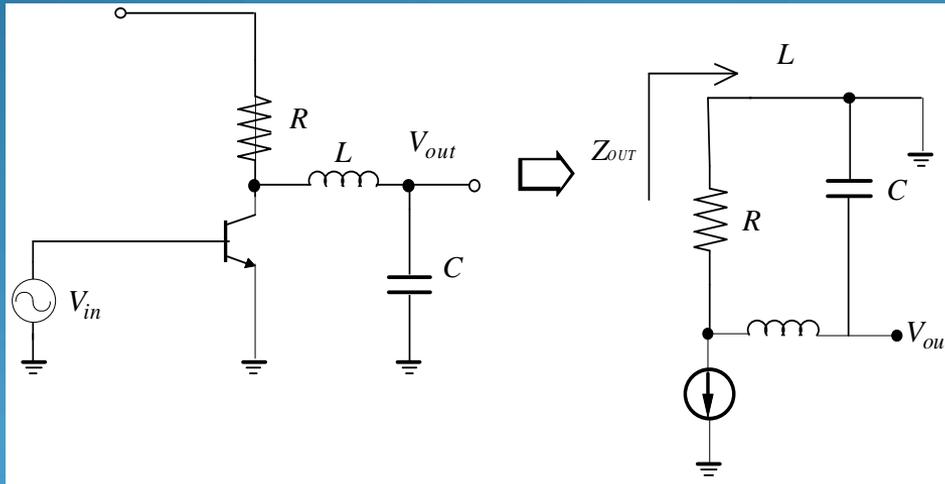
$$BW_{RC} = 1/RC$$

TEORIA DE LOS LNAs

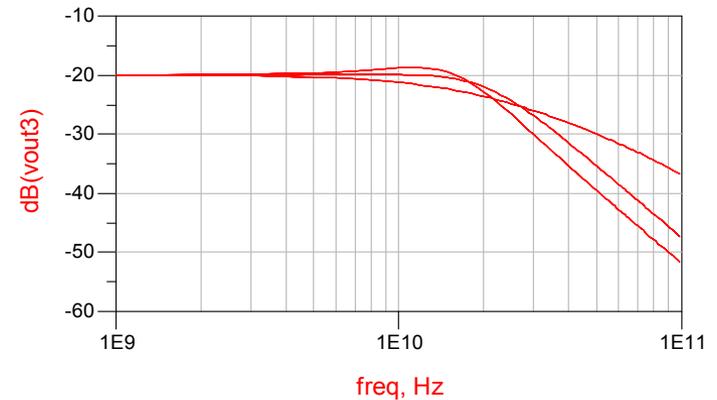
Consideraciones de banda ancha

► Carga de banda ancha

Series-peaking



Variamos Lseries



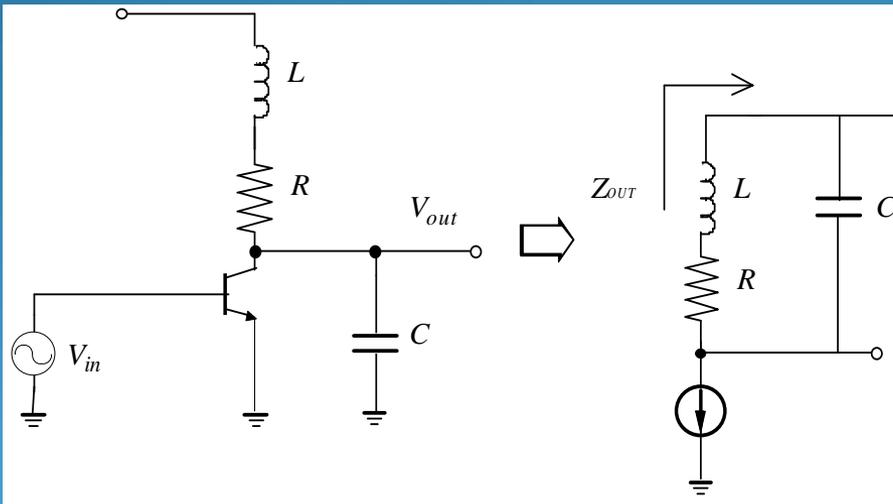
Mejora BW_{RC}^* 1.41

TEORIA DE LOS LNAs

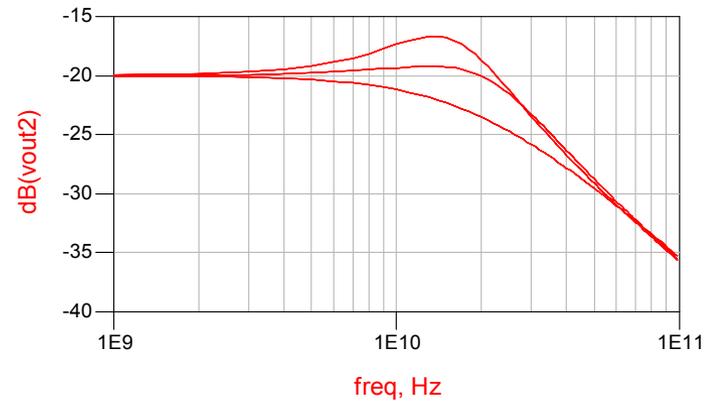
Consideraciones de banda ancha

► Carga de banda ancha

Shunt-peaking



Variamos Lshunt



Mejora BW_{RC}^* 1.85

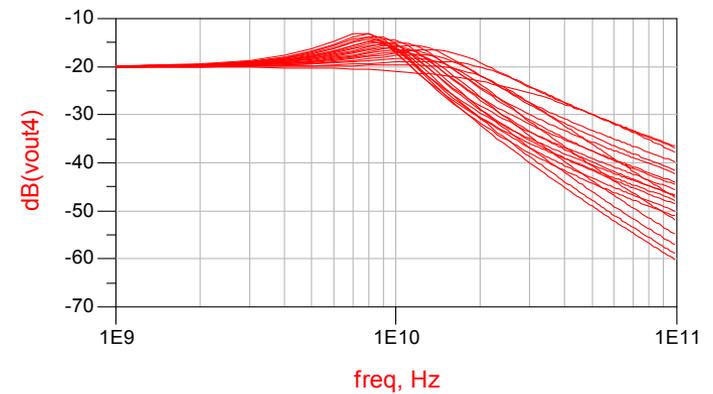
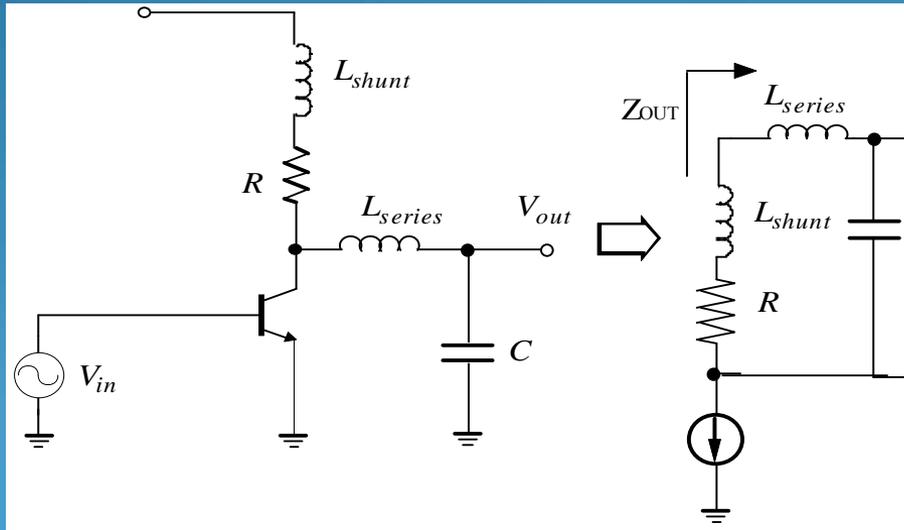
TEORIA DE LOS LNAs

Consideraciones de banda ancha

► Carga de banda ancha

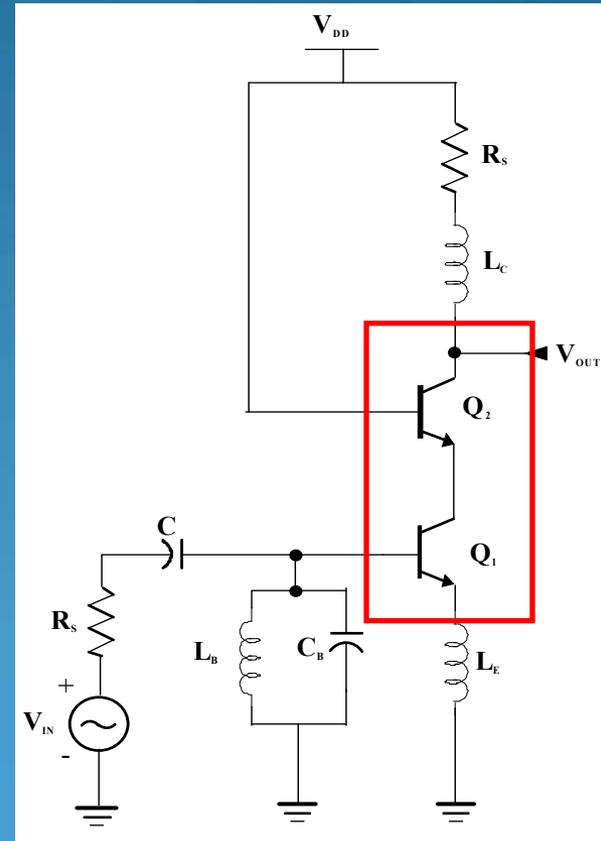
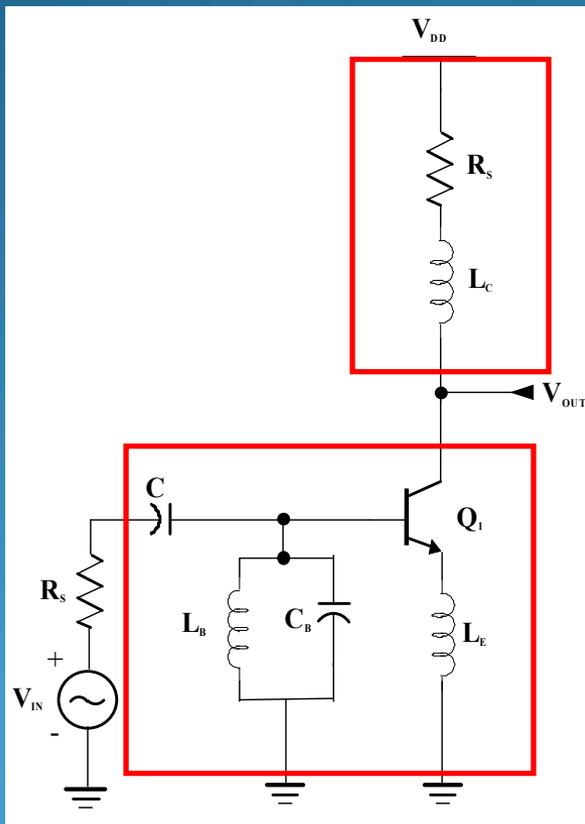
Shunt-series-peaking

Variamos L_{series} y L_{shunt}



TEORIA DE LOS LNAs

Estructura propuesta 1



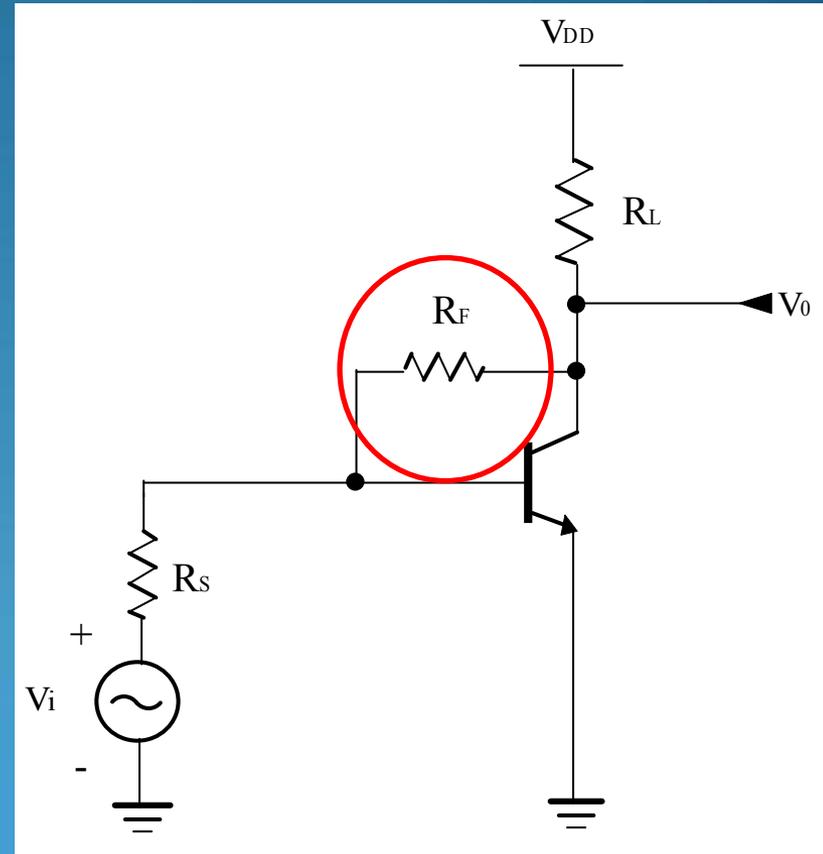
TEORIA DE LOS LNAs

Amplificador realimentado resistivamente

$$A_v = \frac{v_o}{v_i} = \frac{\frac{R_L}{R_F} - g_m R_L}{1 + \frac{R_L}{R_F}} \approx \frac{-g_m R_L}{1 + \frac{R_L}{R_F}}$$

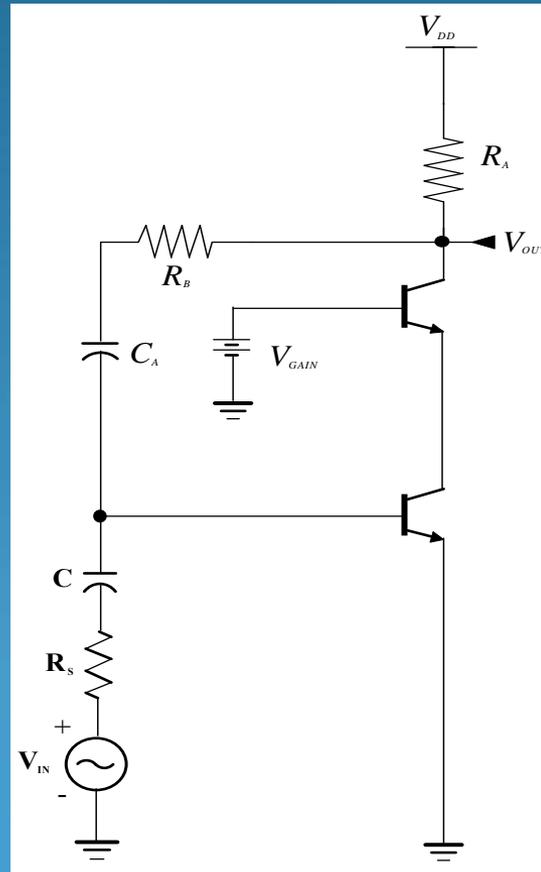
$$Z_{in} \approx \frac{R_F + R_L}{(1 + g_m R_L)} \approx \frac{R_F + R_L}{g_m R_L}$$

$$F \approx 1 + \frac{r_b + r_e}{R_S} + \frac{1}{2g_m R_S} + \frac{g_m R_S}{2\beta} + \frac{g_m R_S}{2\beta^2} + \frac{1}{2g_m} \frac{R_S}{R_F^2} + \frac{R_S}{R_F}$$



TEORIA DE LOS LNAs

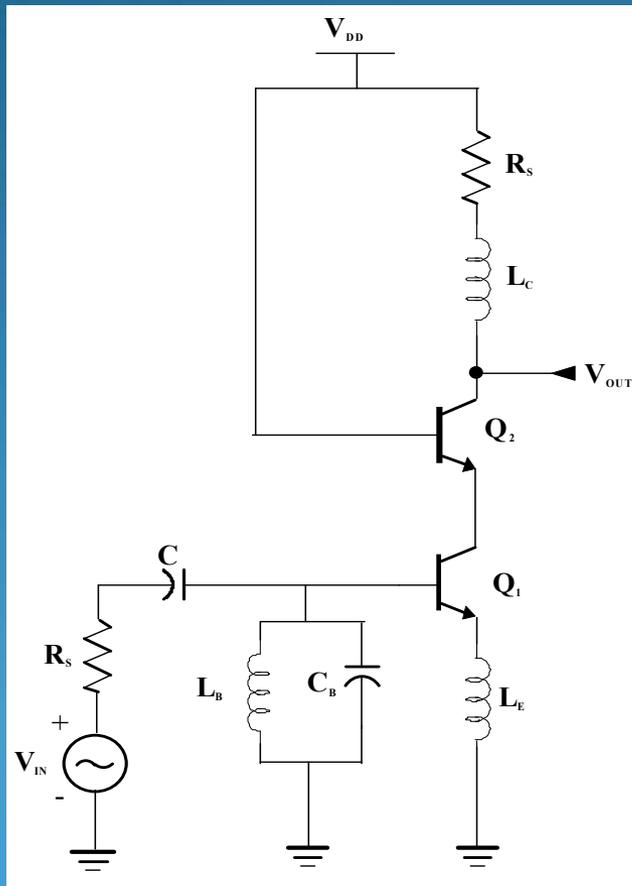
Estructura propuesta 2



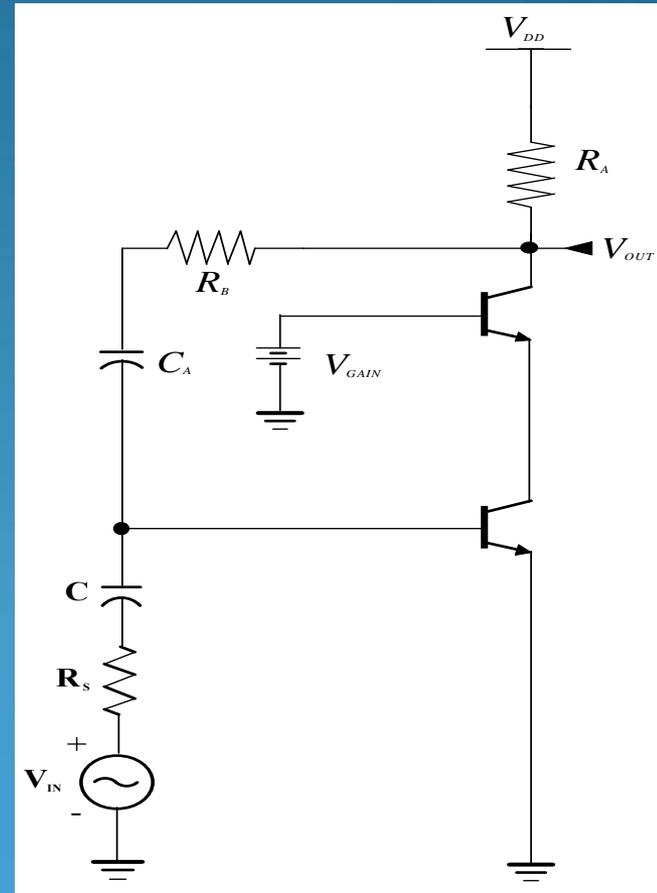
TEORIA DE LOS LNAs

ESTRUCTURAS PROPUESTAS

Cascodo



Cascodo realimentado



BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGÍA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

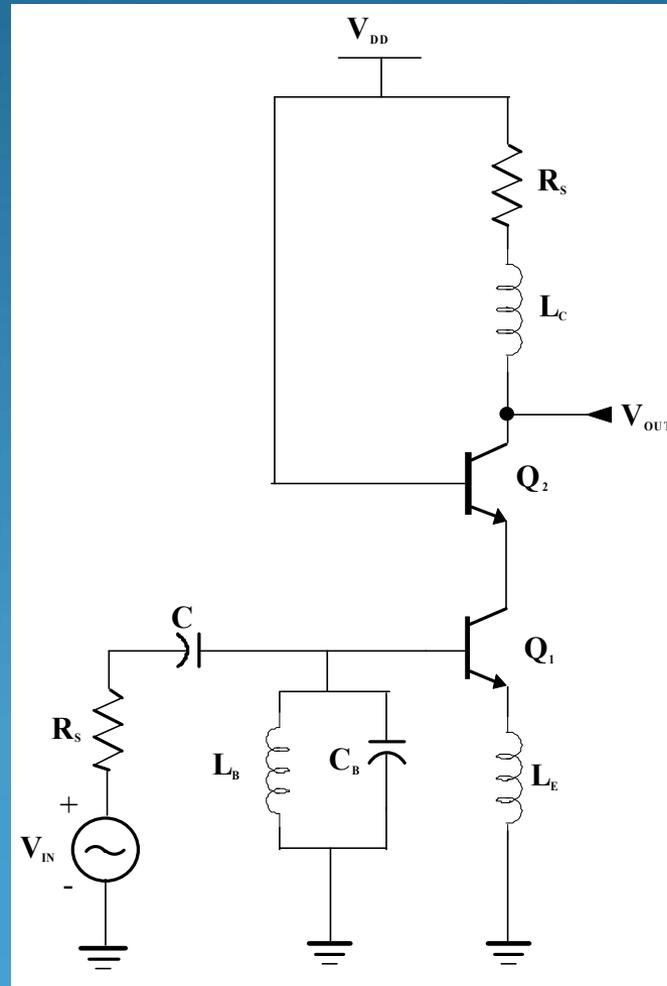
BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

DISEÑO A NIVEL DE ESQUEMATICO

ESTRUCTURA PROPUESTA 1: CASCODO



DISEÑO A NIVEL DE ESQUEMATICO

Los pasos que vamos a seguir para el diseño de este circuito son los siguientes:



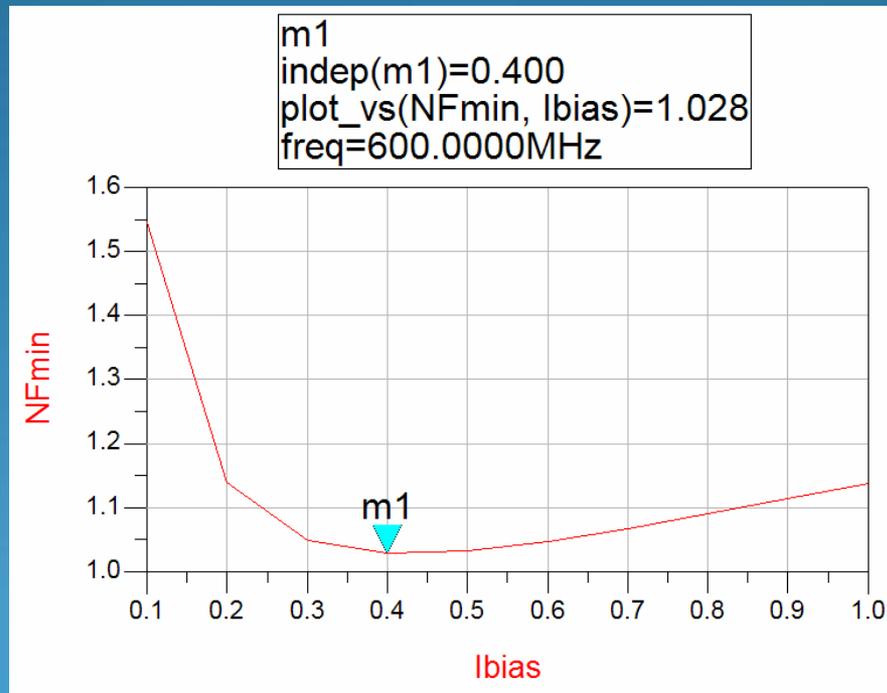
Configuración de la polarización del LNA.

Adaptación de entrada y de salida.

Verificación y optimización de resultados.

DISEÑO A NIVEL DE ESQUEMATICO

Mínima figura de ruido frente a la corriente de polarización.



DISEÑO A NIVEL DE ESQUEMATICO

Los pasos que vamos a seguir para el diseño de este circuito son los siguientes:

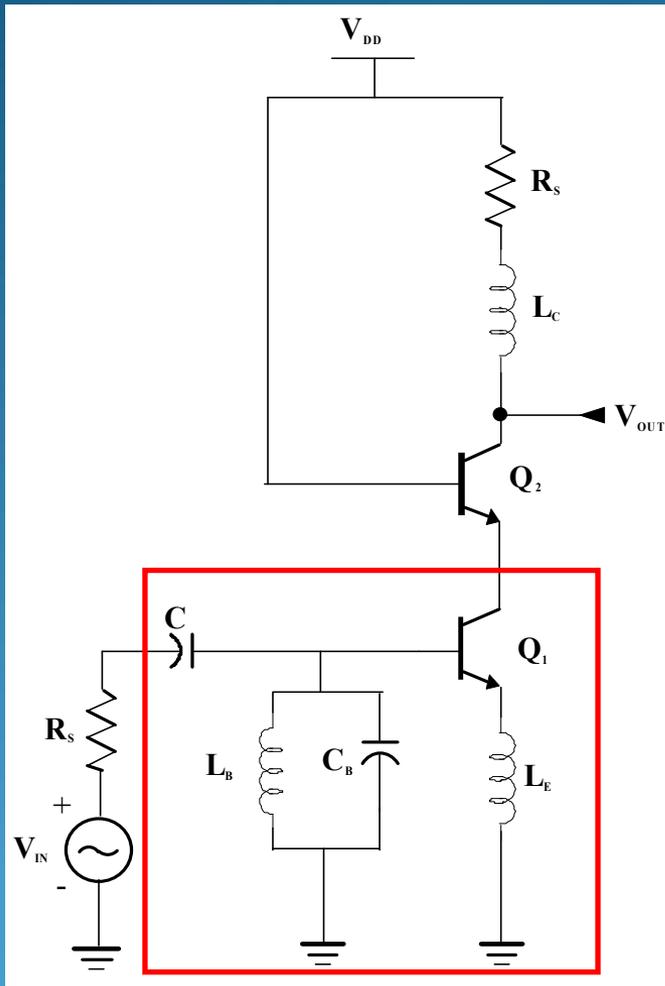
✓ Configuración de la polarización del LNA.



Adaptación de entrada y de salida.

Verificación y optimización de resultados.

DISEÑO A NIVEL DE ESQUEMATICO



High-pass

$$\left\{ \begin{array}{l} L_B = \frac{1}{\omega_L} \\ C_\pi = \frac{1}{\omega_L \cdot R} \end{array} \right.$$

Low-pass

$$\left\{ \begin{array}{l} L_E = \frac{R}{\omega_u} \\ C_B = \frac{1}{\omega_u \cdot R} \end{array} \right.$$

DISEÑO A NIVEL DE ESQUEMATICO

High-pass

~~$L_B = 39,8 \text{ nH}$~~

$C_\pi = 7,96 \text{ pF}$

Low-pass

~~$L_E = 8,84 \text{ nH}$~~

$C_B = 3,53 \text{ pF}$

DISEÑO A NIVEL DE ESQUEMATICO

Los pasos que vamos a seguir para el diseño de este circuito son los siguientes:

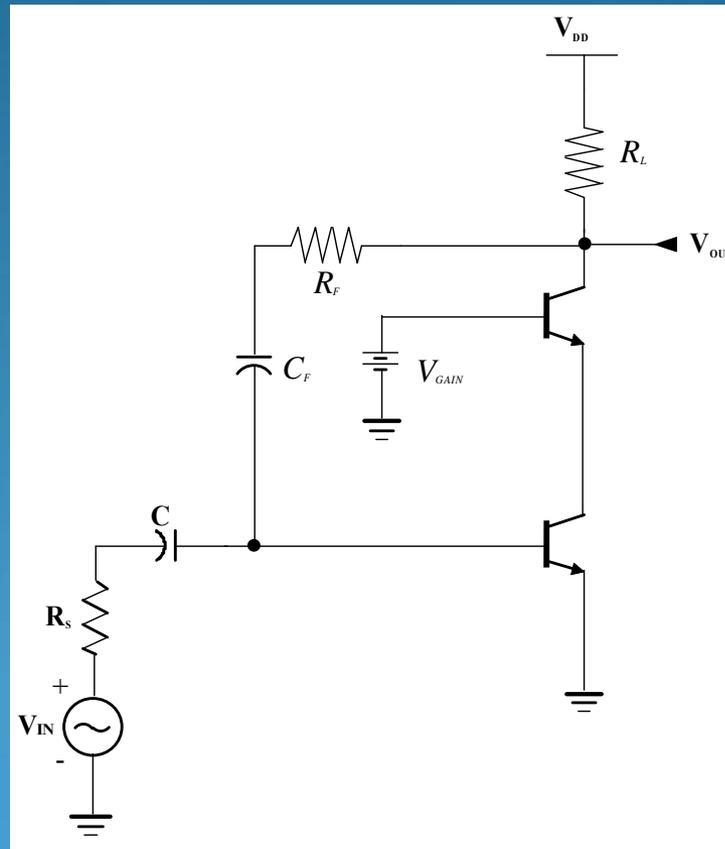
✓ Configuración de la polarización del LNA.

✗ Adaptación de entrada y de salida.

Verificación y optimización de resultados.

DISEÑO A NIVEL DE ESQUEMATICO

SEGUNDO DISEÑO: CASCODO REALIMETADO



DISEÑO A NIVEL DE ESQUEMATICO

Los pasos que vamos a seguir para el diseño de este circuito son los siguientes:



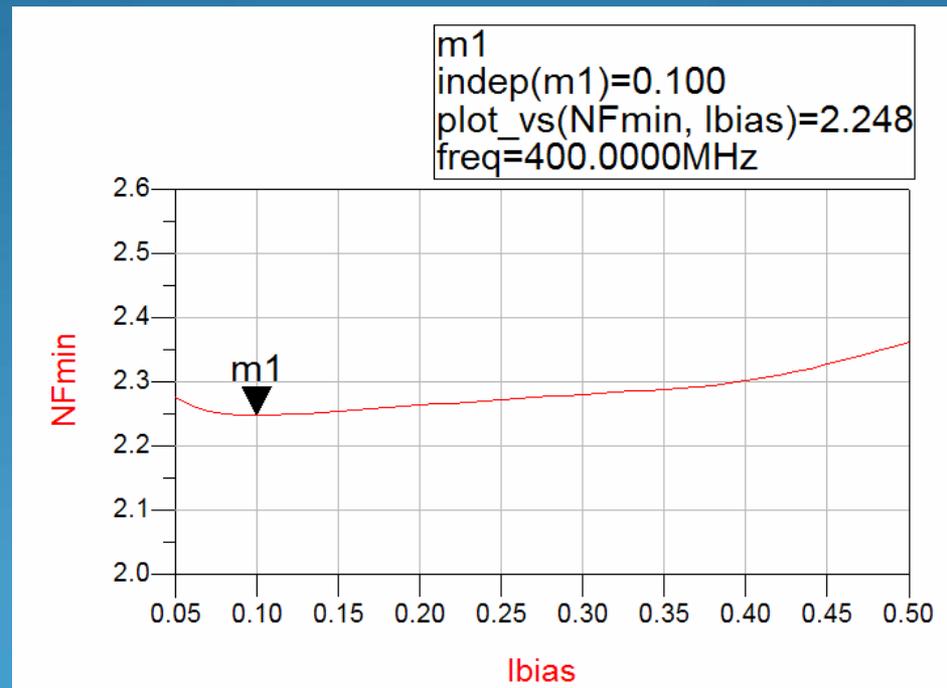
Configuración de la polarización del LNA.

Adaptación de entrada y de salida.

Verificación y optimización de resultados.

DISEÑO A NIVEL DE ESQUEMATICO

Mínima figura de ruido frente a la corriente de polarización.



DISEÑO A NIVEL DE ESQUEMATICO

Los pasos que vamos a seguir para el diseño de este circuito son los siguientes:

✓ Configuración de la polarización del LNA.



Adaptación de entrada y de salida.

Verificación y optimización de resultados.

DISEÑO A NIVEL DE ESQUEMATICO

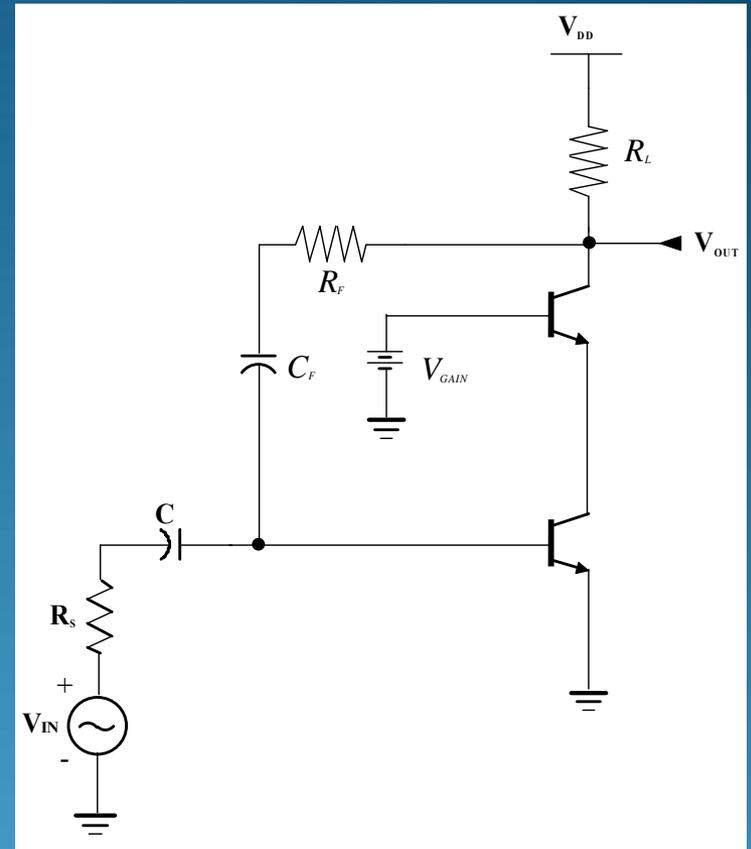
$$A_v = \frac{\frac{R_L}{r'e}}{1 + \frac{R_L}{R_F}}$$



$$Z_{IN} = \frac{R_F + R_L}{\frac{R_L}{r'e}}$$

$$Z_{OUT} = \frac{R_F}{1 + \frac{R_{BIAS} \parallel R_F \parallel \beta r'e}{r'e}}$$

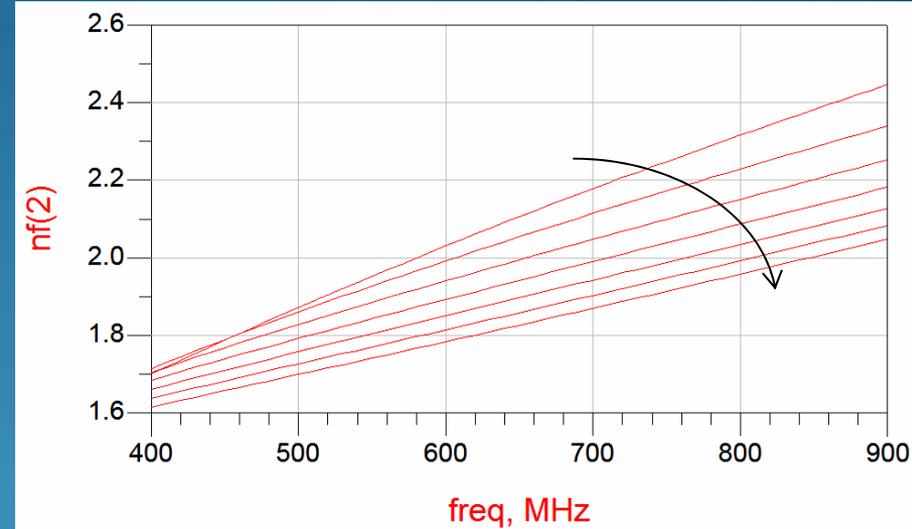
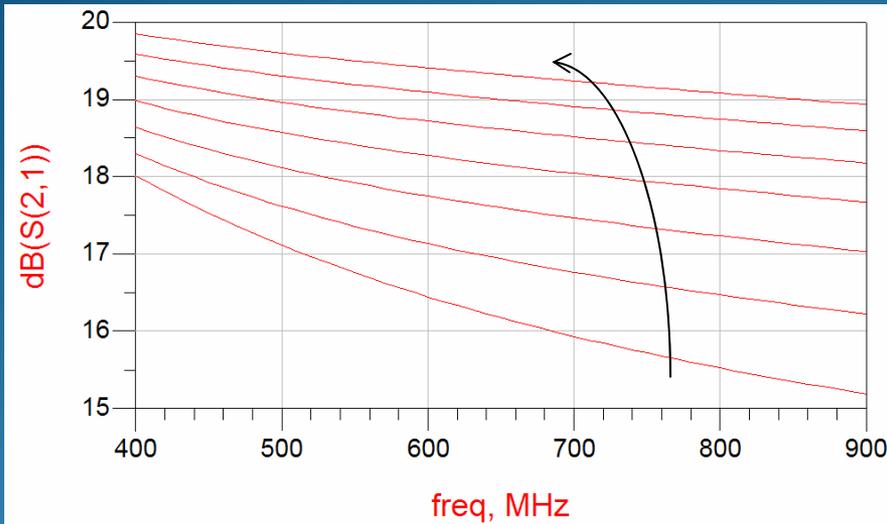
50 Ω



$$F = 1 + \frac{R_B + R_E}{R_S} + \frac{1}{2g_m R_S} + \frac{g_m R_S}{2\beta} + \frac{g_m R_S}{2\beta^2} + \frac{1}{2g_m} \frac{R_S}{R_F^2} + \frac{R_S}{R_F}$$



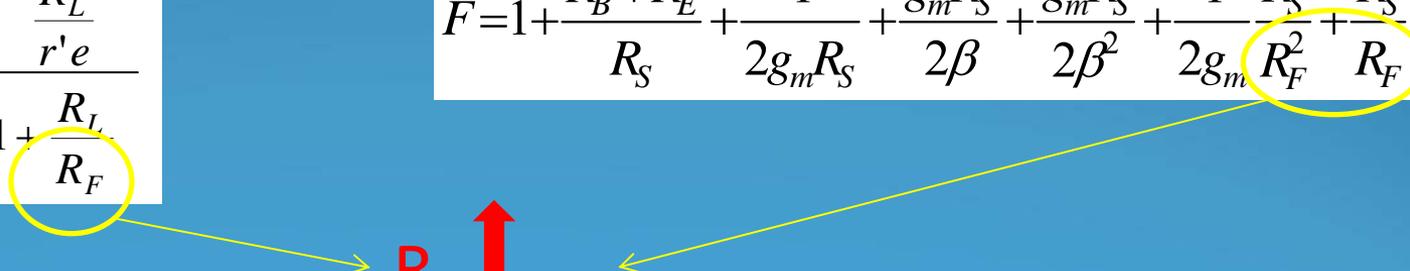
DISEÑO A NIVEL DE ESQUEMATICO



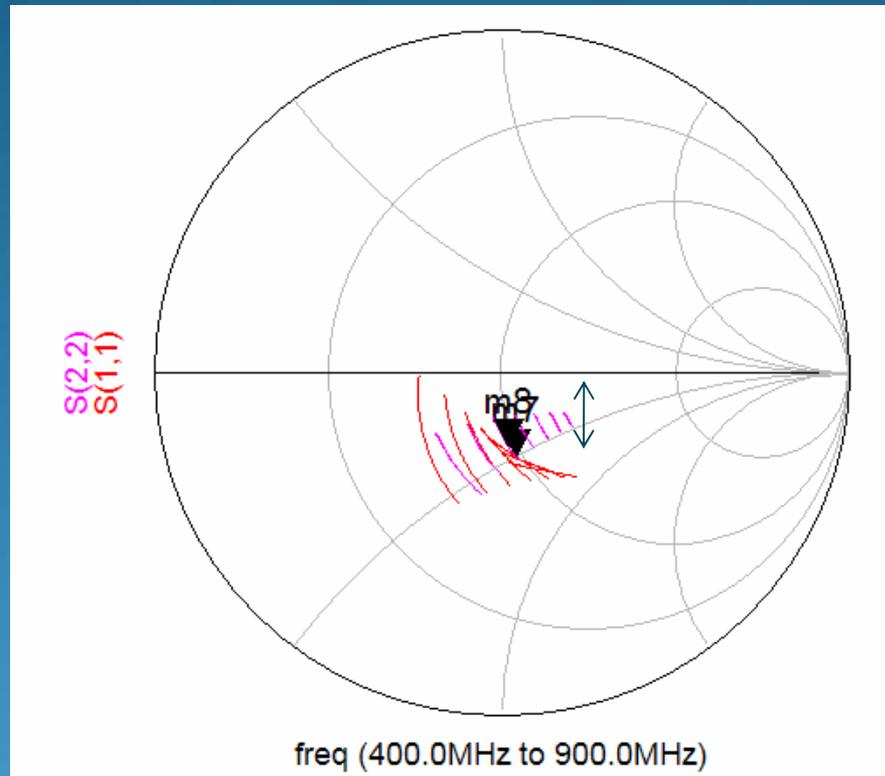
$$A_v = \frac{\frac{R_L}{r'e}}{1 + \frac{R_L}{R_F}}$$

$$F = 1 + \frac{R_B + R_E}{R_S} + \frac{1}{2g_m R_S} + \frac{g_m R_S}{2\beta} + \frac{g_m R_S}{2\beta^2} + \frac{1}{2g_m} \frac{R_S}{R_F^2} + \frac{R_S}{R_F}$$

R_F



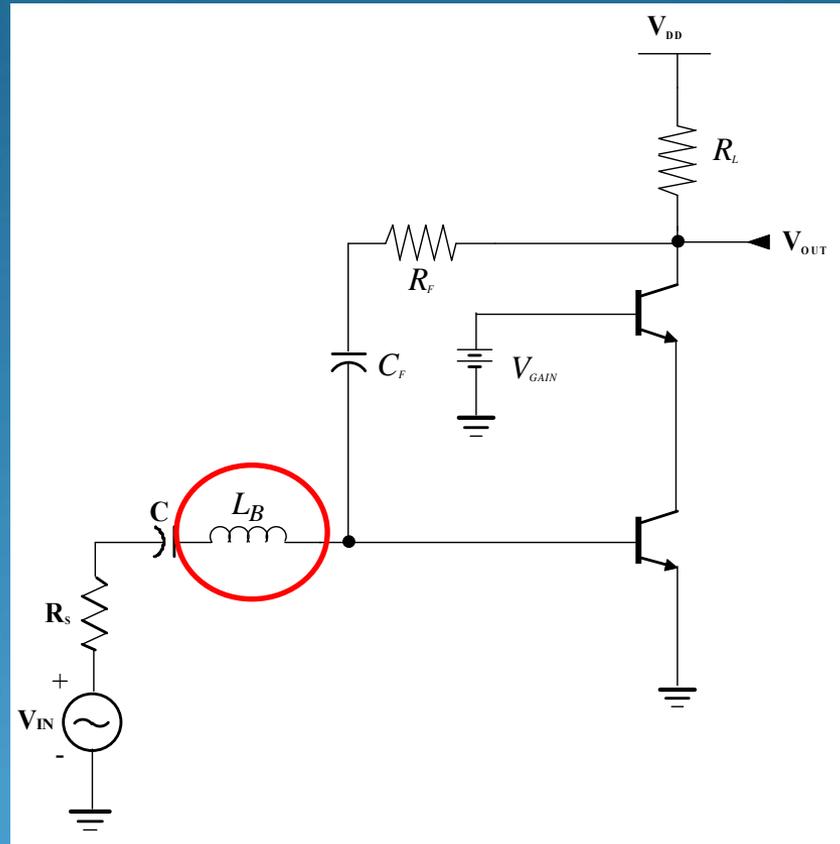
DISEÑO A NIVEL DE ESQUEMATICO



$$Z_{IN} = \frac{R_F + R_L}{\frac{R_L}{r'e}}$$

$$Z_{OUT} = \frac{R_F}{1 + \frac{R_{BIAS} \parallel R_F \parallel \beta r'e}{r'e}}$$

DISEÑO A NIVEL DE ESQUEMATICO



DISEÑO A NIVEL DE ESQUEMATICO

Valor de los componentes

$$R_L = 300 \Omega$$

$$R_F = 600 \Omega$$

$$R_{BIAS} = 300 \Omega$$

DISEÑO A NIVEL DE ESQUEMATICO

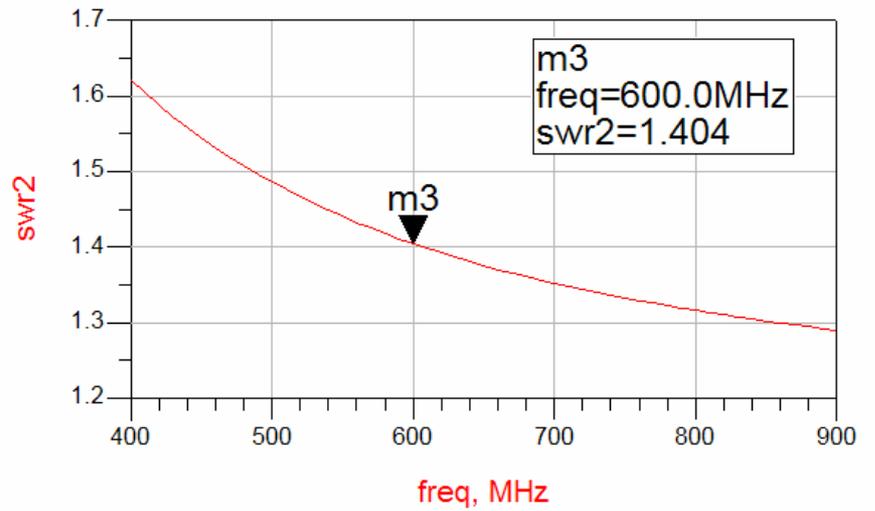
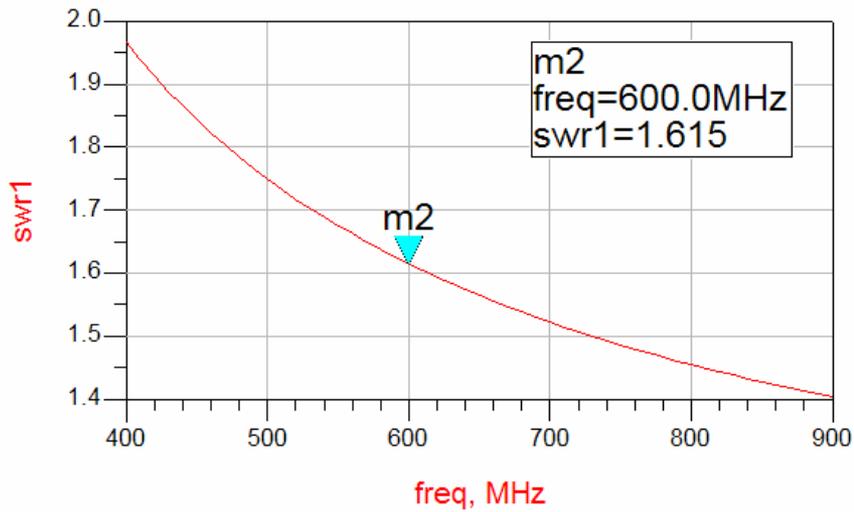
Los pasos que vamos a seguir para el diseño de este circuito son los siguientes:

- ✓ Configuración de la polarización del LNA.
- ✓ Adaptación de entrada y de salida.

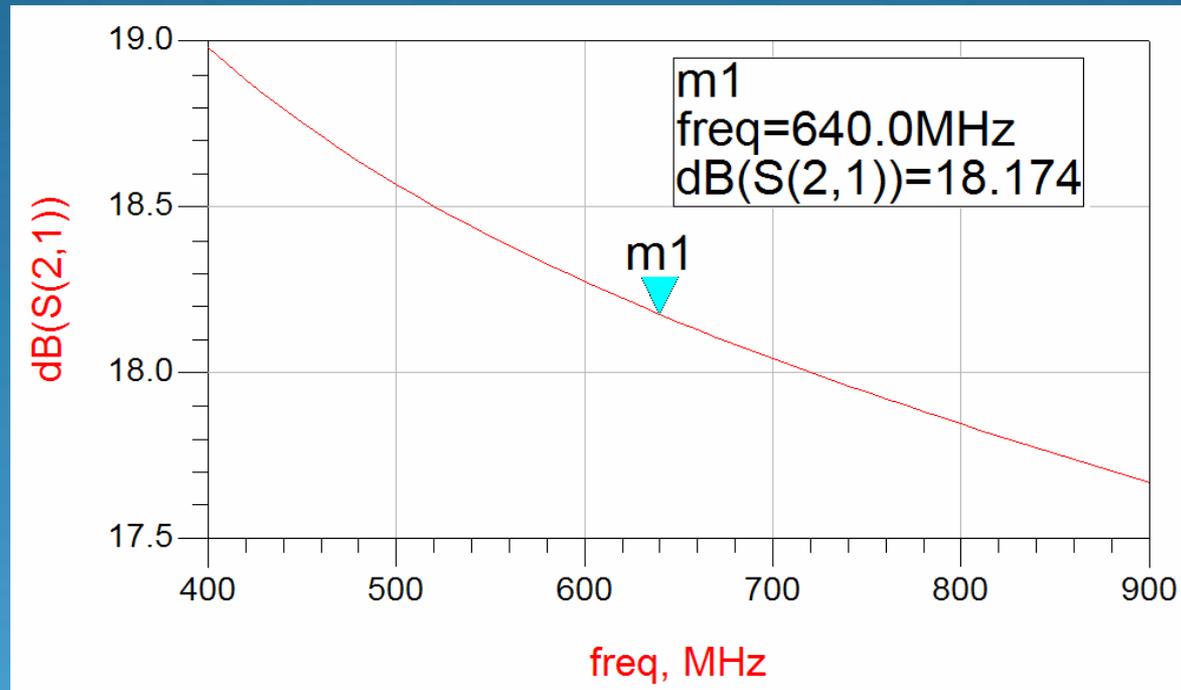


Verificación y optimización de resultados.

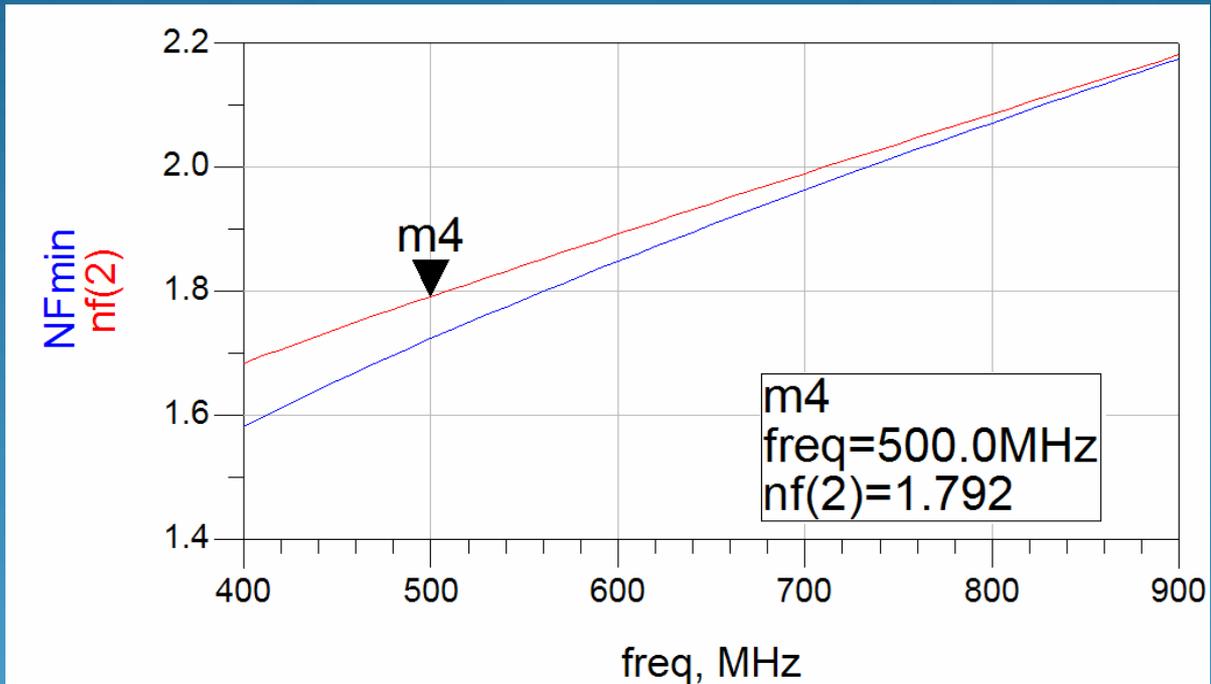
DISEÑO A NIVEL DE ESQUEMATICO



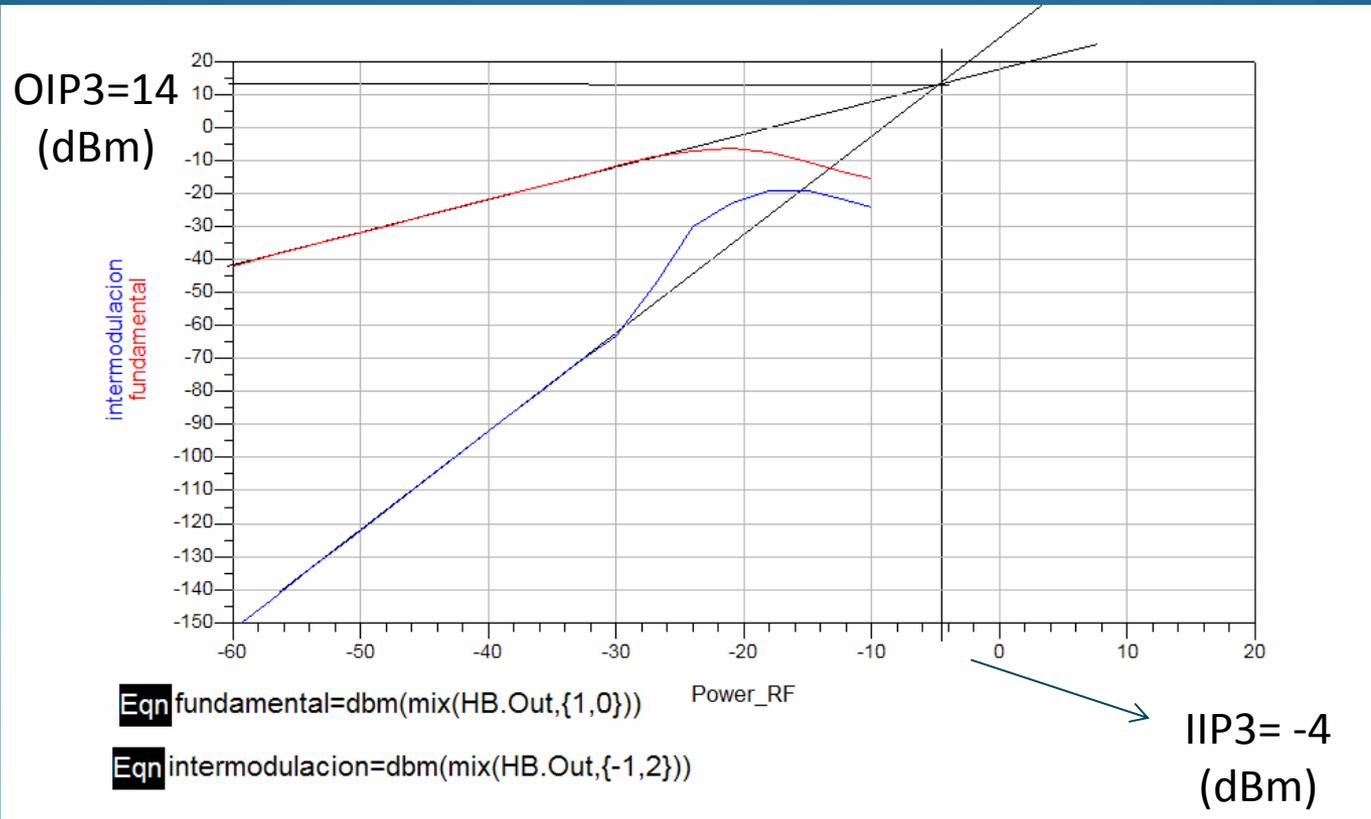
DISEÑO A NIVEL DE ESQUEMATICO



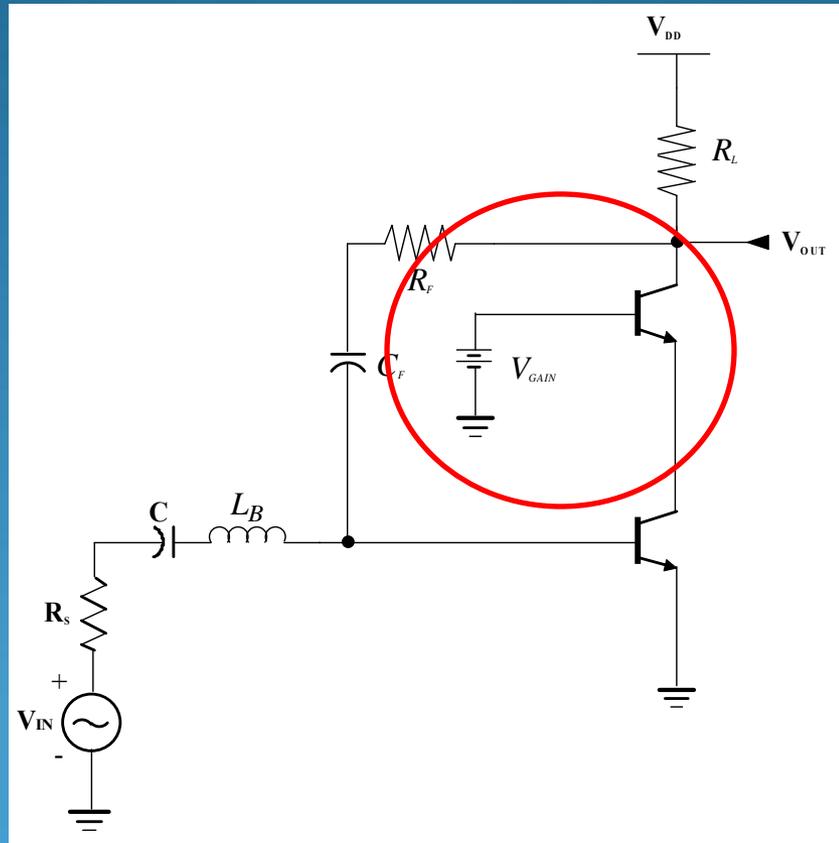
DISEÑO A NIVEL DE ESQUEMATICO



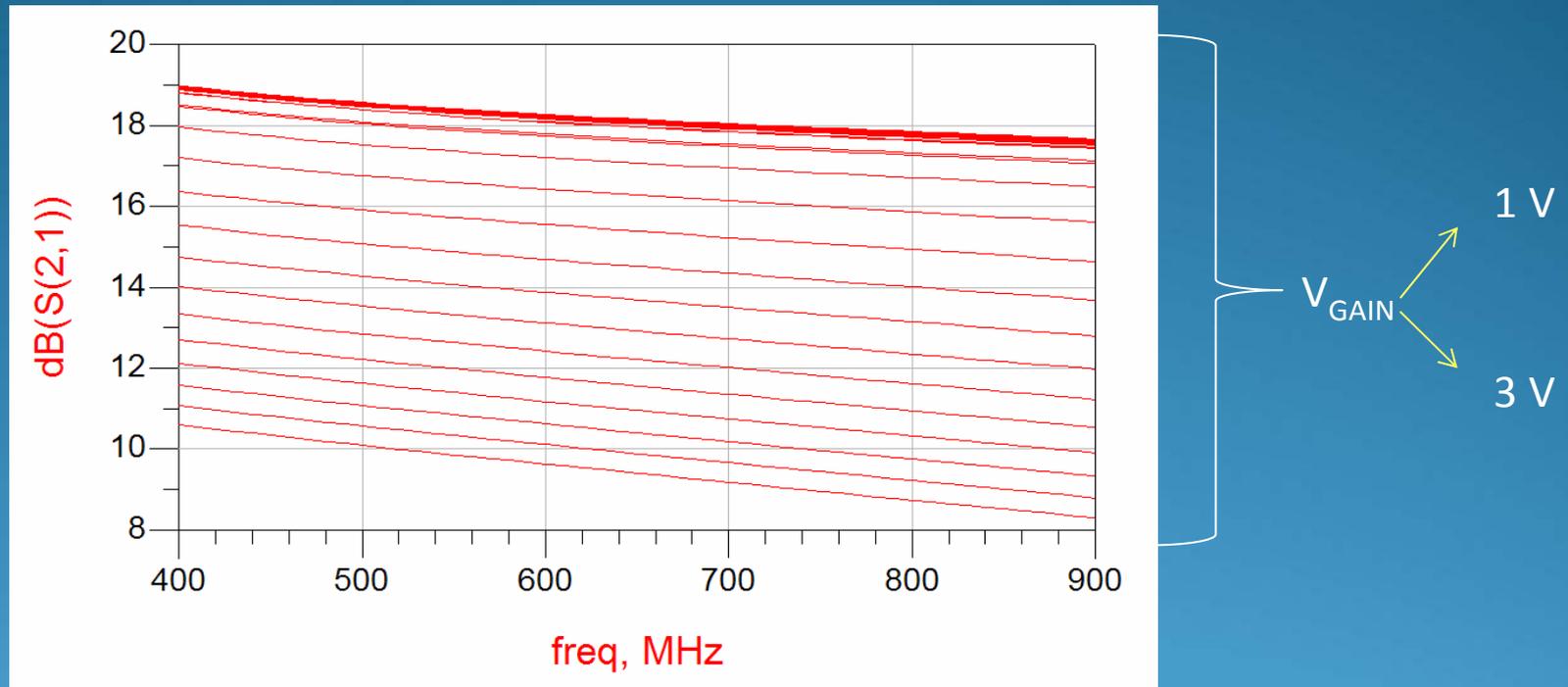
DISEÑO A NIVEL DE ESQUEMATICO



DISEÑO A NIVEL DE ESQUEMATICO



DISEÑO A NIVEL DE ESQUEMATICO



DISEÑO A NIVEL DE ESQUEMATICO

Frecuencia de trabajo (MHz)	De 470 a 862
Consumo (mW)	14
Ganancia de potencia (dB)	19 max - Δ 10
Figura de ruido (dB)	1.7
IIP3 (dBm)	-4
OIP3 (dBm)	14
Impedancia de entrada (Ω)	50
Impedancia de salida (Ω)	50

BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGÍA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

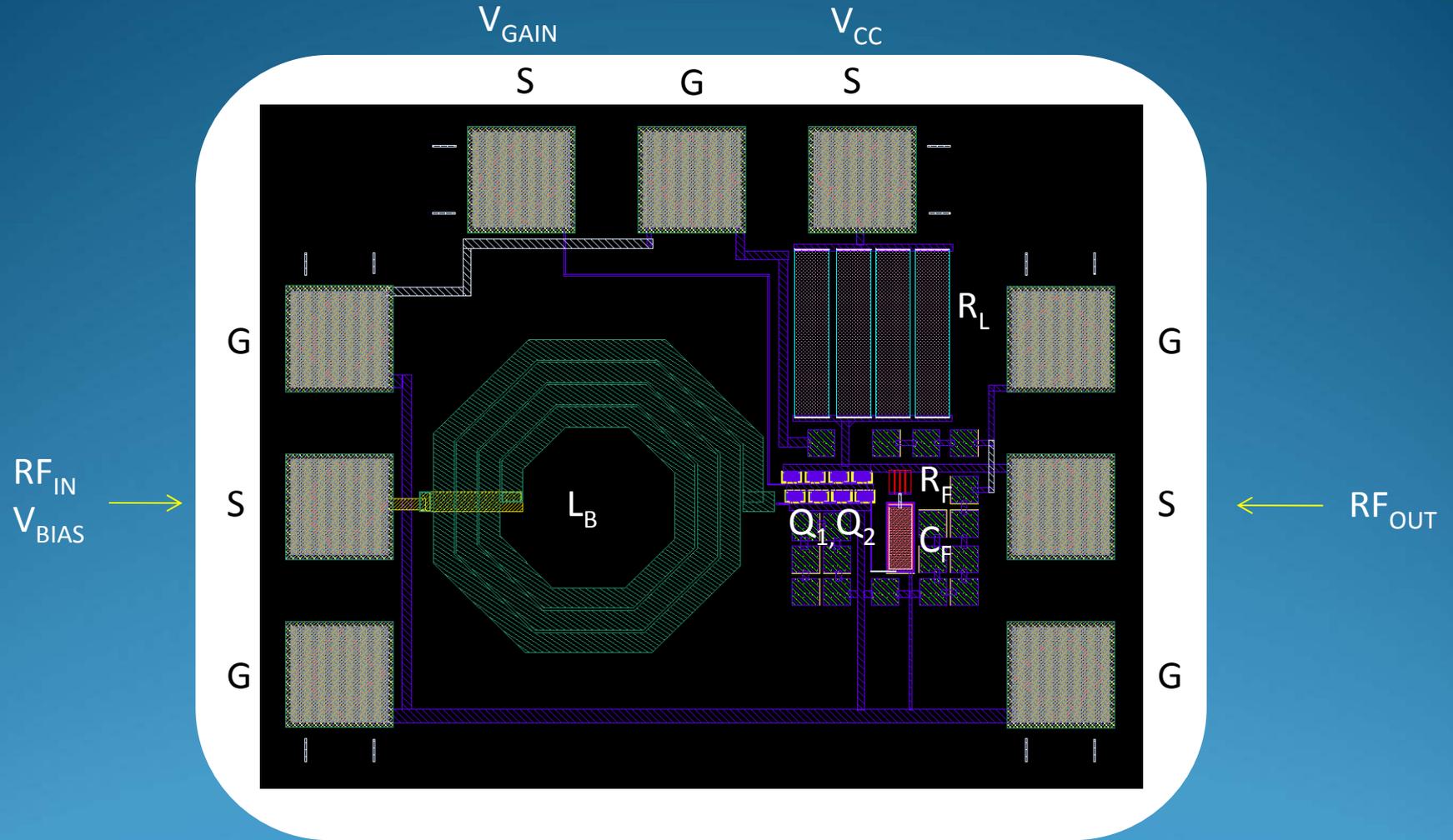
MEDIDAS DEL DISEÑO

BLOQUE 3:

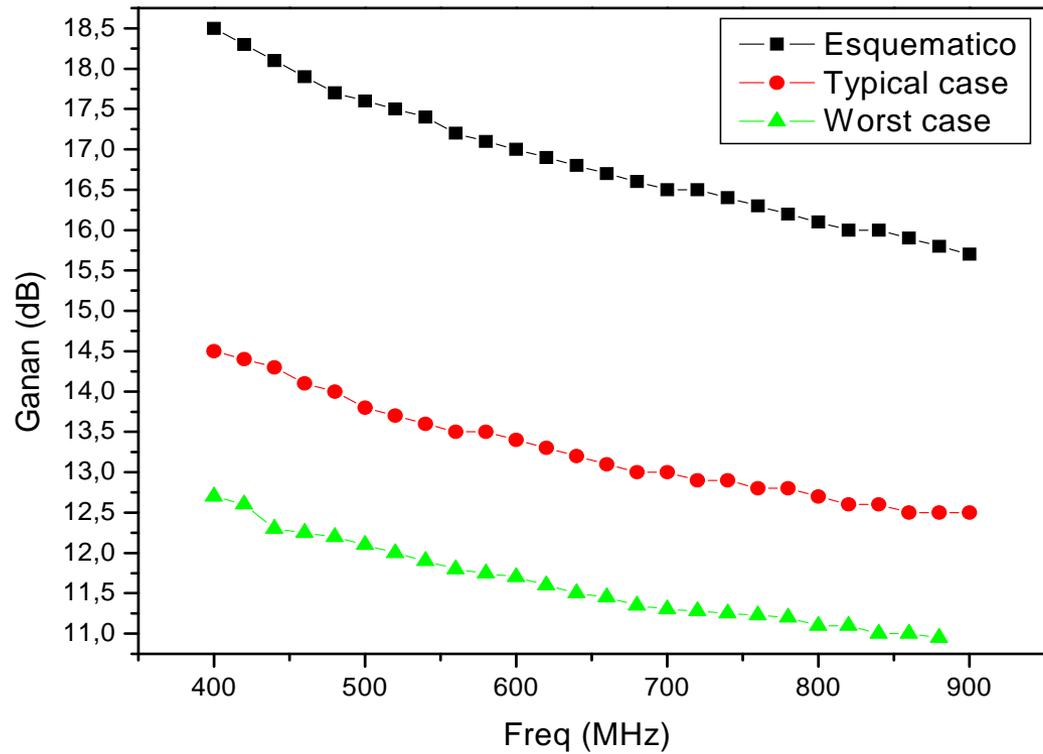
CONCLUSIONES

PRESUPUESTO

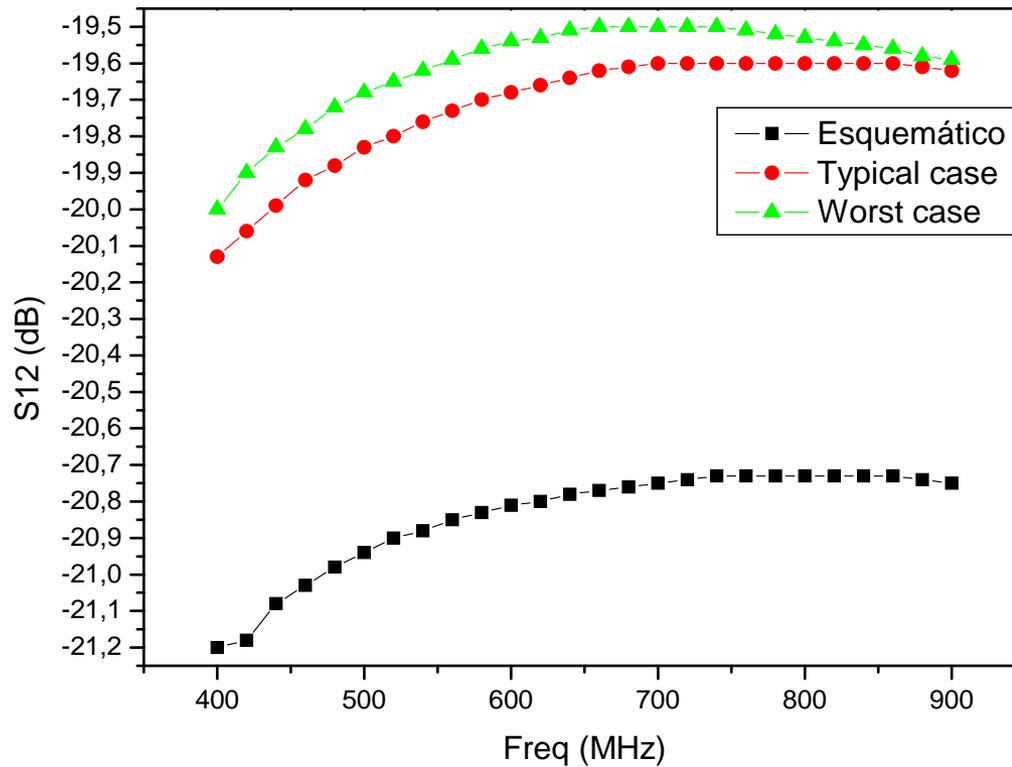
DISEÑO A NIVEL DE LAYOUT



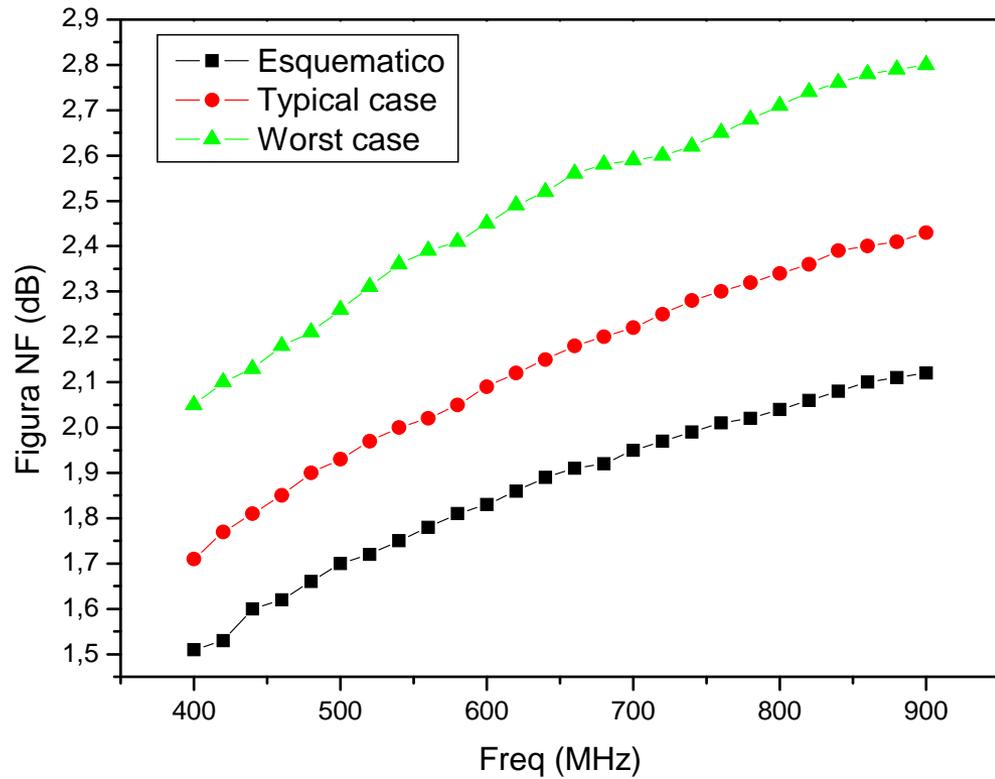
DISEÑO A NIVEL DE LAYOUT



DISEÑO A NIVEL DE LAYOUT

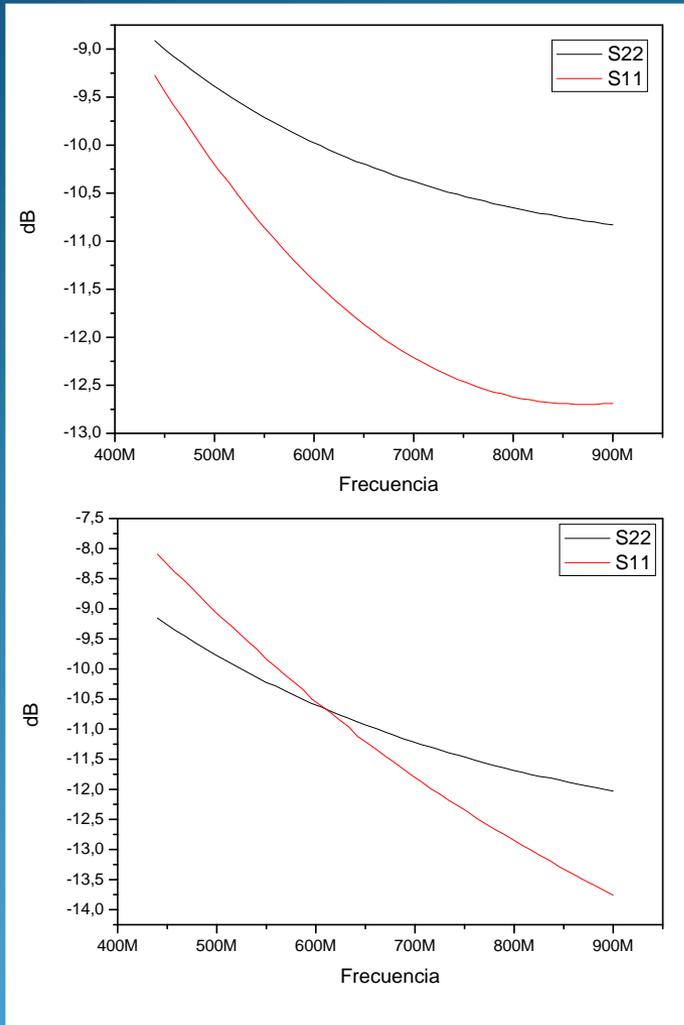


DISEÑO A NIVEL DE LAYOUT

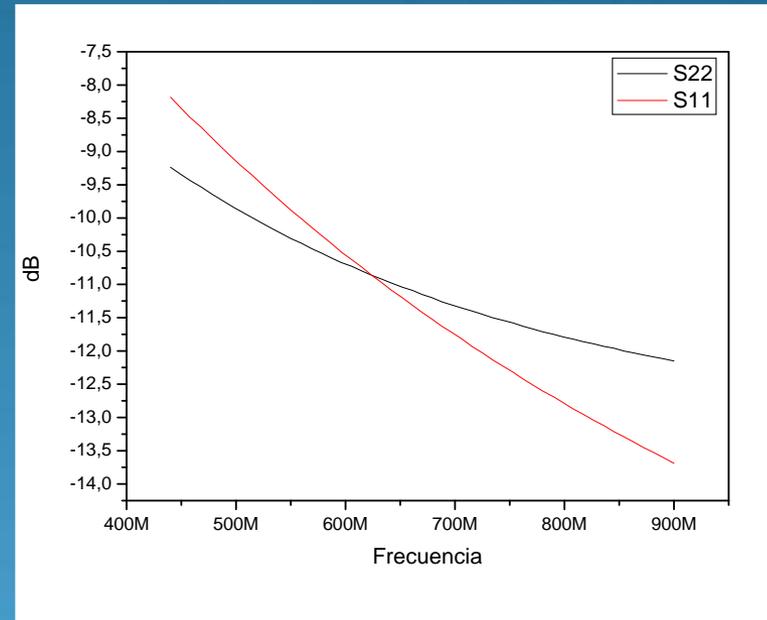


DISEÑO A NIVEL DE LAYOUT

Esquemático



Worst Case



Typical case

BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGÍA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

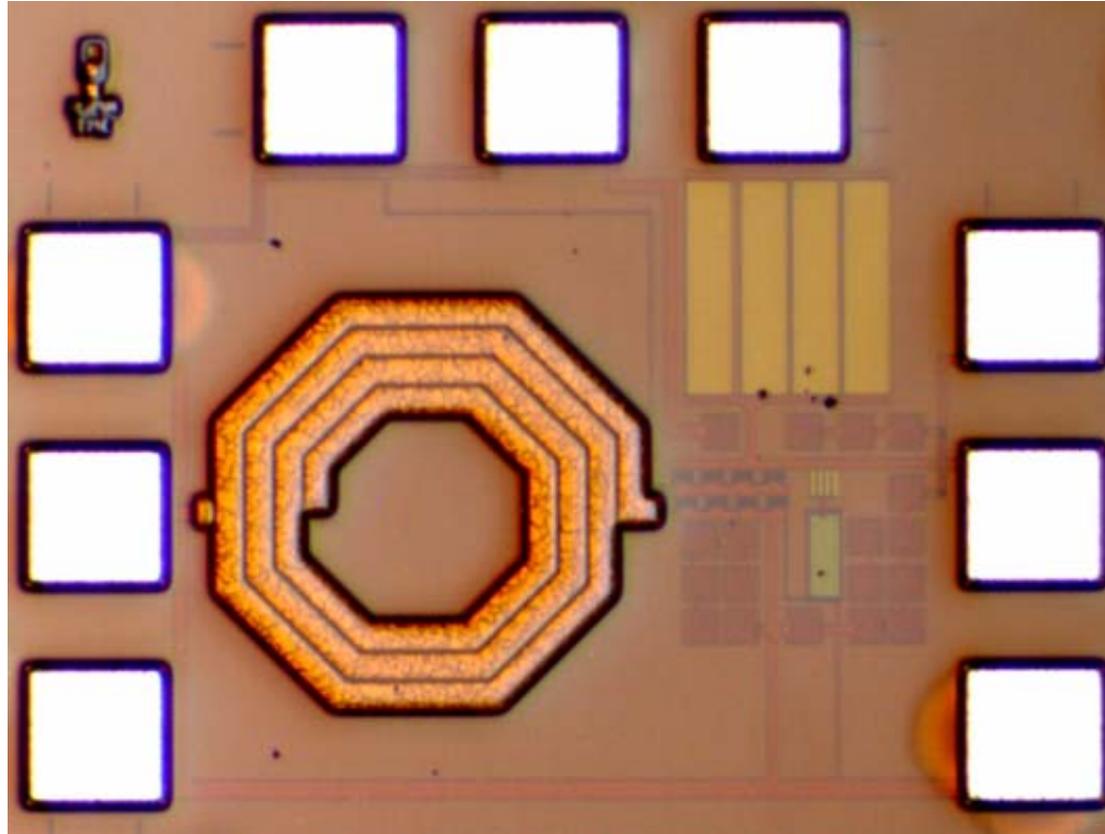
MEDIDAS DEL DISEÑO

BLOQUE 3:

CONCLUSIONES

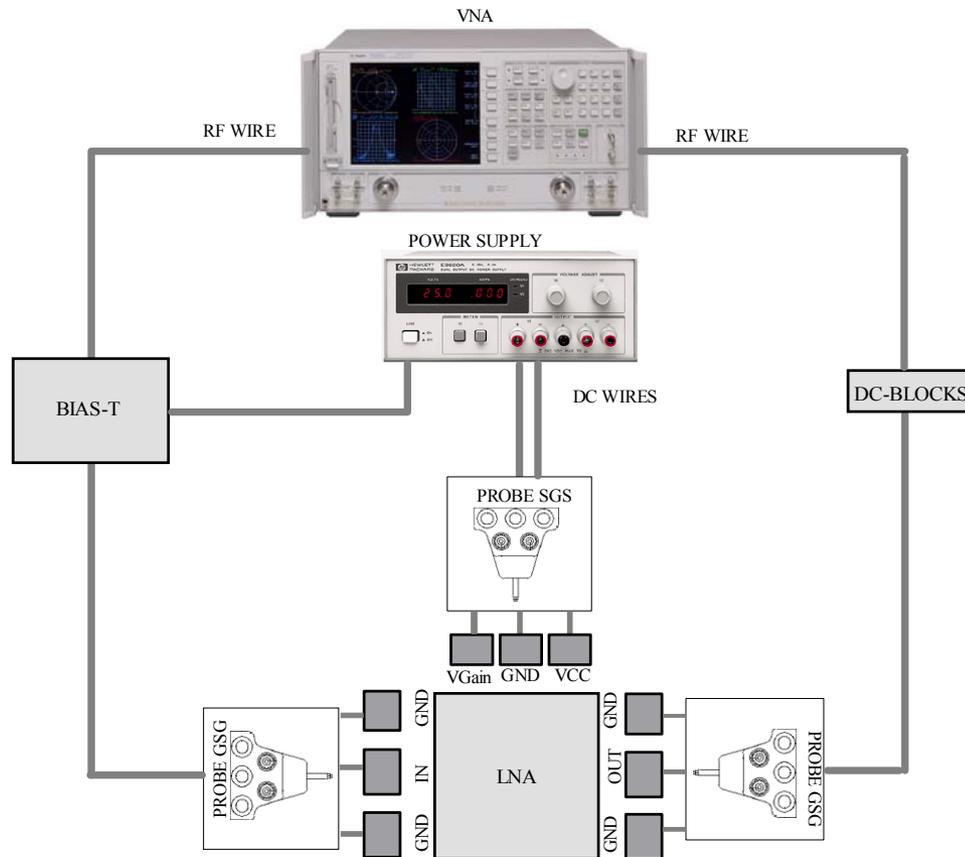
PRESUPUESTO

MEDIDAS DEL DISEÑO



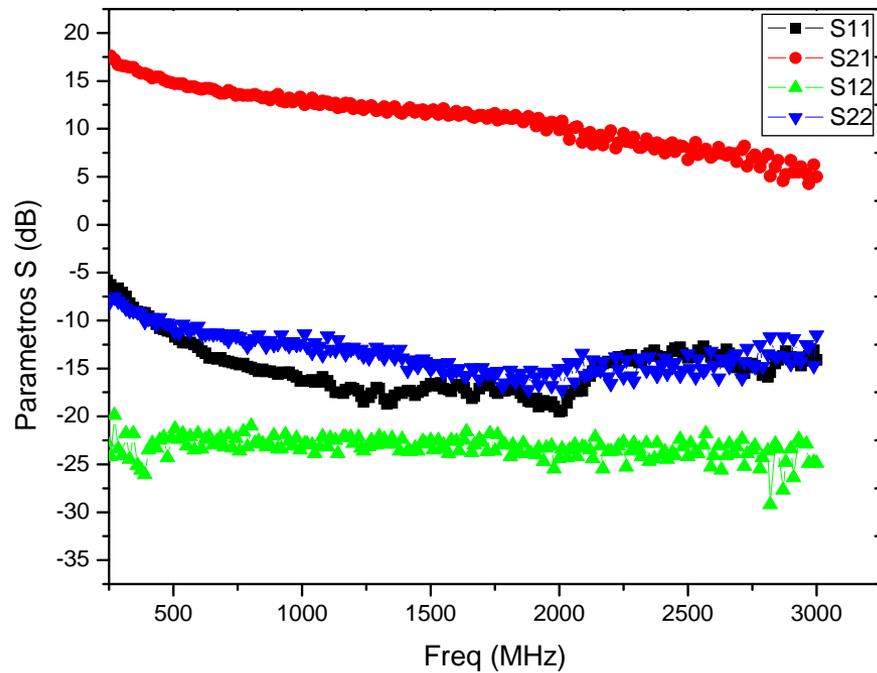
MEDIDAS DEL DISEÑO

Set-up parámetros S



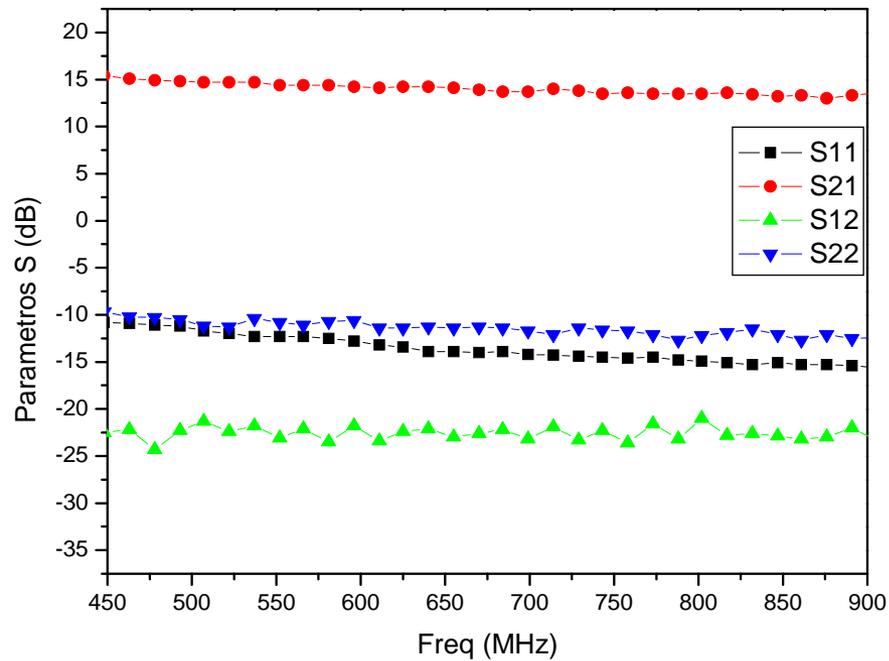
MEDIDAS DEL DISEÑO

Parámetros S en frecuencias de 250 MHz hasta 3 GHz



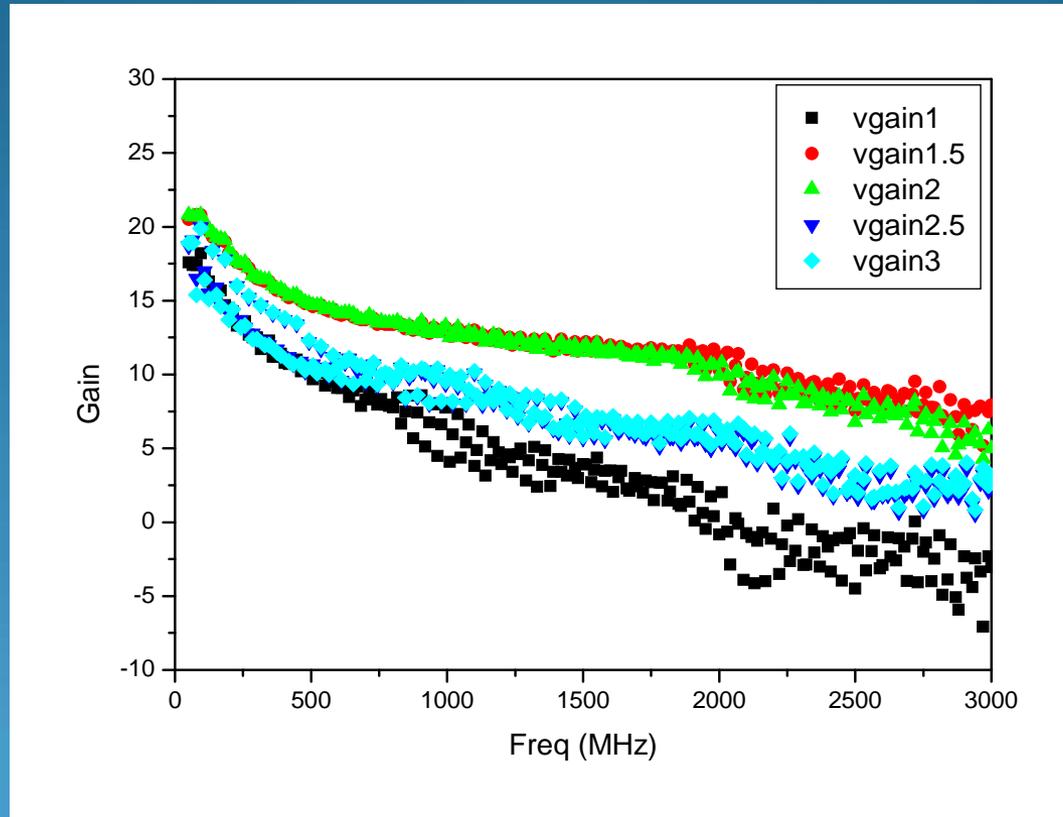
MEDIDAS DEL DISEÑO

Parámetros S en frecuencias de 450 MHz hasta 900 MHz



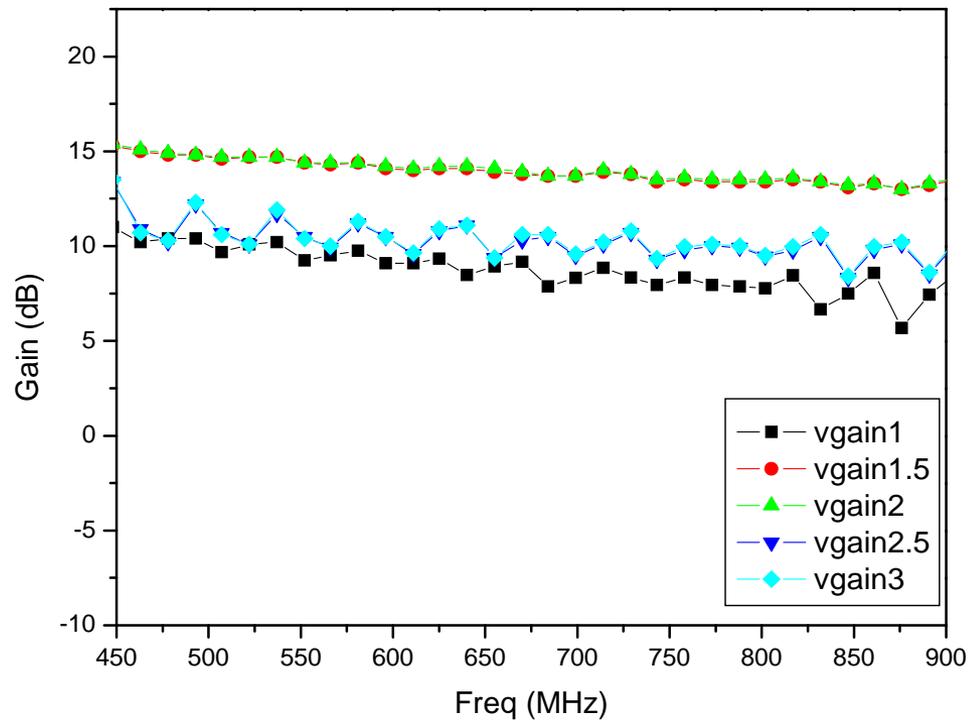
MEDIDAS DEL DISEÑO

Ganancia en frecuencias hasta 3 GHz variando VGain



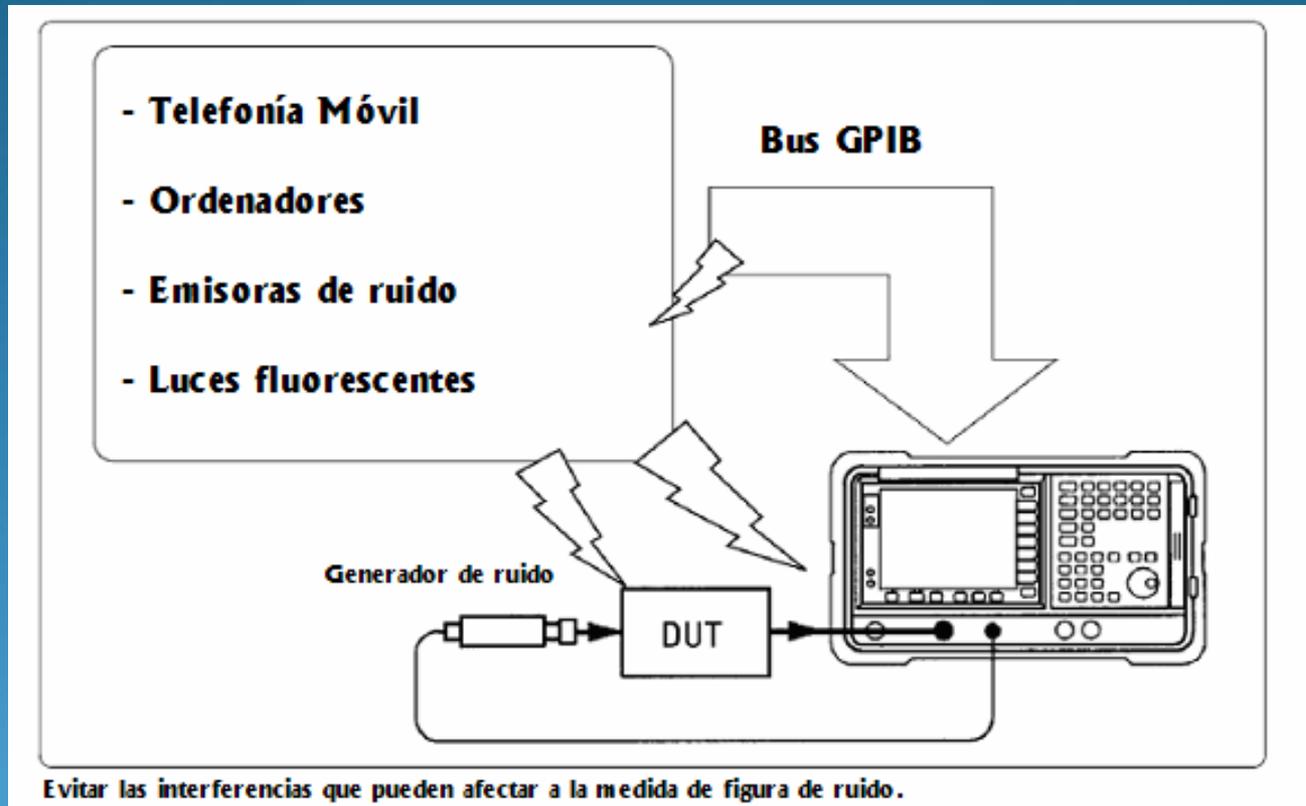
MEDIDAS DEL DISEÑO

Ganancia en la frecuencia de trabajo variando VGain



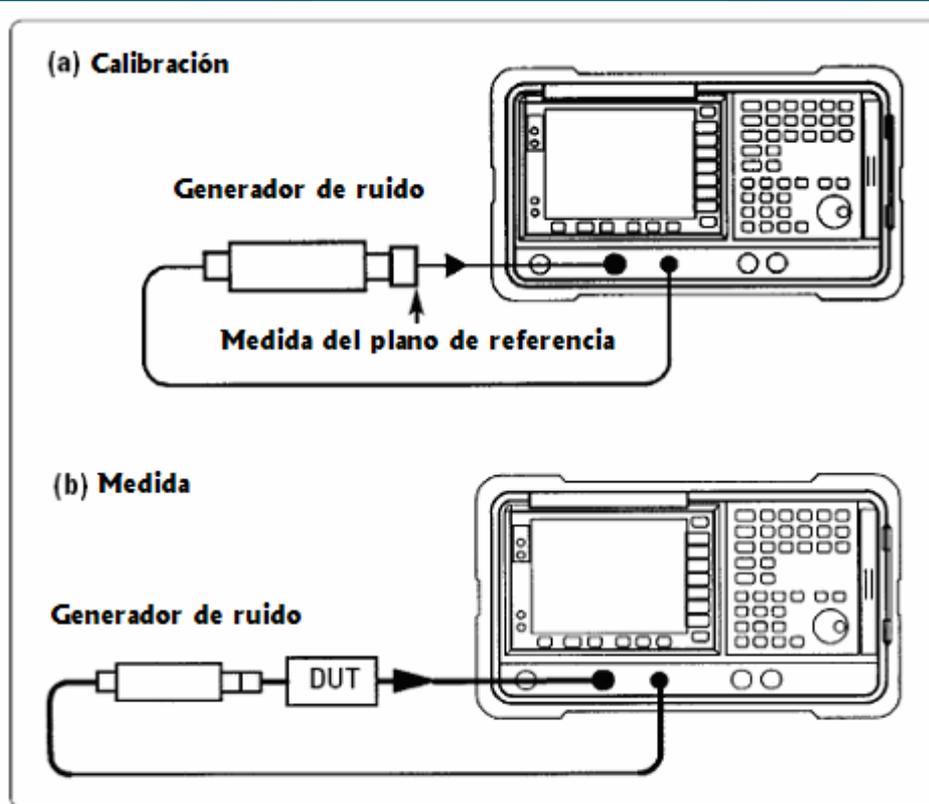
MEDIDAS DEL DISEÑO

Set-up medida del ruido



MEDIDAS DEL DISEÑO

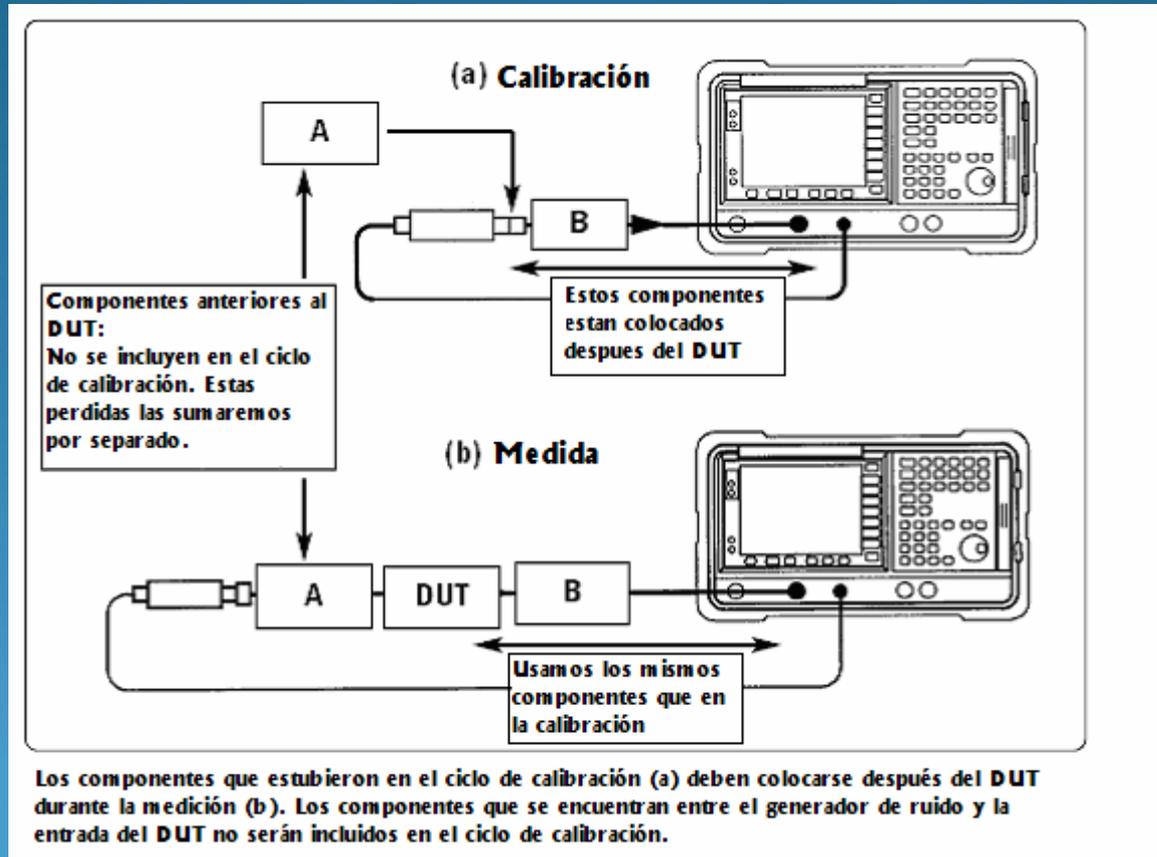
Set-up medida del ruido



La medida de la figura de ruido requiere dos pasos:
(a) Calibración, (b) Medida del DUT.

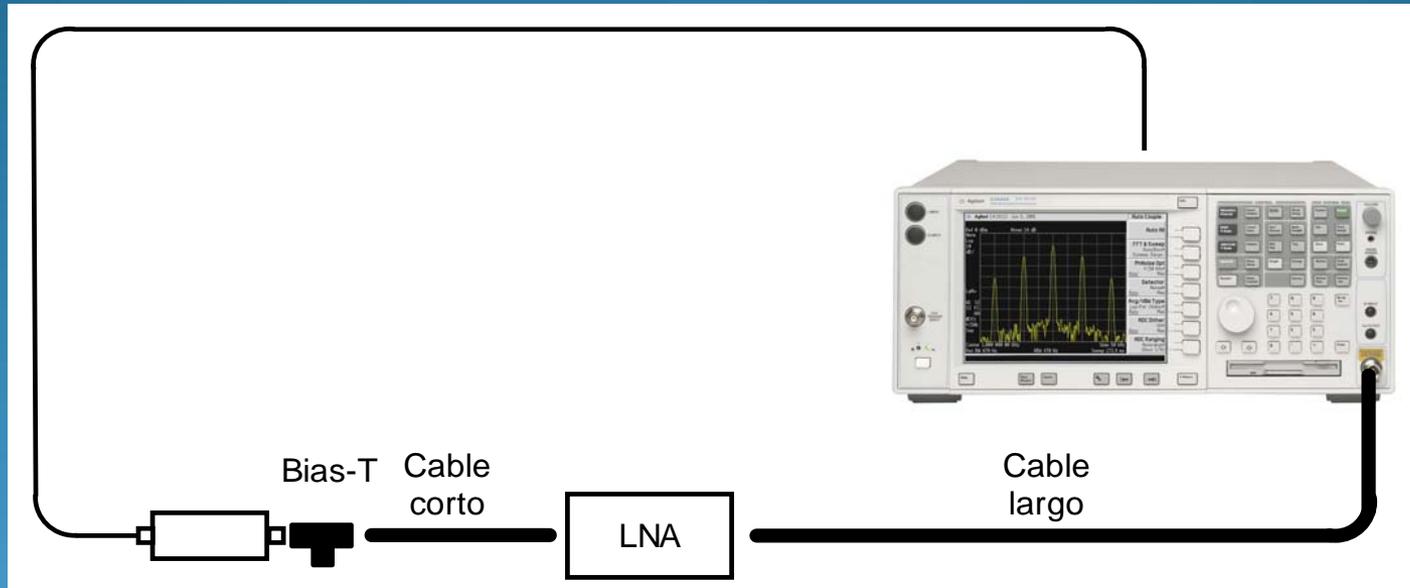
MEDIDAS DEL DISEÑO

Set-up medida del ruido



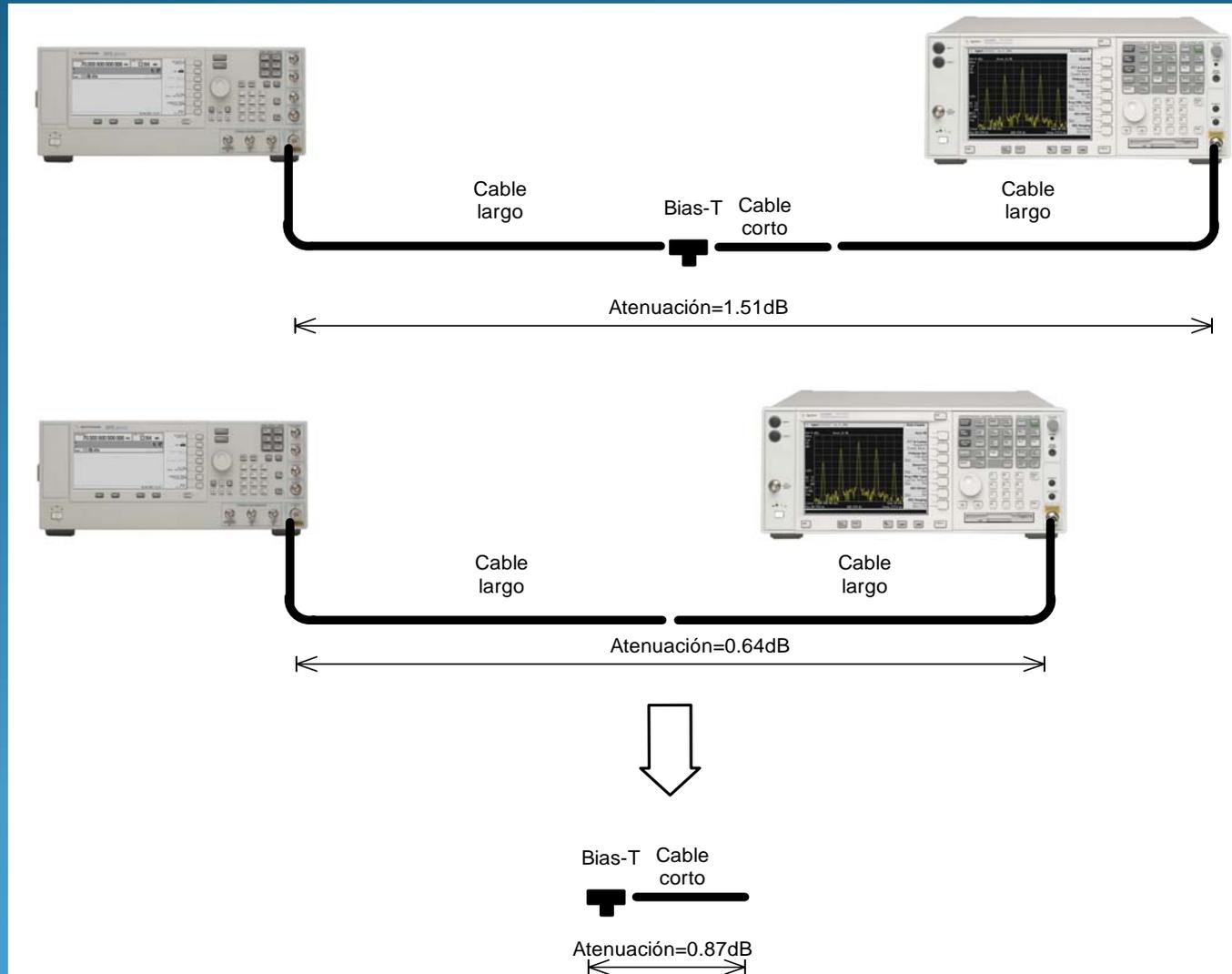
MEDIDAS DEL DISEÑO

Set-up medida del ruido



MEDIDAS DEL DISEÑO

Set-up medida del ruido



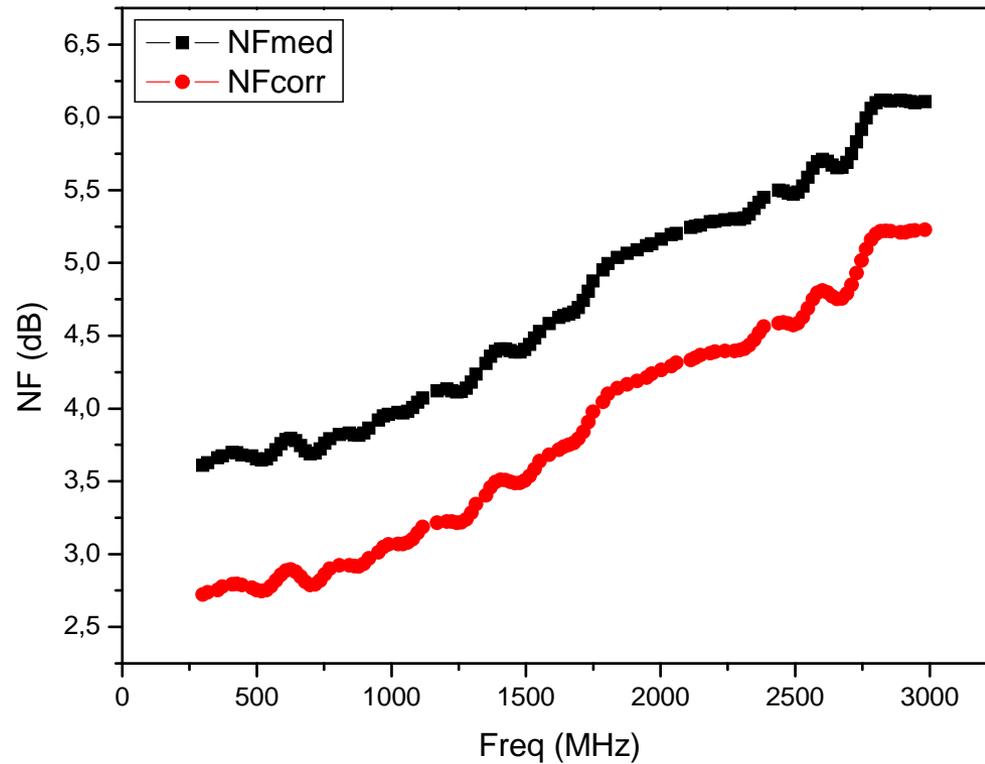
MEDIDAS DEL DISEÑO

Set-up medida del ruido



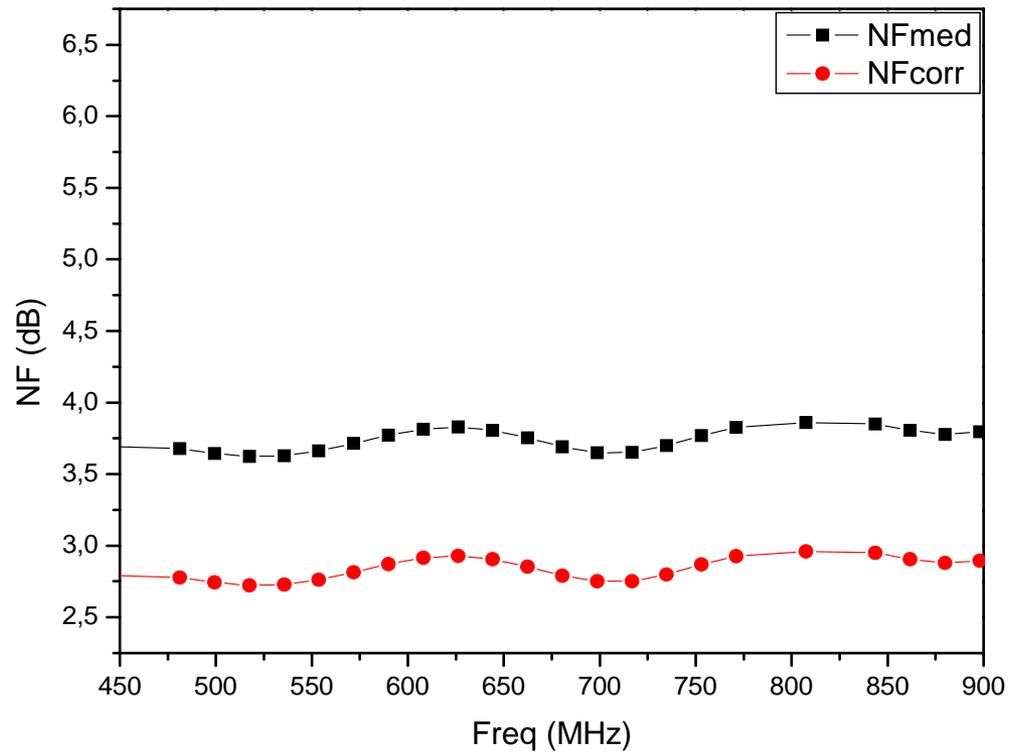
MEDIDAS DEL DISEÑO

Set-up medida del ruido



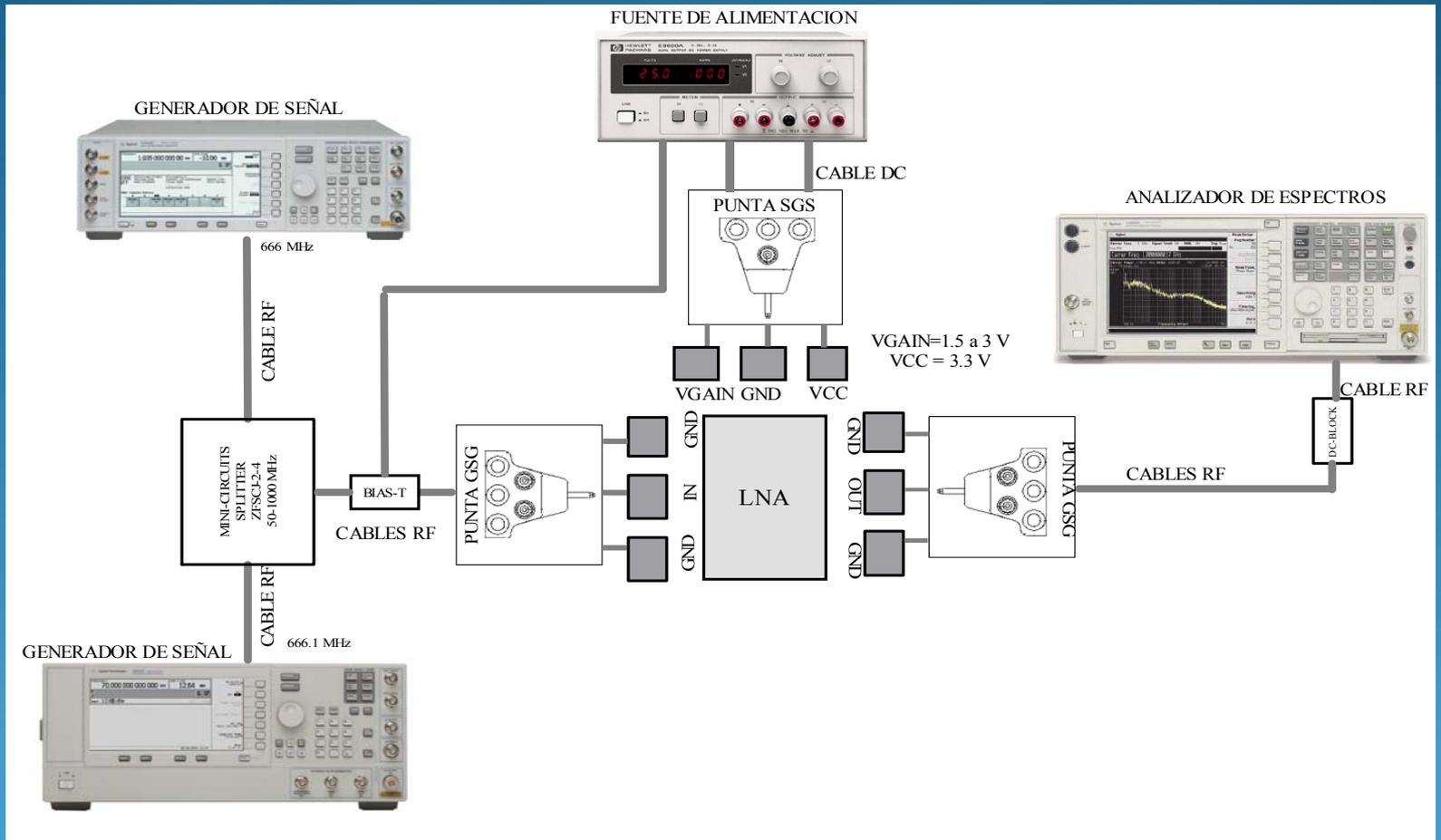
MEDIDAS DEL DISEÑO

Set-up medida del ruido



MEDIDAS DEL DISEÑO

Set-up medida de la linealidad



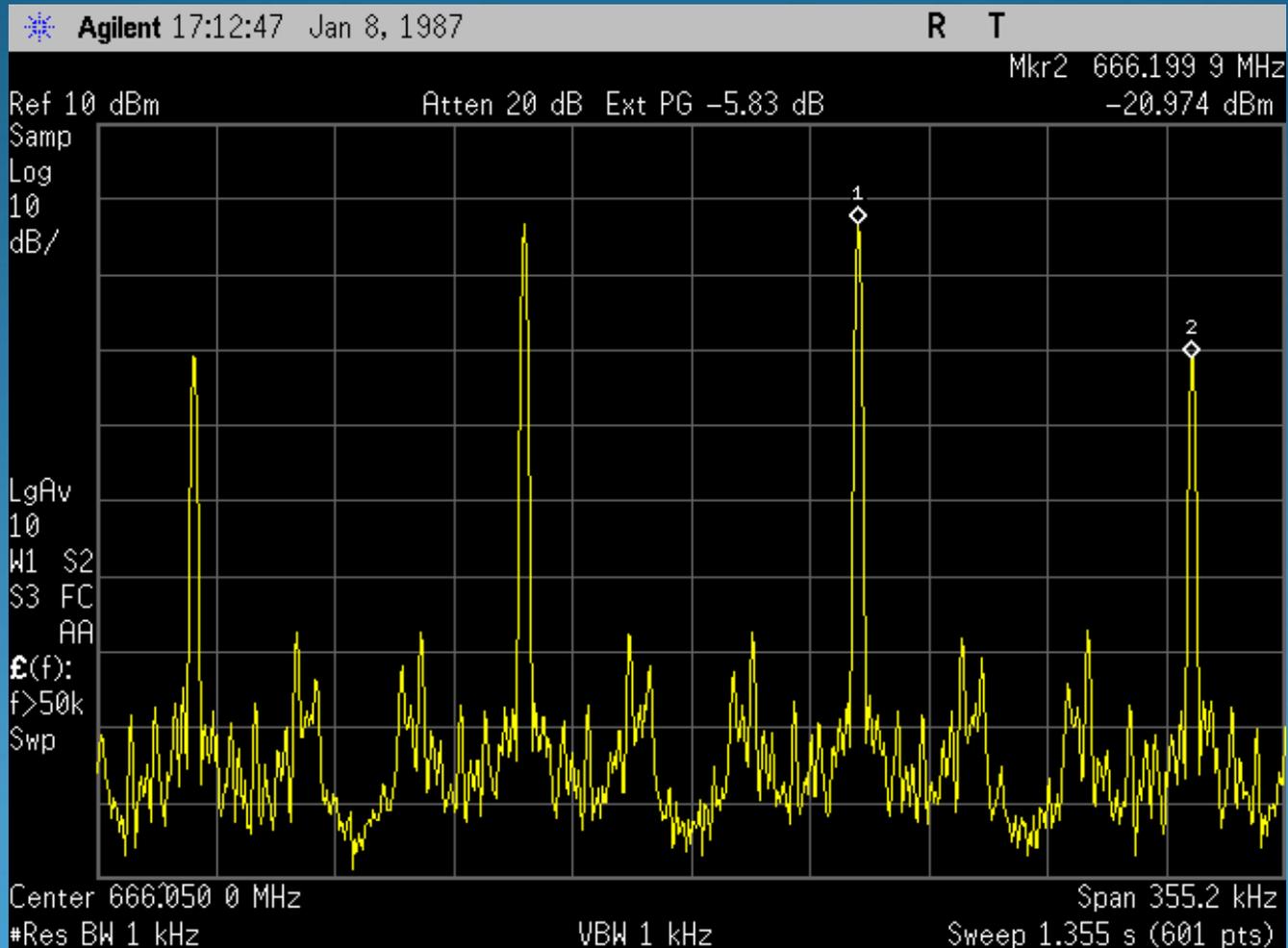
MEDIDAS DEL DISEÑO

Set-up medida de la linealidad



MEDIDAS DEL DISEÑO

Medida de la linealidad

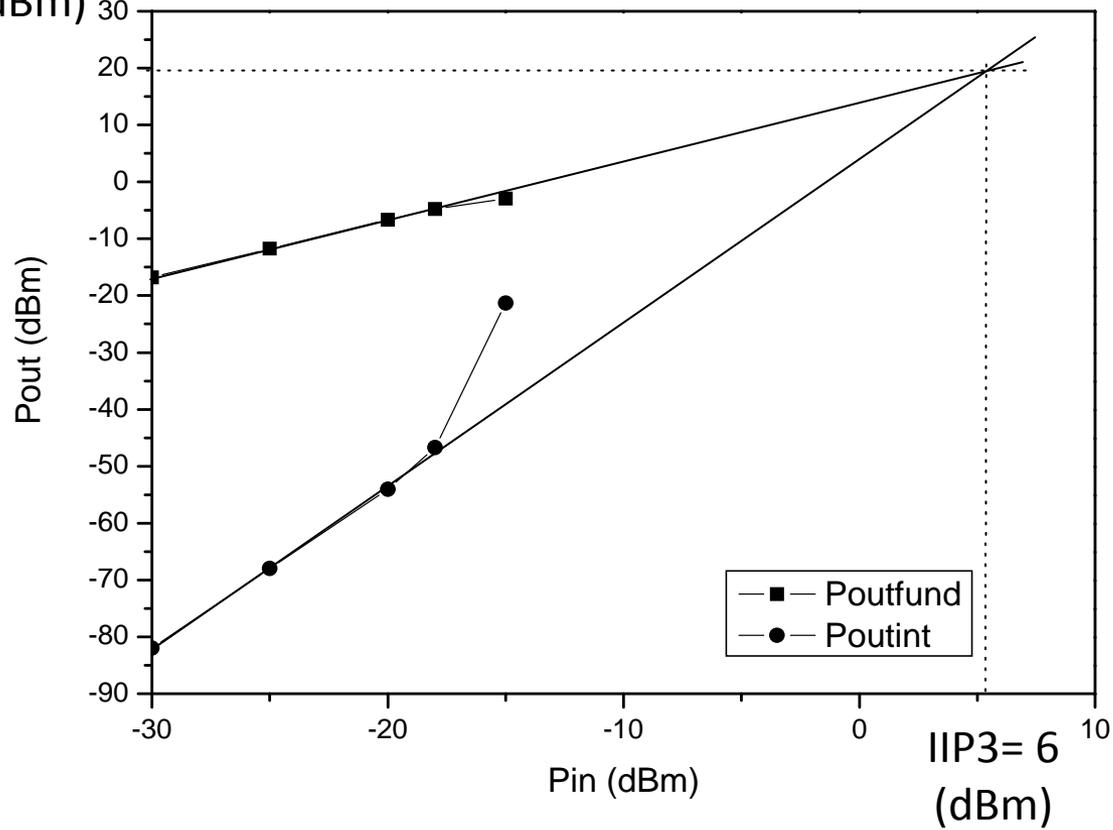


MEDIDAS DEL DISEÑO

Medida de la linealidad

OIP3= 20

(dBm)



BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGÍA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

CONCLUSIONES

LNA	Simulaciones <i>post-layout</i> LNA	Medidas
S_{21} (dB)	18,2	15
NF (dB)	1,9	2,7
Consumo (mW)	14	11,25
Frec. De medida (MHz)	470-862	470-862
IIP3 (dBm)	-5	6
I_{TOTAL} (mA)	4,2	3,4
Vcc (V)	3,3	3,3

CONCLUSIONES

LNA	IUMA	Andreas Kämpe	Patrick Antoine	Youchun Liao
Tecnología	SiGe	CMOS	SiGe	CMOS
Vdd (V)	3,3	3,3	2,8	2,5
Consumo (mW)	11,25	36	47,6	30
Frec. De medida (MHz)	470-862	470-862	470-862	50-860
Ganancia de potencia(dB)	15	26	14	13,4
IIP3 (dBm)	6	4,5	12	3,3
NF (dB)	2,7	4,1	8	3,5
Referencia	Este proyecto	[22]	[21]	[23]

CONCLUSIONES

Publicaciones en congresos internacionales:

- “A SiGe Front-End for a portable DVB-H Receiver” en el *XXII Conference on Design of Circuits and Integrated Systems (Sevilla 2007)*
- “A BiCMOS Chipset for a DVB-H front-end receiver” en el *XXIII Conference on Design of Circuits and Integrated Systems (Grenoble 2008)*

BLOQUE 1:

INTRODUCCION

OBJETIVOS

TECNOLOGÍA S35D4

TEORIA DE LOS LNAs

BLOQUE 2:

DISEÑO A NIVEL DE ESQUEMATICO

DISEÑO A NIVEL DE LAYOUT

MEDIDAS DEL DISEÑO

BLOQUE 3:

CONCLUSIONES

PRESUPUESTO

PRESUPUESTO

Descripción	Gastos
Costes de recursos humanos	209,15€
Costes de ingeniería	32.256€
Costes de amortización	237,8€
Costes de medida	1099,23€
Costes de fabricación	450€
Otros costes	151,00€
PRESUPUESTO FINAL	34.403,18€
TOTAL (IGIC 5%)	36.123,77€

Universidad de Las Palmas de Gran Canaria



Escuela Universitaria de Ingeniería Técnica de Telecomunicación

Diseño de un Amplificador de Bajo Ruido (LNA) para un receptor basado en el Estándar DVB-H

Autor: D. Jonás Pérez Quintana

Tutor: Dr. D. Francisco Javier Del Pino Suárez

Cotutor: D. Hugo García Vázquez