

# ***Diseño de un Amplificador de Bajo Ruido (LNA) en Tecnología SiGe 0,35 $\mu\text{m}$ para el estándar inalámbrico IEEE 802.11a***

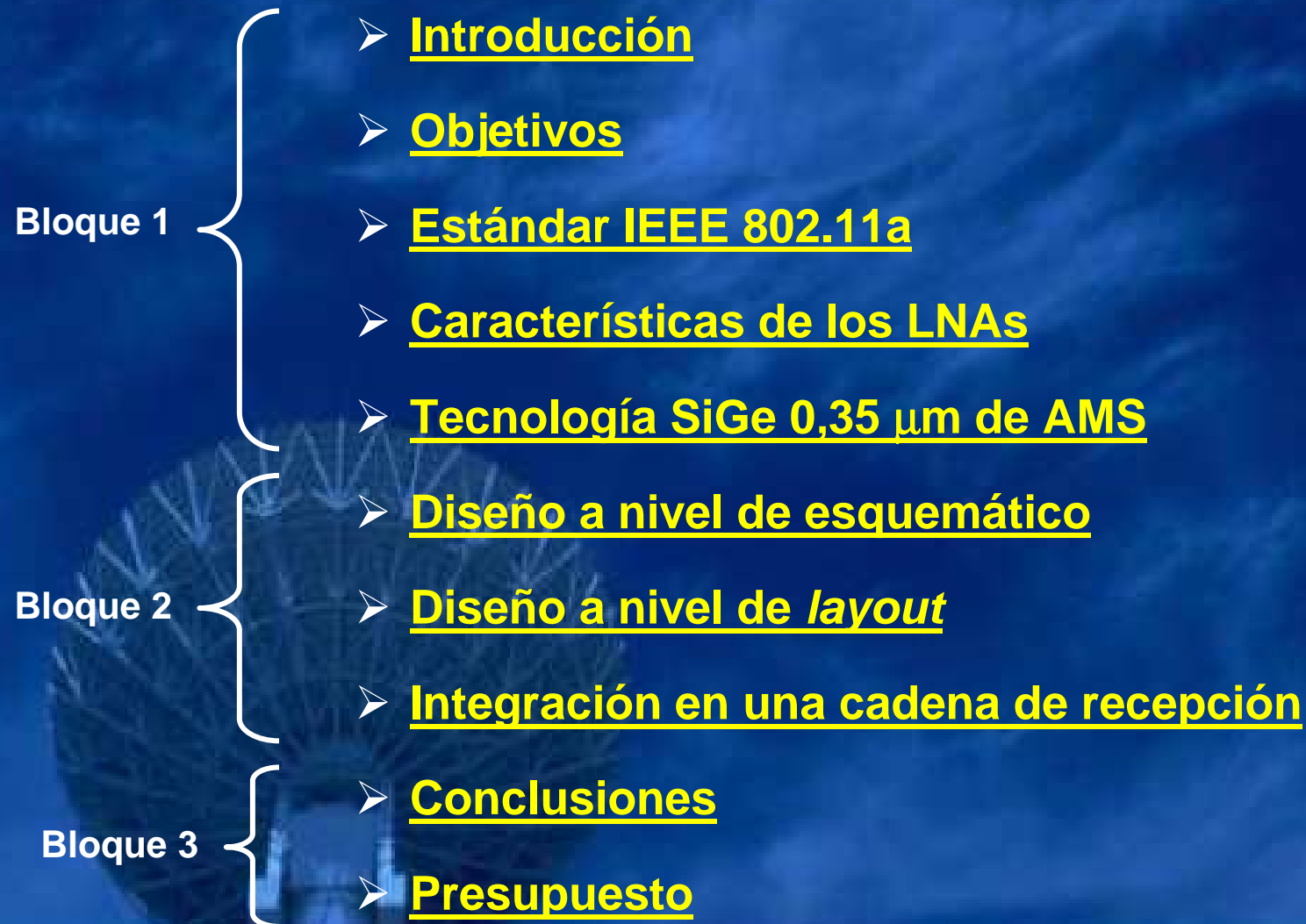


***Autor: Jesús Rubén Pulido Medina  
EUITT Sistemas Electrónicos  
ULPGC***

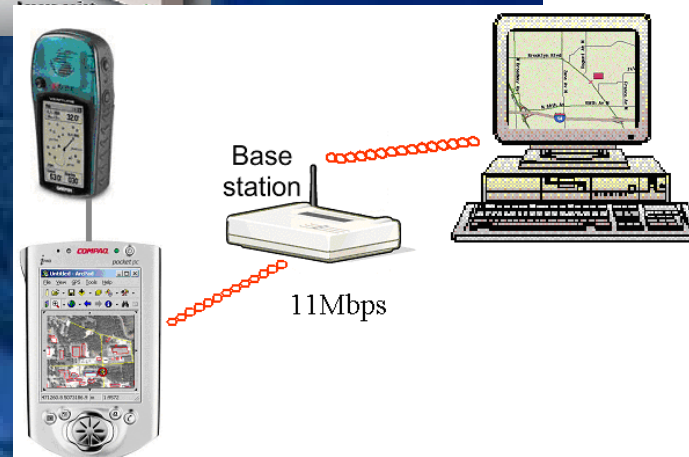
***Tutor: Francisco Javier del Pino Suárez  
Cotutor: Sunil Lalchand Khemchandani  
Abril de 2004***

***Proyecto Fin de Carrera***

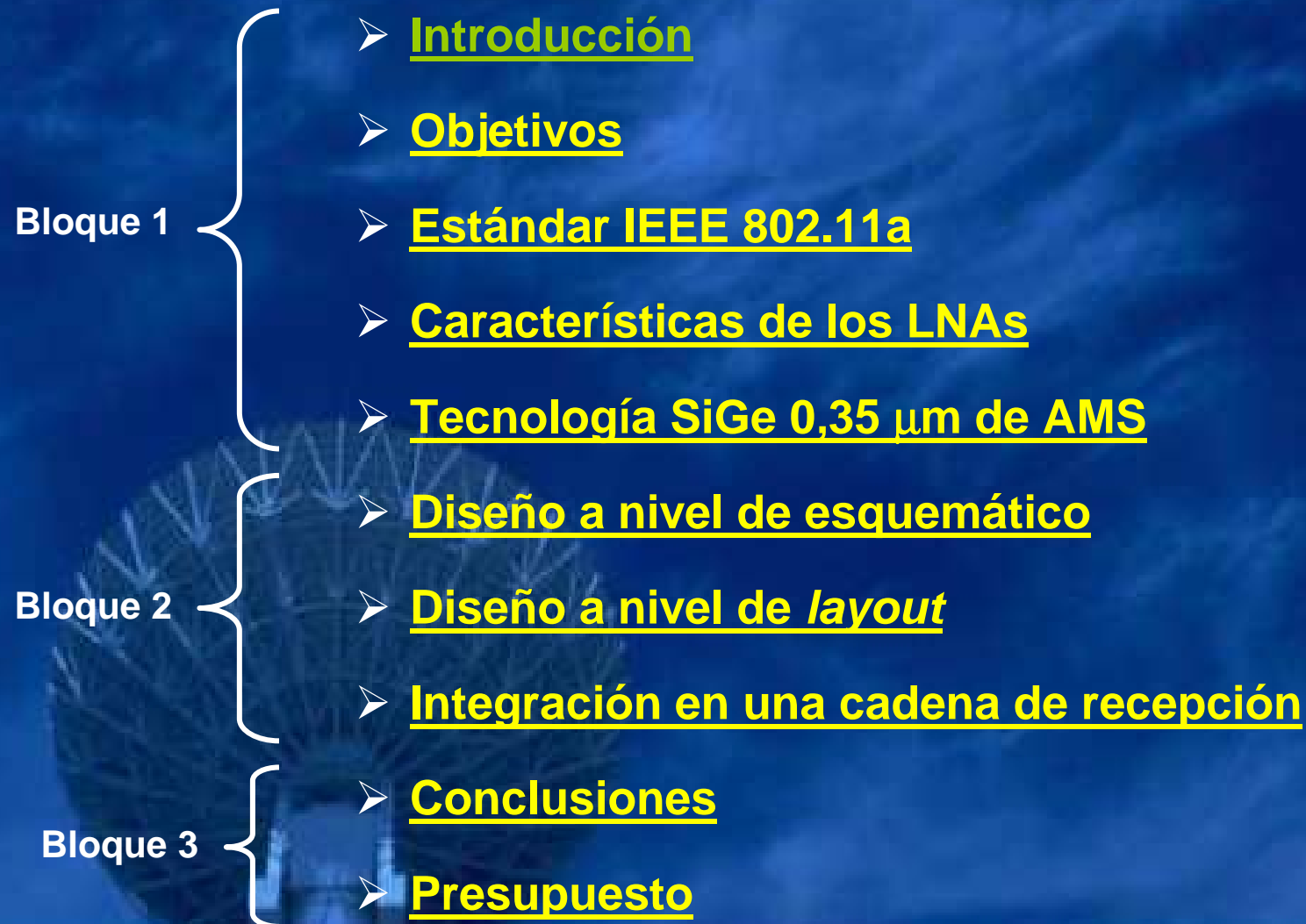
- Estructura del Proyecto



- Introducción



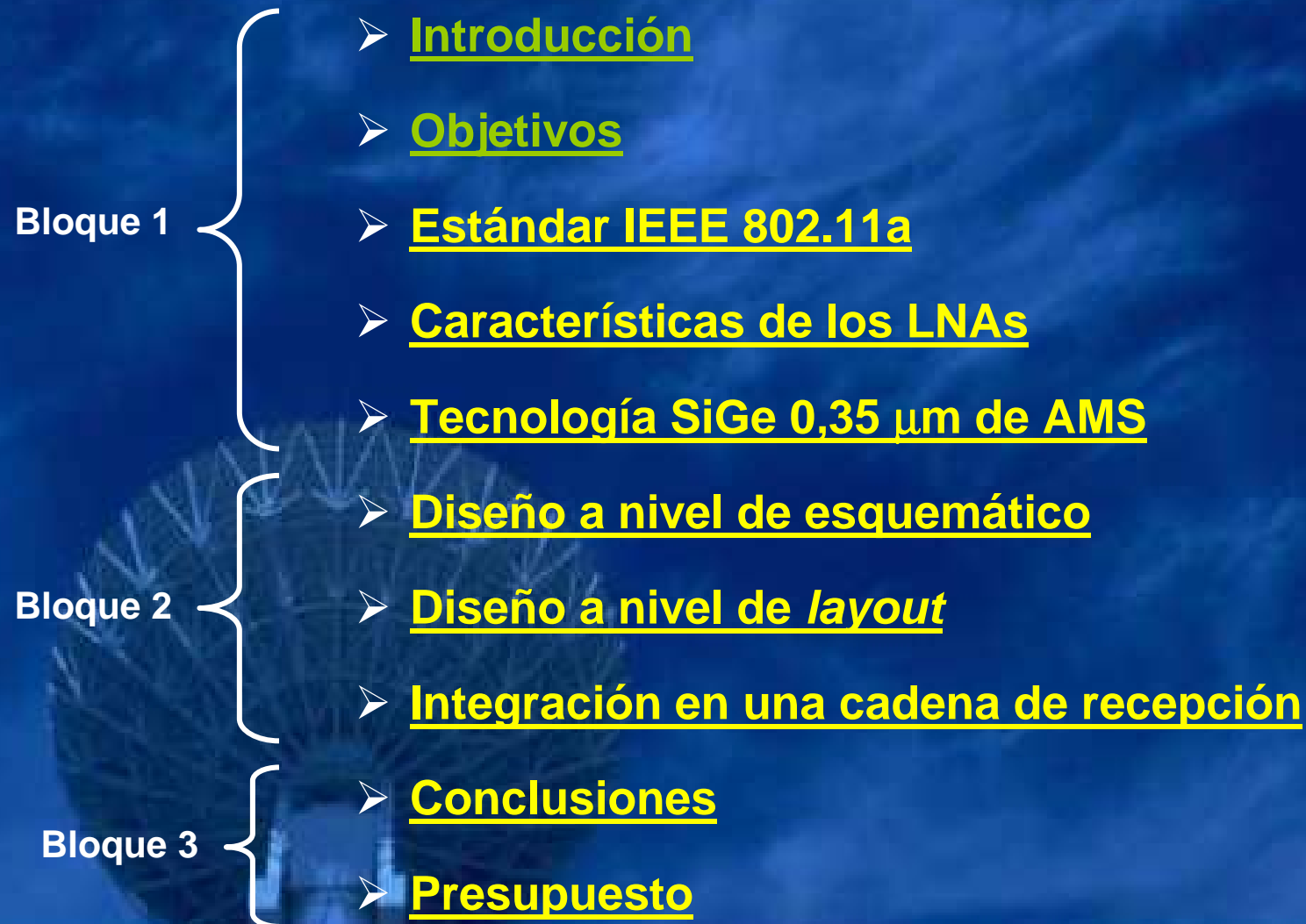
- Estructura del Proyecto



## • Objetivos

- Diseño de un LNA con tecnología SiGe 0,35  $\mu\text{m}$  para el estándar inalámbrico IEEE 802.11a.
- Integración de dicho amplificador en un receptor de conversión directa.
- Verificación de la validez de la tecnología empleada en la implementación de un LNA para dicho estándar.

- Estructura del Proyecto





- Estándar IEEE 802.11a
  - ◊ Características de los sistemas de radiofrecuencia (RF)
  - ◊ Características del estándar IEEE 802.11a
  - ◊ Tipos de receptores



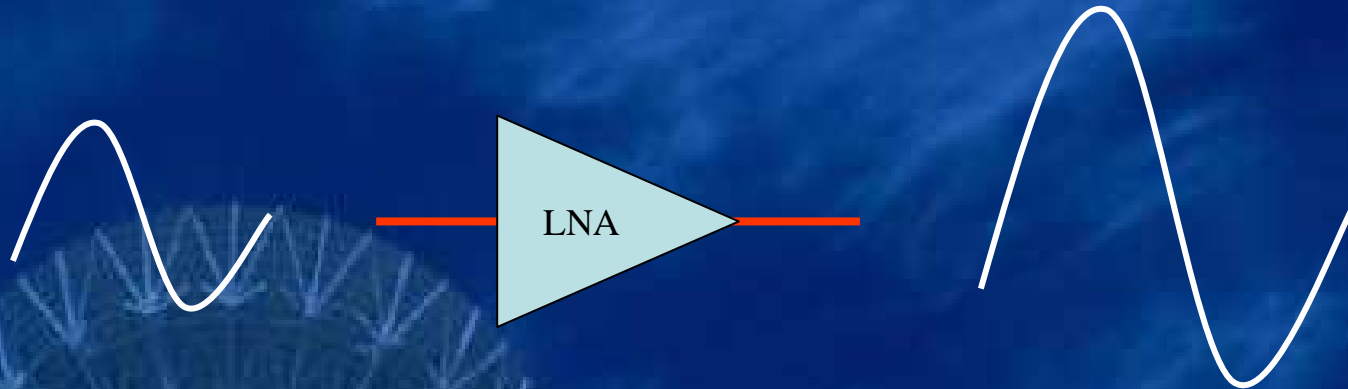
- Características de los sistemas de RF
  - Ganancia
  - Figura de ruido (NF)
  - Punto de intercepción de Tercer Orden (IP3)
  - Coeficiente de onda estacionario (VSWR)





- Ganancia

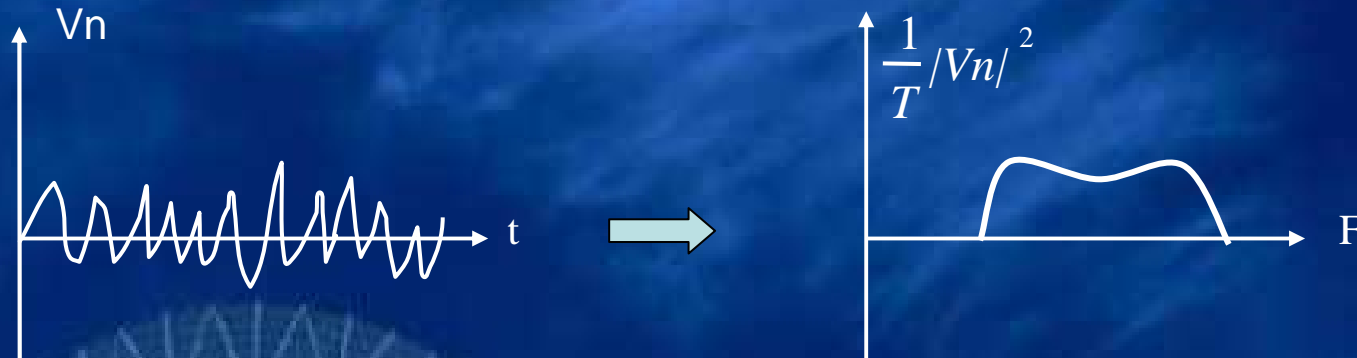
Relación entre las amplitudes de las señales de entrada y salida de un circuito



$$G = \frac{V_{salida}}{V_{entrada}}$$

$$G(dB) = 20 \log \left( \frac{V_{salida}}{V_{entrada}} \right)$$

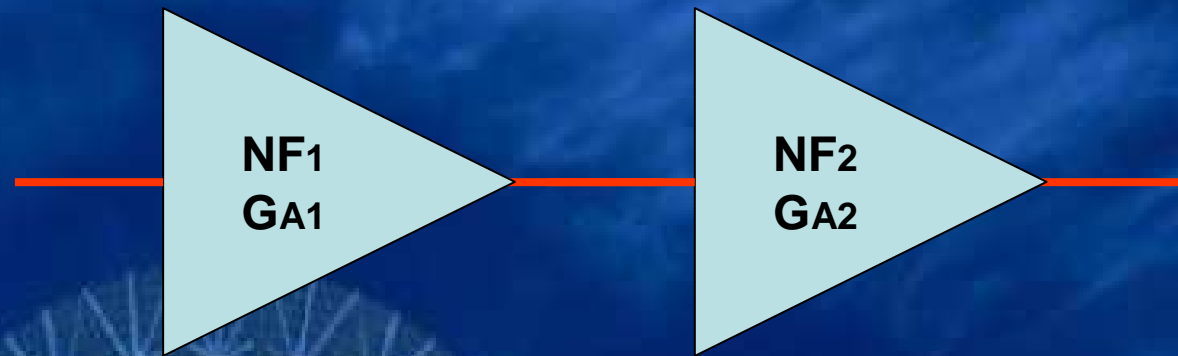
- Figura de ruido



$$NF = \frac{P_{N0}}{P_{Ni} \cdot G_A}$$

$$NF = \frac{P_{Si} / P_{Ni}}{P_{S0} / P_{N0}} = \frac{SNR_i}{SNR_0}$$

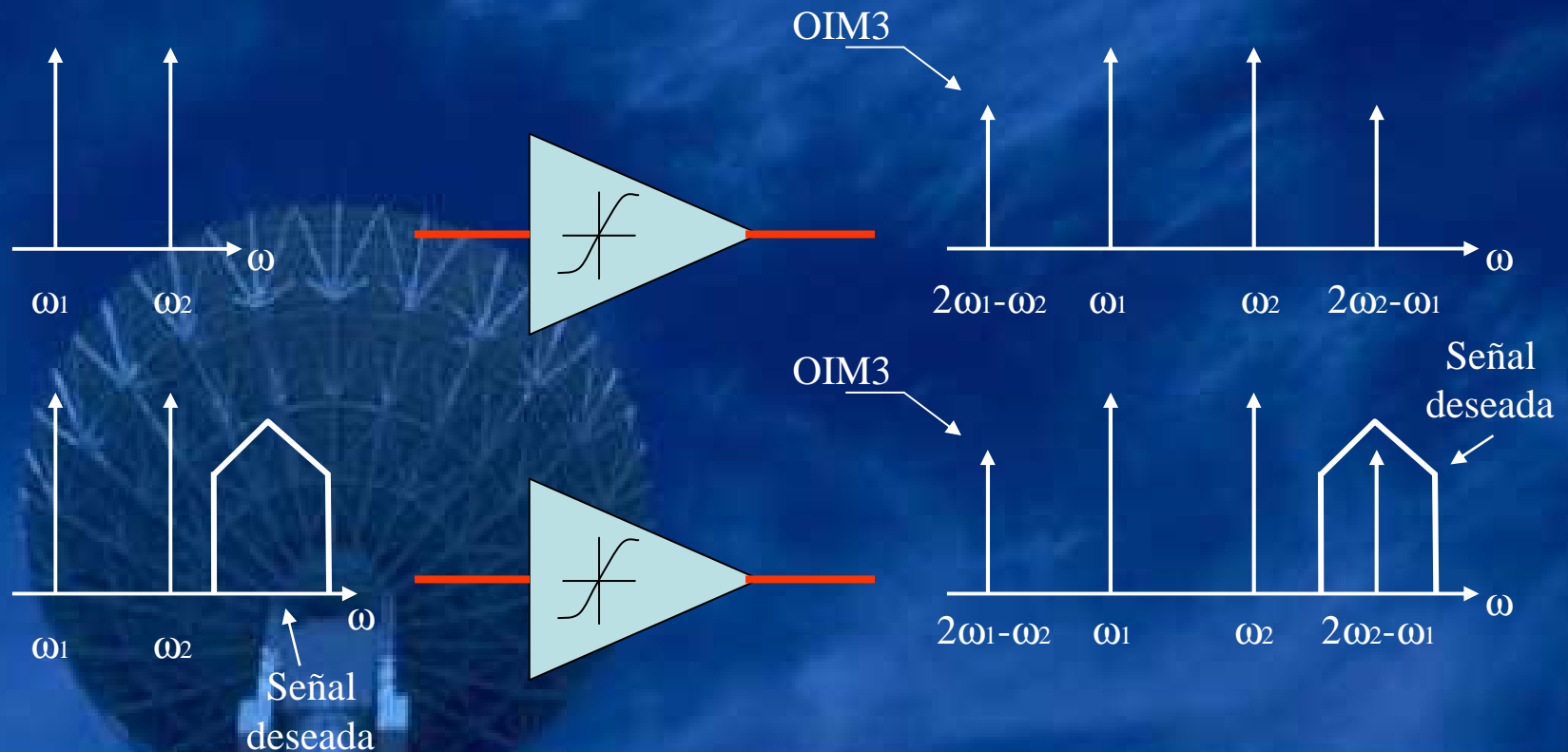
Para dos etapas en cascada:

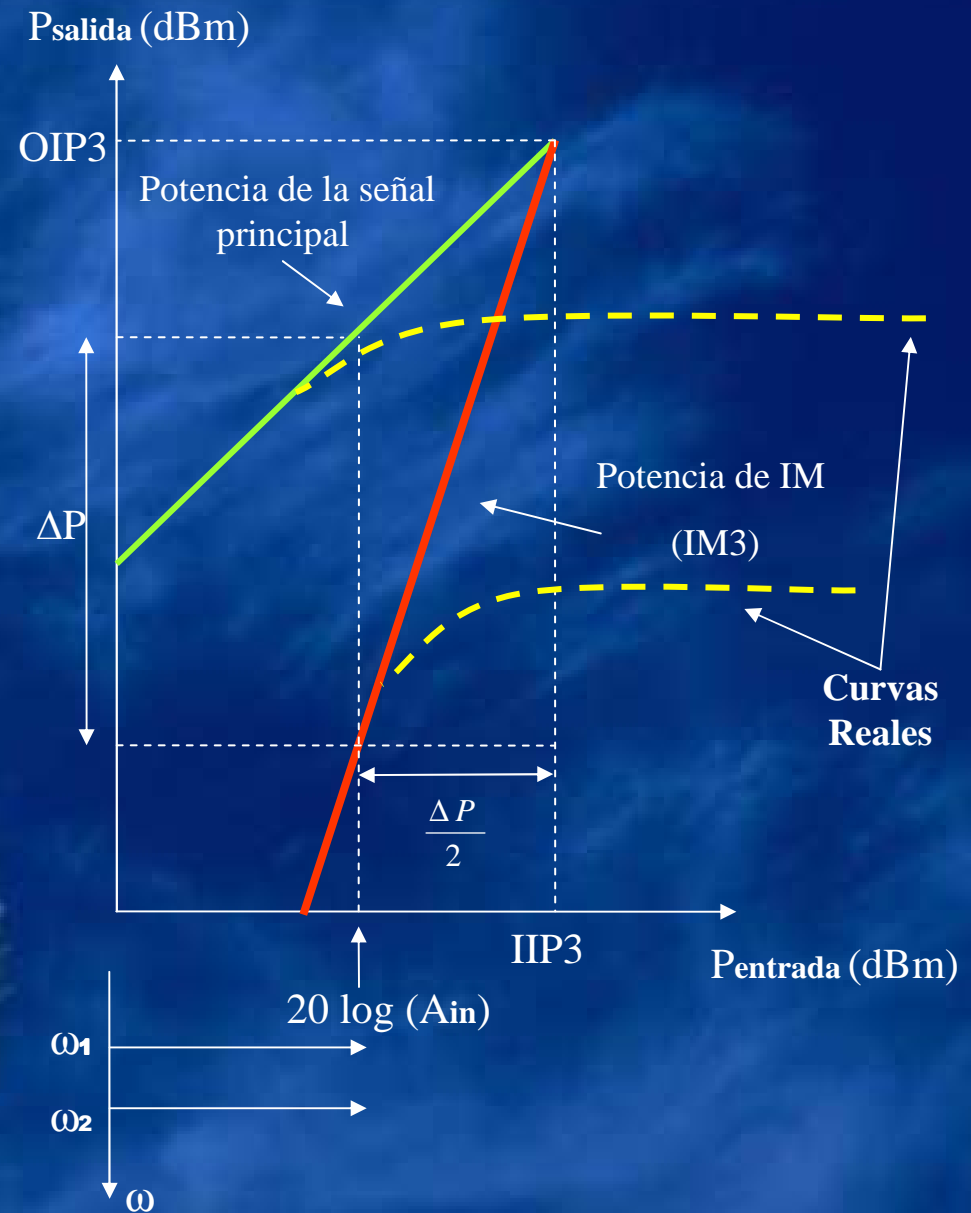
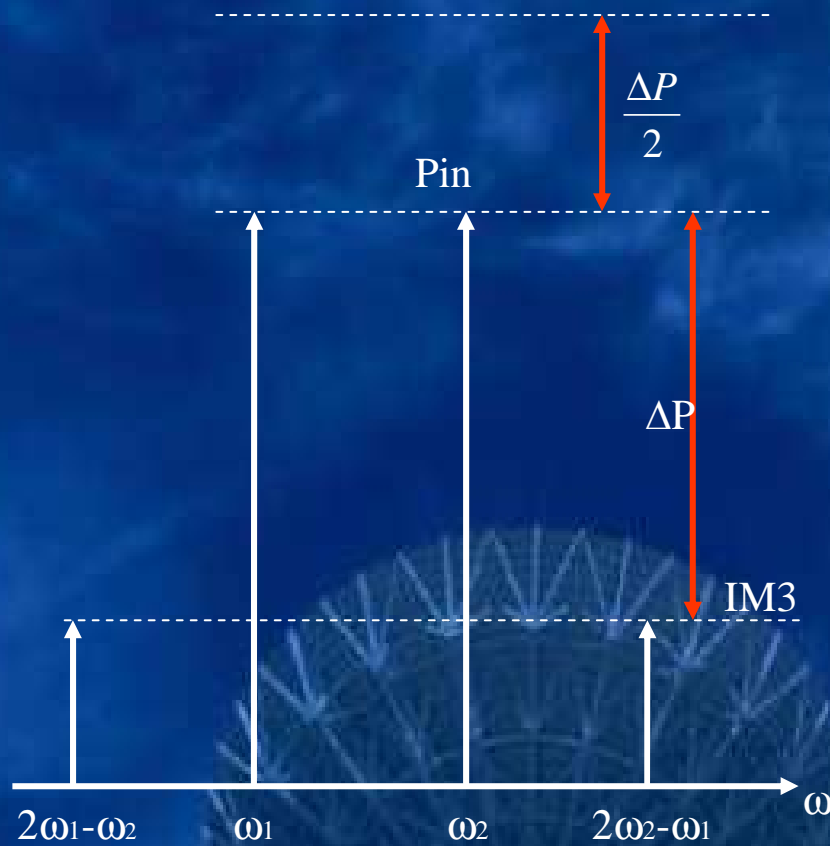


$$NF = NF_1 + \frac{NF_2 - 1}{G_{A1}}$$

- Punto de intercepción de Tercer Orden (IP3)

Nos informa acerca de la linealidad de un circuito





- Coeficiente de onda estacionario (VSWR)

Medida cuantitativa de la adaptación del circuito a la entrada (VSWR1) o a la salida (VSWR2).


$$|\Gamma_L| = \frac{\text{Onda\_incidente}}{\text{Onda\_reflejada}} = \frac{VSWR - 1}{VSWR + 1}$$

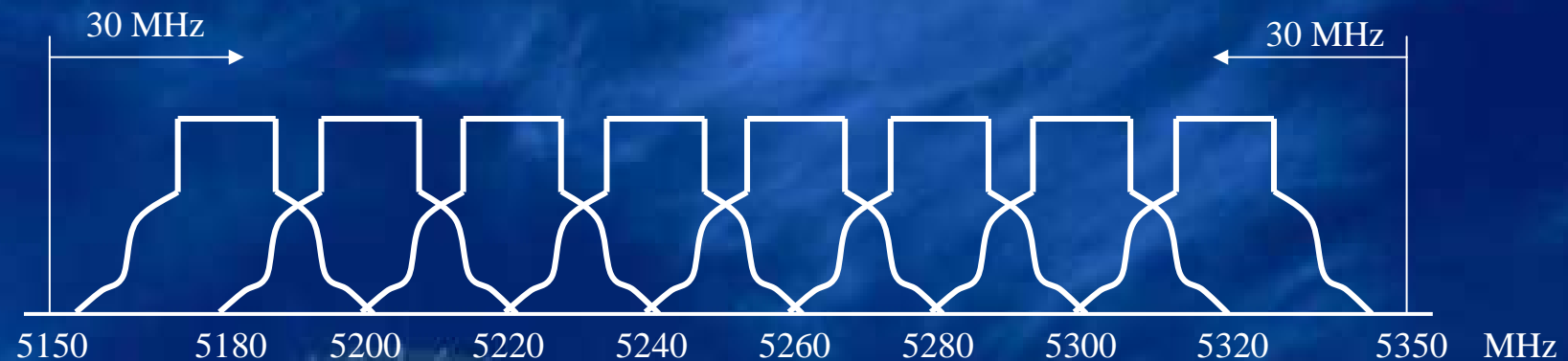
- Estándar IEEE 802.11a
  - ◊ Características de los sistemas de radiofrecuencia (RF)
  - ◊ Características del estándar IEEE 802.11a
  - ◊ Tipos de receptores



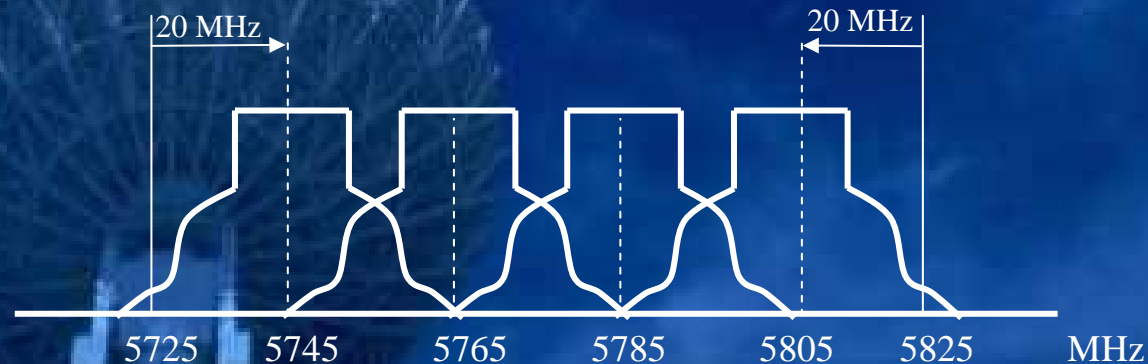


- **Características del estándar IEEE 802.11a**

Bandas U-NII Inferior y Media : 8 canales en 200 MHz con un espaciado de 20 MHz



Banda U-NII Superior: 4 canales en 100 MHz con un espaciado de 20 MHz



## Sensibilidad de entrada

Tasa de bits (Mbits/s)	Sensibilidad mínima (dBm)	Rechazo de canales adyacentes (dB)	Rechazo alternativo de canales adyacentes (dB)
6	-82	16	32
9	-81	15	31
12	-79	13	29
18	-77	11	27
24	-74	8	24
36	-70	4	20
48	-66	0	16
54	-65	-1	15

- Estándar IEEE 802.11a
  - ◊ Características de los sistemas de radiofrecuencia (RF)
  - ◊ Características del estándar IEEE 802.11a
  - ◊ Tipos de receptores

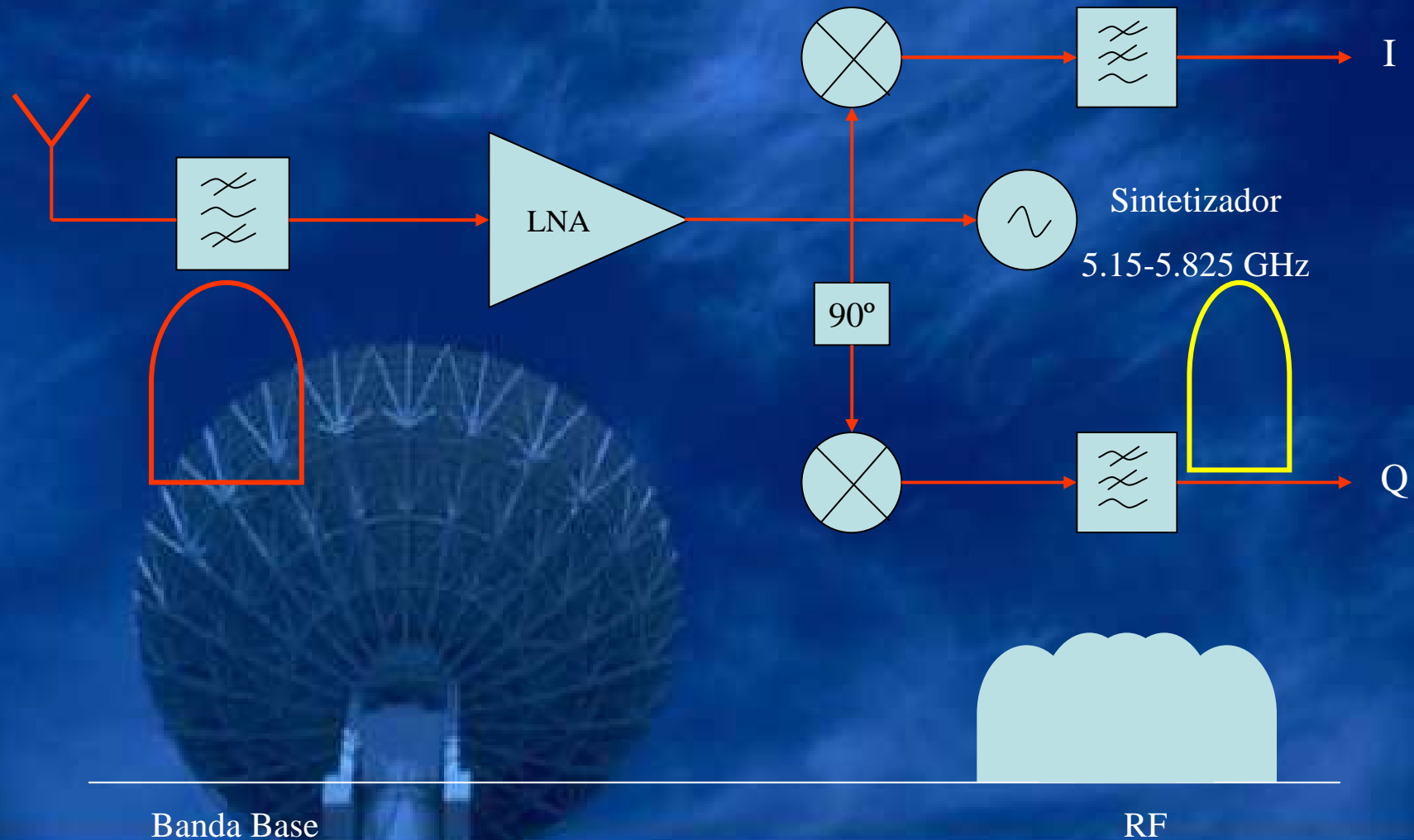


- Tipos de receptores

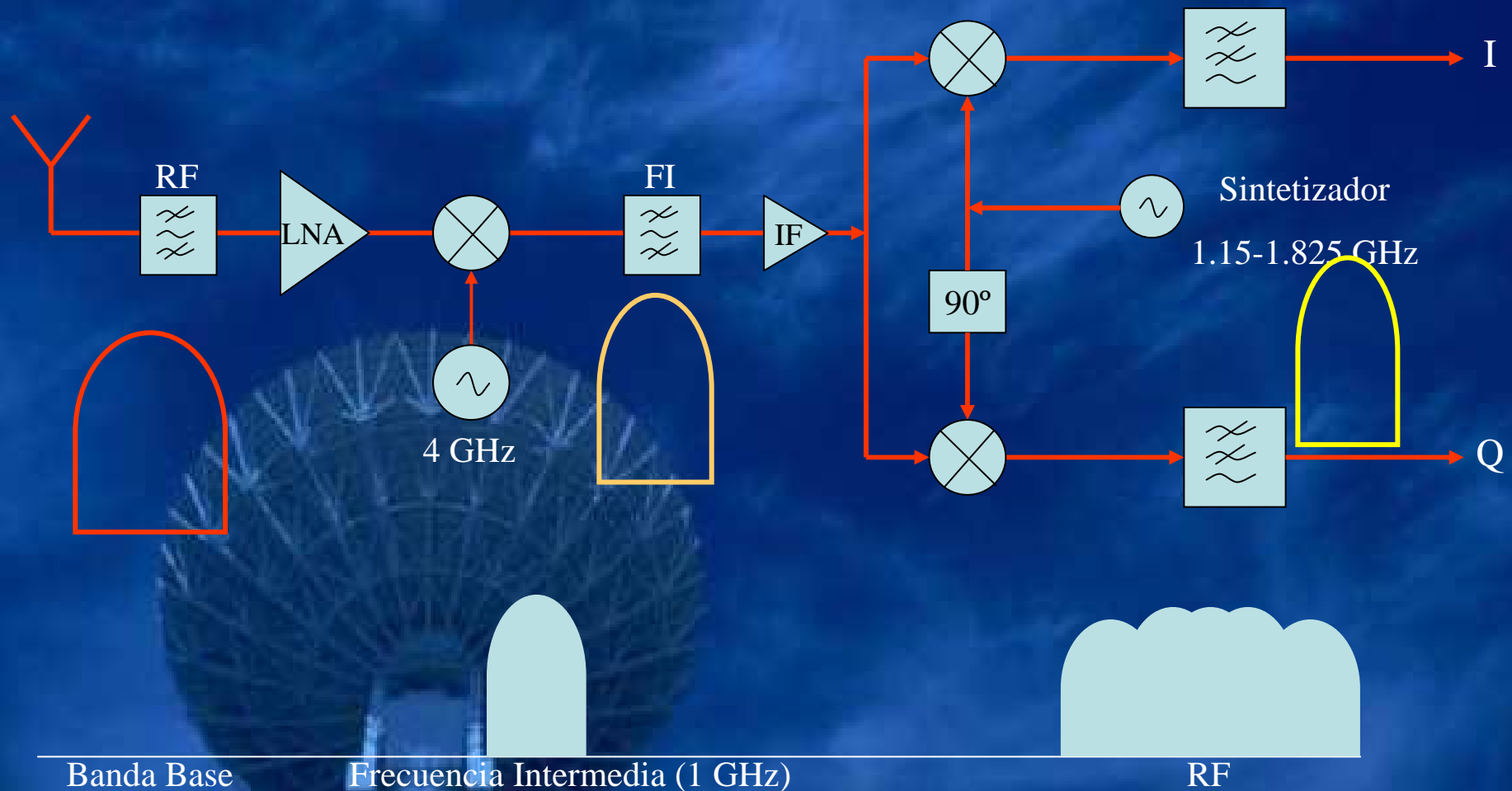
- Receptor de conversión directa
- Receptor de doble conversión
- Receptor de arquitectura *Weaver* modificada



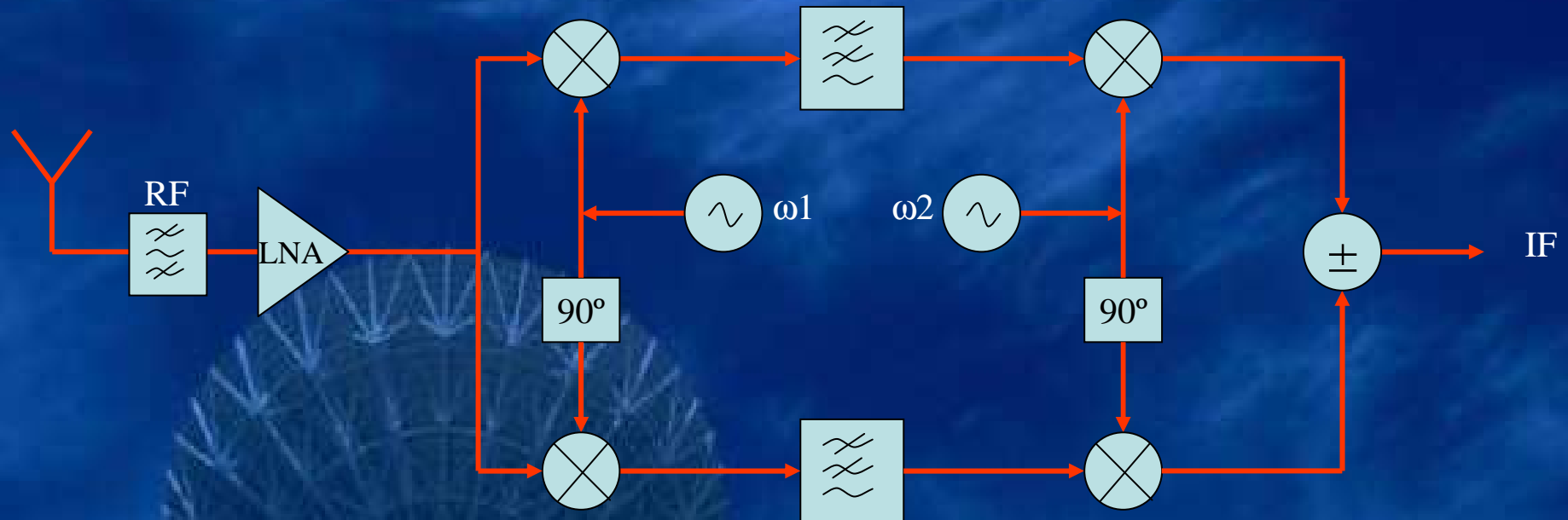
- Receptor de conversión directa



- Receptor de doble conversión

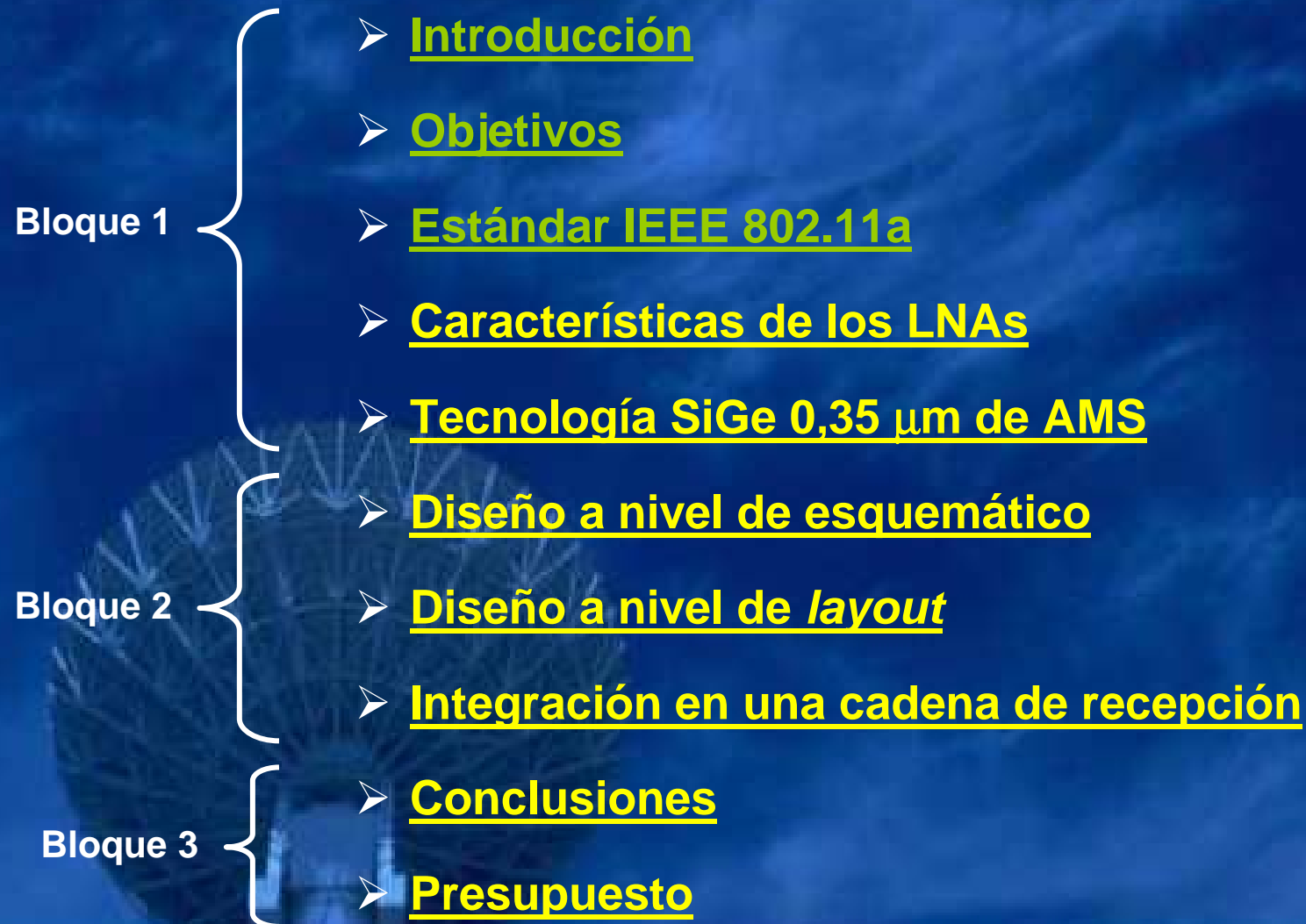


- Receptor de arquitectura Weaver modificada





- Estructura del Proyecto



- **Características de los LNAs**
  - **Especificaciones**
  - **Topologías de LNAs más comunes**

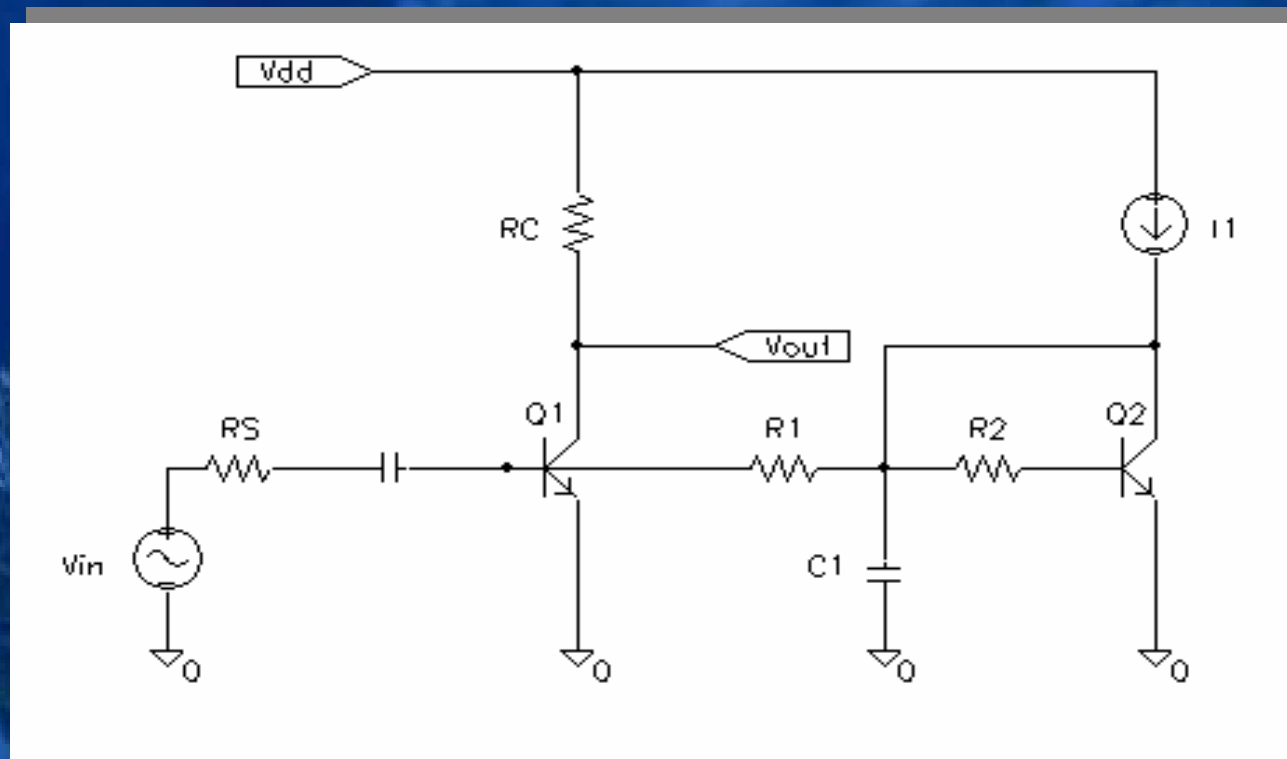


- Especificaciones

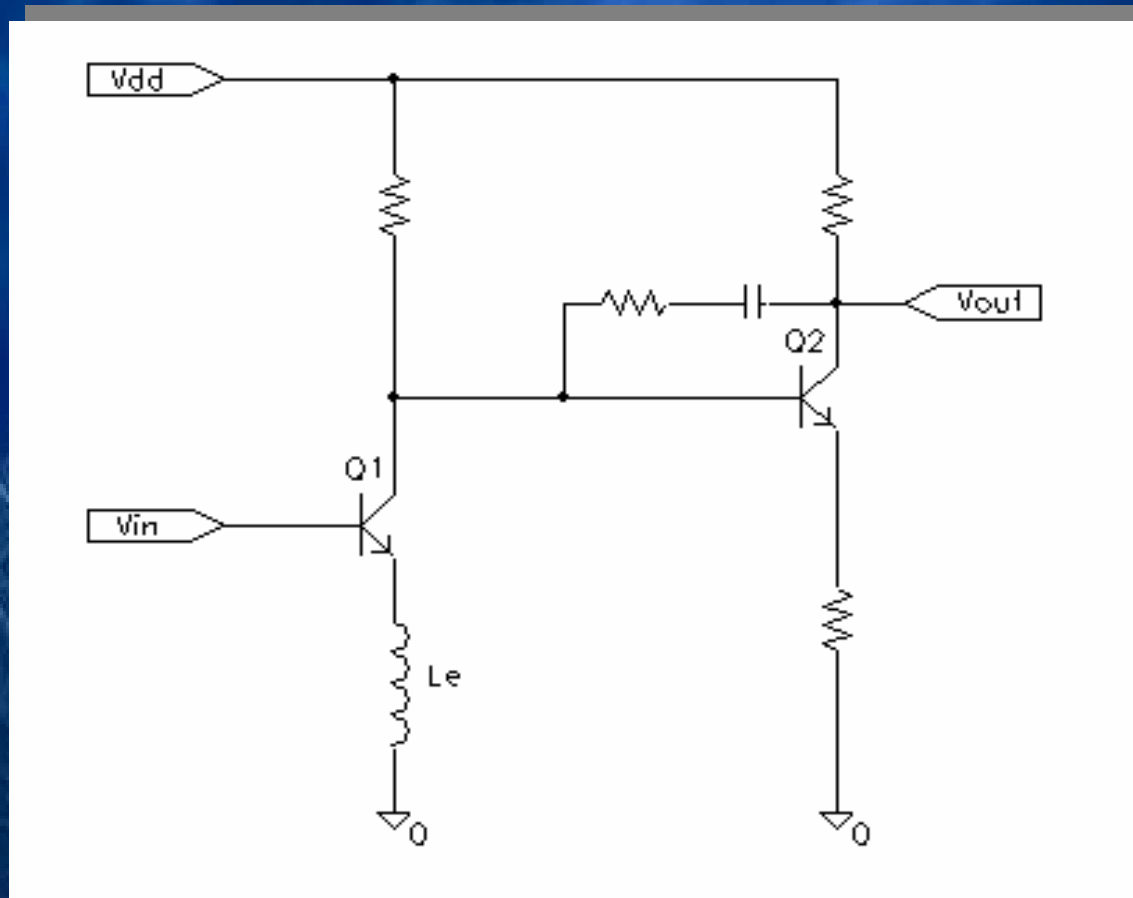
<b>NF</b>	<b>4.5 dB</b>
<b><i>IIP3</i></b>	<b>-10 dBm</b>
<b>Ganancia</b>	<b>9 dB</b>
<b>Impedancia de entrada</b>	<b>50 <math>\Omega</math></b>
<b>Impedancia de salida</b>	<b>50 <math>\Omega</math></b>
<b>Aislamiento inverso</b>	<b>20 dB</b>
<b>Factor de estabilidad</b>	<b>&gt;1</b>

- Topologías de LNAs más comunes

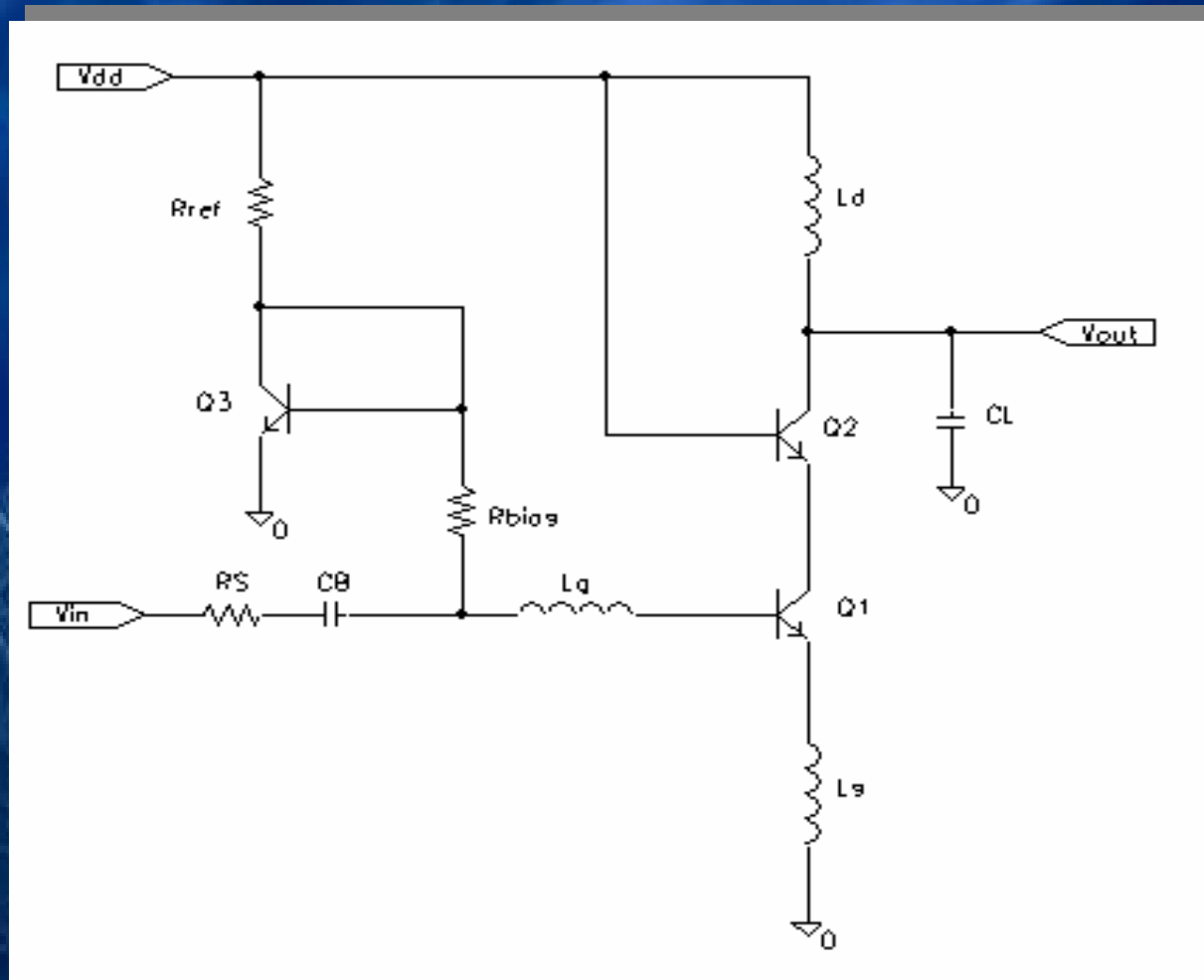
## 1) Configuración emisor-común



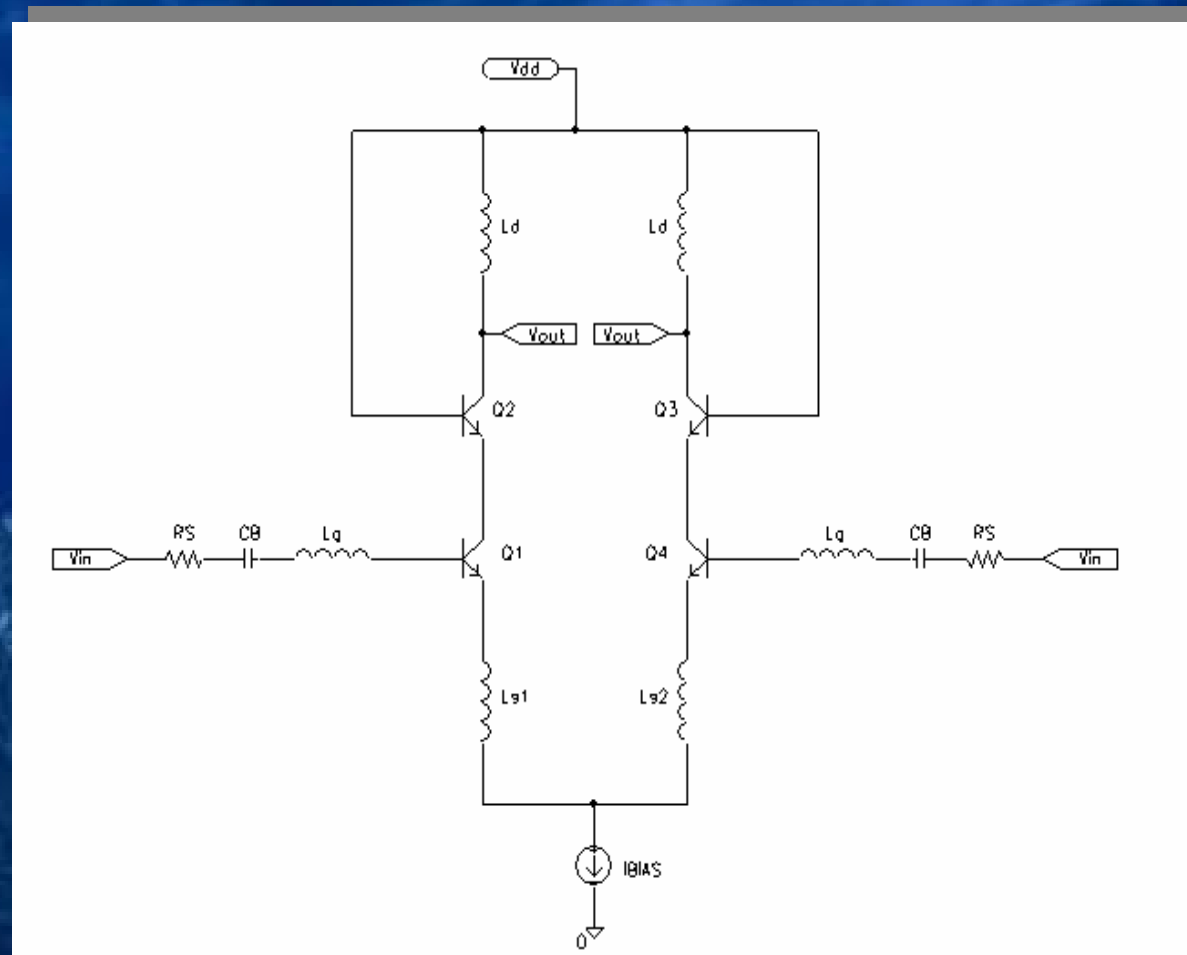
## 2) LNA de dos etapas



### 3) LNA cascode (Single-Ended)

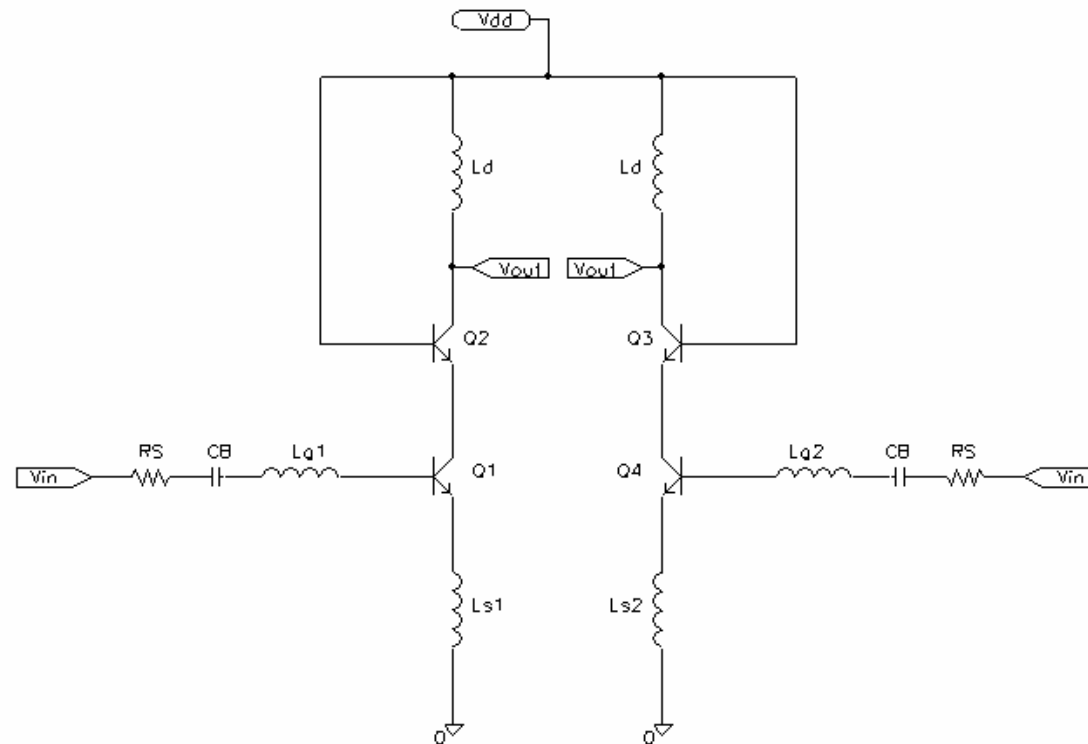


## 4) LNA diferencial

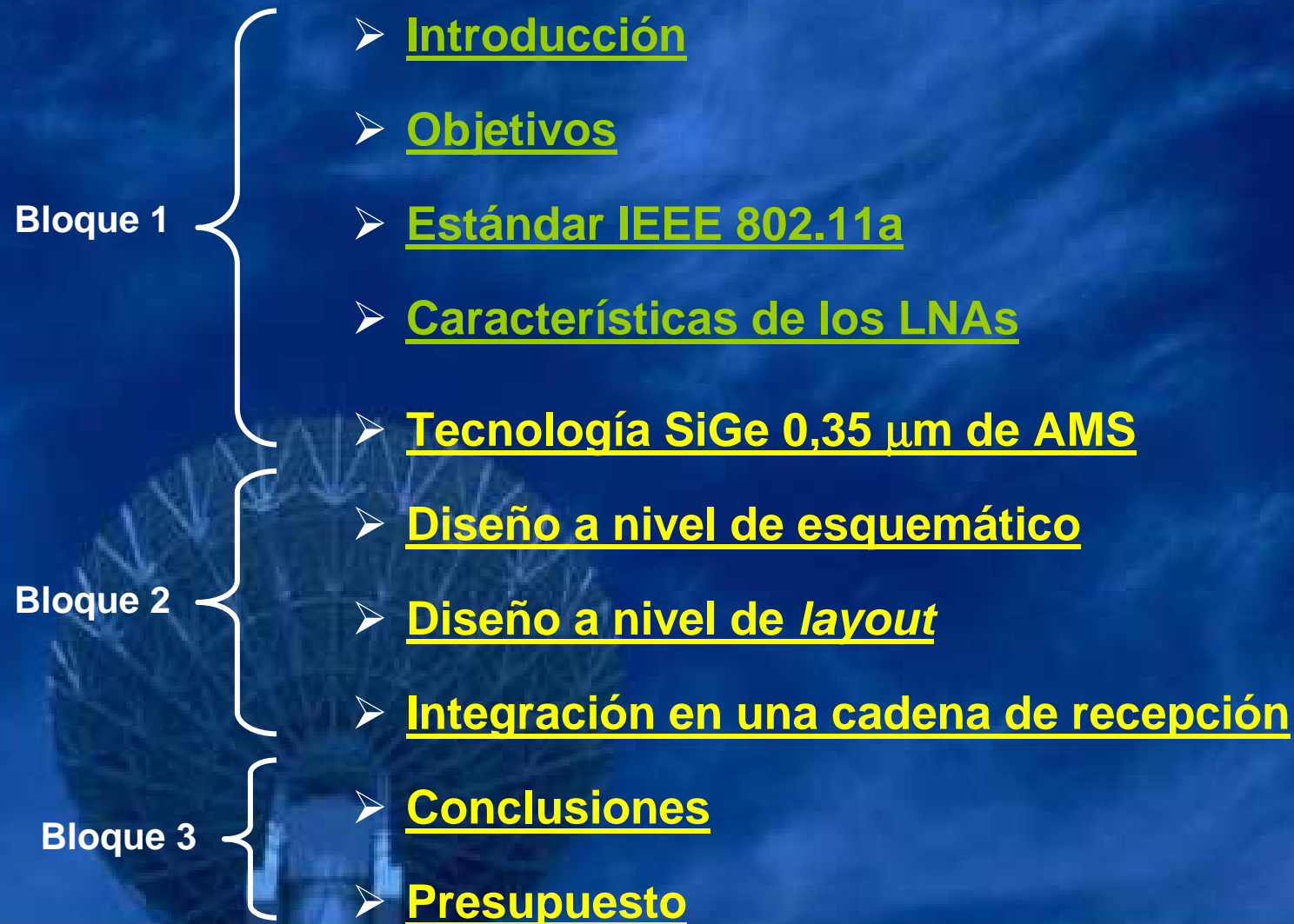




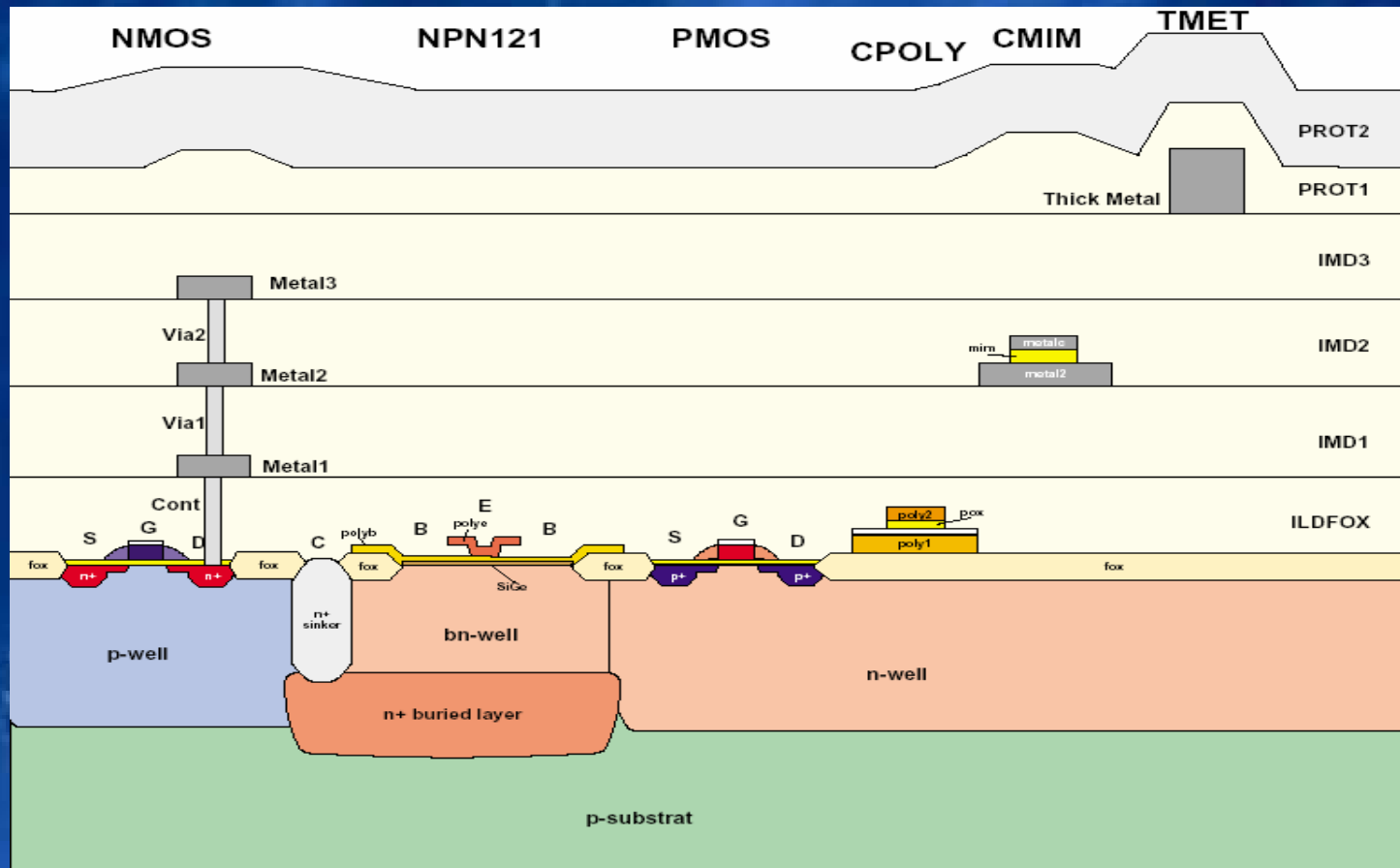
## 2) LNA Balanceado (Balanced)



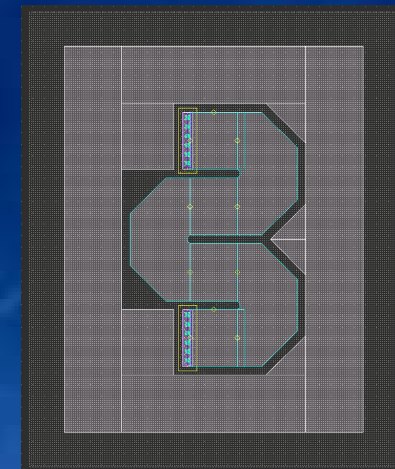
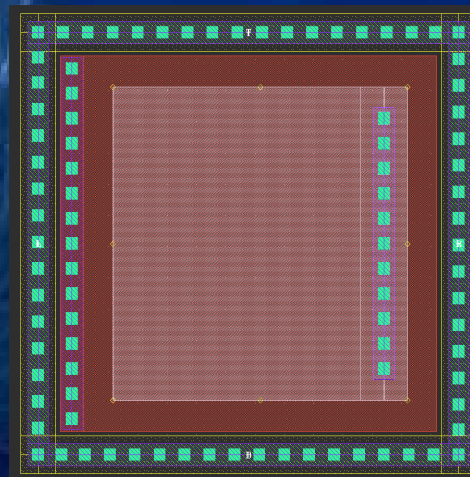
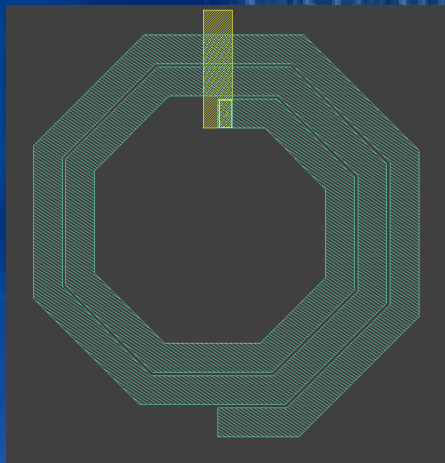
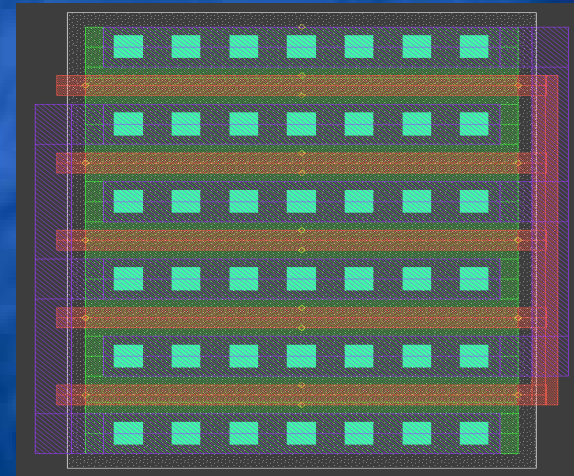
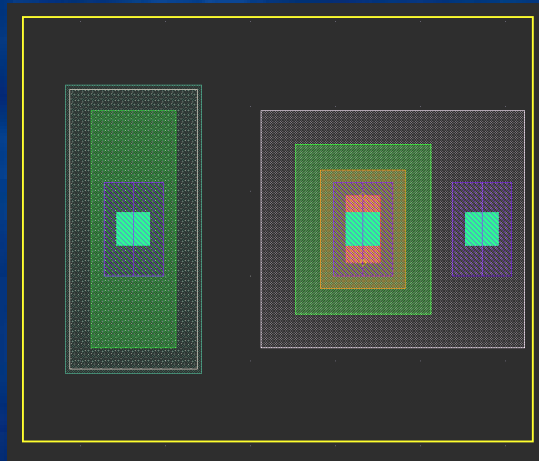
- Estructura del Proyecto



## • Tecnología SiGe 0,35 $\mu\text{m}$ de AMS



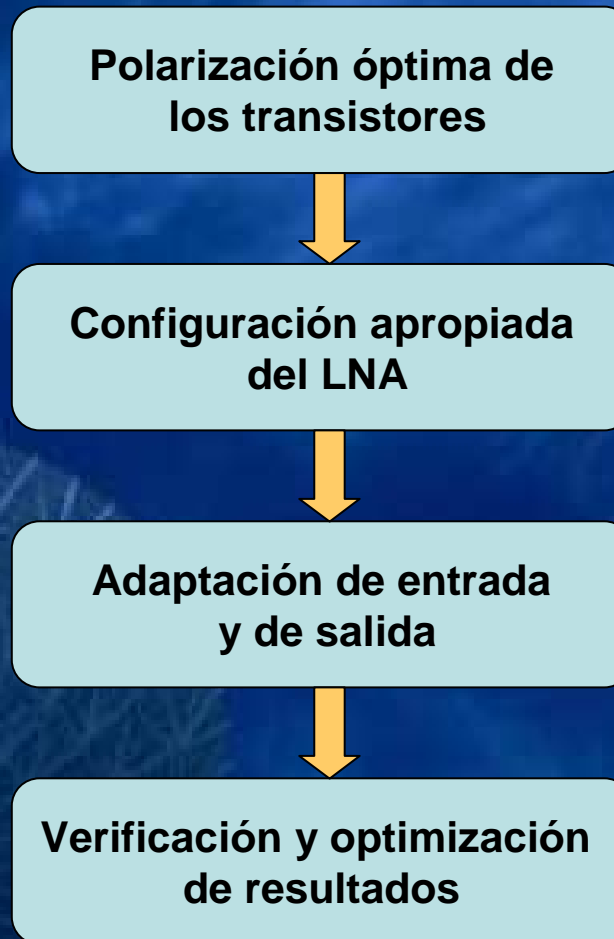
- Componentes activos y pasivos



- Estructura del Proyecto

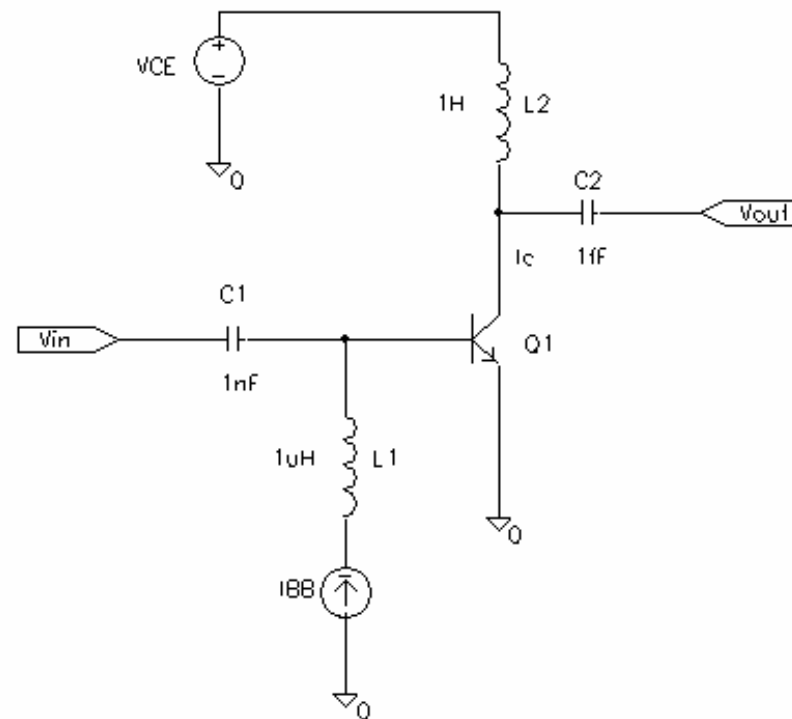


- **Diseño a nivel de esquemático**



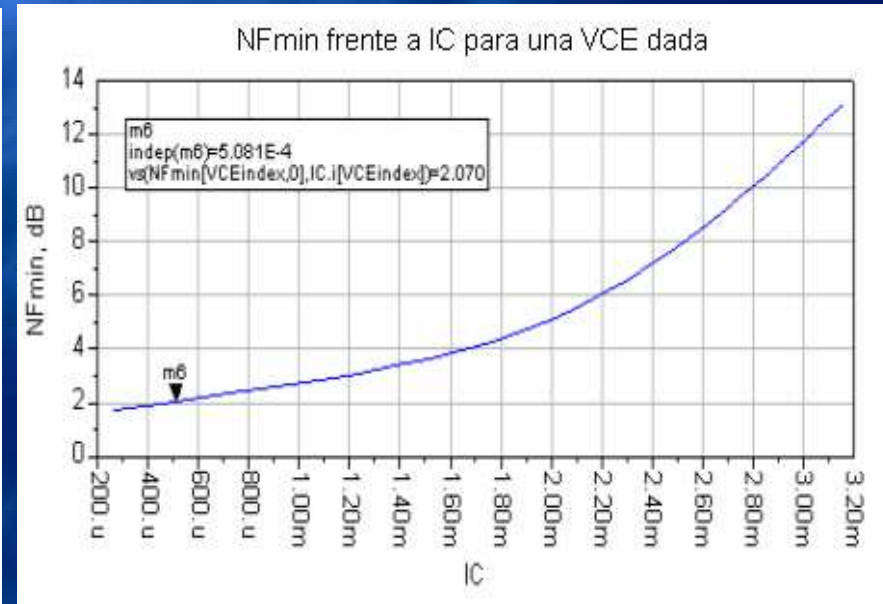
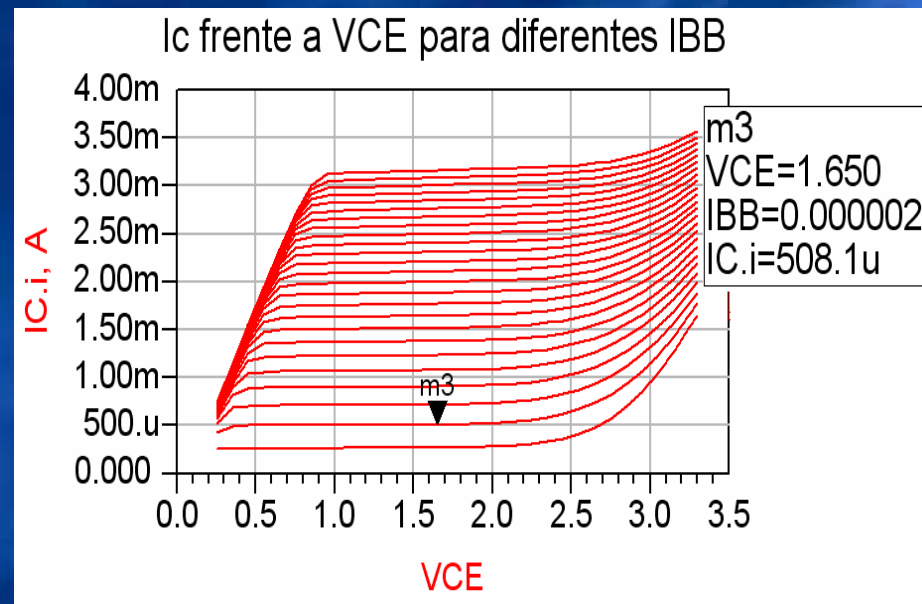


- Polarización óptima de los transistores

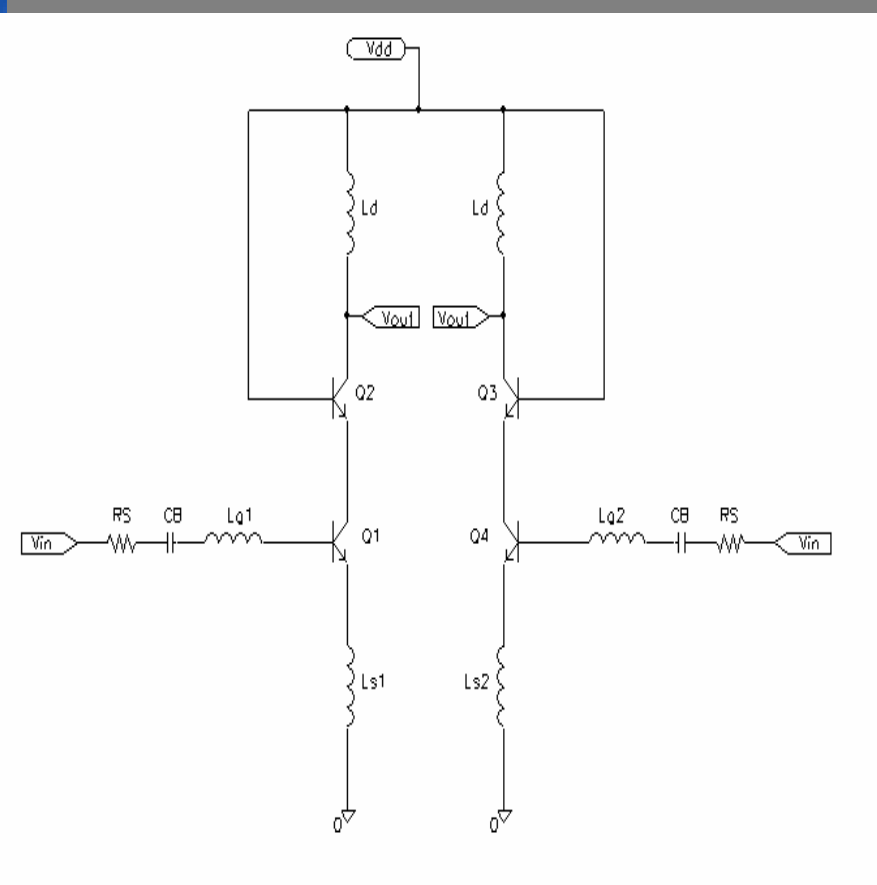
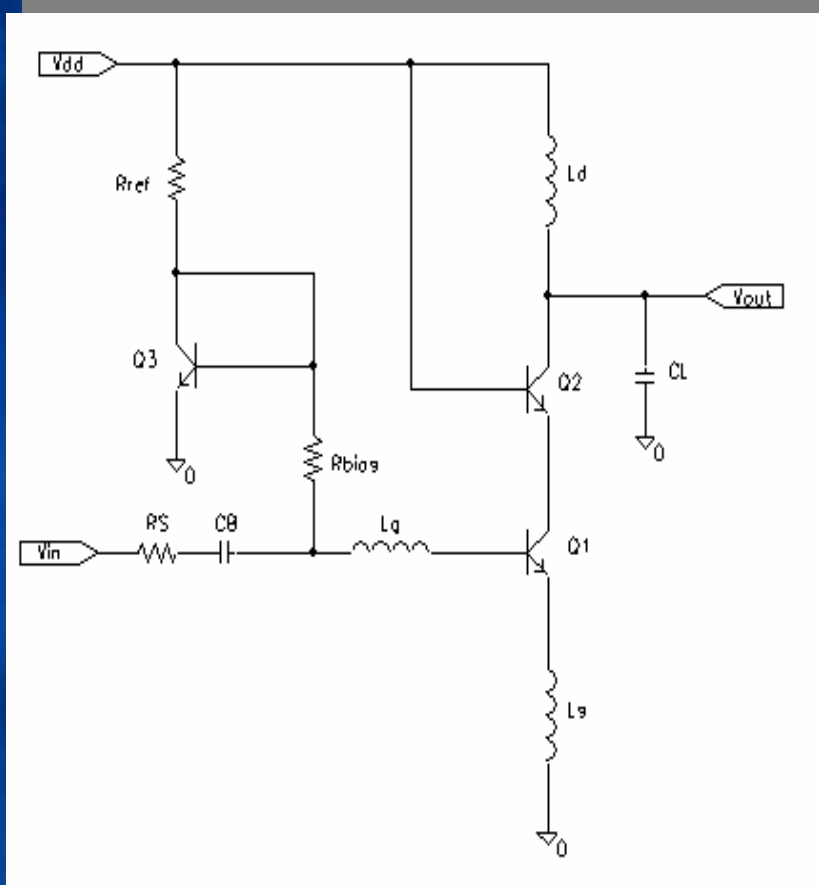




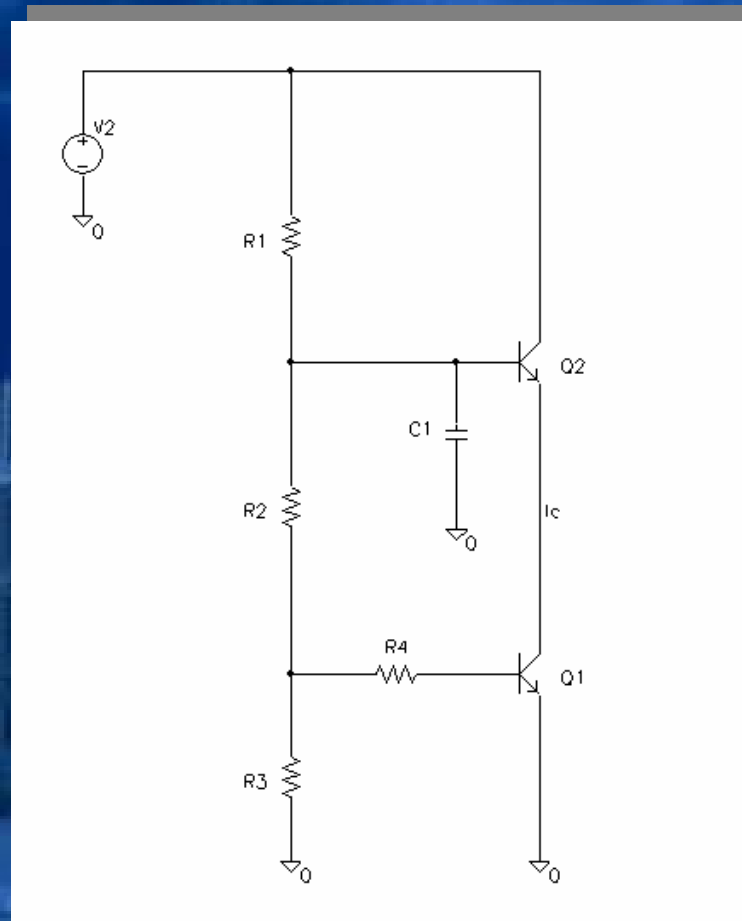
## - Simulaciones



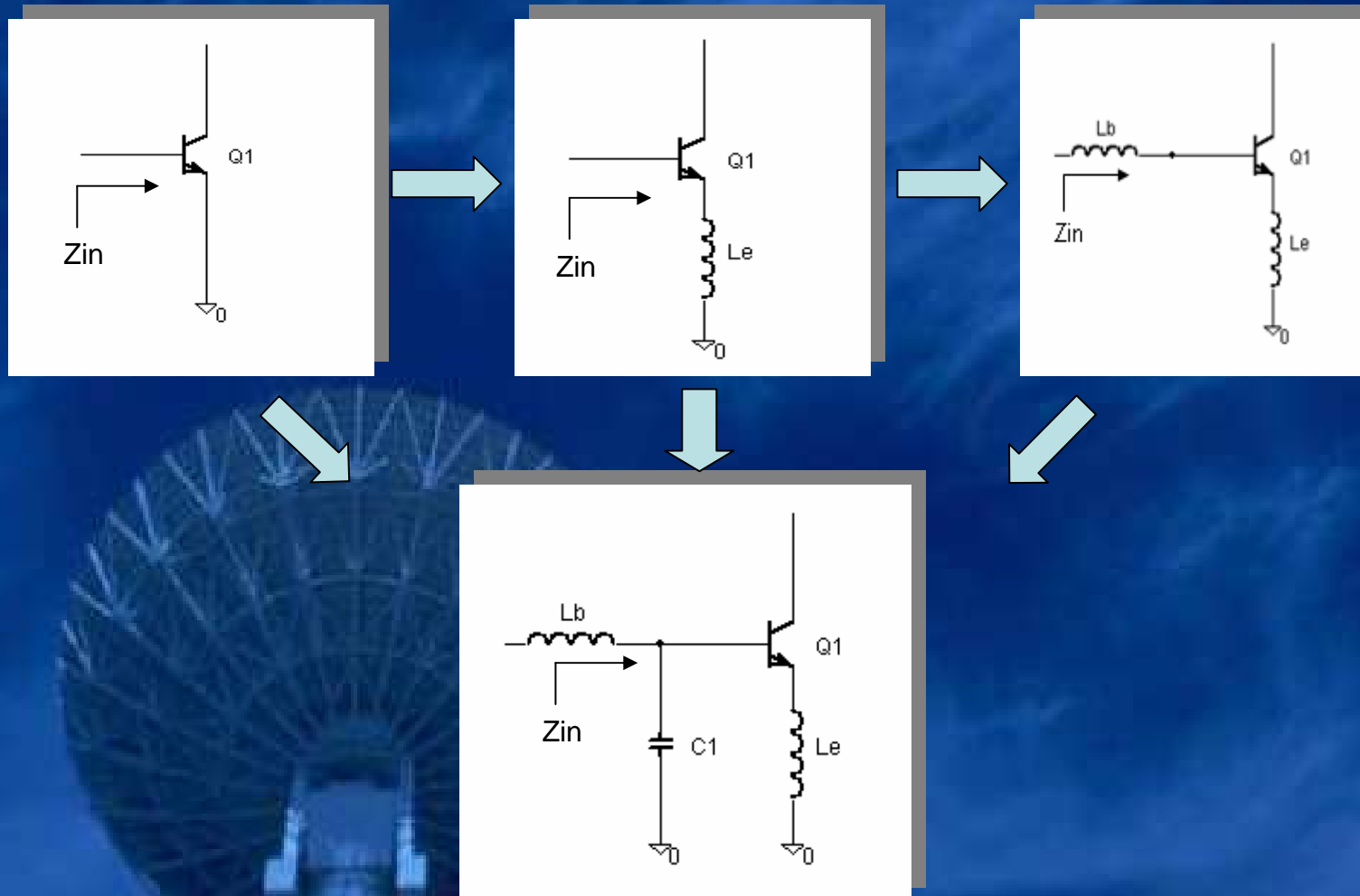
- Configuración apropiada del LNA



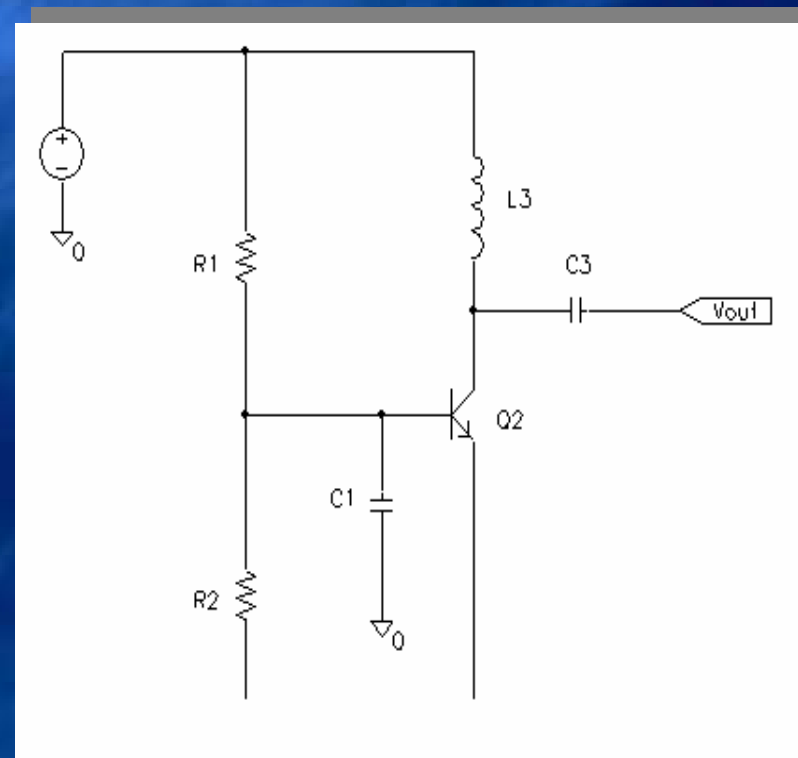
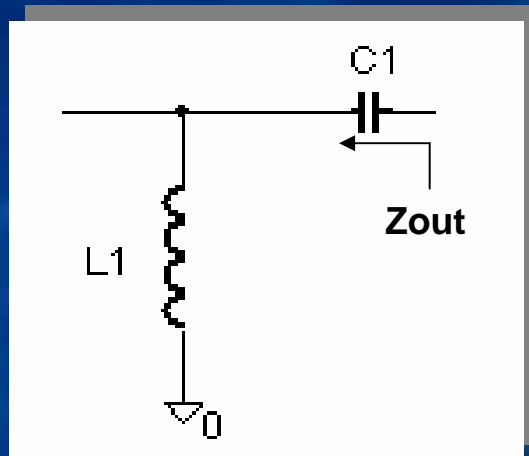
- Etapas de polarización



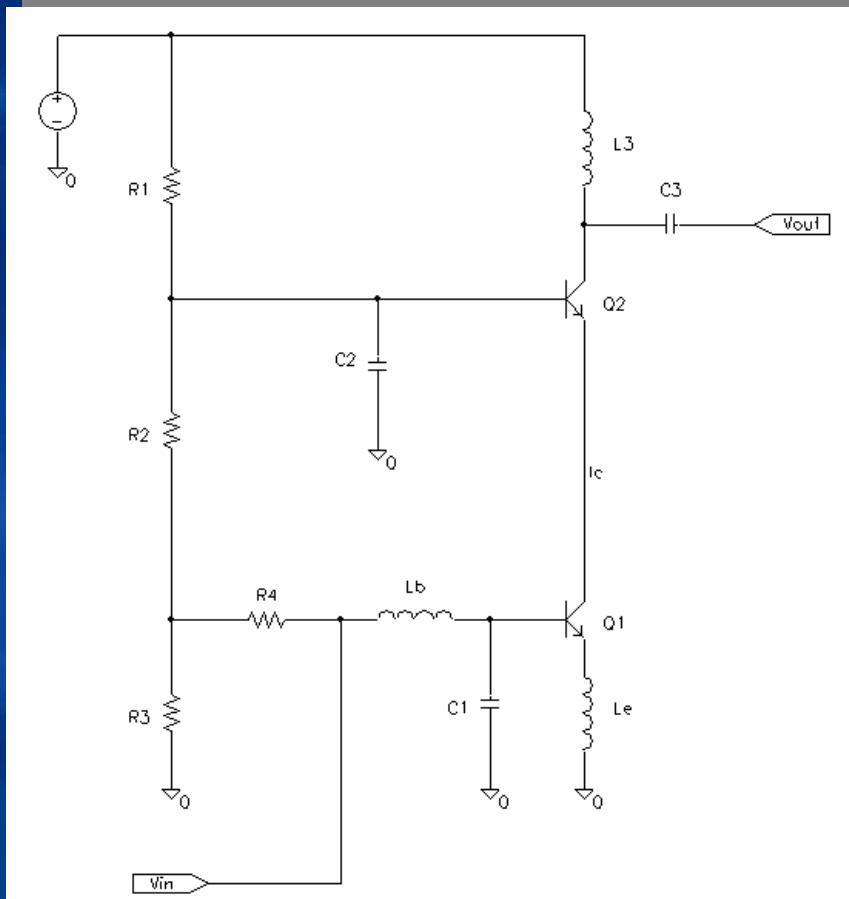
- Adaptación de entrada



- Adaptación de salida



- Circuito asimétrico final



R1=9.2 KOhms.

R2=20.2 KOhms.

R3=20.2 KOhms.

R4=50 KOhms.

C1=227 fF.

C2=1 pF.

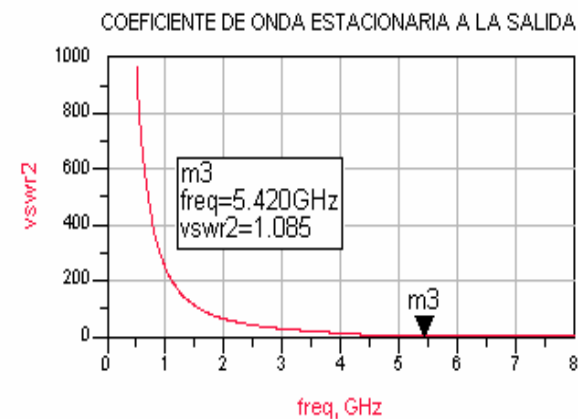
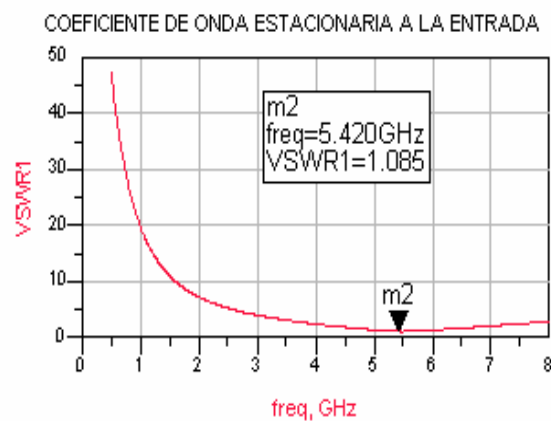
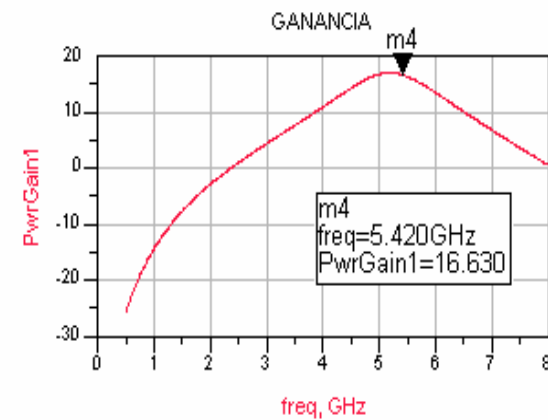
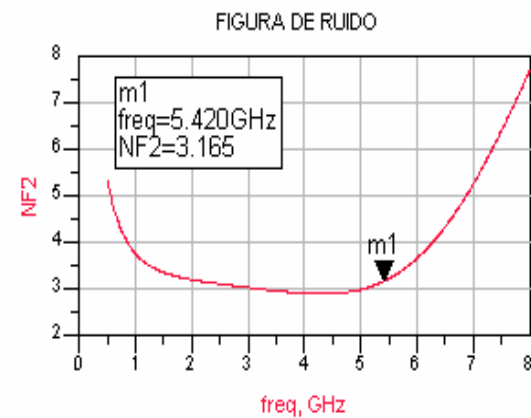
C3=160 fF.

Lb→ Inductancia = 3nH; Factor de calidad (Q)=9.6

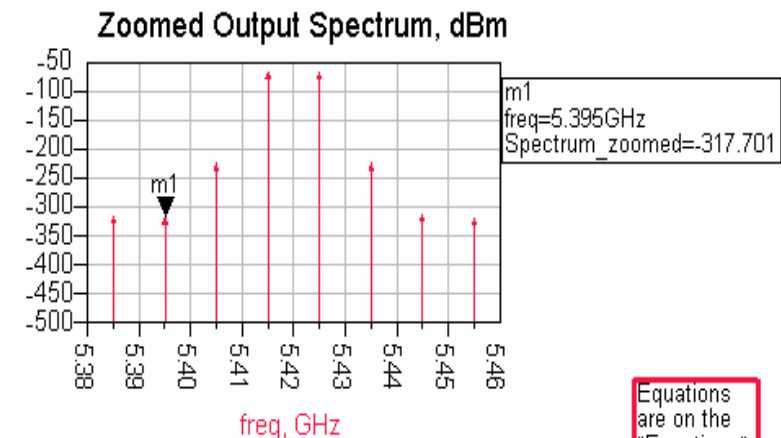
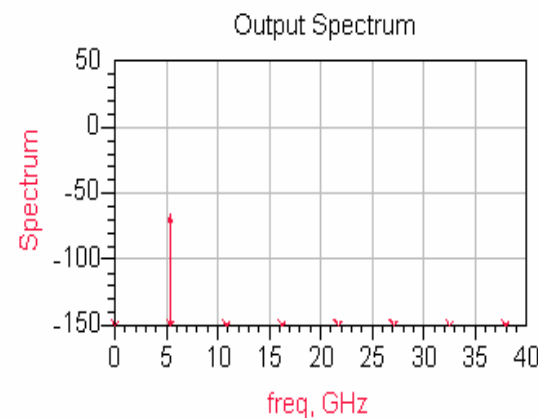
Le→ Inductancia = 0.6nH; Factor de calidad (Q)=13.6

L3→ Inductancia = 5nH; Factor de calidad (Q)=7.6

- ## Resultados



## • Resultados (Cont.)



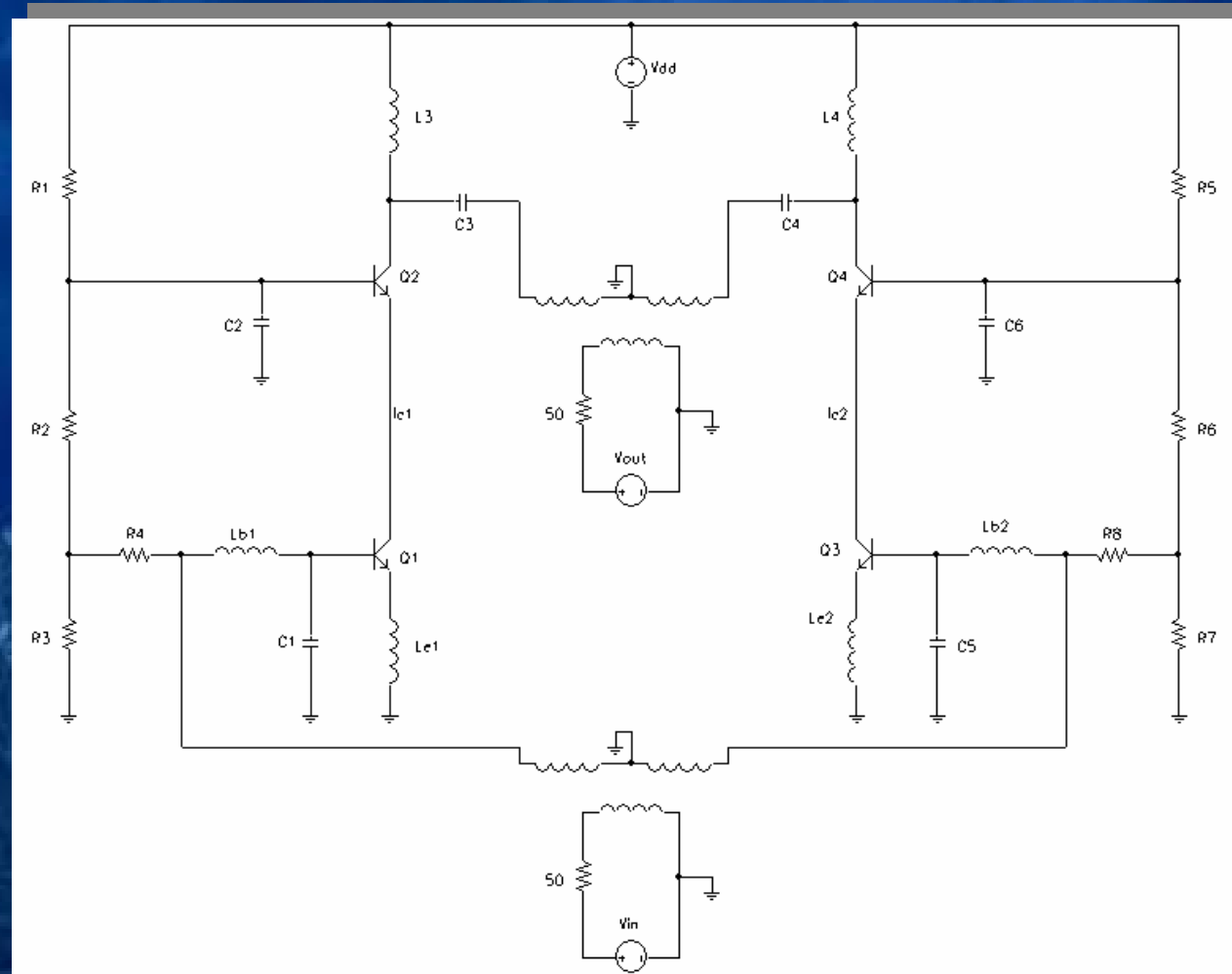
Equations  
are on the  
"Equations"  
page.

Fundamental Frequencies	Available Source Power Both Tones, dBm	Fundamental Output Power, Both Tones, dBm	Transducer Power Gain
5.415000G 5.425000G	-80.00	-63.287	16.713

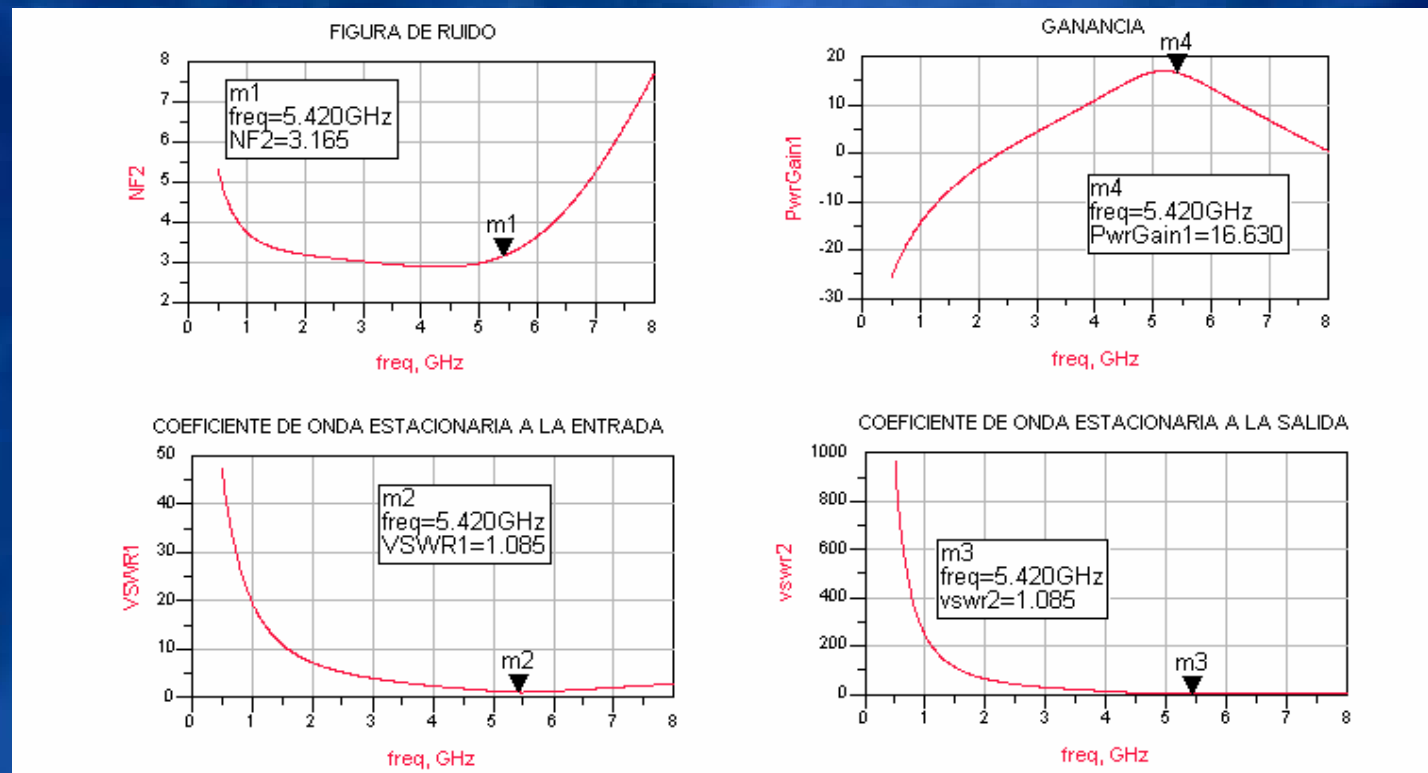
Low and High Side Output TOI Points, dBm		Low and High Side Input TOI Points, dBm	
12.883	12.832	-3.830	-3.880



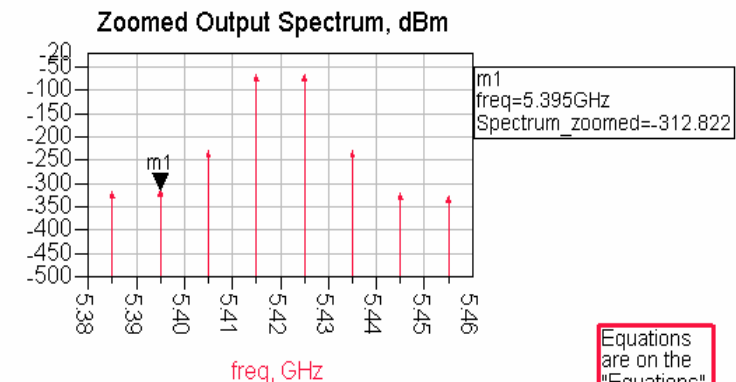
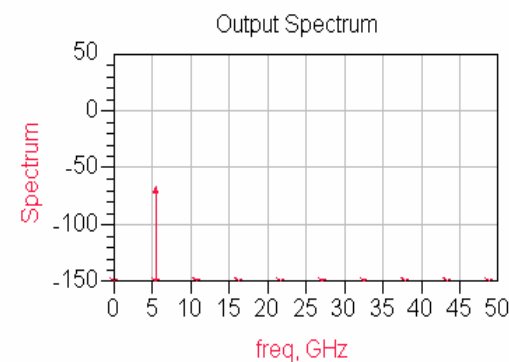
- LNA Balanceado (Balanced)



- ## Resultados



## • Resultados (Cont.)

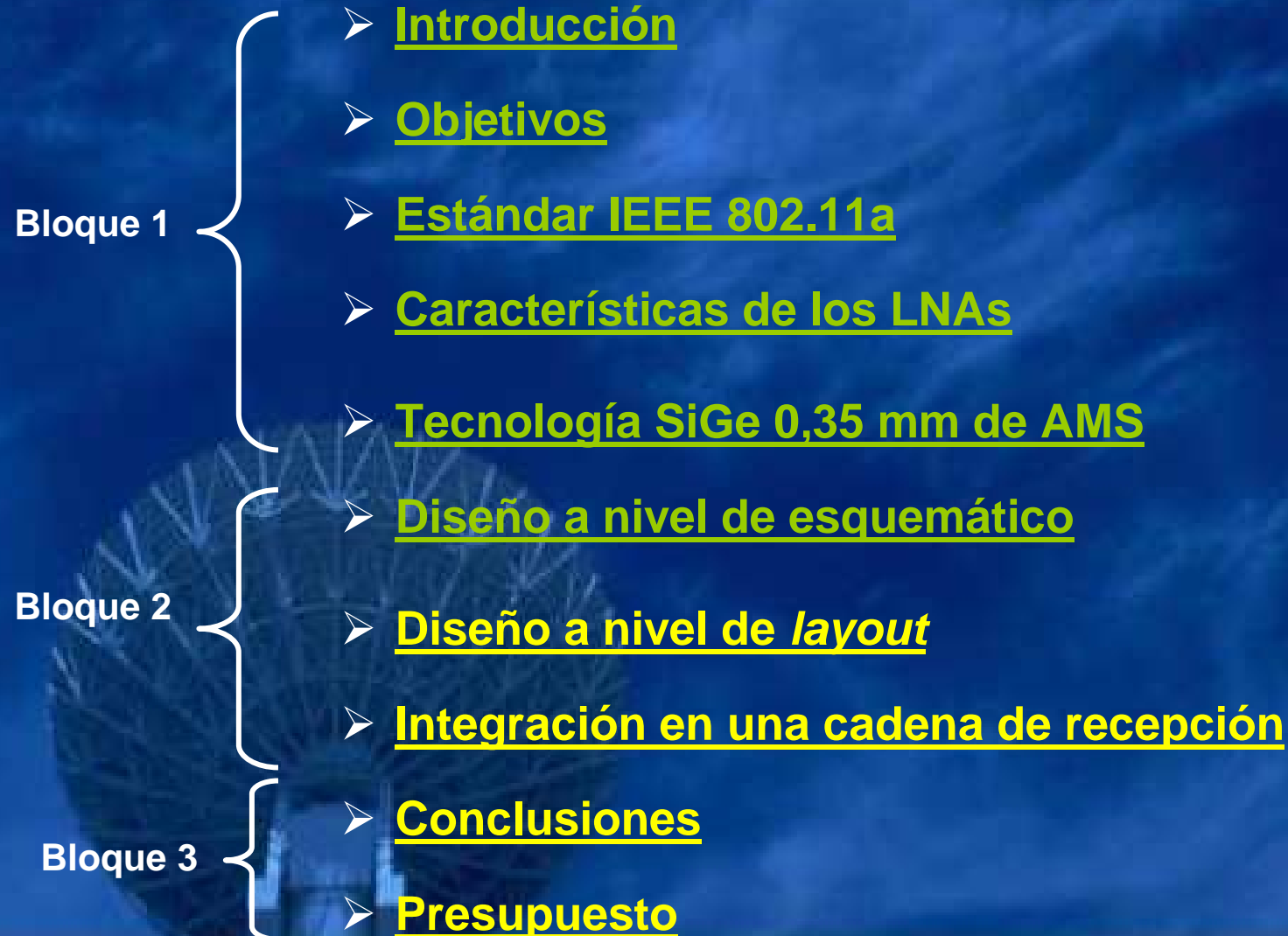


Equations  
are on the  
"Equations"  
page.

Fundamental Frequencies	Available Source Power Both Tones, dBm	Fundamental Output Power, Both Tones, dBm	Transducer Power Gain
5.415000G 5.425000G	-80.00	-63.620	16.380

Low and High Side Output TOI Points, dBm		Low and High Side Input TOI Points, dBm	
15.582	15.496	-0.798	-0.884

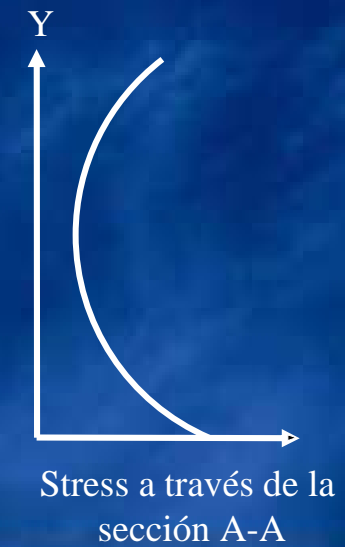
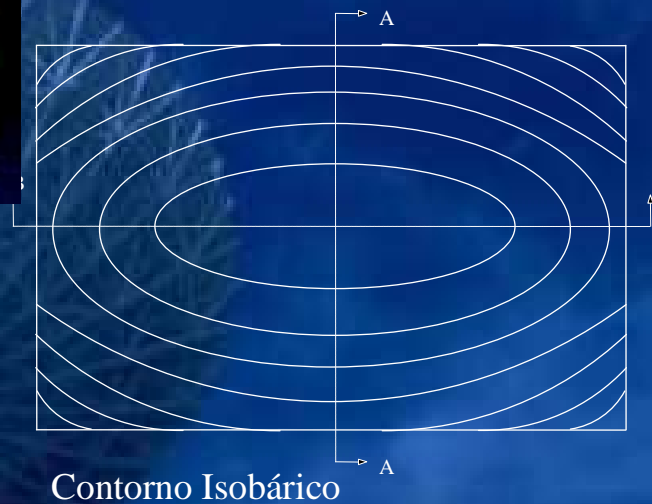
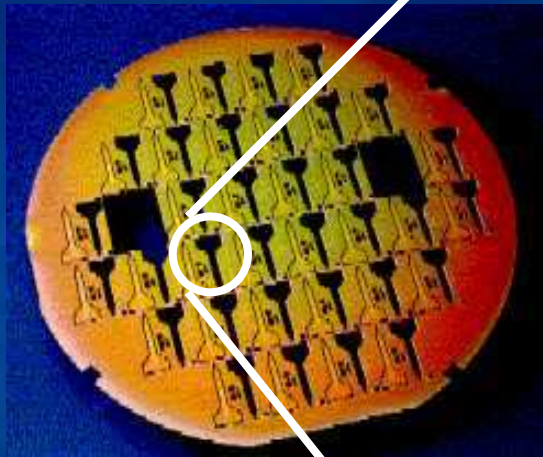
- Estructura del Proyecto



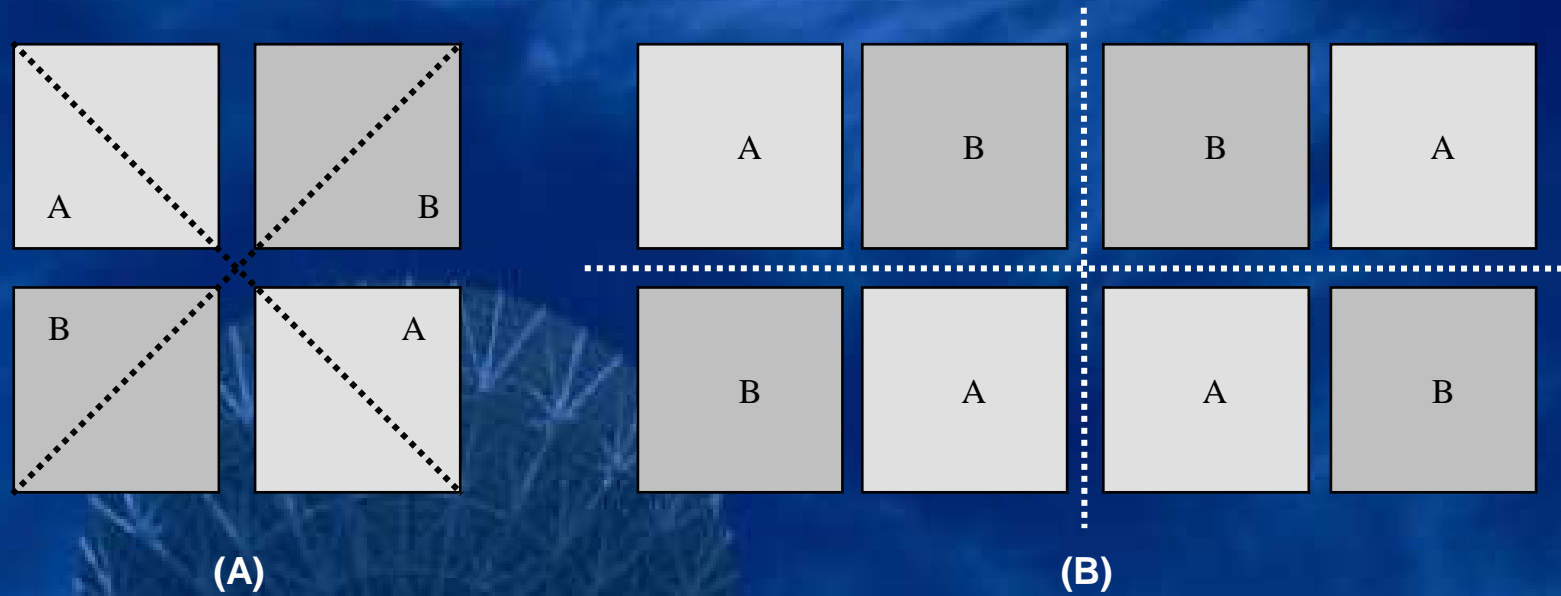
- Diseño a nivel de *layout*
  - Técnica del centroide común
  - LNA Cascodo
  - LNA Balanceado



- Técnica del centroide común

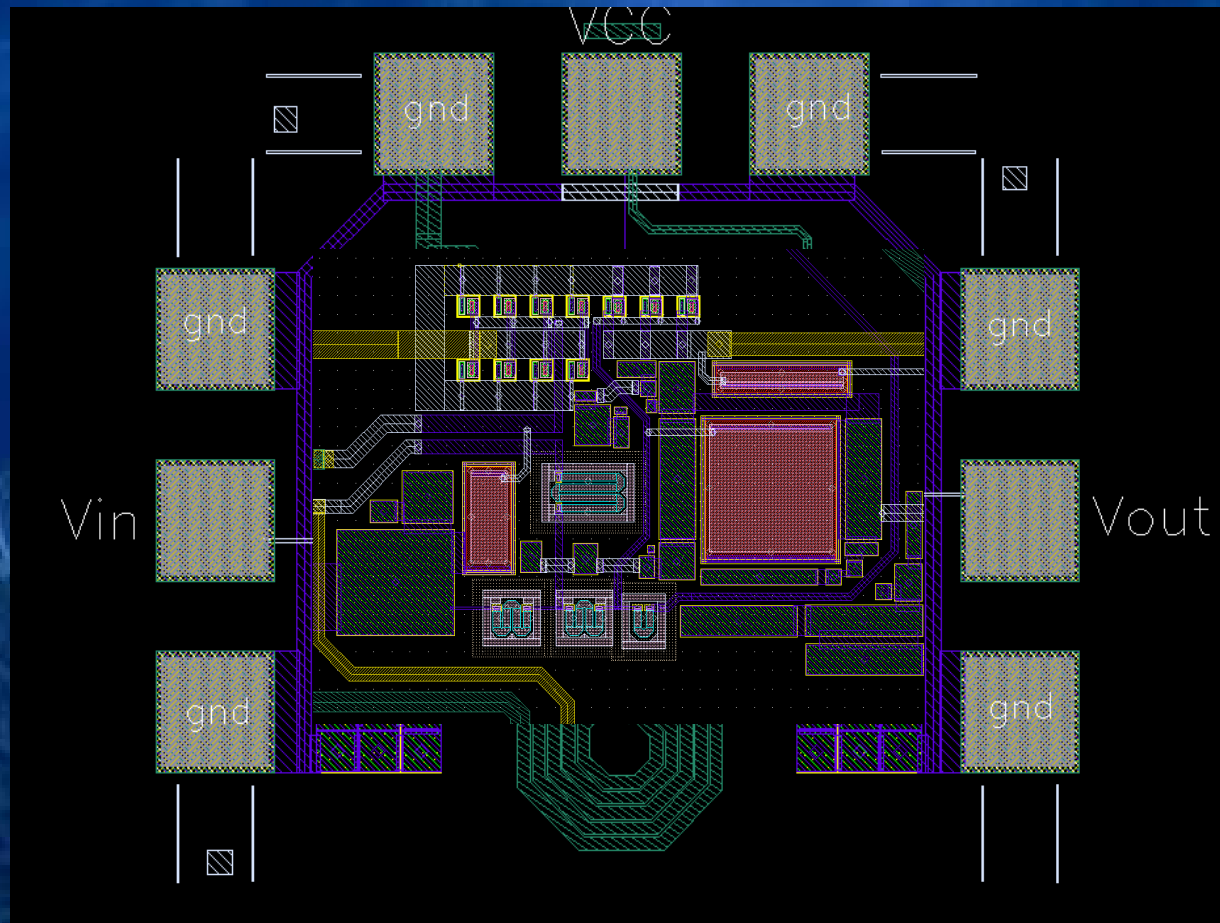


- Layout del centroide común



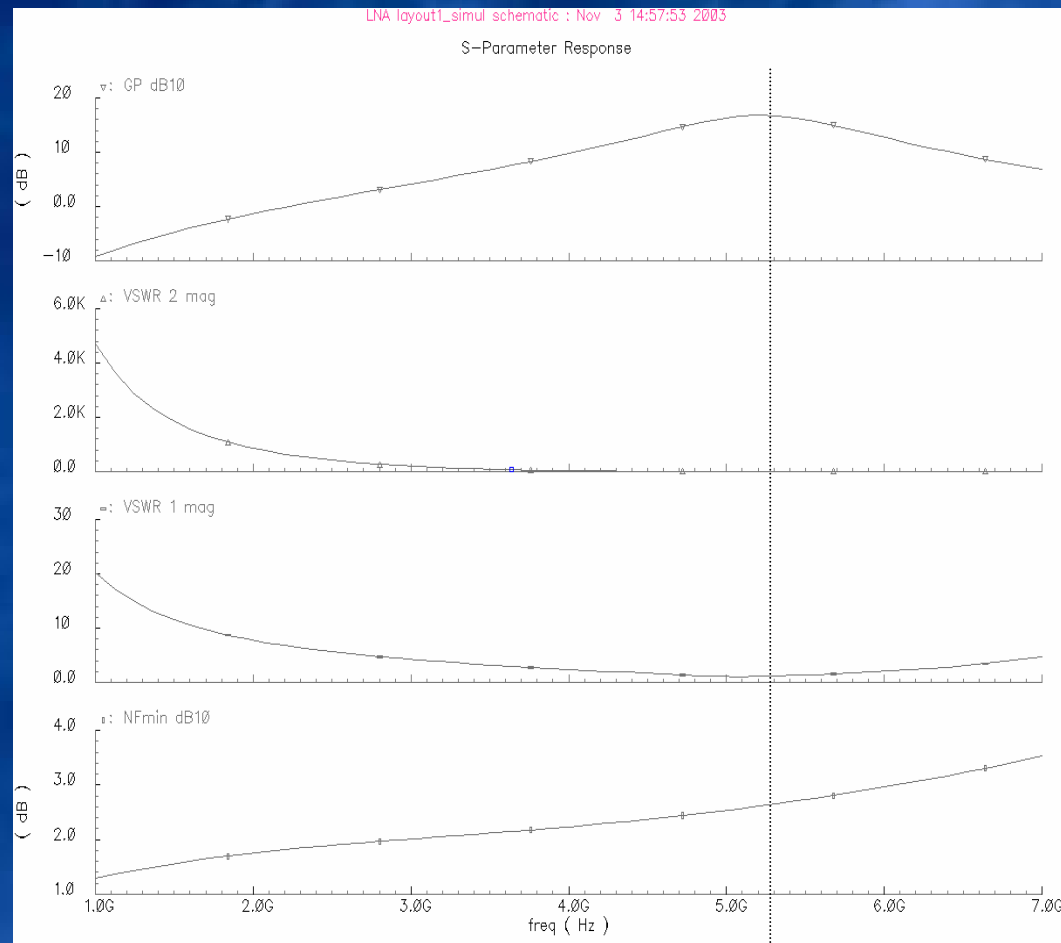


- LNA Cascodo



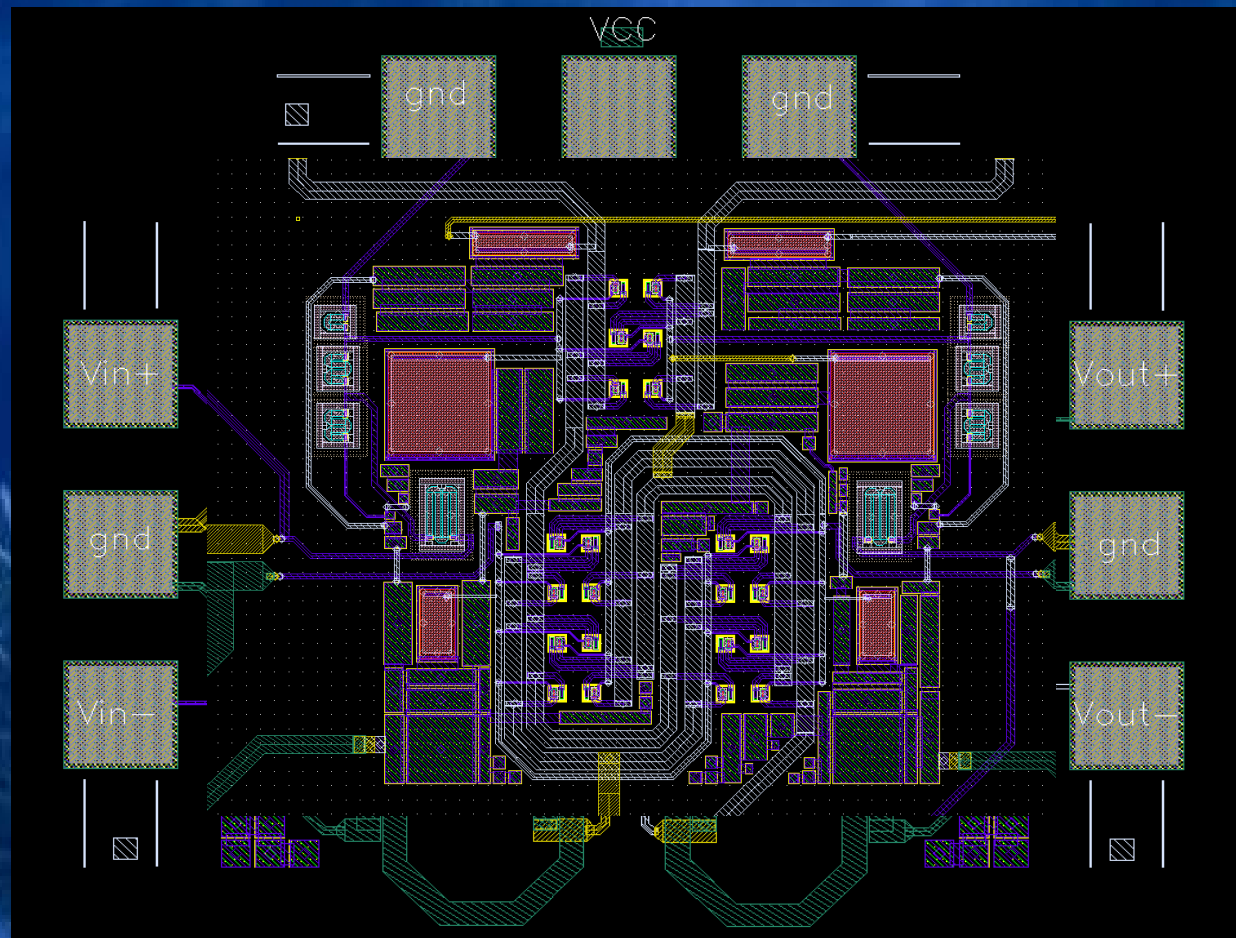


## Resultados

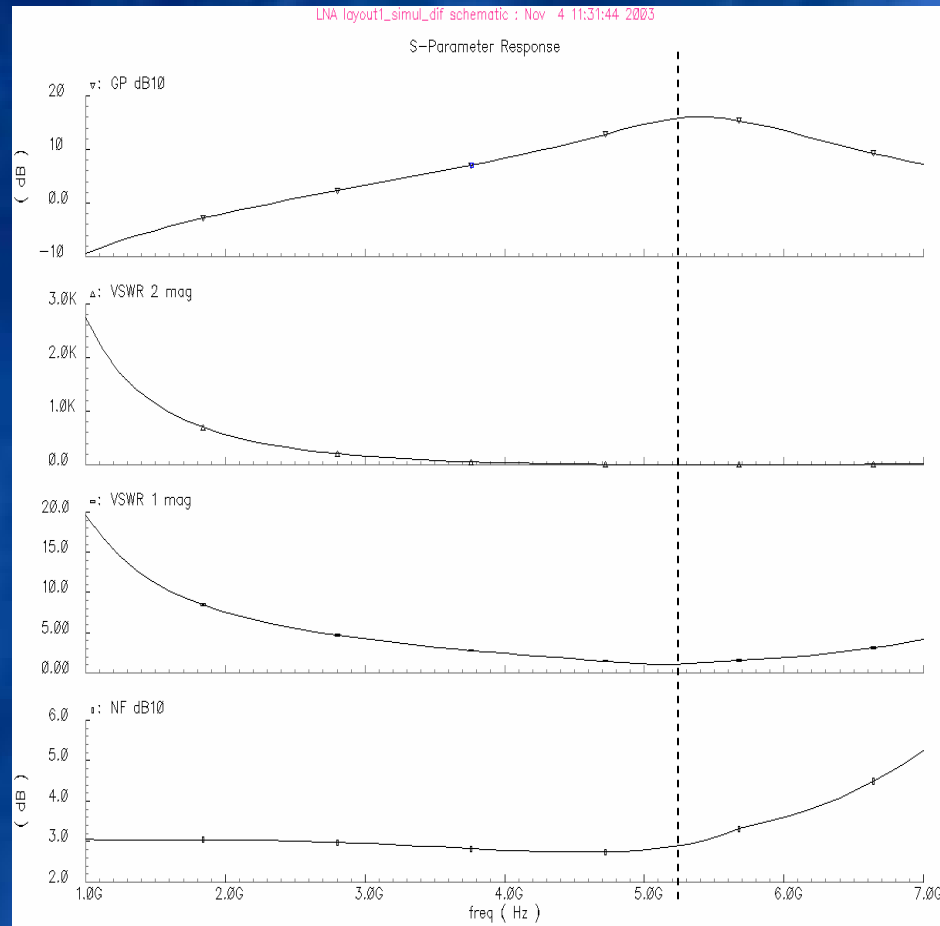


<b>Ganancia</b>	<b>16.230 dB</b>
<b>NF</b>	<b>2.875 dB</b>
<b>VSWR1</b>	<b>1.25</b>
<b>VSWR2</b>	<b>2.53</b>
<b>S11</b>	<b>-41 dB</b>
<b>S12</b>	<b>-47 dB</b>
<b>S21</b>	<b>16.230 dB</b>
<b>S22</b>	<b>-9.3 dB</b>
<b>IIP3</b>	<b>-4.373 dBm</b>
<b>OIP3</b>	<b>11.857 dBm</b>
<b>Consumo de potencia</b>	<b>9.82 mW</b>
<b>Área del chip</b>	<b>645 <math>\mu\text{m}</math> * 736 <math>\mu\text{m}</math></b>

- LNA Balanceado

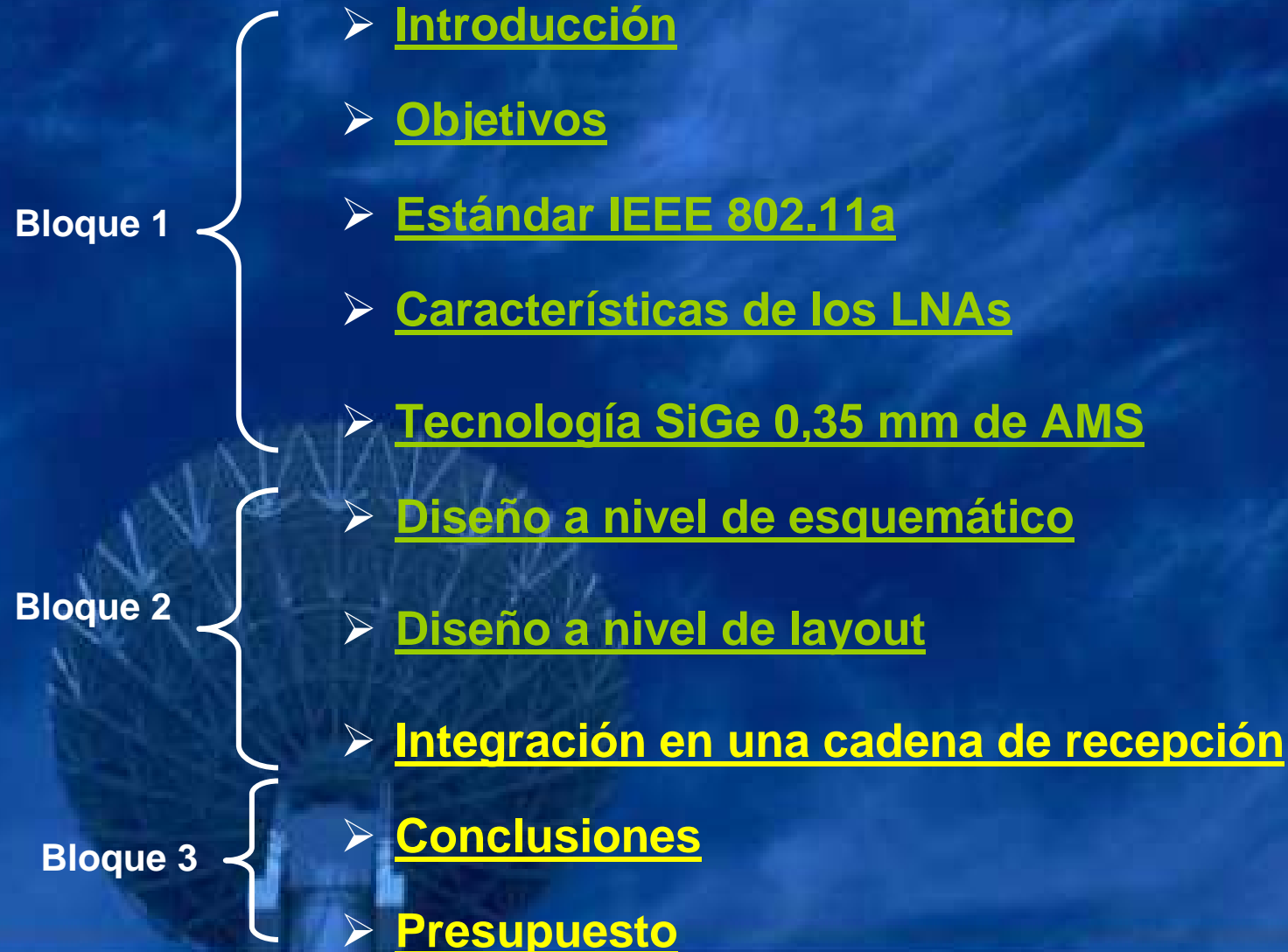


## • Resultados

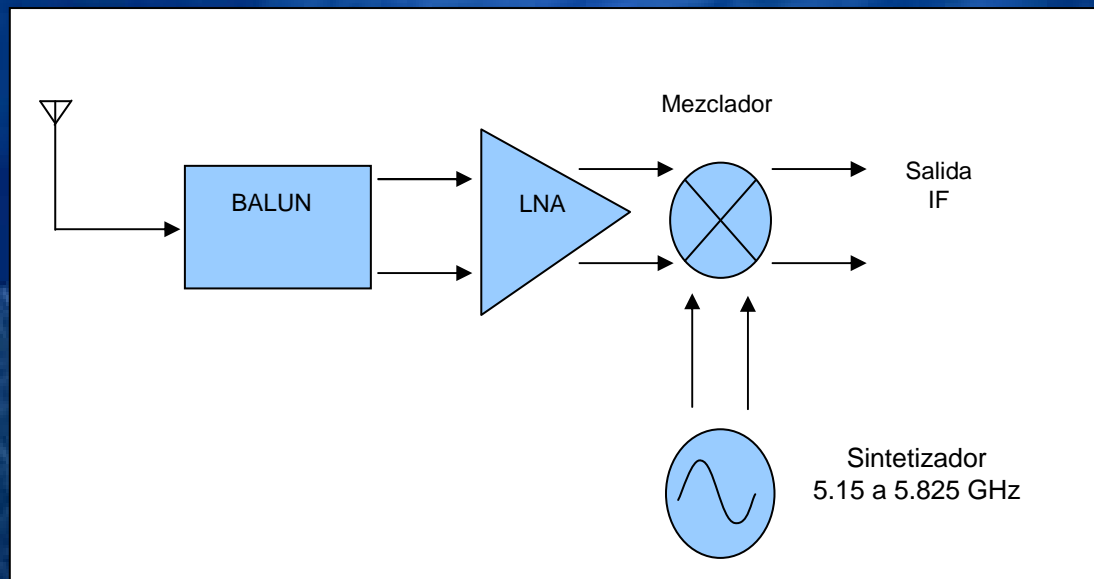


<b>Ganancia</b>	<b>15.910 dB</b>
<b>NF</b>	<b>3.127 dB</b>
<b>VSWR1</b>	<b>1.35</b>
<b>VSWR2</b>	<b>1.93</b>
<b>S11</b>	<b>-32.81 dB</b>
<b>S12</b>	<b>-44 dB</b>
<b>S21</b>	<b>15.910 dB</b>
<b>S22</b>	<b>-14.43 dB</b>
<b>IIP3</b>	<b>-1.32 dBm</b>
<b>OIP3</b>	<b>14.59 dBm</b>
<b>Consumo de potencia</b>	<b>19.64 mW</b>
<b>Área del chip</b>	<b>767 <math>\mu\text{m}</math> * 932 <math>\mu\text{m}</math></b>

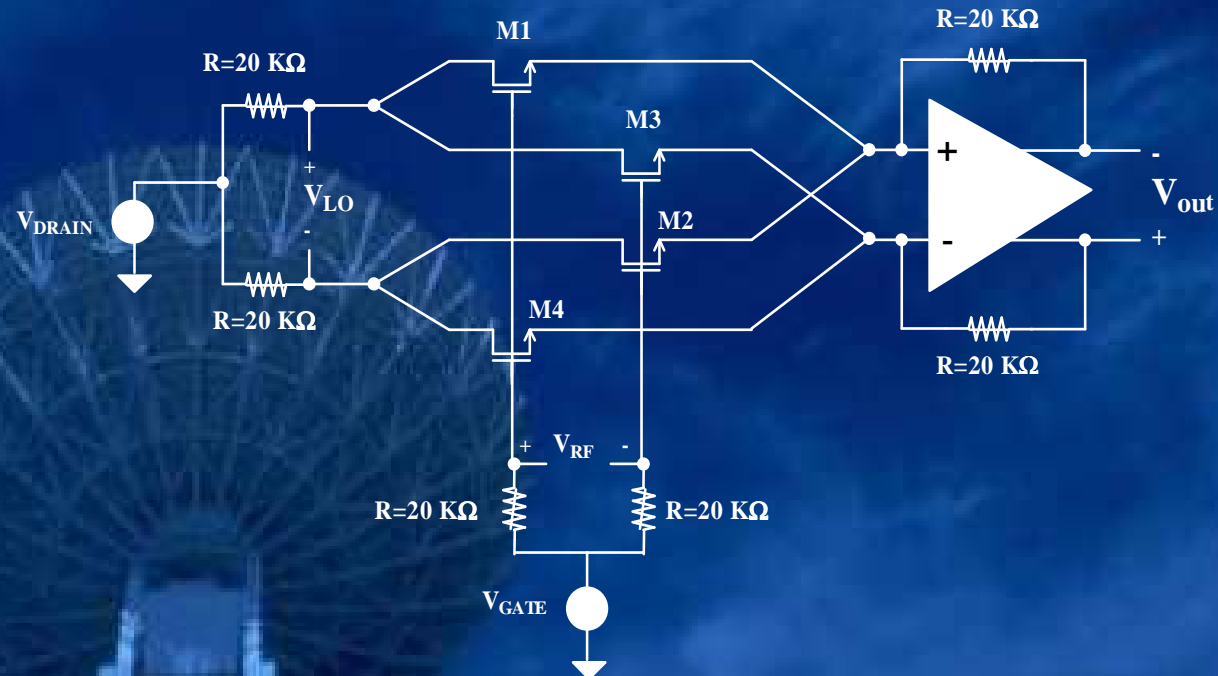
- Estructura del Proyecto



- Integración en una cadena de recepción

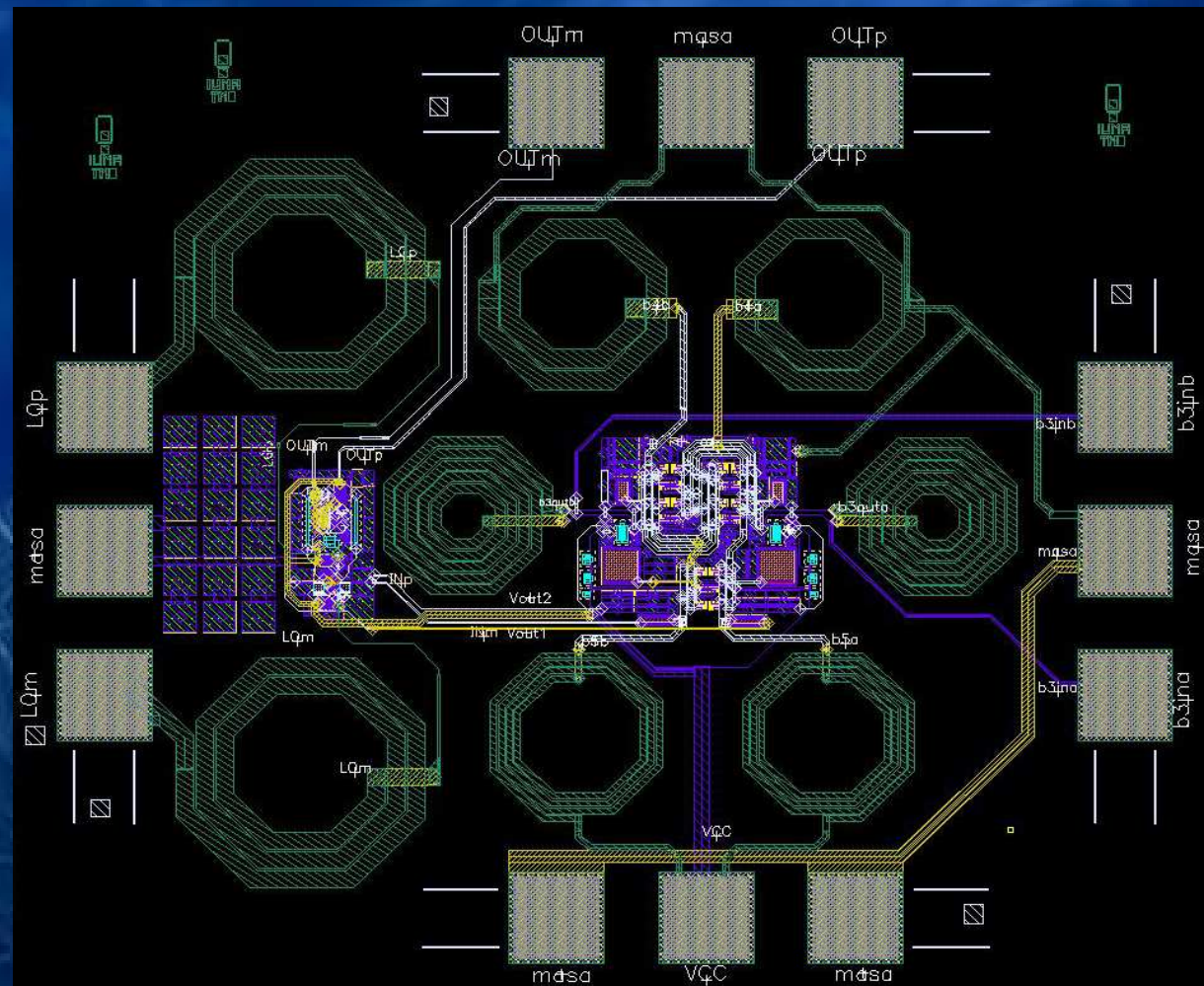


# Mezclador diseñado por D. Roberto Díaz Ortega





## Layout del sistema

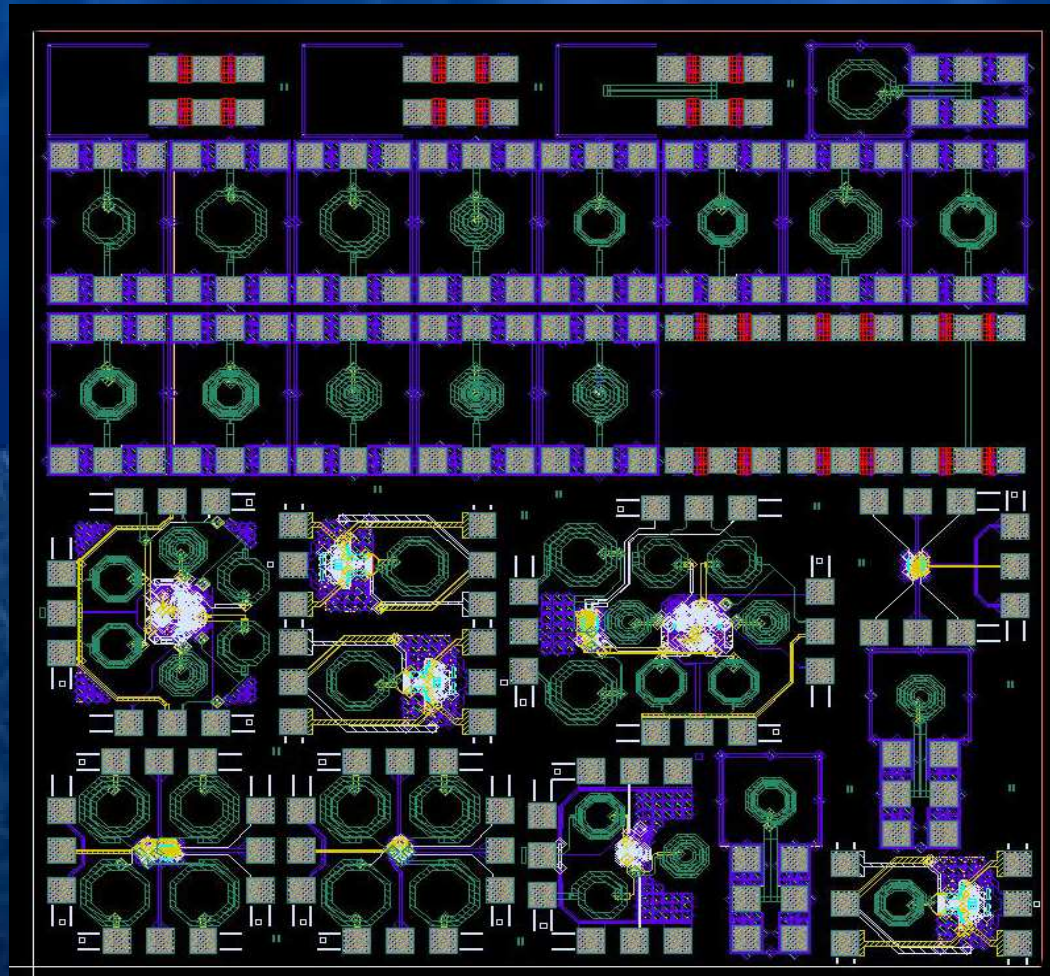


## Simulaciones post-layout

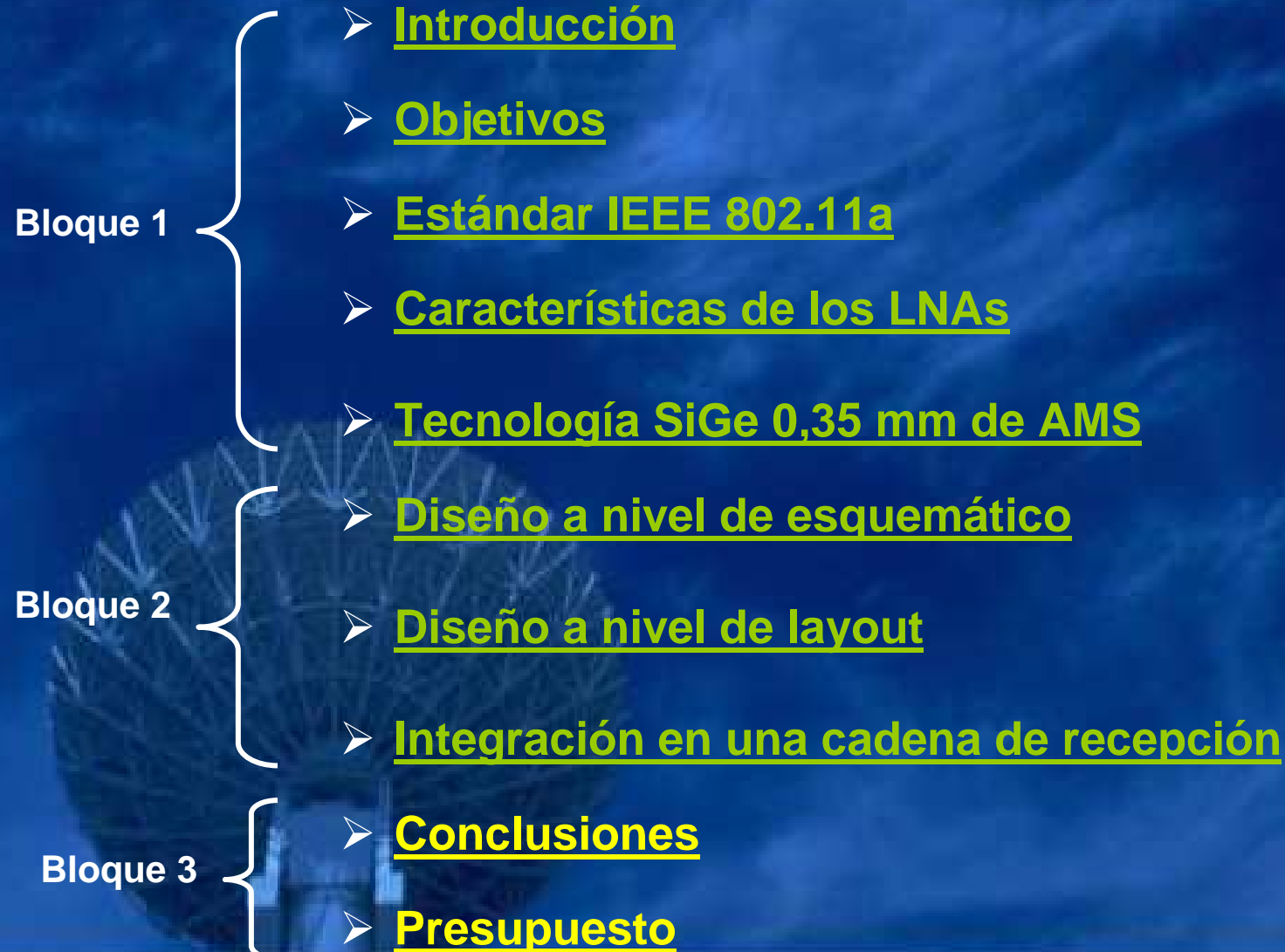
Parámetros	LNA	Mezclador	Conjunto
Ganancia (dB)	15,910	43	54
NF (dB)	3,127	45	5,93
IIP3 (dBm)	-1,32	40	
OIP3 (dBm)	14,59	83	
Consumo (mW)	19,64	13,53	33,17
Área (mm <sup>2</sup> )	0,714	0,605	1,07



## Run de fabricación



- Estructura del Proyecto



## • Comparación con otros trabajos (LNA asimétrico)

Proceso Tecnológico	Frec. (GHz)	Área sin pads (mm <sup>2</sup> )	NF (dB)	Gain (dB)	IIP3 (dBm)	OIP3/ $P_{DC}$	Vcc(V)	$P_{DC}$ (mW)	Características
GaAs HBT	5.7	0.5 x 0.6	2.9	16	7.3	3.0	3.5	72	2 etapas Realimentación resistiva
SiGe HBT	5.8	0.5 x 0.6	2.1	6.9	-11	0.03	1	13	2 etapas CE
0.35 $\mu$ m CMOS	5.8	0.6 x 0.56	3.2	7.2	-3.7	1.2	1.3	20	2 etapas CS
0.35 $\mu$ m SiGe HBT	5.1-5.9	0.4 x 0.53	2.8	16.3	-1.3	3.6	3.3	9.82	C.Cascodo

## • Comparación con otros trabajos (LNA balanceado)

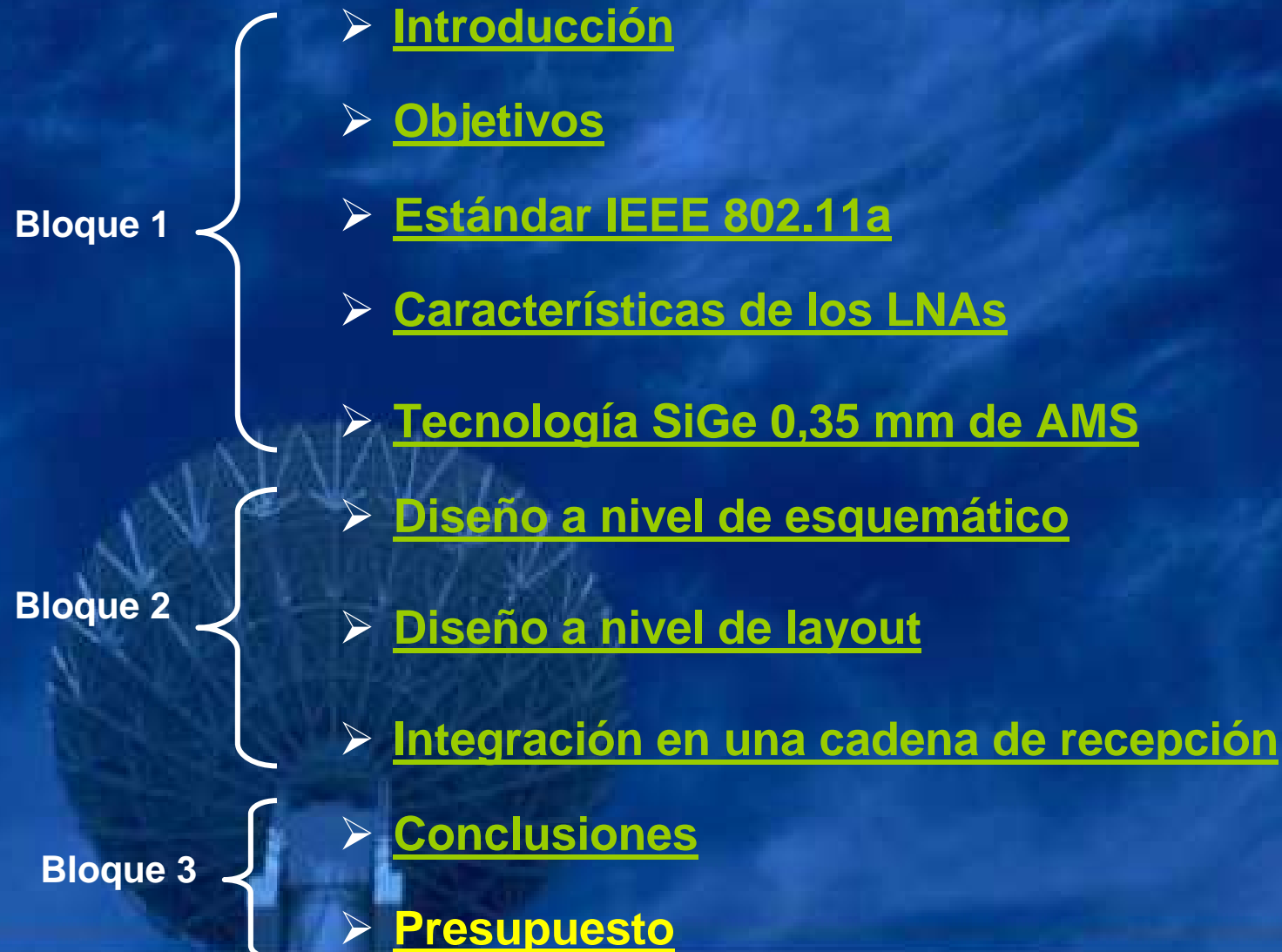
Proceso Tecnológico	Frec. (GHz)	Área sin pads (mm <sup>2</sup> )	NF (dB)	Gain (dB)	IIP3 (dBm)	OIP3/ $P_{DC}$	Vcc(V)	$P_{DC}$ (mW)	Características
0.24 $\mu$ m CMOS	5.25	0.83 x 0.4	2.5	16	-1.5	0.6	3	48	Diferencial CC
0.35 $\mu$ m CMOS	5.8	1.1 x 0.94	4	5	-	-	3.3	50	Diferencial CS
0.35 $\mu$ m SiGe HBT	5.1-5.9	0.56 x 0.7	3.1	15.9	-1.3	4.42	3.3	19.64	Diferencial CC



## • Conclusiones

- La tecnología SiGe 0.35  $\mu\text{m}$  es apta para el diseño de componentes analógicos de radiofrecuencia.
- Los objetivos inicialmente planteados se han logrado de forma satisfactoria.
- Línea de investigación de más envergadura en la que se desarrollan varios proyectos de investigación.

- Estructura del Proyecto



- **Presupuesto**

El presupuesto del presente proyecto asciende a: €

