

**UNIVERSIDAD DE  
LAS PALMAS DE GRAN CANARIA**

**ESCUELA TÉCNICA SUPERIOR DE  
INGENIEROS DE TELECOMUNICACIÓN**



**PROYECTO FIN DE CARRERA**

**Diseño, medida y verificación de un mezclador  
pasivo en CMOS 0.35  $\mu\text{m}$  para un receptor  
basado en el estándar IEEE 802.11a**

**HOJA DE FIRMAS**

**Alumno/a**

Fdo.: Roberto Díaz Ortega

**Tutor**

Fdo.: Fco. Javier del Pino Suárez

**Cotutor**

Fdo.: Sunil Lalchand Khemchandani

**Fecha: Octubre 2006.**

UNIVERSIDAD DE  
LAS PALMAS DE GRAN CANARIA

ESCUELA TÉCNICA SUPERIOR DE  
INGENIEROS DE TELECOMUNICACIÓN



PROYECTO FIN DE CARRERA

Diseño, medida y verificación de un mezclador pasivo  
en CMOS 0.35  $\mu\text{m}$  para un receptor basado en el  
estándar IEEE 802.11a

HOJA DE EVALUACIÓN

Calificación: Sobresaliente 10 (M.H.)

Presidente

Fdo.: Juan Antonio Montiel Nelson

Vocal

Fdo.: Antonio Hernández Ballester

Fecha: Octubre 2006

Secretario

Fdo.: Javier García García

# Agradecimientos



¡Qué rápido pasa el tiempo! Parece que fue ayer cuando me encontraba escribiendo algunas líneas de agradecimiento a todas las personas que me apoyaron a lo largo de mi paso por la escuela técnica. Algunas cosas han cambiado en estos dos años: una mayor madurez a la hora de afrontar problemas, capacidad para afrontar nuevos retos, mejorar la capacidad de autosuficiencia en el trabajo... etc.

A pesar de los cambios, sin lugar a dudas, éstos no habrían sido posibles sin el apoyo de los que me rodean. Sin el apoyo de personas como Gema, que en todo momento ha estado ahí apoyándome y dándome ánimos o de mis padres, que siempre están ahí dispuestos a escuchar, aconsejarme y apoyarme en todo momento. Sin ellos el trabajo que culmina hoy no se habría llevado a cabo.

En cuanto a la parte técnica de este trabajo, sin el asesoramiento de Javier no habría salido adelante, ya que en todo momento la puerta de su despacho ha estado abierta para solucionar cualquier problema o duda, por otro lado, personas como Sunil o Amaya gracias a sus pequeños trucos y consejos han conseguido que el proyecto no se estancase en pequeños problemas.

Para finalizar no quisiera olvidarme de todos mis compañeros de carrera, en especial de Rubén, que siempre han estado ahí pendientes del desarrollo del proyecto y haciendo que termine el mismo con muy buenos recuerdos.

Sé que me dejo gente en el tintero, pero es imposible resumir todos los momentos pasados a lo largo del proyecto. Solo me resta decir, que este trabajo también es parte de todos ustedes.  
MUCHAS GRACIAS.

# MEMORIA

<b>1</b>	<b>Introducción</b>	
1.1	Introducción	1
1.2	Antecedentes y Objetivos	3
1.3	Estructura de la memoria	3
1.4	Peticionario	5
<b>2</b>	<b>Sistemas de Radiofrecuencia</b>	
2.1	Introducción	7
2.2	Características de los sistemas de RF	7
2.2.1	Ganancia (G)	8
2.2.2	Factor de ruido (F)	8
2.2.3	Punto de intercepción de tercer orden	9
2.2.4	Coefficiente de onda estacionaria	12
2.3	Características del estándar 802.11a	12
2.3.1	Canalización	13
2.3.2	Modulación OFDM	14
2.4	Especificaciones Técnicas	20
2.4.1	Impedancia de la antena en emisión y recepción	20
2.4.2	Rangos de temperatura en emisión y recepción	20
2.4.3	Nivel de potencia en transmisión	20
2.4.4	Mascara de espectro de salida	20
2.4.5	Variación de la frecuencia de salida	21
2.4.6	Sensibilidad a la entrada	21
2.4.7	Figura de ruido	22
2.5	Tipos de receptores	22
2.5.1	Receptor de conversión directa	22
2.5.2	Receptor superheterodino de doble conversión	23
2.5.3	Receptor arquitectura Weaver modificada	24

2.6 Conclusiones.....	26
<b>3 Mezclador de frecuencias</b>	
<b>3.1 Introducción</b> .....	27
<b>3.2 Teoría básica</b> .....	27
<b>3.3 Parámetros del mezclador</b> .....	30
3.3.1 Ganancia de conversión.....	30
3.3.2 Figura de ruido.....	31
3.3.3 Linealidad.....	32
3.3.3.1 Rango dinámico.....	32
3.3.3.2 Punto de compresión.....	32
3.3.3.3 Distorsión de intermodulación de tercer orden.....	32
3.3.4 Aislamiento.....	34
<b>3.4 Sistemas no lineales como mezcladores lineales</b> .....	34
3.4.1 Mezclador de dos puertos: Dispositivo de ley cuadrática.....	35
3.4.2 Ganancia de un mezclador de un solo transistor bipolar.....	38
<b>3.5 Mezcladores basados en multiplicadores</b> .....	39
3.5.1 Mezclador simple balanceado.....	39
3.5.2 Mezclador activo doble balanceado. Célula de Gilbert.....	42
3.5.3 Mezclador CMOS pasivo.....	46
<b>3.6 Conclusiones</b> .....	48
<b>4 Estudio de la tecnología</b>	
<b>4.1 Introducción</b> .....	49
<b>4.2 Resistencias</b> .....	49
4.2.1 Construcción.....	49
4.2.2 Resistencias en la tecnología S35D4 de AMS.....	50
<b>4.3 Condensadores</b> .....	53
4.3.1 Construcción.....	53
4.3.2 Condensadores en la tecnología S35D4 de AMS.....	53
<b>4.4 Bobinas</b> .....	55
4.4.1 Construcción.....	55
4.4.2 Funcionamiento.....	56
4.4.3 Modelo de la bobina.....	57
4.4.4 Bobinas en la tecnología S35D4 de AMS.....	59
<b>4.5 El transistor MOSFET</b> .....	59
4.5.1 Construcción.....	59
4.5.2 Funcionamiento.....	60
4.5.3 Modelo de baja frecuencia.....	63
4.5.4 Modelo de alta frecuencia.....	63
4.5.5 Transistores MOSFET en la tecnología S35D4 de AMS.....	65
<b>4.6 HBTs de SiGe</b> .....	67
4.6.1 Estructura y principio de funcionamiento de los HBTs.....	67
4.6.2 HBTs en la tecnología S35D4 de AMS.....	71
<b>4.7 Conclusiones</b> .....	73
<b>5 Diseño del mezclador pasivo</b>	
<b>5.1 Introducción</b> .....	75
<b>5.2 Topología del circuito</b> .....	75
<b>5.3 Polarización del circuito</b> .....	76

5.4 Dimensionado del circuito.....	80
5.5 Adaptación de impedancia en las entradas.....	81
5.6 Simulaciones del diseño.....	82
5.7 <i>Layout</i> del mezclador.....	84
5.8 Simulaciones <i>post-layout</i> .....	85
5.9 Medidas del mezclador pasivo.....	88
5.9.1 Medida de las pérdidas de conversión.....	89
5.9.1.1 Metodología.....	89
5.9.1.2 Pérdidas para una IF de 50 MHz.....	91
5.9.1.2 Pérdidas para una IF de 20 MHz.....	91
5.9.2 Medida del aislamiento entre los puertos.....	92
5.9.2.1 Aislamiento entre los puertos de RF e IF.....	92
5.9.2.2 Aislamiento entre los puertos de LO e IF.....	94
5.9.2.3 Aislamiento entre los puertos de LO y RF.....	94
5.9.3 Medida de la adaptación de impedancias.....	96
5.10 Conclusiones.....	97

## 6 Rediseño del mezclador pasivo

6.1 Introducción.....	99
6.2 Detección de errores.....	99
6.3 Polarización del mezclador.....	102
6.4 Dimensionado del circuito.....	104
6.5 Adaptación de las impedancias de entrada.....	106
6.6 Simulaciones del diseño.....	106
6.7 <i>Layout</i> del mezclador.....	107
6.8 Simulaciones <i>Post-layout</i> .....	109
6.9 Medida del mezclador pasivo.....	110
6.9.1 Medida de las pérdidas para una IF de 50 MHz.....	111
6.9.2 Medida de las pérdidas para una IF de 20 MHz.....	112
6.9.3 Medida del aislamiento entre puertos.....	113
6.9.4 Medida de la adaptación de impedancias.....	115
6.9.5 Medida de la linealidad del mezclador.....	116
6.9.5.1 Metodología.....	116
6.9.5.2 Resultados de la medida de la linealidad.....	116
6.10 Conclusiones.....	118

## 7 Diseño del amplificador operacional

7.1 Introducción.....	119
7.2 Etapa de entrada del amplificador.....	119
7.3 Diseño del CMFB.....	122
7.4 Diseño de la etapa de salida.....	124
7.5 Simulación del amplificador.....	125
7.6 <i>Layout</i> del amplificador.....	127
7.7 Simulaciones <i>post-layout</i> .....	129
7.8 Medida del amplificador operacional.....	130
7.8.1 Metodología.....	130
7.8.2 Resultados de la medida del amplificador operacional.....	133
7.9 Conclusiones.....	135

<b>8 Rediseño del amplificador operacional</b>	
8.1 Introducción.....	137
8.2 Detección de errores.....	137
8.3 Etapa de entrada.....	140
8.4 Diseño del CMFB.....	141
8.5 Diseño de la etapa de salida.....	142
8.6 Simulaciones del diseño.....	143
8.7 Layout del amplificador.....	145
8.8 Simulaciones pos-layout.....	147
8.9 Medida del amplificador operacional.....	151
8.10 Conclusiones.....	153
<b>9 Mezclador con etapa de amplificación</b>	
9.1 Introducción.....	155
9.2 Especificaciones de los bloques.....	155
9.3 Simulaciones del conjunto.....	156
9.4 Conclusiones.....	158
<b>10 Conclusiones</b>	
10.1 Introducción.....	159
10.2 Mezclador pasivo.....	159
10.3 Mezclador con etapa de amplificación.....	161
10.4 Conclusiones.....	162
<b>Presupuesto</b>	
Introducción.....	165
Costes debidos a recursos humanos.....	166
Costes de Ingeniería.....	166
Costes de Amortización.....	167
Costes de medida.....	168
Costes de Fabricación.....	168
Otros costes.....	168
Coste Total.....	169
<b>Bibliografía</b> .....	171
<b>Anexo: Fotografías de los diseños y las medidas</b>	



# CAPITULO 1

## Introducción

### 1.1 Introducción

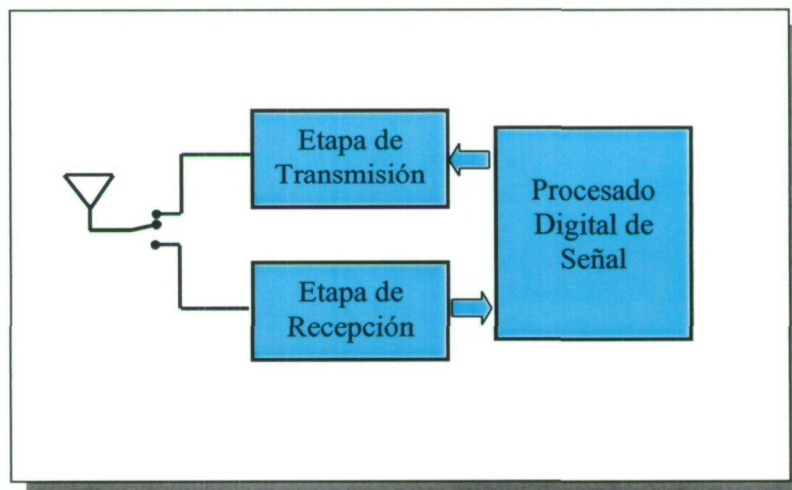
La importancia de los sistemas inalámbricos reside en la posibilidad de tener acceso a la red en un momento y lugar específicos de una forma cómoda y por supuesto segura. Otro aspecto importante en este tipo de tecnologías es el hecho de que ya no se habla de un sistema estático sino que la red en sí es móvil, lo que hace que aumente de una forma exponencial las posibilidades que ofrece al usuario.

El ámbito de trabajo de la tecnología inalámbrica va desde sistemas de lectura de etiquetas hasta puntos de acceso a Internet o sistemas de telecontrol. Como puede observarse, el rango de acción de las tecnologías inalámbricas puede ir desde algunas decenas de centímetros hasta cientos de metros. Por esta razón se crean los estándares de comunicaciones que se encargan de tabular y especificar las características de los dispositivos inalámbricos.

Entre los diversos estándares de comunicaciones inalámbricas que existen se encuentra el estándar IEEE 802.11a que define los dos niveles más bajos de la arquitectura OSI (capa

física y enlace de datos). Centrando el estudio en la capa física, el IEEE 802.11a opera en la banda de 5GHz y permite tasas de transferencia de datos de hasta 54 Mbit/s.

En la figura 1.1 se muestra un sistema genérico basado en el estándar IEEE 802.11a. En él podemos distinguir una etapa de transmisión, una etapa de recepción y una etapa de procesado digital de señal. Como puede observarse en la figura 1.1 en la antena se coloca un circuito de conmutación para alternar el uso entre la etapa de transmisión y la de recepción.



**Figura 1.1. Dispositivo genérico para IEEE 802.11a.**

Centrando aún más el estudio en la etapa de recepción, en la figura 1.2 se muestra el esquema genérico de una cadena de recepción. La parte analógica de la etapa de recepción está compuesta por un primer bloque de amplificación y filtrado encargado de acondicionar la señal procedente de la entrada, un mezclador encargado de realizar la conversión de frecuencias y uno o varios bloques encargados de llevar a cabo el proceso de acondicionamiento y conversión analógico digital de la señal.

El presente trabajo se centra en la etapa de recepción de un sistema IEEE 802.11a y más concretamente en el mezclador encargado de trasladar la señal de radiofrecuencias centrada en la banda de 5 GHz a frecuencias intermedias.

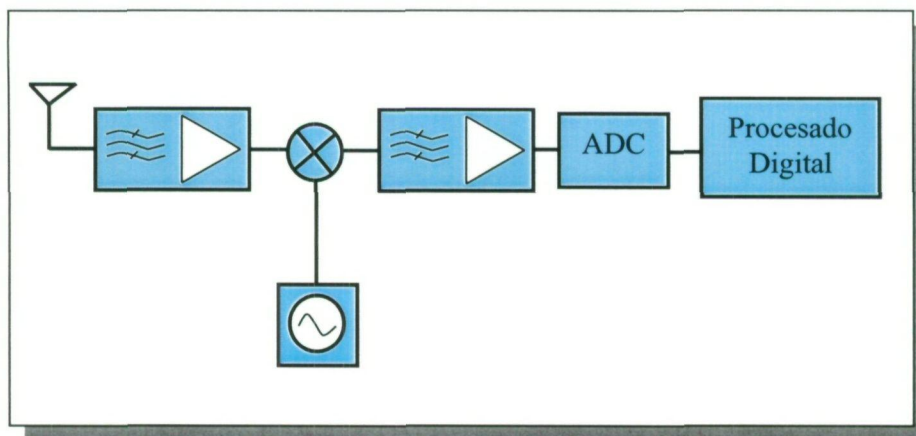


Figura 1.2. Etapa de recepción genérica.

## 1.2 Antecedentes y Objetivos

Las bases de este proyecto han sido establecidas en un trabajo previo, en el que se diseñó un mezclador pasivo con una etapa de amplificación basada en un amplificador operacional [1]. En ese trabajo se partió de un diseño a nivel de esquemático que poco a poco se fue optimizando para posteriormente pasar a la elaboración del *layout* del mismo y comprobar mediante simulación *post-layout* su validez. Una vez finalizadas las simulaciones de los diseños se procedió al envío de los circuitos a fabricación, dando por finalizado el trabajo.

El principal objetivo de este proyecto es realizar la medida del mezclador pasivo y del amplificador operacional fabricados y verificar el funcionamiento de los mismos. En caso de que existiera algún tipo de problema en los diseños se procederá a la detección de los errores así como al rediseño, fabricación y medida de los circuitos para comprobar la validez de los mismos.

## 1.3 Estructura de la memoria

La memoria de este proyecto está dividida de la siguiente forma:

En el **Capítulo 2** se comienza realizando un estudio teórico de los parámetros más importantes que caracterizan a los sistemas de radiofrecuencia. En este capítulo quedarán definidos términos como ganancia, linealidad,... etc. Por otro lado también se realiza un estudio general del estándar IEEE 802.11a para conocer el marco en el que se engloba el mezclador diseñado. Finalmente en este capítulo se comparan las diferentes arquitecturas de

receptores que se utilizan en sistemas de radiofrecuencia, exponiendo tanto las ventajas como inconvenientes de las mismas.

Conocidos ya los fundamentos de los sistemas de radiofrecuencia, en el **Capítulo 3** se realiza un estudio en profundidad de los mezcladores. El capítulo comienza con la definición de los parámetros que caracterizan a los mezcladores, para proceder después al estudio de las diferentes topologías de mezcladores típicamente usadas en sistemas de de radiofrecuencia integrados.

Llegados a este punto, ya el objetivo del proyecto puede considerarse englobado dentro de su marco de trabajo. Por esta razón, en el **Capítulo 4** se procede al estudio de la tecnología SiGe 0,35  $\mu\text{m}$  de la fundidora AMS. Para ello se realiza un pequeño estudio a nivel tanto de construcción como de funcionamiento de cada uno de los componentes que proporciona la tecnología. Así mismo se analizan las diferentes opciones que proporciona el kit de diseño de la tecnología en la herramienta de diseño Cadence.

El **Capítulo 5** entra de lleno en las labores de diseño. Se comienza con un resumen del diseño del mezclador pasivo realizado en [1] y posteriormente se explica el proceso de medida así como los resultados obtenidos. Una vez realizada la medida se comprueba como el mezclador no funciona acorde a las especificaciones obtenidas en simulación, por lo que, en el **Capítulo 6** se lleva a cabo un estudio para la detección de los errores y posteriormente se procede al rediseño del mismo. Al final de este capítulo se muestran los resultados obtenidos de la medida del rediseño.

Una vez finalizado el diseño del mezclador pasivo, en el **Capítulo 7** se comienza con un resumen del diseño del amplificador operacional y se muestra detalladamente el proceso de medida del mismo, terminando este capítulo con los resultados obtenidos de la medida. Resultado de este proceso, se verá como es necesario realizar el rediseño del amplificador, por lo que en el **Capítulo 8** se detectan los errores en el amplificador y se sigue con el rediseño, desde el nivel de esquemático hasta el nivel de *layout*. Al final de este capítulo se podrán ver las medidas del segundo amplificador realizado, observándose como en este segundo diseño los resultados obtenidos son muy próximos a los obtenidos en simulación.

En este punto del proyecto, ya se encuentran los dos bloques diseñados independientemente (el mezclador pasivo y el amplificador operacional) ambos con sus medidas correspondientes que validan su funcionamiento individual. El objeto del **Capítulo 9** es por tanto la unión de ambos circuitos para comprobar que el conjunto funciona de acuerdo a las especificaciones esperadas inicialmente.

Por último, en el **Capítulo 10** se analizan los resultados obtenidos a lo largo del proyecto, comparando el sistema desarrollado con otros sistemas de características similares y evaluando como se han ido alcanzando una serie de metas y objetivos a lo largo del mismo.

Una vez mostradas las conclusiones del proyecto se realiza el **Presupuesto**, donde se detallan los gastos derivados del mismo tanto de los sistemas *hardware / software* como los gastos tanto de fabricación y de recursos humanos.

Para terminar al final del proyecto se recoge un **Anexo** con las fotografías tanto de los circuitos fabricados como de los montajes de medida utilizados en el laboratorio.

## 1.4 Peticionario

Actúa como petionario para este proyecto fin de carrera, la división de Tecnología Microelectrónica (TME) del Instituto Universitario de Microelectrónica Aplicada (IUMA).



## CAPITULO 2

# Estudio del estándar IEEE 802.11a

### 2.1 Introducción

Conocidos los objetivos generales del proyecto y el marco de trabajo donde será englobado, en este capítulo se pretende profundizar en los sistemas de radiofrecuencia y en el estándar de comunicaciones IEEE 802.11a.

La comprensión de los diversos parámetros expuestos en este capítulo es fundamental para el desarrollo del proyecto, ya que, sin ello es imposible determinar y valorar las características de los sistemas de radiofrecuencia.

### 2.2 Características de los sistemas de RF

Los conceptos tratados en este apartado son comunes a la mayoría de los bloques que componen un sistema de RF y, por tanto, serán de utilidad más adelante durante el desarrollo tanto del mezclador como del amplificador operacional.

### 2.2.1 Ganancia (G)

La ganancia de un circuito determina la relación entre las amplitudes de la señal de salida y la de entrada. La ganancia en tensión se puede expresar mediante la ecuación 2.1.

$$G = \frac{V_{salida}}{V_{entrada}} \quad (\text{Ec. 2.1})$$

Siendo su valor en decibelios el mostrado en la ecuación 2.2.

$$G(\text{dB}) = 20 \log \left( \frac{V_{salida}}{V_{entrada}} \right) \quad (\text{Ec. 2.2})$$

Cuando se trabaja con sistemas de radiofrecuencia no se suele hablar en términos de tensión sino en términos de potencia. Por tanto, de ahora en adelante se hablará de la ganancia en potencia de una etapa. Para medir la ganancia en potencia de un circuito se utilizan los parámetros  $S$ , más concretamente el parámetro  $S_{21}$ .

### 2.2.2 Factor de ruido (F) y Figura de ruido (NF)

En un sistema de RF, incluso cuando no hay señal a la entrada, a la salida se puede medir una pequeña tensión. A esta pequeña cantidad de potencia de salida se la suele denominar potencia de ruido. La potencia de ruido total a la salida es la suma de la potencia de ruido a la entrada amplificada más la potencia de ruido a la salida producida por el sistema. El factor de ruido describe cuantitativamente la respuesta frente al ruido de un sistema. Se define como la relación entre la potencia total de ruido disponible a la salida del sistema y la potencia de ruido disponible a la salida debido al ruido térmico, siendo éste la única señal a la entrada. El factor de ruido se expresa como muestra la ecuación 2.3.

$$F = \frac{P_{No}}{P_{Ni} \cdot G_A} \quad (\text{Ec. 2.3})$$

donde  $P_{No}$  es la potencia total de ruido disponible a la salida del sistema,  $P_{Ni} = k \cdot T \cdot B$  es la potencia de ruido disponible en un ancho de banda  $B$  ( $k$  y  $T$  son respectivamente la constante de Boltzmann y la temperatura absoluta) y  $G_A$  es la ganancia de potencia disponible definida



como la relación entre la potencia de señal disponible a la salida ( $P_{S_o}$ ) y la potencia de señal disponible a la entrada ( $P_{S_i}$ ). Sustituyendo  $G_A$  por dicha relación obtenemos que el factor de ruido viene dada por:

$$F = \frac{P_{S_i} / P_{N_i}}{P_{S_o} / P_{N_o}} = \frac{SNR_i}{SNR_o} \quad (\text{Ec. 2.4})$$

donde  $SNR_i$  y  $SNR_o$  son, respectivamente, las relaciones señal a ruido medidas a la entrada y a la salida. De esta forma, el factor de ruido es una medida de cuanto se degrada la  $SNR$  al pasar la señal a través del circuito. Si el circuito no añadiese ruido, entonces  $SNR_i = SNR_o$ , independientemente del valor de la ganancia del mismo. Esto es debido a que tanto la señal como el ruido son amplificadas (o atenuadas) por el mismo factor. Por lo tanto, el factor de ruido de un circuito sin ruido es igual a 1 aunque por lo general el factor de ruido suele ser mayor que la unidad.

Para dos etapas en cascada el factor de ruido viene dado por la ecuación 2.5.

$$F = F_1 + \frac{F_2 - 1}{G_{A1}} \quad (\text{Ec. 2.5})$$

donde  $F_1$  y  $F_2$  son los factores de ruido de ambas etapas por separado y  $G_{A1}$  es la ganancia de la primera etapa. La ecuación 2.5 muestra que la primera etapa es la que más contribuye al ruido total ya que su factor de ruido se suma directamente a la del sistema y la de la segunda etapa es atenuada por la ganancia de la primera etapa. En consecuencia, la primera etapa de un sistema de radiofrecuencia (LNA) debe tener un bajo factor de ruido y una alta ganancia.

Normalmente no se suele hablar de factor de ruido ( $F$ ) sino de figura de ruido ( $NF$ ), la cual no es más que la representación en decibelios del primero:

$$NF = 10 \cdot \log(F) \quad (\text{Ec.2.6})$$

### 2.2.3 Punto de Intercepción de Tercer orden ( $IP3$ )

El punto de intercepción de tercer orden es una medida de la linealidad de un circuito. Cuando dos señales con diferentes frecuencias ( $\omega_1$  y  $\omega_2$ ) son aplicadas a un sistema no lineal, la salida exhibe, en general, términos armónicos de  $\omega_1$  y  $\omega_2$ , y también términos de frecuencias

que siguen la ley  $m\omega_1 \pm n\omega_2$  los cuales se producen por mezcla de los anteriores. A estos se les denomina productos de intermodulación (IM). Se define el orden de cada producto como la suma de  $m+n$ . Los productos de intermodulación se pueden dar referidos a la salida (OIM) o a la entrada (IIM) y se suelen expresar en dBm. Ambos valores están relacionados a través de la ganancia del circuito ( $OIM = IIM + G$  dB). Los productos de intermodulación más importantes son los de tercer orden ( $2\omega_1 - \omega_2$  y  $2\omega_2 - \omega_1$ ), desechando el término de continua que normalmente no condiciona la información y los términos superiores por considerarlos de magnitud muy pequeña o estar alejados de la frecuencia de la portadora. En la Figura 2.1 se muestra como los productos de intermodulación pueden caer dentro del canal deseado produciendo fuertes interferencias.

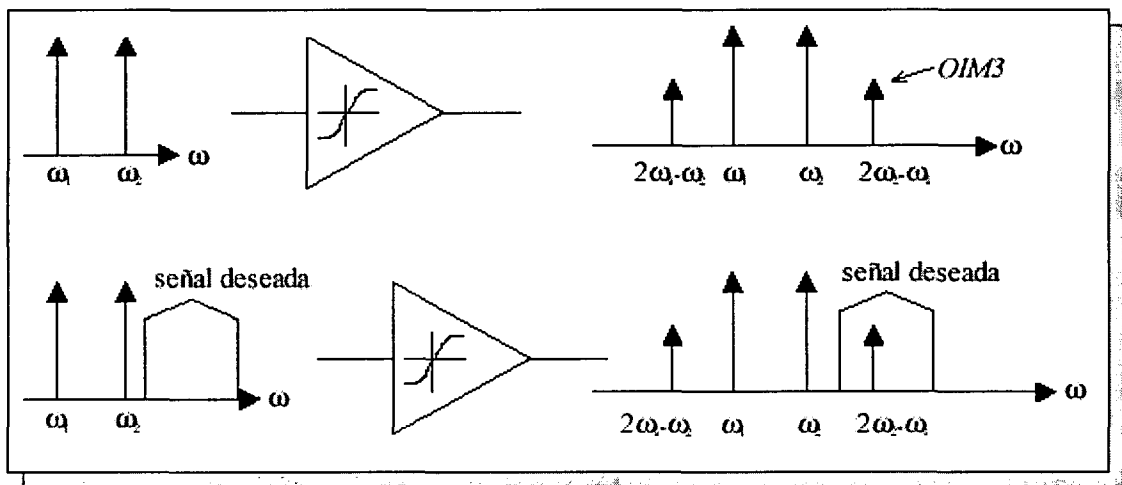


Figura 2.1. Efecto de la intermodulación.

La corrupción de las señales debido a la intermodulación de tercer orden de dos interferencias cercanas es algo común y perjudicial. Para determinar cuánto es esta degradación se define una figura de mérito llamada punto de intercepción de tercer orden  $IP3$  (*third intercept point*) el cual se puede dar referido a la entrada ( $IIP3$ ) o a la salida ( $OIP3$ ). El  $IIP3$  se calcula como:

$$IIP3_{dBm} = \frac{\Delta P_{dB}}{2} + P_{in_{dBm}} \quad (\text{Ec. 2.7})$$

donde  $P_{in}$  es la potencia de la señal interferente (tono) y  $\Delta P_{dB}$  es la diferencia de potencia entre la señal interferente y el  $IIM3$ . En la Figura 2.2 se muestra la interpretación gráfica de ambas cantidades así como del  $IP3$ . Para determinar gráficamente el  $IP3$  se representa la salida deseada y la salida del producto de intermodulación de tercer orden en función del nivel de

potencia a la entrada. El  $IP3$  es la intersección extrapolada de esas dos curvas. En general cuanto mayor sea el  $IP3$  más lineal será el circuito.

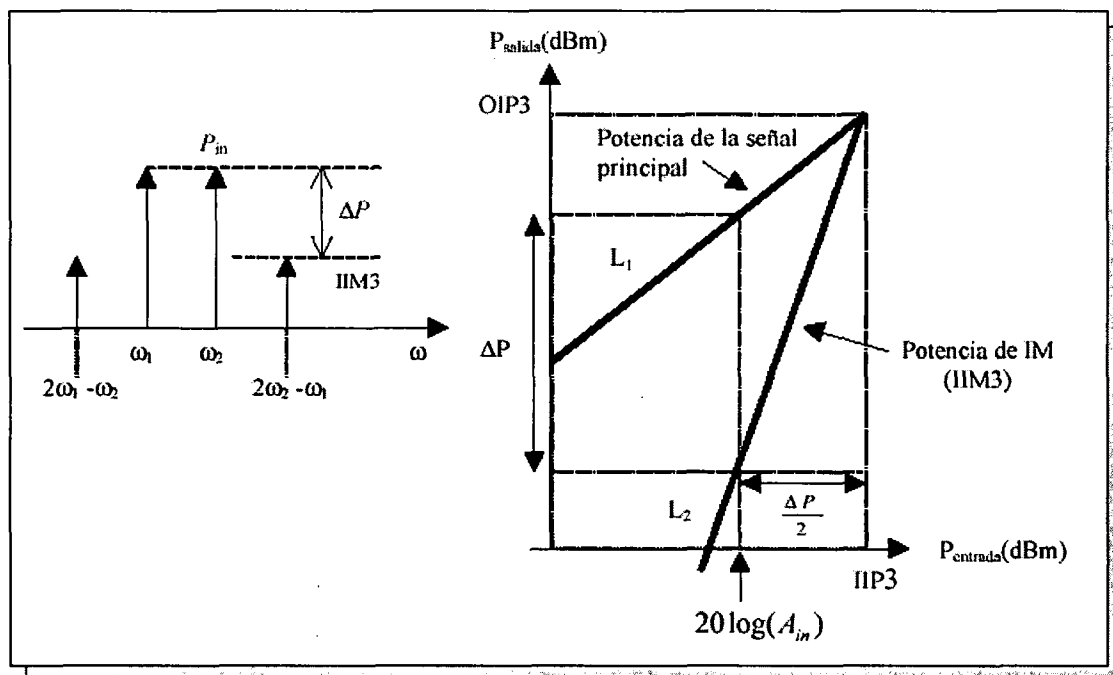


Figura 2.2. Medida del  $IP3$  referido a la entrada.

Así, el  $IIP3$  lo se puede determinar a partir de la ecuación 2.7 mediante la expresión 2.8.

$$IIP3_{dBm} = \frac{Pin_{dBm} - IIM3}{2} + Pin_{dBm} \tag{Ec.2.8}$$

Por lo que el  $IIM3$  viene dado por la ecuación 2.9.

$$\begin{aligned} IIM3_{dBm} &= Pin_{dBm} - 2(IIP3_{dBm} - Pin_{dBm}) \\ IIM3_{dBm} &= 3Pin_{dBm} - 2IIP3_{dBm} \end{aligned} \tag{Ec. 2.9}$$

Es digno de mención que el representar la linealidad de un componente mediante el uso del  $IM3$  presenta el inconveniente que debe ser especificada la potencia de entrada. Con el  $IP3$  se salva este problema. El  $IIM3$  y el  $OIM3$  son medidas absolutas de la potencia de los productos de intermodulación referidos a la entrada y a la salida, mientras que el  $IIP3$  y el  $OIP3$  son medidas relativas a los valores de los tonos de *test* utilizados. De esta forma, haciendo uso del  $IIP3$  o el  $OIP3$  se pueden comparar distintos sistemas cuyas medidas se hayan hecho con

diferentes tonos y por ello es la forma más habitual de caracterizar los efectos de la intermodulación.

### 2.2.4 Coeficiente de onda estacionario (*VSWR*)

Está relacionado con el coeficiente de reflexión ( $\Gamma_L$ , relación entre la onda incidente y la reflejada) según la ecuación 2.10 e indica una medida cuantitativa de la adaptación del circuito a la entrada (*VSWR*<sub>1</sub>) o a la salida (*VSWR*<sub>2</sub>). En la ecuación 2.10,  $Z_0$  es la impedancia característica de una línea de transmisión y  $Z_L$  es la impedancia de carga. Como se puede observar, si terminamos la línea de transmisión con una impedancia igual a su impedancia característica, el coeficiente de reflexión será cero, lo cual equivale a un *VSWR* de valor 1. El hecho de que se utilice más el coeficiente de onda estacionario que el coeficiente de reflexión se debe a que es más fácil de medir (no es más que la relación entre la tensión de pico máxima y mínima a lo largo de una línea sin pérdidas).

$$|\Gamma_L| = \left| \frac{Z_L - Z_0}{Z_L + Z_0} \right| = \frac{VSWR - 1}{VSWR + 1} \quad (\text{Ec. 2.10})$$

## 2.3 Características del Estándar IEEE 802.11a

Este estándar se define para redes inalámbricas en la banda de 5 GHz. En la Tabla 2.1 se puede ver las especificaciones básicas de diferentes estándares de WLANs.

Para reducir errores el estándar permite la reducción de la tasa de transferencia de información. Así el 802.11a tiene 7 velocidades de transferencia de datos posibles (48, 36, 24, 18, 12, 9 y 6 Mbps). La velocidad máxima permisible de 54 Mbits/s sólo es disponible en un ambiente libre de interferencias y a muy corta distancia.

Tabla 2.1. Distintas especificaciones para WLANs

Estándar	Velocidad máxima	Modulación	Ancho de banda de canal	Frecuencia
802.11a	54 Mbps	OFDM	20 MHz	5.0 GHz
802.11b	11 Mbps	DSSS	25 MHz	2.4 GHz
802.11g	54 Mbps	OFDM/DSSS	25 MHz	2.4 GHz
HomeRF2	10 Mbps	FHSS	5 MHz	2.4 GHz
HiperLAN2	54 Mbps	OFDM	25 MHz	5.0 GHz
5-UP	108 Mbps	OFDM	50 MHz	5.0 GHz

### 2.3.1 Canalización

La frecuencia central de canal es múltiplo de 5 MHz. La relación entre la frecuencia central y el número del canal viene dada por la ecuación 2.11.

$$\text{Frecuencia central del cada canal} = 5 \text{ GHz} + 5 \text{ MHz} \cdot n_{\text{ch}} \quad (\text{Ec. 2.11})$$

Existen 12 canales, los cuales se puede observar en la Tabla 2.2.

Tabla 2.2 Plan de frecuencias para IEEE 802.11a

Banda (GHz)	Número de canales operativos ( $n_{\text{ch}}$ )	Frecuencia central del cada canal (MHz)
U-NII Banda inferior (5.15-5.25)	36	5180
	40	5200
	44	5220
	48	5240
U-NII Banda media (5.25-5.35)	52	5260
	56	5280
	60	5300
U-NII Banda superior (5.725-5.825)	64	5320
	149	5745
	153	5765
	157	5785
	161	5805

El ancho de banda total es de 300 MHz divididos en tres bloques de 100 MHz (5,15 a 5,25 GHz, 5,25 a 5,35 GHz y 5,725 a 5,825 GHz). En la Figura 2.3 se puede observar el plan de frecuencias.

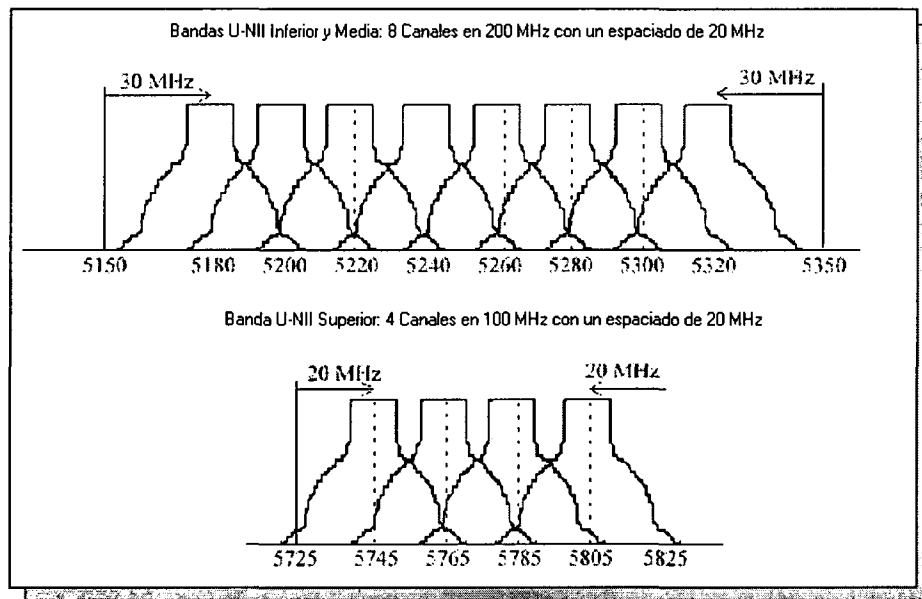


Figura 2.3. Canalización para IEEE 802.11a.

Cada canal tiene un ancho de 20 MHz, y ésta a su vez está dividido en 52 sub-canales, cada uno de 300 KHz. 48 de esos canales son para datos y 4 son canales para frecuencias piloto. Esta subdivisión de canales es útil para adaptar diferentes tasas de bits tal como se verá en el siguiente apartado.

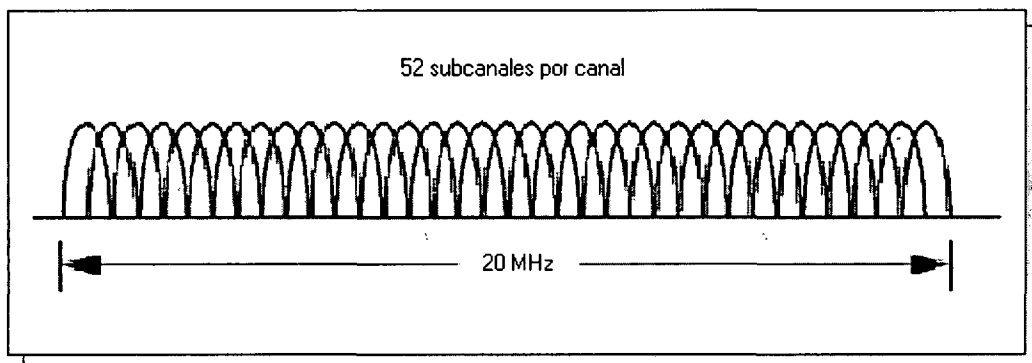


Figura 2.4. 52 subcanales del IEEE.802a.

### 2.3.2 Modulación OFDM

La versión de OFDM que utiliza el estándar 802.11a combina las modulaciones BPSK, QPSK y QAM en función de la tasa de bits elegida, tal como se ve en la Tabla 2.3.

Tabla 2.3 Tipos de Modulaciones del estándar 802.11a

Tasa de bits transmitida (Mbits/s)	Tasa de bits transmitida por cada subcanal (kbits/s)	Modulación
6	125	BPSK
9	188	BPSK
12	250	QPSK
18	375	QPSK
24	500	16-QAM
36	750	16-QAM
48	1000	64-QAM
54	1125	64-QAM

La OFDM es una FDM (multiplexación por división en frecuencia) en la que los canales contiguos se solapan pero no se interfieren los unos a los otros debido a la ortogonalidad de las portadoras.

La OFDM divide una cadena de datos de alta velocidad en 48 sub-cadenas de baja velocidad que se transmiten en paralelo. Cada sub-cadena se modula (BPSK, QPSK, 16-QAM ó 64 QAM) con una sub-portadora con frecuencia diferente. Las frecuencias de las sub-portadoras son elegidas de manera que sean ortogonales, es decir, que en un periodo de símbolo quepan un número entero de ciclos. En la Figura 2.8 se puede observar este caso para tres sub-portadoras.

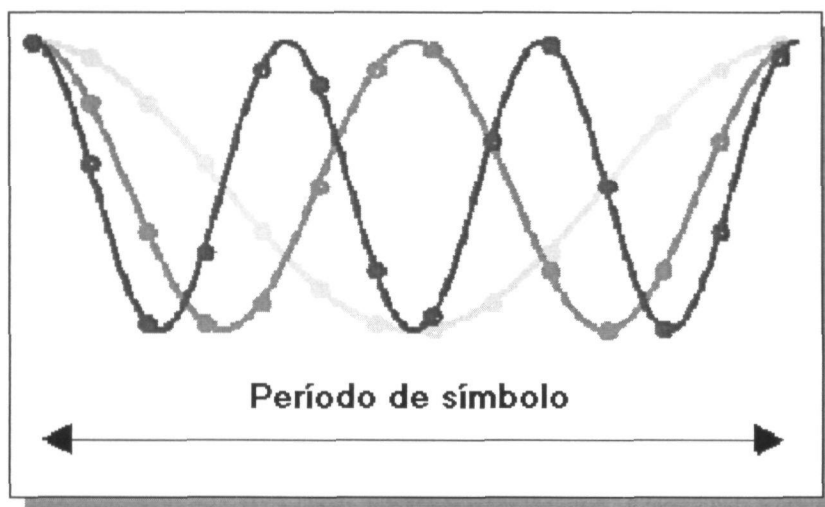


Figura 2.5. Ejemplo de tres portadoras ortogonales.

Las tres señales son ortogonales entre sí, es decir cumplen la ecuación 2.12.

$$\int_0^T \sin\left(\frac{2\pi kt}{T}\right) \sin\left(\frac{-2\pi lt}{T}\right) dt = 0, \quad k \neq l \quad (\text{Ec. 2.12})$$

Los datos se modulan variando la fase o la amplitud de cada sub-portadora dependiendo del tipo de modulación (BPSK, QPSK, 4QAM y 16QAM). Cada sub-portadora se puede modular con un tipo de modulación distinta.

En la Figura 2.6 se puede observar un esquema de bloques genérico para el transmisor y para el receptor.

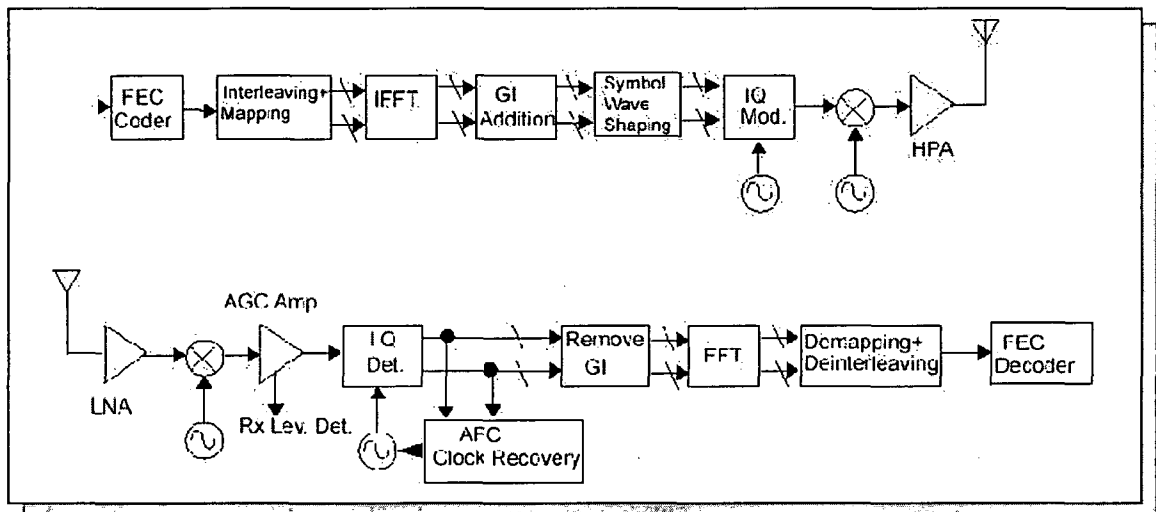


Figura 2.6. Esquema de bloques del transmisor y receptor para la capa física de OFDM.

El codificador FEC (*Forward Error Correction*) expande los bits sobre el ancho de banda del canal y aumenta la redundancia de la información a transmitir para poder corregir errores en el receptor. Se suele utilizar para éste propósito un codificador convolucional.

El *interleaving* modifica la cadena de datos para evitar secuencias de “1” o “0” seguidas (evita errores debidos al *burst*). Para ello la cadena de datos se divide en grupos de  $N_{\text{CBPS}}$  bits, dentro de cada grupo se produce un intercambio en los bits en dos permutaciones.



En el mapeo (*mapping*) la cadena de datos se divide en grupos de  $N_{\text{BPSK}}$  bits (1, 2, 4 o 6) y se convierten en números complejos dependiendo de la tasa de bits elegida. Cada grupo se convierte en un número complejo acorde a la modulación (Figuras 2.7 y 2.8). Por ejemplo, si se elige una tasa de bits de 24 Mbits/s se mapean los datos con una constelación 16-QAM. La cadena de números complejos se divide en grupos de 48 números complejos. Cada grupo se mapea a cada una de las subportadoras (48).

A las 52 (48+4) sub-portadoras se le aplica la *IFFT* (transformada inversa de Fourier rápida). La *IFFT* suma todas las cadenas de datos y realiza la modulación y el multiplexado en un paso. Este procesado de señal sustituye los bancos de moduladores *I/Q* que hubieran sido necesarios de haberlas realizado de forma tradicional. Posteriormente la señal pasa por un convertidor paralelo-serie.

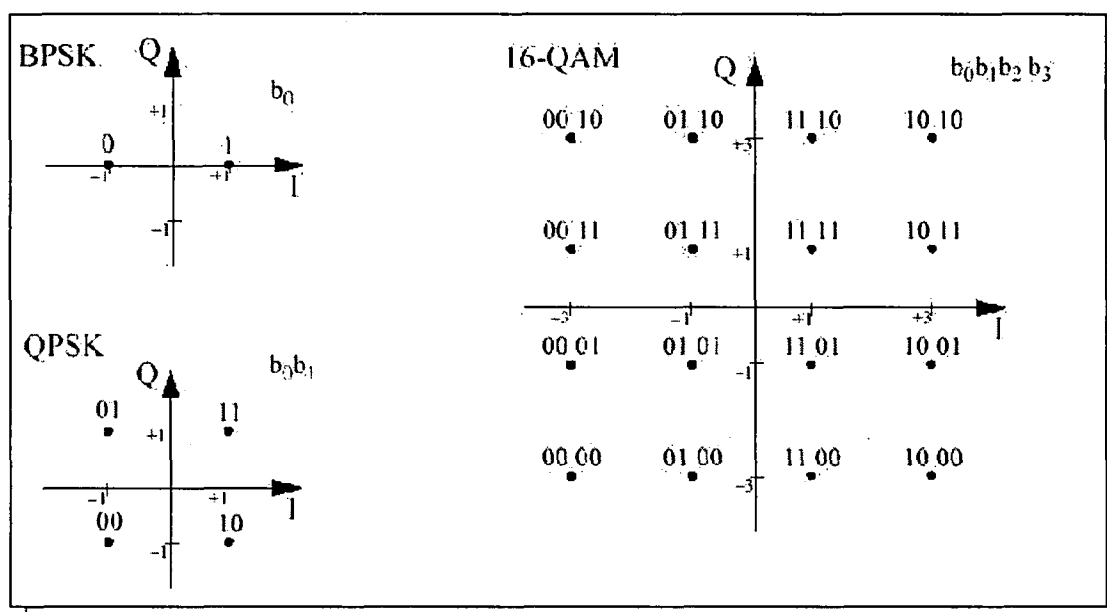


Figura 2.7. Constelaciones para BPSK, QPSK y 16-QAM.

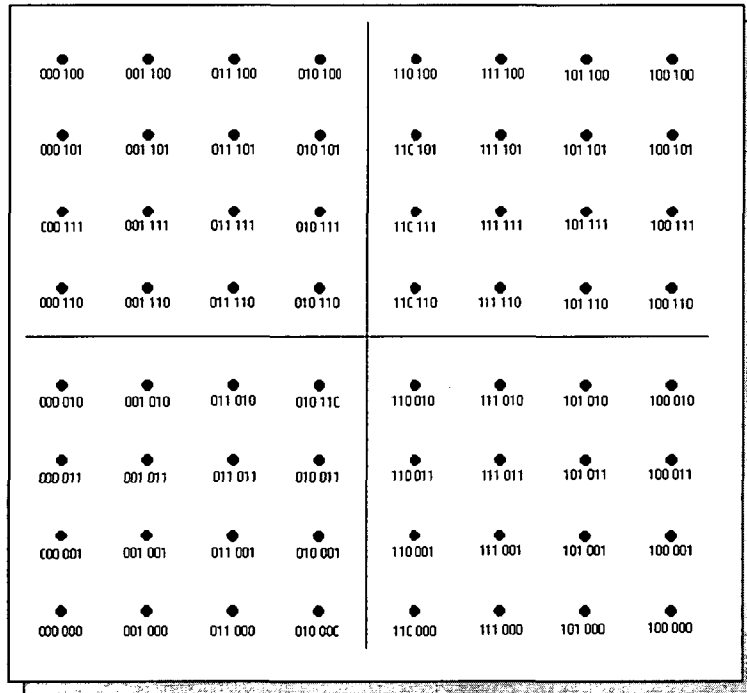


Figura 2.8. Constelación para 64-QAM.

Una vez pasada la señal anterior por el convertidor paralelo serie se le añade el GI (*guard interval*) o también llamado *cyclic prefix*. En este paso se añade una banda de guarda sobre cada símbolo para reducir la interferencia entre símbolos (*ISI*) y entre portadoras (*ICI*). En la figura 2.9 se ve un ejemplo de agregación del GI o *Cyclic Prefix* en un símbolo, por otro lado, en la figura 2.10 se observa como aparece la ICI si no se tiene en cuenta el retardo introducido con el GI.

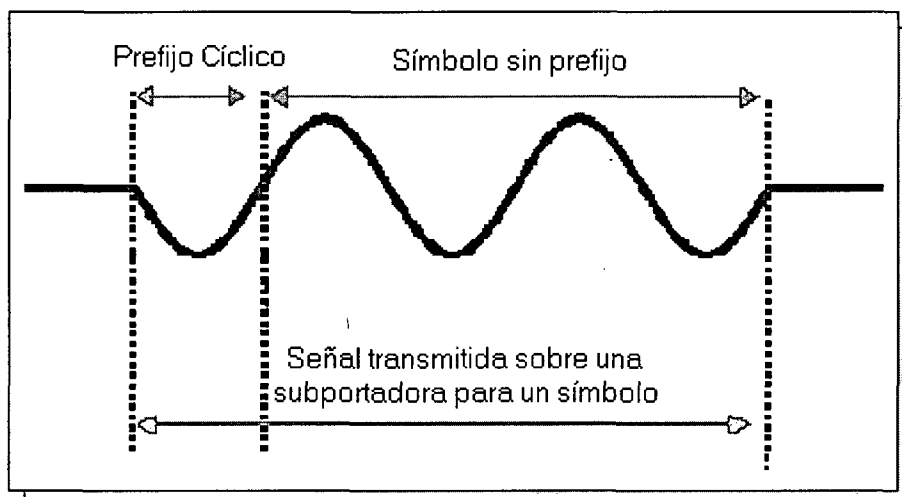


Figura 2.9. Ejemplo de agregación de GI o *Cyclic Prefix* en cada símbolo.

Cuando la misma señal llega al receptor por diferentes caminos y el retardo de la señal es menor que el GI no se produce ISI ni ICI tal como se ve en la Figura 2.11

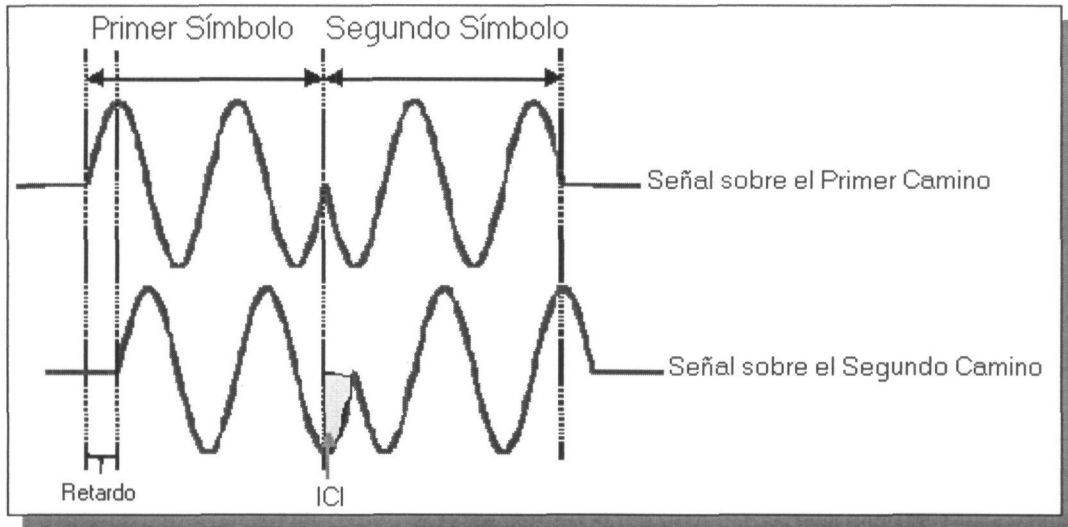


Figura 2.10. Ejemplo de ICI.

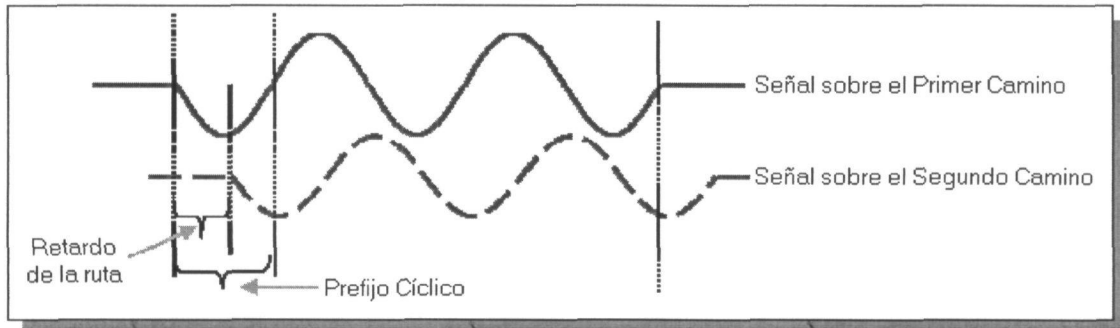


Figura 2.11. Efecto del GI o *Cyclic Prefix* cuando la señal viene por varios caminos.

Seguidamente hay que realizar a la señal el *symbol wave shaping*. Este paso se realiza para disminuir el ancho de banda de los pulsos filtrando la señal con un filtro de coseno alzado. Este filtro sirve para reducir el nivel de los lóbulos laterales del espectro de la señal, reduciendo de esta manera la potencia transmitida.

La señal ( $I/Q$ ) resultante se pasa por un convertidor digital analógico y un filtro para poder ser modulada.

El proceso de recepción es el inverso y los bloques realizan la operación inversa que en el proceso de transmisión.

## 2.4 Especificaciones técnicas

A continuación se va a enumerar las especificaciones técnicas de un transceptor para IEEE802.11a [2].

### 2.4.1 Impedancia de la antena de emisión y recepción

La impedancia del puerto de la antena de emisión y la de recepción es de 50 Ohmios [3].

### 2.4.2 Rangos de temperatura para la transmisión y la recepción

Se han definido tres rangos de temperatura de funcionamiento que se pueden ver en la Tabla 2.4.

**Tabla 2.4. Rangos de temperatura de funcionamiento**

Tipo 1	0 °C a 40 °C	Entorno doméstico
Tipo 2	-20 °C a 50 °C	Entorno industrial
Tipo 3	-30 °C a 70 °C	Entorno industrial

### 2.4.3 Nivel de potencia en la transmisión

La potencia máxima transmitida de la señal se puede ver en la Tabla 2.5.

**Tabla 2.5. Potencia de salida**

Banda de frecuencias (GHz)	Potencia máxima de salida con antena de 6 dBi de ganancia
5.15 – 5.25	40 mW (2.5 mW/MHz)
5.25 – 5.35	200 mW (12.5 mW/MHz)
5.725 – 5.825	800 mW (50 mW/MHz)

### 2.4.4 Máscara del espectro de salida

El espectro de la señal emitida debe tener 0 dBr (dB relativos a la máxima densidad espectral de la señal) en un ancho de banda no superior a 18 MHz, -20 dBr en una desviación de frecuencia de 20 MHz y -40 dBr en una desviación de frecuencia de 30 MHz. Las mediciones deben realizarse utilizando una resolución de 100 KHz de ancho de banda sobre una señal de video de 30 KHz. Esto se muestra en la Figura 2.12.

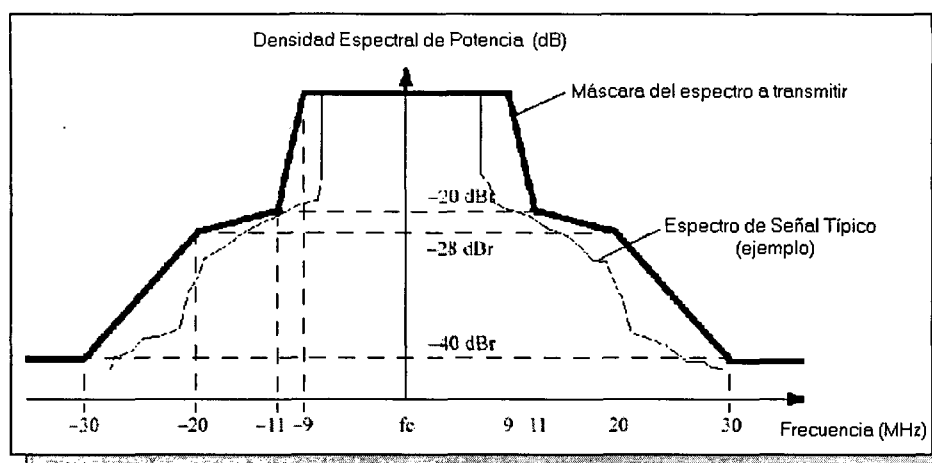


Figura 2.12. Máscara del espectro de salida.

### 2.4.5 Variación de la frecuencia a la salida

La variación máxima de la frecuencia de salida y de los símbolos transmitidos debe ser como máximo de  $\pm 20$  ppm [2].

### 2.4.6 Sensibilidad a la entrada

El PER (*packet error rate*) debe ser menor del 10% para una SDU (*sublayer service data Units*) de 1000 bytes para los valores de sensibilidad mínima según la tasa de bits transmitida.

Se supone una NF de 10 dB con 5 dB de margen. En la Tabla 2.6 se observa la sensibilidad mínima a la entrada en función de la tasa de bits.

Tabla 2.6 Sensibilidad mínima a la entrada

Tasa de bits (Mbits/s)	Sensibilidad mínima (dBm)	Rechazo de canales adyacentes (dB)	Rechazo alternativo de canales adyacentes (dB)
6	-82	16	32
9	-81	15	31
12	-79	13	29
18	-77	11	27
24	-74	8	24
36	-70	4	20
48	-66	0	16
54	-65	-1	15

La potencia máxima a la entrada para un PER del 10% para una PSDU de 1000 bytes debe ser de -30 dBm (medidos en la antena para cualquier tipo de señal de banda base modulada).

### 2.4.7 Figura de ruido

El receptor debe tener una sensibilidad suficiente para detectar señales de -148 dBm/Hz (para un ancho de banda de 24 MHz). Para tener una SNR de 12 dB como mínimo, el ruido total del receptor debe ser:

$$NF = -148 \text{ dBm/Hz} - 12 \text{ dB} - (-174 \text{ dBm/Hz}) = 14 \text{ dB} \quad (\text{Ec. 2.12})$$

Donde -174 dBm/Hz ( $kT$ ) es la potencia de ruido de la fuente debido al umbral de ruido (*noise floor*) para  $T=290\text{K}$ .

## 2.5 Tipos de Receptores

En este apartado se realizará un breve resumen de las características de los receptores más utilizados para el estándar IEEE802.11a. Este estudio es fundamental para la determinación de las prestaciones que debe cumplir el mezclador. Los tres tipos de receptores que se suelen utilizar para este estándar son:

- Receptor de conversión directa.
- Receptor superheterodino de doble conversión.
- Receptor basado en arquitectura *Weaver*.

A continuación se detallarán las principales características de cada arquitectura.

### 2.5.1 Receptor de conversión directa

El esquema de bloques de este receptor se puede observar en la Figura 2.13. Este esquema es el ideal para ser integrado debido a su reducido número de componentes. Las ventajas de este esquema son:

- No hay problemas con la frecuencia intermedia ni con la imagen ya que  $\omega_{if}=0$ . No es necesario el filtro de la frecuencia imagen, el cual suele ser externo (*SAW*).

- Debido al reducido número de componentes y a la eliminación de los filtros de IF el receptor es apto para ser integrado en un chip.

Por el contrario, las desventajas de este esquema se pueden resumir en los siguientes puntos:

- Aparece un *offset* en *DC* a la salida del filtro pasabajo que disminuye el rango dinámico de la señal. Este *offset* se debe a que parte de señal proveniente del oscilador local se cuela al mezclador por la entrada de RF sumándose a la señal procedente del LNA. Esto es debido a que el aislamiento entre los puertos del mezclador no es infinito. Esta señal se mezcla con la del oscilador local la cual al ser filtrada aparece como componente continua. A este efecto se le conoce como automezclado (*self-mixing*).
- El oscilador local hay que desfasarlo  $90^\circ$  para poder realizar la demodulación *I/Q*. Este desplazamiento provoca un cambio en la amplitud de la señal desfasada, lo cual produce una variación de amplitud entre el oscilador local utilizado para el canal *Q* y el utilizado para el canal *I* apareciendo un error en la constelación en la señal demodulada (*I/Q Mismatch*).
- Realizar un sintetizador a esa frecuencia es dificultoso.

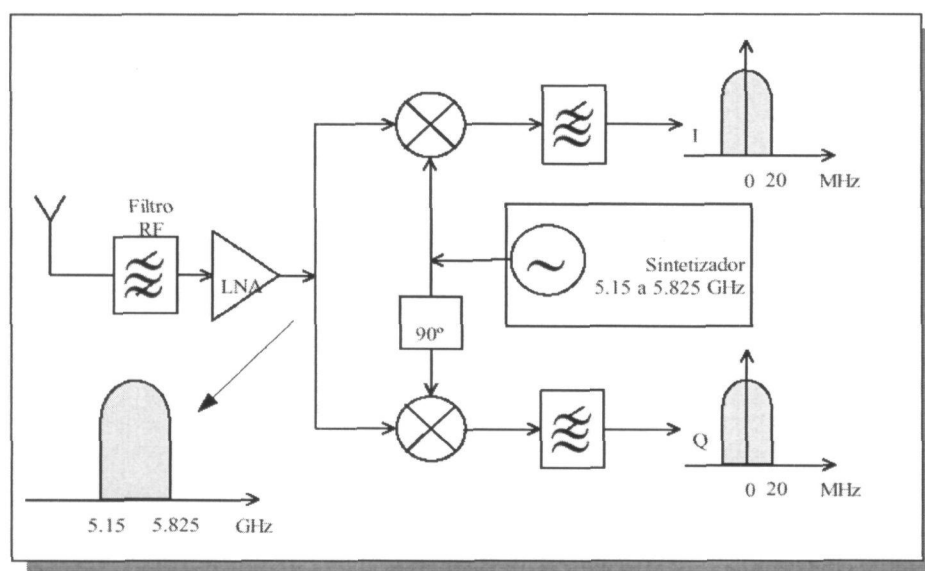


Figura 2.13. Arquitectura de conversión directa.

### 2.5.2 Receptor superheterodino de doble conversión

El esquema de bloques de este conversor se puede observar en la Figura 2.14. Las ventajas de este esquema son:

- Se eliminan los problemas de auto-mezclado e  $I/Q$  mismatch.
- Se mejora la selectividad.
- El sintetizador se hace a baja frecuencia.

Por otro lado, las desventajas que presenta este esquema son:

- Elevado número de componentes a integrar por lo que el consumo aumenta considerablemente.
- Hay que utilizar un filtro de rechazo de la frecuencia imagen, el cual no se puede integrar.

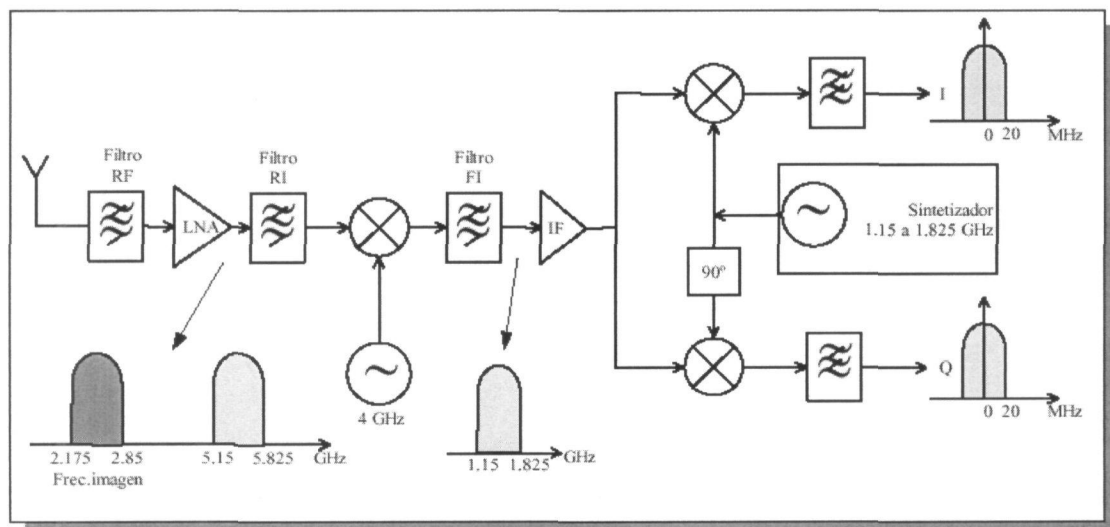


Figura 2.14. Arquitectura del receptor superheterodino de doble conversión.

### 2.5.3 Receptor de arquitectura *Weaver* modificada

El esquema de bloques de este convertidor se puede observar en la Figura 2.15. En la Figura 2.16 se muestra su homónimo para demodulación  $I/Q$ . Las principales ventajas de esta arquitectura son:

- Gran selectividad.



- No es necesario utilizar filtros de rechazo de la frecuencia imagen, ya que en esta arquitectura se utilizan las bandas laterales y su traslación para obtener el espectro requerido anulándose dicha frecuencia imagen.

Sin embargo, sus principales desventajas son:

- Elevado número de componentes.
- Pueden aparecer desajustes entre las señales  $I/Q$  debido al desfase de  $90^\circ$  de los osciladores.

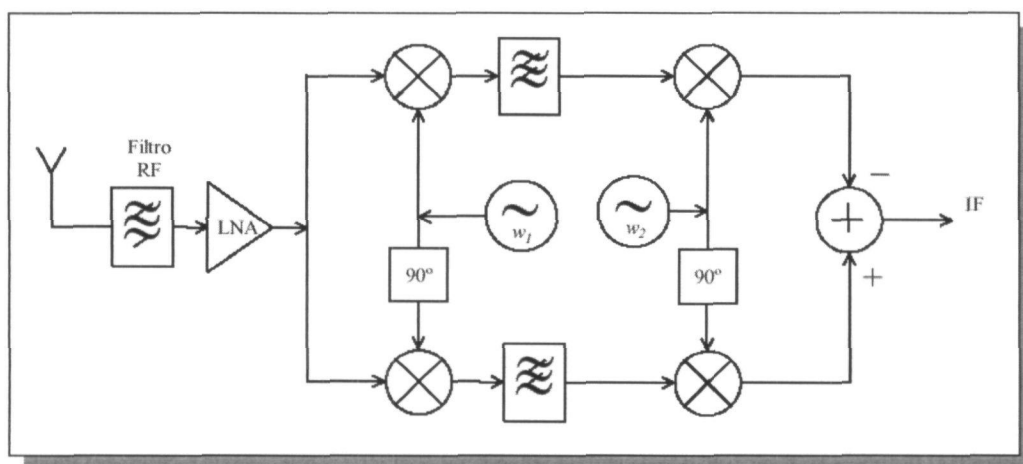


Figura 2.15. Esquema de bloques del receptor *Weaver*.

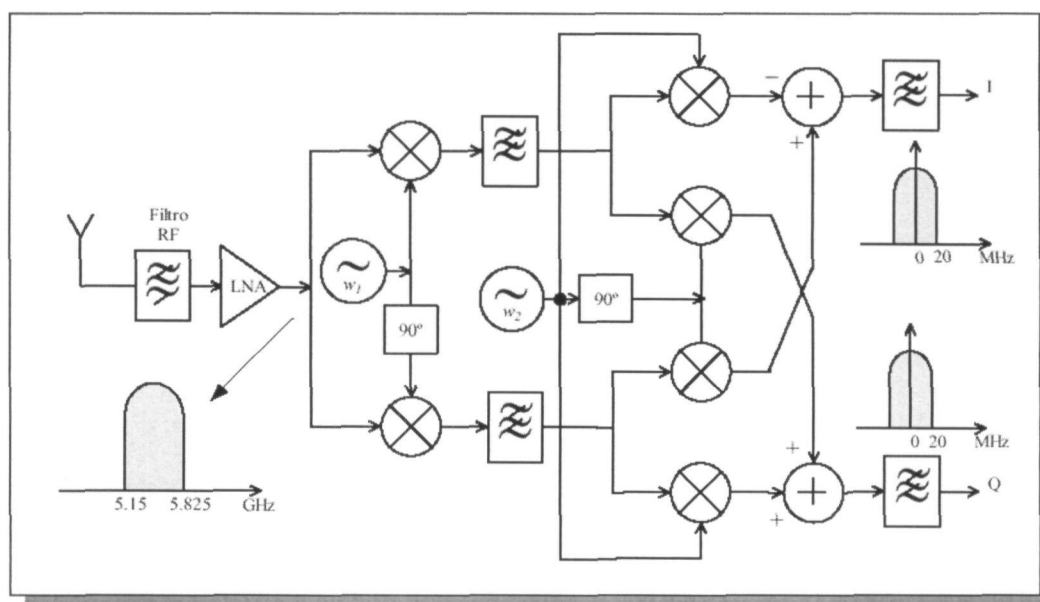


Figura 2.16. Arquitectura del receptor *Weaver* para demodulación  $I/Q$ .

## 2.5.4 Elección de la arquitectura

Dado que el receptor se va a implementar utilizando transistores bipolares, el consumo de potencia juega un papel importante en la elección de la arquitectura. Dichos transistores pertenecen a la tecnología SiGe de 0.35  $\mu\text{m}$ , y consumen más que los transistores CMOS.

Por otro lado, los receptores *Weaver* y superheterodino poseen un elevado número de componentes. Como ya sabemos, esto nos dificultará la integración y el obtener bajos consumos de potencia. Además, un receptor superheterodino nos obliga a implementar filtros de rechazo de la frecuencia imagen, los cuales no son integrables.

Sin embargo, un receptor de conversión directa emplea pocos componentes, siendo todos ellos de fácil integración. De la misma forma, los problemas de *self-mixing* que presenta este receptor pueden ser solventados mediante diversas técnicas, tales como el empleo de anillos de guarda.

Como se puede apreciar, estas últimas características constituyen el punto de inflexión que hace que el diseño se decante por el receptor de conversión directa.

## 2.6 Conclusiones

A lo largo de este capítulo se han visto las principales características de los sistemas de RF. Igualmente, se ha dado una descripción detallada del estándar IEEE802.11a, además de establecer las características de los tipos de receptores existentes actualmente. Finalmente, se ha procedido a la elección del receptor. En el próximo capítulo se profundizará en los mezcladores de frecuencia, desarrollando en profundidad los parámetros que los caracterizan y las diferentes topologías existentes.

## CAPITULO 3

# Mezclador de frecuencias

### 3.1 Introducción

Una vez conocidos algunos aspectos fundamentales de las comunicaciones inalámbricas en el capítulo 2, en este capítulo, profundizaremos un poco más dentro del campo de los mezcladores. Para ello realizaremos un estudio teórico de la función de los mezcladores dentro de los sistemas de comunicaciones, así como un estudio de las topologías más empleadas.

### 3.2 Teoría Básica

Un mezclador de frecuencias tiene la función de convertir o trasladar la señal presente a su entrada a un rango de frecuencias diferente, sin modificar las características de la señal a trasladar (ancho de banda, relación de amplitudes, etc.).

Un mezclador de frecuencias le suma o le resta a la banda de frecuencias de la señal de entrada  $V_{RF}$ , centrada en la frecuencia  $f_{RF}$ , un valor de frecuencia constante de valor  $f_{LO}$  denominado frecuencia del oscilador local, para obtener una señal centrada en la frecuencia  $f_{IF}$ , denominada frecuencia intermedia. Un diagrama básico sería el mostrado en la figura 3.1.

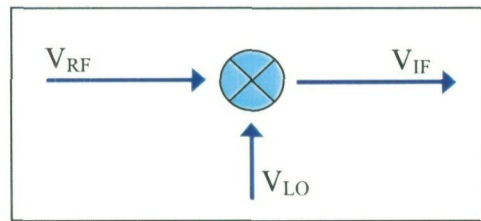


Figura 3.1 Diagrama básico de un mezclador.

La señal de entrada puede estar localizada en cualquier rango de frecuencias, es decir, ser una señal en banda base o una señal pasobanda, y el mezclado puede realizarse tanto para subir en frecuencia la señal de entrada (*up-conversion*), como para bajarla (*down-conversion*).

La figura 3.2 representa el esquema de un receptor que utiliza un mezclador *down-conversion* para convertir la señal RF en una señal intermedia IF, mezclando la señal RF con la señal LO procedente de un oscilador local. La figura 3.3 muestra un transmisor, en el que se convierte una señal de baja frecuencia en una de alta frecuencia.

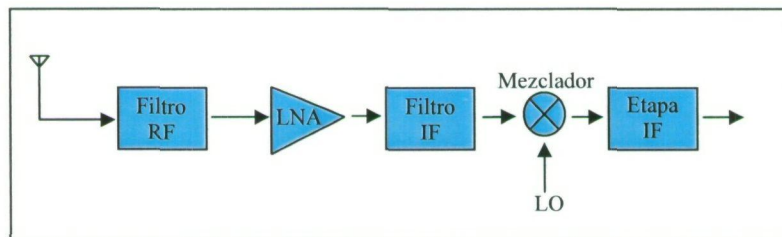


Figura 3.2 Esquema de un receptor.

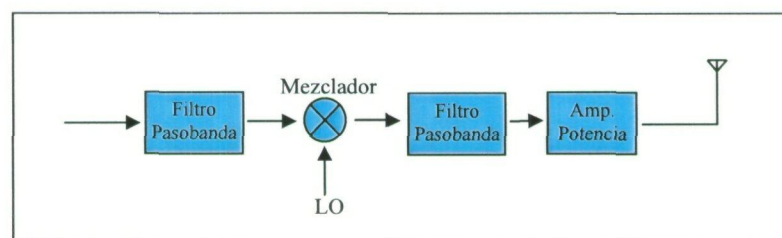


Figura 3.3 Esquema de un transmisor.

La figura 3.4 ilustra un mezclador sencillo formado por un dispositivo no lineal con una tensión de entrada  $v_1$ . Si el dispositivo fuese perfectamente lineal, la tensión o corriente de salida contendría sólo las frecuencias  $f_1$ . La naturaleza no lineal del mismo determina que se generen otras frecuencias.

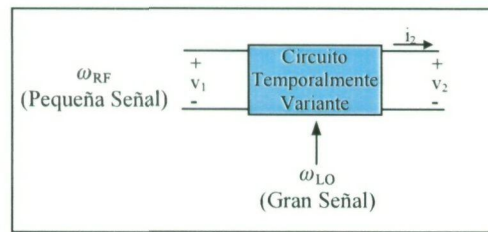


Figura 3.4 Dispositivo no lineal usado como mezclador.

En general, la relación entrada-salida en el dominio del tiempo se puede expresar por la serie de Taylor

$$i_2(t) = I_2 + a \cdot v_1(t) + b \cdot [v_1(t)]^2 + c \cdot [v_1(t)]^3 + \dots \quad (\text{Ec. 3.1})$$

donde  $I_2$  es la corriente de salida en reposo y  $v_1(t)$  representa la suma de los efectos de todas las señales de entrada. Si la entrada contiene sólo una frecuencia, la no-linealidad generará armónicos de esta frecuencia y alterará la componente continua.

Si se tienen varias frecuencias de entrada, se generarán frecuencias suma y diferencia, así como armónicas. Las frecuencias de suma y diferencia generadas por el término cuadrático en ecuación 3.1 se llaman productos de intermodulación de segundo orden; las originadas por el término cúbico, productos de tercer orden, y así sucesivamente.

Un dispositivo de ley cuadrática es ideal para ser utilizado como de mezclador, pues se produce el número mínimo de frecuencias indeseables. Si el dispositivo tiene la característica de transferencia

$$i_2(t) = a \cdot v_1(t) + b \cdot [v_1(t)]^2 \quad (\text{Ec. 3.2})$$

y la entrada es:

$$v_1(t) = V_{RF} \cdot \cos(\omega_{RF} t) + V_{LO} \cdot \cos(\omega_{LO} t) \quad (\text{Ec. 3.3})$$

la corriente de salida se hace

$$i_2(t) = a \cdot (V_{RF} \cdot \cos(\omega_{RF} t) + V_{LO} \cdot \cos(\omega_{LO} t)) + b \cdot (V_{RF} \cdot \cos(\omega_{RF} t) + V_{LO} \cdot \cos(\omega_{LO} t))^2 \quad (\text{Ec. 3.4})$$

$$i_2(t) = a \cdot V_{RF} \cdot \cos(\omega_{RF} t) + a \cdot V_{LO} \cdot \cos(\omega_{LO} t) + b \cdot V_{RF}^2 \cdot \cos^2(\omega_{RF} t) + b \cdot V_{LO}^2 \cdot \cos^2(\omega_{LO} t) + 2b \cdot V_{RF} \cdot V_{LO} \cdot \cos(\omega_{RF} t) \cdot \cos(\omega_{LO} t) \quad (\text{Ec. 3.5})$$

Los dos primeros términos en la ecuación 3.5 carecen de interés para la acción del mezclador, salvo que en un circuito práctico puede ser necesario filtrarlos. Mediante la igualdad trigonométrica expresada en la ecuación 3.6 se llega a la conclusión de que los términos tercero y cuarto representan una componente continua y segundos armónicos de las frecuencias de entrada. El término final de la ecuación 3.5 determina el producto deseado ( $2b \cdot V_{RF} \cdot V_{LO} \cdot \cos(\omega_{RF}t) \cdot \cos(\omega_{LO}t)$ ).

$$aV^2 \cos^2 \omega t = \frac{a}{2} V^2 (1 + \cos^2 \omega t) \quad (\text{Ec. 3.6})$$

$$2bV_{RF}V_{LO} \cos \omega_{RF}t \cos \omega_{LO}t = bV_{RF}V_{LO} [\cos(\omega_{LO} - \omega_{RF})t + \cos(\omega_{LO} + \omega_{RF})t] \quad (\text{Ec. 3.7})$$

Obsérvese que las amplitudes de las componentes de frecuencias suma y diferencia, son proporcionales al producto de las amplitudes de las señales de entrada ( $V_{RF} \cdot V_{LO}$ ).

Por lo general, en mezcladores de recepción, sólo se desea la componente de salida de frecuencia diferencia, por lo que deben eliminarse las frecuencias originales, las armónicas y su suma, mediante filtrado o por otros medios.

### 3.3 Parámetros del mezclador

En los siguientes apartados se definen los parámetros más importantes que describen el funcionamiento del mezclador.

#### 3.3.1 Ganancia de Conversión

Una característica importante de un mezclador es la ganancia (o pérdida) de conversión, que se define como la relación entre la señal de salida (IF) y el valor de la señal de entrada (RF). Para un mezclador caracterizado con la ecuación 3.8:

$$(A \cos \omega_1 t)(B \cos \omega_2 t) = \frac{AB}{2} [\cos(\omega_1 - \omega_2)t + \cos(\omega_1 + \omega_2)t] \quad (\text{Ec. 3.8})$$

la ganancia de conversión es la salida IF,  $AB/2$ , dividido entre la amplitud de la señal de entrada RF, A. Por lo que en este ejemplo, la ganancia de conversión sería  $B/2$ , es decir, la mitad de la amplitud LO.

La ganancia de conversión, si se expresa como una relación de potencia, puede ser mayor que la unidad en mezcladores activos, mientras que los mezcladores pasivos sólo son capaces de lograr ganancias superiores a la unidad en tensión o corriente.

Normalmente es conveniente obtener una ganancia de conversión alta, ya que esto implica que los mezcladores proporcionan amplificación a la frecuencia de traslación.

### 3.3.2 Figura de ruido

La figura de ruido se define como la relación entre la SNR en el puerto de entrada RF y la SNR a la salida IF expresada en dB.

En un mezclador existen dos frecuencias de entrada que generan una frecuencia intermedia, una es la señal RF y la otra se denomina señal imagen. Estas dos señales se denominan bandas laterales.

La razón de la existencia de estas dos frecuencias es que la señal IF es la magnitud de la diferencia entre las frecuencias RF y LO. Por lo tanto, señales que están por debajo y por encima de IF, con una diferencia igual ( $2\omega_{IF}$ ), producirán salidas IF de la misma frecuencia. Por ejemplo si suponemos que la frecuencia IF es 100 MHz y queremos sintonizar una señal a 900 MHz seleccionando una frecuencia LO de 1 GHz, además de la señal de entrada RF deseada a 900 MHz, la señal imagen de 1.1 GHz también producirá una señal de salida IF de 100 MHz.

La existencia de una frecuencia imagen empeora la figura de ruido debido a que el ruido originado en la frecuencia deseada RF y en la frecuencia imagen se convierten en ruido IF.

En el caso en que la señal deseada exista sólo a una frecuencia, la figura de ruido que se mide se denomina figura de ruido de banda lateral única (SSB\_NF). En el caso de que ambas señales, RF y la señal imagen, contengan información útil, se utiliza la figura de ruido de doble banda lateral (DSB\_NF).

Obviamente, la SSB\_NF será mayor que la DSB\_NF, debido a que ambas tienen el mismo ruido IF, pero la SSB\_NF tiene potencia de señal sólo en una banda lateral. Por lo tanto, la SSB\_NF será normalmente 3dB mayor que la DSB\_NF.

### 3.3.3 Linealidad

Existen diferentes formas de definir la linealidad de un mezclador. En los siguientes apartados veremos las más utilizadas.

#### 3.3.3.1 Rango dinámico

El rango dinámico se define como la diferencia entre los valores mínimos y máximos de señal que se pueden aplicar a un circuito.

El valor mínimo del rango dinámico se establece con la figura de ruido, que indica la mínima señal que se puede procesar. El máximo se establece en el principio de las no-linealidades que acompañan a las grandes señales.

#### 3.3.3.2 Punto de compresión

Como en los amplificadores y, prácticamente en todos los dispositivos físicos, los mezcladores reales tienen un límite por encima del cual la salida no es lineal con la entrada. El punto de compresión es el valor de la señal RF en el que se produce una desviación de la curva lineal ideal. Normalmente se especifica un valor de compresión de 1 dB (o más raramente 3 dB). Sobre este nivel, un aumento adicional en el nivel de entrada RF no se traduce en un aumento proporcional en el nivel de salida. Cuantitativamente, la compresión de ganancia es la reducción del nivel de salida en dB por debajo de la característica lineal.

#### 3.3.3.3 Distorsión de intermodulación de tercer orden

Para caracterizar la linealidad también se usa el punto de intercepción de tercer orden. Tal y como vimos en el capítulo 2 el punto de intercepción es el lugar en el que la curva de respuesta fundamental y la de respuesta espuria de tercer orden se interceptan (ver figura 3.5). A menudo se usa para especificar la supresión de los armónicos de tercer orden generados por el mezclador cuando a la entrada del mismo están presentes dos tonos. Mientras más alto esté el punto de intercepción, mejor será la supresión de los armónicos de tercer orden.



Un *test* de intermodulación de tercer orden es una forma eficaz para evaluar el rendimiento de un mezclador debido a que imita un escenario real en el que hay presente a la entrada una señal deseada RF y una potencial interferencia.

Idealmente, ambas señales presentes en la entrada RF serían trasladadas en frecuencia sin interactuar unas con otras. Un mezclador real muestra algunos efectos de intermodulación y, por lo tanto, la salida contendrá versiones trasladadas en frecuencia de los componentes de intermodulación de tercer orden cuyas frecuencias serán  $2\omega_{\text{RF1}} \pm \omega_{\text{RF2}}$  y  $2\omega_{\text{RF2}} \pm \omega_{\text{RF1}}$ .

La distorsión de intermodulación de tercer orden en dos tonos es la cantidad de distorsión de tercer orden causada por la presencia de una señal secundaria recibida en el puerto de RF. Matemáticamente, la distorsión de tercer orden se define en términos de la componente de frecuencia en  $2f_2 - f_1$ , donde  $f_1$  es la señal de entrada deseada y  $f_2$  es la señal de entrada secundaria. Por lo general, mientras más alto sea el punto de interceptación del mezclador, más baja será la amplitud de este producto.

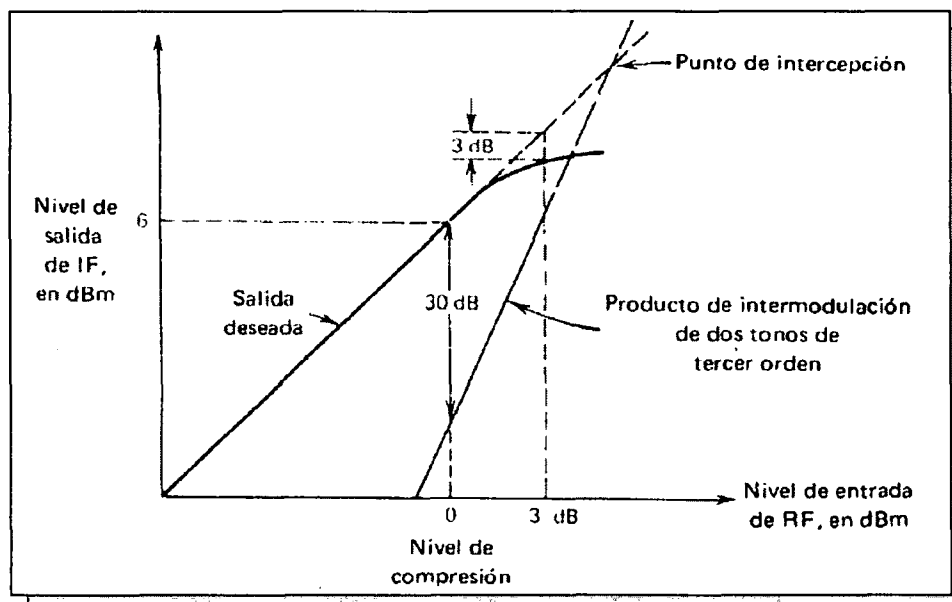


Figura 3.5 Definiciones de terminología de operación de mezcladores.

En la figura 3.5, se muestra la característica de un mezclador hipotético, así como la representación gráfica de las definiciones anteriores. Para una entrada de 0 dBm la salida es de 6 dBm, indicando una ganancia de conversión de 6 dB. En este nivel de entrada, el producto de intermodulación de dos tonos y tercer orden está 30 dB por debajo de la salida deseada. En un valor de entrada más alto aparece el punto de compresión de 3 dB (3 dB de salida deseada

abajo del valor de línea recta); y a un nivel de entrada aun más alto se encuentra el punto de interceptación que es donde se interceptan las curvas proyectadas de la salida deseada y las del producto de intermodulación de tercer orden.

### 3.3.4 Aislamiento

El aislamiento representa la cantidad de "fuga" o "paso de señal" entre los puertos del mezclador. Se supone que en cada terminal debe estar presente únicamente la señal correspondiente al puerto. Si el aislamiento es grande esto ocurre, si no lo es, aparecerá en el puerto parte de señal que pertenece al otro puerto. Por ejemplo, el aislamiento en el puerto de RF de la señal LO, es la cantidad en que se atenúa la señal LO en el puerto de RF, respecto del nivel que ésta tenía en su propio puerto. El aislamiento depende de la configuración física del mezclador.

## 3.4 Sistemas no lineales como mezcladores lineales

Algunos mezcladores implementan directamente una multiplicación, mientras que otros la producen mediante una no-linealidad.

Primero se estudiará un sistema no-lineal de 2 puertos, debido a que los mezcladores de este tipo preceden a los diseñados específicamente para actuar como multiplicadores. Si la no-linealidad está bien definida (en sentido matemático), podemos describir la relación entrada/salida como:

$$V_{OUT} = \sum_{n=0}^N C_n (v_{IN})^n \quad (\text{Ec. 3.9})$$

El uso de una no-linealidad de orden N requiere que la señal  $v_{IN}$  sea la suma de la entrada RF y la señal del oscilador local. En general, la salida se compondrá de 3 tipos de productos: términos DC, armónicos de las entradas y productos de intermodulación (IM) de esos armónicos. No todos esos componentes espectrales son deseables, por lo que parte de la labor de diseño consistirá en el uso de topologías que generen los mínimos términos posibles.

Los factores no-lineales de orden par de la ecuación 3.9 forman los términos DC, si fuese necesario éstos son fácilmente filtrables mediante un acople AC. Los términos armónicos ( $m\omega_{LO}$  y  $m\omega_{RF}$ ), que van desde  $m > 1$  hasta N, son fácilmente filtrables debido a que sus frecuencias suelen estar lo suficientemente separadas de la frecuencia IF. Los productos de intermodulación tienen frecuencias de la forma  $p\omega_{RF} \pm q\omega_{LO}$ , donde p y q son enteros entre 0 y

N. Sólo el término de intermodulación de 2º orden ( $p=q=1$ ) es el que normalmente se desea obtener. Desgraciadamente, otros productos IM pueden tener frecuencias cercanas a la IF, haciendo que sean más difíciles de eliminar.

Debido a que los sistemas no-lineales de alto orden tienden a generar un mayor número de términos no-deseados, los mezcladores deberían aproximar un comportamiento de ley cuadrática (la no-linealidad de orden menor) si sólo tienen un puerto de entrada, como en la figura 3.6.

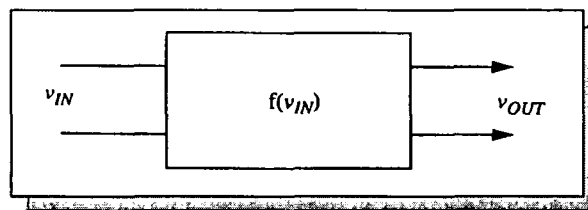


Figura 3.6. Sistema general de dos puertos no-lineal.

### 3.4.1 Mezclador de dos puertos: Dispositivo de ley cuadrática

Consideremos las propiedades específicas de un mezclador de ley cuadrática para poder mostrar sus ventajas sobre los mezcladores no-lineales de órdenes mayores.

Para ver cómo aparece la multiplicación en un mezclador de ley cuadrática hay que observar que los únicos términos distintos de cero en la serie son los términos  $C_1$ ,  $C_2$  y  $C_0$ , pero éste último se elimina fácilmente ya que es la componente DC, por lo que se ignorará para simplificar la ecuación.

Si  $v_{IN}$  es la suma de 2 sinusoides:

$$v_{IN} = v_{RF} \cos(\omega_{RF}t) + v_{LO} \cos(\omega_{LO}t) \quad (\text{Ec. 3.10})$$

entonces la salida de este mezclador se puede expresar como suma de 3 componentes:

$$v_{OUT} = v_{FUN} + v_{SQUARE} + v_{CROSS} \quad (\text{Ec. 3.11})$$

donde

$$v_{FUN} = C_1(v_{RF} \cos(\omega_{RF}t) + v_{LO} \cos(\omega_{LO}t)) \quad (\text{Ec. 3.12})$$

$$v_{SQUARE} = C_2 (v_{RF} \cos(\omega_{RF} t))^2 + v_{LO} \cos(\omega_{LO} t)^2 \quad (\text{Ec. 3.13})$$

$$v_{CROSS} = 2C_2 v_{RF} v_{LO} (\cos(\omega_{RF} t) \cdot \cos(\omega_{LO} t)) \quad (\text{Ec. 3.14})$$

Los términos fundamentales son versiones escaladas de las entradas originales y no representan una salida útil para el mezclador. Estos términos pueden ser eliminados mediante filtrado. Los componentes  $v_{SQUARE}$  tampoco proporcionan información útil, como se observa en el siguiente caso obtenido de la ecuación 3.6

$$(\cos \omega t)^2 = \frac{1}{2} (1 + \cos 2\omega t) \quad (\text{Ec. 3.15})$$

Obsérvese como los componentes  $v_{SQUARE}$  producen un *offset* DC, así como segundos armónicos de las señales de entrada. Esto también se puede eliminar mediante filtrado.

La salida útil la forman los componentes  $v_{CROSS}$  debido a que se observa una multiplicación en la ecuación 3.14. Usando la ecuación 3.6, se puede describir  $v_{CROSS}$  de forma que muestre la acción del mezclador más claramente:

$$v_{CROSS} = C_2 v_{RF} v_{LO} [\cos(\omega_{RF} - \omega_{LO})t + \cos(\omega_{RF} + \omega_{LO})t] \quad (\text{Ec. 3.16})$$

Para una amplitud de LO fijada, la salida IF es linealmente proporcional a la amplitud de la entrada RF. Esta no-linealidad implementa un mezclador lineal, debido a que la salida es proporcional a la entrada.

La ganancia de conversión de este circuito se obtiene a partir de la ecuación 3.16:

$$G_C = \frac{C_2 \cdot v_{RF} v_{LO}}{v_{RF}} = C_2 \cdot v_{LO} \quad (\text{Ec. 3.17})$$

Como cualquier otro parámetro de ganancia, la ganancia de conversión es adimensional. En diseños discretos se debe expresar como relación de potencia (o su equivalente en dB), pero los distintos niveles de impedancia en los mezcladores integrados hacen apropiado el uso de la ganancia de conversión de tensión o corriente.

La ventaja del mezclador de ley cuadrática es que las componentes espectrales no deseadas normalmente están en una frecuencia bastante separada de IF, por lo que se pueden eliminar fácilmente.

En la figura 3.7 se muestra un mezclador de ley cuadrática realizado con MOSFETs. En este esquemático simplificado, las tensiones de polarización, RF y LO se representan en serie con la puerta del transistor. La suma de las señales RF y LO puede realizarse en circuitos prácticos con sumadores resistivos o reactivos. Debido a que estas señales están en serie, existe poco aislamiento entre ellas.

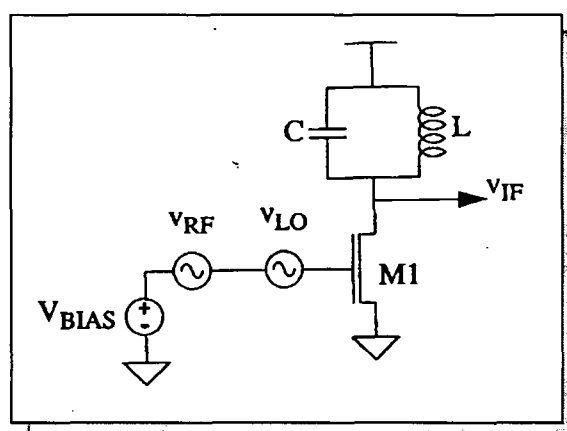


Figura 3.7. Mezclador MOSFET de ley cuadrática (Simplificado).

En la figura 3.8 se muestra una solución alternativa (pero funcionalmente equivalente) que reduce el efecto de la señal LO relativamente grande en el puerto RF.

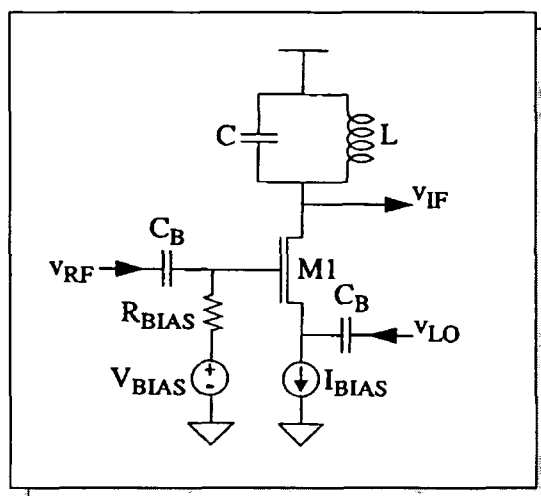


Figura 3.8. Mezclador MOSFET de ley cuadrática (Configuración alternativa).

La señal RF ataca directamente a la puerta (a través de un condensador para el bloqueo DC), mientras que la señal LO ataca al terminal de Surtidor. De esta manera, la tensión Puerta-Surtidor ( $V_{GS}$ ) es la suma de las señales LO y RF referenciadas a tierra.

### 3.4.2 Ganancia de conversión en un mezclador de un sólo transistor bipolar

Debido a que en un mezclador no es necesario un perfecto comportamiento de ley cuadrática,  $M_1$  puede ser un transistor bipolar. En este caso el efecto cuadrático en la representación en serie para la relación exponencial  $i_c-V_{BE}$ , domina en un rango limitado de amplitudes de entrada. Ignorando los efectos dinámicos esta relación viene dada por:

$$i_c = I_s e^{\frac{V_{BE}}{V_T}} \quad (\text{Ec. 3.18})$$

expandiendo esta relación a un sistema de segundo orden:

$$i_c = I_c \left[ 1 + \frac{V_{BE}}{V_T} + \frac{1}{2} \left( \frac{V_{BE}}{V_T} \right)^2 \right] \quad (\text{Ec. 3.19})$$

haciendo que:

$$C_2 = \frac{gm}{2V_T} \quad (\text{Ec. 3.20})$$

donde  $gm=I_c/V_T$  se obtiene que la ganancia de conversión viene dada por:

$$G_C = C_2 \cdot v_{LO} = gm \frac{v_{LO}}{2V_T} \quad (\text{Ec. 3.21})$$

Se observa como la ganancia de conversión es proporcional a la transconductancia y a la relación entre la amplitud del oscilador local y la  $V_T$ . En otras palabras, la ganancia de conversión en un transistor bipolar depende de la corriente de polarización, de la amplitud del oscilador local y de la temperatura.

En este análisis se han ignorado las resistencias parásitas de base y emisor. Estas resistencias pueden linealizar el transistor y, por lo tanto, empeorar la acción del mezclador.

### 3.5 Mezcladores basados en multiplicadores

Los mezcladores basados en sistemas no-lineales generan un número elevado de componentes espectrales. Además, debido a que los mezcladores de dos puertos tienen una sola entrada, las señales de RF y LO no suelen estar lo suficientemente aisladas entre ellas. Esta falta de aislamiento puede provocar la aparición de *offset* de DC en la etapa de IF o la radiación de la señal de LO (o sus armónicos) a través de la antena.

Los mezcladores basados en multiplicadores presentan por lo general un rendimiento mayor debido a que (idealmente) sólo generan el producto de intermodulación deseado. Además, debido a que las entradas del multiplicador se encuentran en puertos separados, puede haber un alto grado de aislamiento entre las tres señales (RF, LO, IF).

Los mezcladores basados en multiplicadores se catalogan como, simple balanceado y doble balanceado. A continuación se presenta cada uno de ellos. Empezaremos por las topologías más simples hasta llegar al doble balanceado. Por último estudiaremos en mayor profundidad el mezclador pasivo pues es el tipo de estructura elegida para la realización de este proyecto.

#### 3.5.1 Mezclador simple balanceado

Este tipo de multiplicadores primero convierte la tensión de entrada RF en una corriente y después realiza la multiplicación en el dominio de la corriente. La célula más sencilla de este tipo se representa en la figura 3.9.

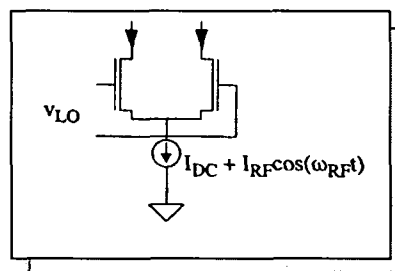
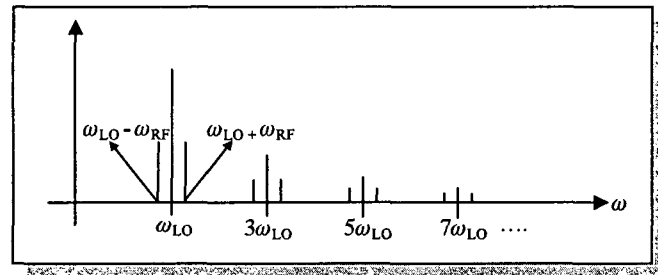


Figura 3.9. Mezclador simple-balanceado.

En este mezclador,  $v_{LO}$  se elige lo suficientemente grande para que los transistores puedan conmutar alternativamente la corriente de polarización de un lado al otro a la frecuencia LO. De esta forma la corriente de polarización se multiplica por una onda cuadrada cuya frecuencia es la del oscilador local.

$$i_{out}(t) = \text{sgn}\{\cos(\omega_{LO}t)(I_{BIAS} + I_{RF} \cos(\omega_{RF}t))\} \quad (\text{Ec. 3.22})$$

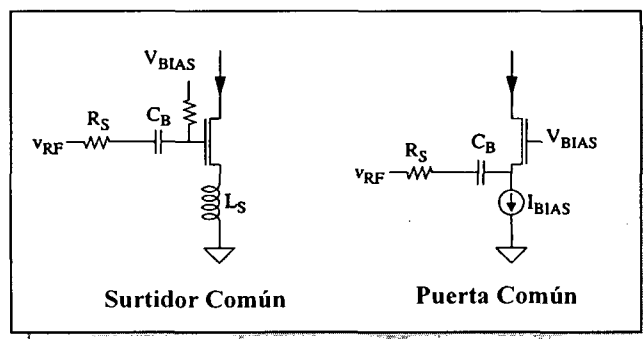
Debido a que una onda cuadrada consiste en los armónicos impares del fundamental, la multiplicación de la corriente de polarización por una onda cuadrada produce un espectro de salida como el mostrado en la figura 3.10 ( $\omega_{RF}$  se ha tomado muy pequeño para una representación más clara).



**Figura 3.10. Espectro de salida de un mezclador simple-balanceado.**

La salida consiste en componentes suma y resta, cada uno resultado de un armónico impar de LO mezclado con la señal RF. Los armónicos impares de LO aparecen directamente a la salida como consecuencia de la multiplicación de la señal de polarización (DC) con la señal LO. Debido a la presencia de LO en el espectro de salida, este tipo de mezcladores se denominan simple-balanceados. Los mezcladores doble-balanceados aprovechan la simetría para eliminar la salida no deseada LO.

A pesar de que la fuente de corriente de la figura 3.9 incluye un componente que es perfectamente proporcional a la señal de entrada RF, los convertidores V-I de los mezcladores reales son imperfectos. Un importante reto de diseño es maximizar la linealidad de la transconductancia RF. Ésta se puede mejorar mediante degeneración de Surtidor, tanto para Puerta como para Surtidor común; (ver figura 3.11).



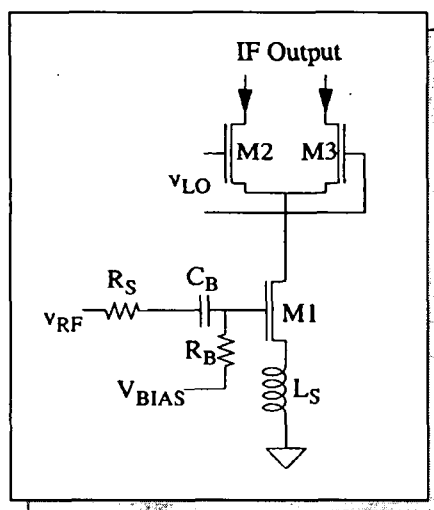
**Figura 3.11 Transconductores RF para mezcladores.**



Ambos circuitos usan una resistencia  $R_S$  para linealizar la característica de transferencia. Para el caso del circuito puerta común esta linealización es más efectiva si la admitancia desde el terminal de Surtidor del transistor es mucho mayor que la conductancia de  $R_S$ . En este caso, la transconductancia de la etapa se aproxima a  $1/R_S$ .

Normalmente se prefiere una degeneración inductiva a una resistiva debido a varios motivos. Una inductancia no introduce ruido térmico que degrade la figura de ruido ni caída de tensión que disminuya el nivel de alimentación. Esta última consideración es particularmente importante para aplicaciones de baja tensión y baja potencia. Finalmente, un aumento de la reactancia ayuda a atenuar los armónicos de alta frecuencia y los componentes de intermodulación.

En la figura 3.12 se muestra un mezclador simple-balanceado de forma más completa, que incorpora una transconductancia linealizada.



**Figura 3.12. Mezclador simple-balanceado con transconductancia linealizada.**

El valor de  $V_{BIAS}$  establece la polarización,  $R_B$  se escoge lo suficientemente grande para no despolarizar la puerta del circuito y reducir su contribución al ruido. La señal RF se aplica a la puerta a través de un condensador de bloqueo DC ( $C_B$ ). En la práctica se usa un filtro para eliminar los componentes espectrales de LO de la salida.

La ganancia de conversión de un mezclador se puede calcular sabiendo que los transistores de LO se comportan como interruptores perfectos. Entonces, la corriente de salida diferencial

puede ser considerada como el resultado de multiplicar la corriente de Drenador de M1 por una onda cuadrada de amplitud unitaria. Debido a que el componente fundamental de la onda cuadrada es  $4/\pi$  veces la amplitud de la onda cuadrada, se puede escribir:

$$G_C = \frac{2}{\pi} g_m \quad (\text{Ec. 3.23})$$

$$g_m = \frac{di_c}{dv_{be}} = \frac{i_c}{V_T} \quad (\text{Ec. 3.24})$$

donde  $g_m$  es la transconductancia del convertor V-I y  $G_C$  es una transconductancia. El coeficiente es  $2/\pi$  en vez de  $4/\pi$  debido a que la señal IF se divide entre los componentes suma y diferencia.

### 3.5.2 Mezclador activo doble balanceado. Célula de Gilbert.

Para evitar la llegada de productos de LO a la salida, se pueden combinar dos circuitos simple-balanceados para conseguir un mezclador doble balanceado (Figura 3.13).

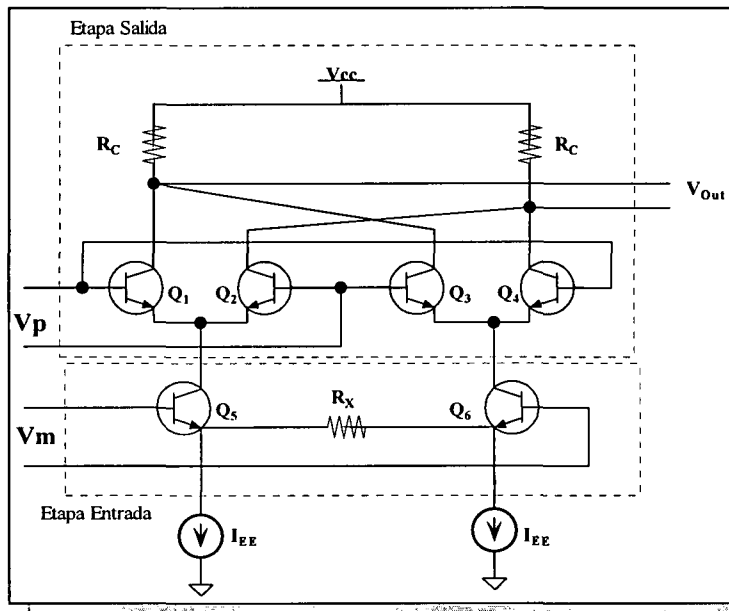


Figura 3.13. Mezclador activo doble balanceado.

La célula de Gilbert está compuesta por dos etapas: la etapa de entrada o de radio frecuencia y la etapa de salida o de frecuencia intermedia. La etapa de entrada compuesta por un par diferencial, es un amplificador de transconductancia. Su función es la de conversión con ganancia de tensión a corriente. La etapa de salida compuesta por dos pares diferenciales con

salidas cruzadas, es el núcleo del mezclador ya que se encarga de la realización de la multiplicación.

Para el análisis del circuito se supone que todos los transistores son idénticos y que la resistencia de salida de los transistores y de la fuente de corriente de polarización, así como las corrientes de base se pueden despreciar. Además, se supondrá que los transistores están bien polarizados y se encuentran siempre en la región activa.

Del modelo de Ebers-Moll y suponiendo  $V_{BE1}, V_{BE2} \gg V_T$

$$V_{BEx} = V_T \ln \frac{I_{CX}}{I_{SX}}$$

(Ec. 3.25)

$$I_{C1} = \frac{I_{C5}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.26)

$$I_{C2} = \frac{I_{C5}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.28)

$$I_{C5} = I_{EE} + \frac{V_x}{R_x}$$

(Ec. 3.30)

$$I_{C3} = \frac{I_{C6}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.27)

$$I_{C4} = \frac{I_{C6}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.29)

$$I_{C6} = I_{EE} - \frac{V_x}{R_x}$$

(Ec. 3.31)

Combinando las expresiones anteriores:

$$I_1 = \frac{I_{EE} + \frac{V_x}{R_x}}{1 + e^{\frac{V_P}{V_T}}} + \frac{I_{EE} - \frac{V_x}{R_x}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.32)

$$I_2 = \frac{I_{EE} + \frac{V_x}{R_x}}{1 + e^{\frac{V_P}{V_T}}} + \frac{I_{EE} - \frac{V_x}{R_x}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.33)

Por lo que la salida en corriente diferencial es:

$$\Delta I \equiv I_2 - I_1 = \frac{\frac{V_x}{R_x}}{1 + e^{\frac{V_P}{V_T}}} + \frac{-\frac{V_x}{R_x}}{1 + e^{\frac{V_P}{V_T}}}$$

(Ec. 3.34)

$$\Delta I = I_2 - I_1 = \frac{I'}{1 + e^{\frac{V_p}{V_T}}} - \frac{I'}{1 + e^{-\frac{V_p}{V_T}}} = I' \frac{e^{\frac{V_p}{V_T}} - e^{-\frac{V_p}{V_T}}}{2 + e^{\frac{V_p}{V_T}} + e^{-\frac{V_p}{V_T}}} = I' \cdot \tanh\left(-\frac{V_p}{2V_T}\right)$$

(Ec. 3.35)

La salida en tensión es:

$$\begin{aligned} V_{o1} &= V_{cc} - I_1 R_C \\ V_{o2} &= V_{cc} - I_2 R_C \end{aligned} \quad (\text{Ec. 3.36})$$

$$V_o = V_{o1} - V_{o2} = R_C (I_2 - I_1) \quad (\text{Ec. 3.37})$$

$$V_o = -R_C \frac{2V_m}{R_x} \tanh\left(\frac{V_p}{2V_T}\right) \quad (\text{Ec. 3.38})$$

Para ciertos valores de  $x$ , se puede hacer la aproximación:  $\tanh x = x \leftarrow -0.5 < x < 0.5$

Es decir, si  $|V_p| < 2V_T$ , la salida en tensión de la célula de Gilbert se puede expresar como se muestra en la siguiente expresión:

$$V_o \approx -R_C \frac{2V_m}{R_x} \frac{V_p}{2V_T} \approx -\underbrace{\frac{R_C}{R_x V_T}}_{cte} V_m V_p \quad (\text{Ec. 3.39})$$

Es decir, la característica de transferencia en continua, es el producto de las dos tensiones de entrada.

Esta célula multiplicadora se puede usar en diferentes aplicaciones dependiendo de la magnitud de  $V_m$  y  $V_p$  con respecto a  $V_T$ :

- $V_m$  y  $V_p \ll V_T$ : En este caso, la tangente hiperbólica se puede considerar como una recta, con lo que se obtiene el producto lineal  $V_m \cdot V_p$ .
- $V_m$  o  $V_p > V_T$ : Con estos niveles, el transistor al que se le aplica dicha señal se comporta como un conmutador antes que como un dispositivo lineal. Es como multiplicar una pequeña señal por un tren de pulsos.

- c)  $V_m$  y  $V_p > V_T$ : Este modo de operación es útil para la detección de diferencia de fases entre dos señales de amplitud limitada. Ambos transistores se comportan como conmutadores.

Normalmente, se asume la opción b de forma que la amplitud de la señal LO es lo suficientemente grande para hacer actuar al par diferencial como interruptores controlados por tensión. Los dos mezcladores simple balanceado están conectados en antiparalelo para la señal LO, pero en paralelo para la señal RF. Por lo tanto, los términos de LO se anulan a la salida y la señal de RF se dobla.

Este mezclador tiene un alto grado de aislamiento LO-IF. De hecho, si se tiene cuidado en el *layout*, se puede conseguir un aislamiento de entre 40 dB y 60 dB.

Al igual que en el mezclador simple-balanceado, el rango dinámico está limitado en parte por la linealidad del convertidor V-I en el puerto IF. Por lo tanto, parte del proceso de diseño será conseguir una mejor conversión V-I. Las técnicas básicas de linealización usadas en el mezclador simple-balanceado deben ser adaptadas al caso del mezclador doble-balanceado, como se muestra en la figura 3.14.

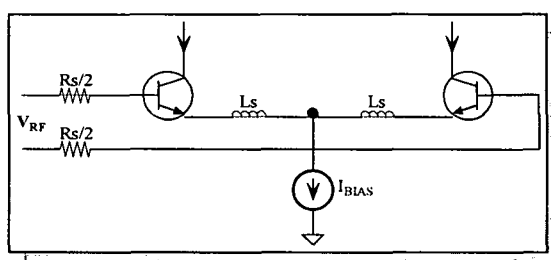


Figura 3.14. Transconductor RF diferencial linealizado en mezclador doble balanceado.

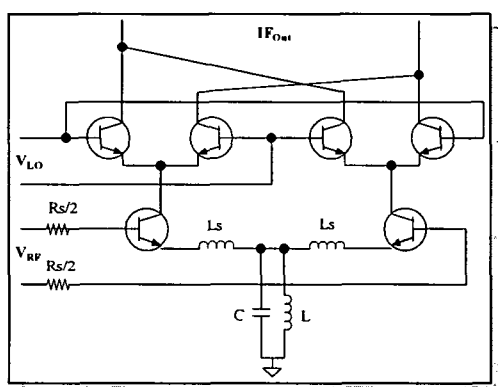


Figura 3.15. Mezclador doble balanceado con mínimo consumo DC.

En aplicaciones de baja tensión, la fuente de corriente DC se puede reemplazar por un tanque paralelo LC para crear una fuente de corriente que no consuma tensión DC. La frecuencia de resonancia del tanque debe elegirse para proporcionar rechazo del componente en modo común. Si existen varios componentes en modo común, se deben usar varios tanques LC en serie. En la figura 3.15 se muestra un circuito de un mezclador doble-balaceado en el que se utiliza un tanque LC.

### 3.5.3 El mezclador CMOS pasivo

El multiplicador CMOS pasivo emplea un puente multiplicador (M1 – M4) tal como se muestra en la figura 3.16, así como una etapa de amplificación compuesta por un amplificador operacional totalmente diferencial. El puente multiplicador opera en la región de triodo y en consecuencia los MOSFET pueden ser considerados como resistencias. Inicialmente sin considerar la polarización del puente, la tensión en el terminal negativo de salida viene dada como:

$$V_{o-} = -R.(I_{D1} + I_{D2}) \quad (\text{Ec. 3.40})$$

Mientras que la tensión positiva viene dada como:

$$V_{o+} = -R.(I_{D3} + I_{D4}) \quad (\text{Ec. 3.41})$$

En consecuencia la tensión de salida tiene la siguiente expresión:

$$V_{out} = V_{o+} - V_{o-} = -R.(I_{D1} + I_{D2} - I_{D3} - I_{D4}) \quad (\text{Ec. 3.42})$$

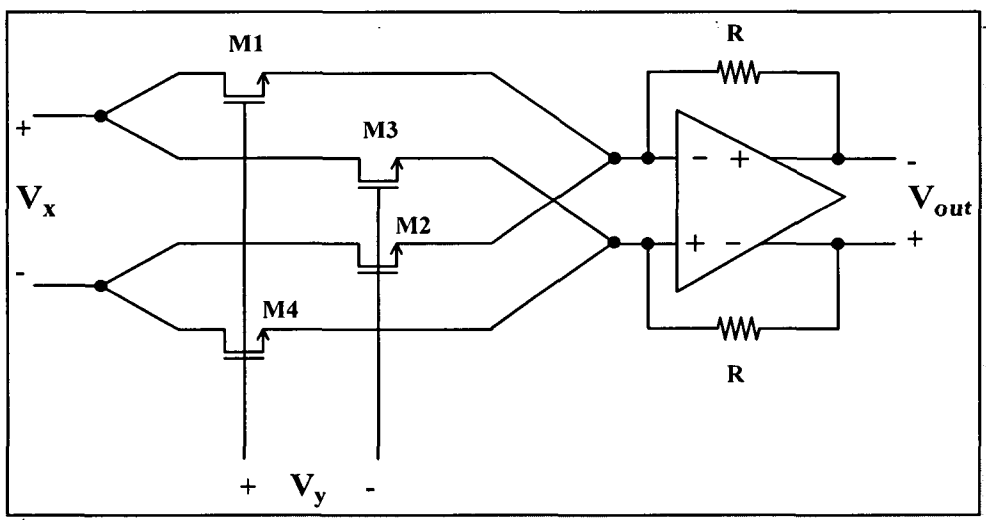


Figura 3.16. Multiplicador Analógico CMOS.

En la figura 3.17 se muestra un esquema simplificado del multiplicador con la polarización de las entradas. En la entrada X, se ha establecido un nivel de tensión para polarizar el sistema, mientras que el nivel de polarización de la entrada Y, es establecido a un nivel suficiente para mantener al puente en la región de triodo.

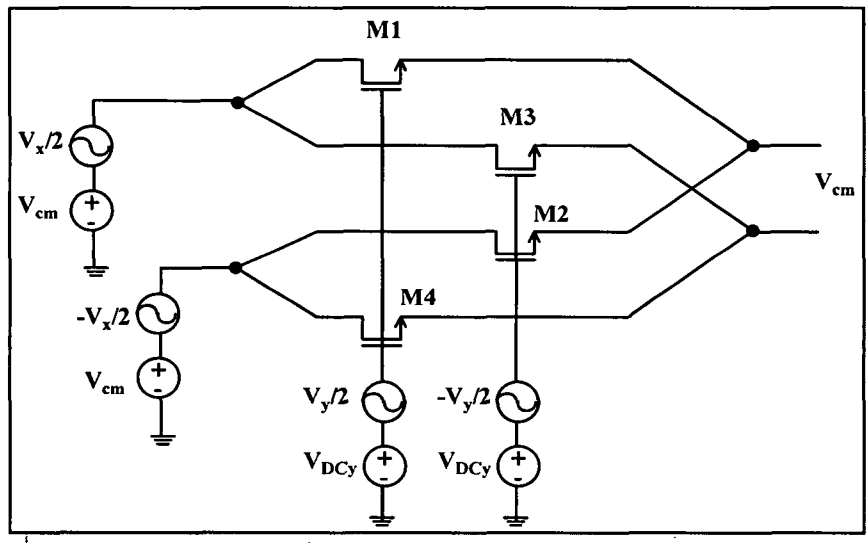


Figura 3.17. Polarización del multiplicador.

Usando la ecuación correspondiente a la región de triodo de los transistores (ver apartado 4.5):

$$I_D = \mu C_{OX} \left[ (V_{GS} - V_T) V_{DS} - \left( \frac{V_{DS}^2}{2} \right) \right] \quad (\text{Ec. 3.43})$$

y teniendo en cuenta que la tensión en DC Puerta – Surtidor para todos los MOSFET es la misma, las corrientes de Drenador se pueden poner como:

$$I_{D1} = \mu C_{OX1} \left[ \left( V_{GS} + \frac{V_y}{2} - V_{T1} \right) \left( \frac{V_x}{2} \right) - \frac{1}{2} \left( \frac{V_x}{2} \right)^2 \right] \quad (\text{Ec. 3.44})$$

$$I_{D2} = \mu C_{OX2} \left[ \left( V_{GS} - \frac{V_y}{2} - V_{T2} \right) \left( -\frac{V_x}{2} \right) - \frac{1}{2} \left( -\frac{V_x}{2} \right)^2 \right] \quad (\text{Ec. 3.45})$$

$$I_{D3} = \mu C_{OX3} \left[ \left( V_{GS} - \frac{V_y}{2} - V_{T3} \right) \left( \frac{V_x}{2} \right) - \frac{1}{2} \left( \frac{V_x}{2} \right)^2 \right] \quad (\text{Ec. 3.46})$$

$$I_{D4} = \mu.C_{OX4} \left[ \left( V_{GS} + \frac{V_y}{2} - V_{T4} \right) \left( -\frac{V_x}{2} \right) - \frac{1}{2} \left( -\frac{V_x}{2} \right)^2 \right] \quad (\text{Ec. 3.47})$$

Considerando que  $C_{OX} = C_{OX1} = C_{OX2} = C_{OX3} = C_{OX4}$  y sustituyendo las ecuaciones 3.44 a 3.47 en la ecuación 3.42 se obtiene que la tensión de salida viene dada por la siguiente ecuación:

$$V_{out} = R.\mu.C_{OX} \left( \frac{V_x}{2} \right) \left[ \frac{V_y}{2} - V_{T1} + \frac{V_y}{2} + V_{T2} + \frac{V_y}{2} + V_{T3} + \frac{V_y}{2} - V_{T4} \right] \quad (\text{Ec. 3.48})$$

Puede observarse como si  $V_{T1} = (V_{T2} \text{ o } V_{T3})$  y  $V_{T4} = (V_{T3} \text{ o } V_{T2})$  esta ecuación puede describirse como:

$$V_{out} = R.\beta.V_x.V_y \quad (\text{Ec. 3.49})$$

De forma que la tensión de salida es proporcional al producto de las tensiones de entrada. La ganancia del amplificador es:

$$K_m = R.\beta \quad (\text{Ec. 3.50})$$

Por tanto la expresión de salida del multiplicador CMOS se puede poner como:

$$V_{out} = K_m.V_x.V_y \quad (\text{Ec. 3.51})$$

### 3.6 Conclusiones

En el presente capítulo se han sentado las bases del funcionamiento de los mezcladores, comenzando con la definición de los principales parámetros característicos de los mismos para continuar luego viendo las diferentes topologías existentes. Se ha terminado este capítulo con el estudio del mezclador pasivo, el cual va a ser el tipo de mezclador utilizado en este proyecto.

Una vez introducidos a nivel teórico los mezcladores, en el próximo capítulo se estudiará en profundidad la tecnología S35D4 de la fundidora AMS ya que con ella se llevarán a cabo posteriormente los diferentes *layouts* a desarrollar.



# CAPITULO 4

## Estudio de la tecnología

### 4.1 Introducción

Antes de comenzar con el diseño debemos realizar un estudio de la tecnología que se va a utilizar. Por esta razón hemos realizado este capítulo, con el que pretendemos dar una visión general de la tecnología S35D4 de la fundidora AMS. Esta tecnología posee cuatro niveles de metal siendo la última capa de metal de espesor y conductividad mayor a efectos de mejorar el factor de calidad de los inductores integrados. En cuanto a los dispositivos activos, consta de transistores bipolares y MOSFET, siendo la longitud de puerta mínima de  $0,35 \mu\text{m}$ . Así mismo la tecnología S35D4M5 ofrece librerías de componentes pasivos.

### 4.2 Resistencias

#### 4.2.1 Construcción

El valor óhmico de una resistencia integrada depende principalmente del valor de la resistividad del material que la constituye y de las dimensiones del material. En la figura 4.1 se muestra una resistencia integrada y los parámetros que influyen en el valor óhmico.

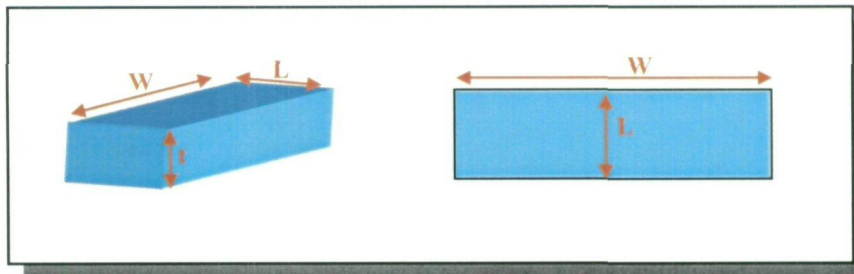


Figura 4.1. Parámetros de una resistencia.

Partiendo de la figura 4.1 el valor de la resistencia se obtiene a partir de la ecuación 4.1.

$$R = \frac{\rho}{t} \cdot \frac{W}{L} \quad (\text{Ec. 4.1})$$

Donde los parámetros que intervienen son:

$\rho$  = Resistividad del material

$t$  = Espesor del material

$L$  = Longitud de la pista

$W$  = Anchura de la pista

En procesos de semiconductores el espesor de las capas de material resistivo es un valor constante, por lo que el valor de la resistencia suele determinarse a partir de la ecuación 4.2.

$$R = R_{\text{square}} \cdot \frac{W}{L} \quad (\text{Ec. 4.2})$$

En la ecuación 4.2  $R_{\text{square}}$  representa la resistencia por cuadro, que es el cociente entre la resistividad y el espesor de la resistencia.

#### 4.2.2 Resistencias en la tecnología S35D4M5 de AMS

La tecnología S35D4 de AMS presenta dos tipos de resistencias, RPOLY2 y RPOLYH, que se utilizan dependiendo del valor resistivo que se pretenda integrar. En la tabla 4.1 se muestra un cuadro resumen de los parámetros más importantes de las mismas.

Tabla 4.1. Resistencias incluidas en la tecnología

RPOLY2				
Parámetro	Mínimo	Típico	Máximo	Unidad
Resistencia	40	50	60	$\Omega/\square$
Coef. temperatura		0,6		$10^{-3}/\text{K}$
Resist. Contacto		20	40	$\Omega/\text{cnt}$
Den. Corriente			0,3	$\text{mA}/\mu\text{m}$

RPOLYH				
Parámetro	Mínimo	Típico	Máximo	Unidad
Resistencia	0,9	1,2	1,5	$k\Omega/\square$
Coef. temperatura		-1,2		$10^{-3}/K$
Resist. Contacto		60	200	$\Omega/cnt$
Den. Corriente			0,3	$mA/\mu m$

En la figura 4.2 se muestra el cuadro de diálogo donde se ajustan los parámetros de las resistencias.

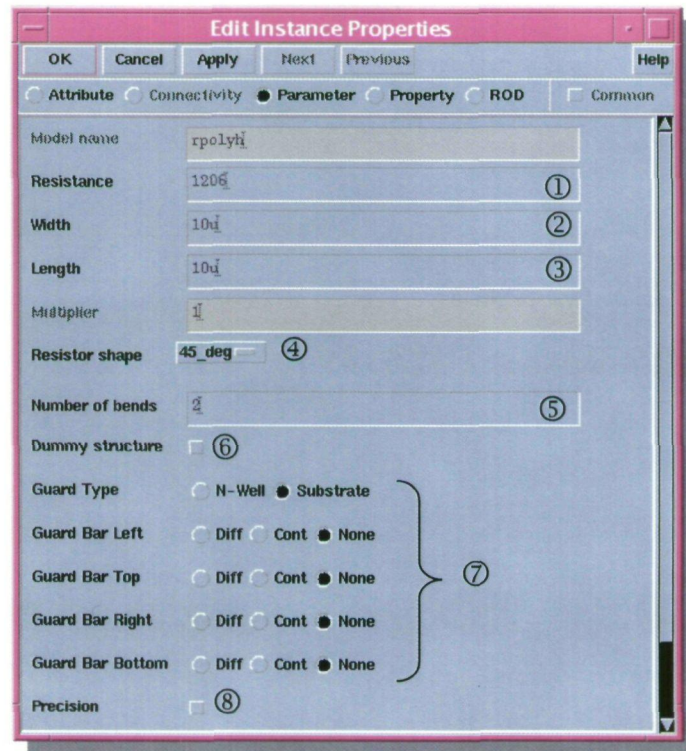


Figura 4.2. Parámetros en las resistencias.

A continuación se detalla el funcionamiento de cada uno de los parámetros mostrados en la figura 4.2:

① Valor de la resistencia: ajustando el valor óhmico de la resistencia el software calcula la longitud de la misma.

- ② Ancho de la pista: variando el ancho el software determina la longitud para mantener el valor de resistencia establecido.
- ③ Longitud de la pista.
- ④ Ángulo de giro.
- ⑤ Número de dedos: empleado para reducir el tamaño de la resistencia.
- ⑥ Estructuras *dummies*: estas estructuras minimizan los efectos de dispersión y en consecuencia la tolerancia en el valor de la resistencia.
- ⑦ Tipo de anillo de guarda: se puede emplear como anillo de guarda una conexión al sustrato o bien una difusión.
- ⑧ Resistencia de precisión: mediante esta opción se obtienen resistencias preparadas para realizar divisores de tensión precisos.

En la figura 4.3 se muestra un ejemplo de resistencia generada a partir del asistente que presenta el Kit de diseño de la tecnología. Esta resistencia posee 4 dedos así como las estructuras *dummies*.

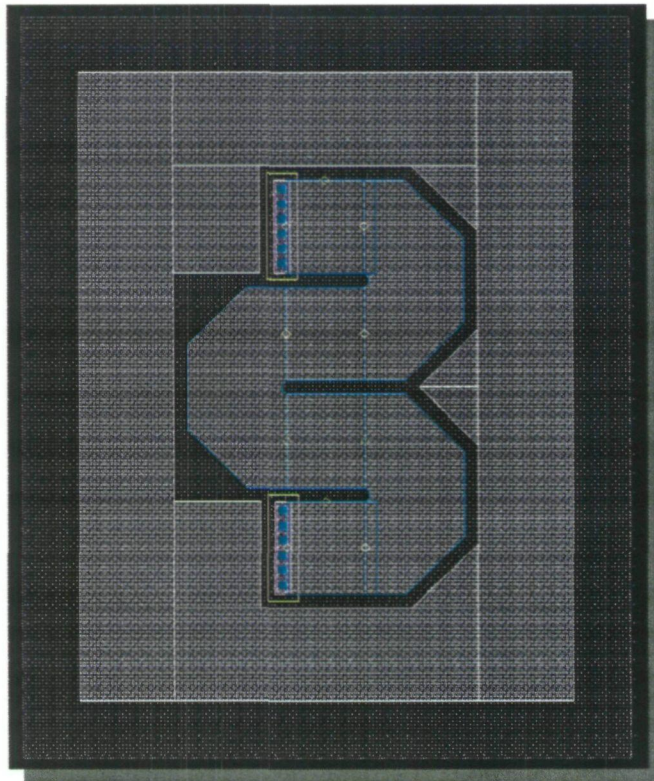


Figura 4.3. Resistencia con estructura *Dummies*.

## 4.3 Condensadores

### 4.3.1 Construcción

En sistemas integrados la implementación de condensadores se reduce a la construcción de un condensador plano empleando dos capas de material conductor separadas por una capa de material aislante. En la figura 4.4 se muestra un esquema donde esto queda reflejado.

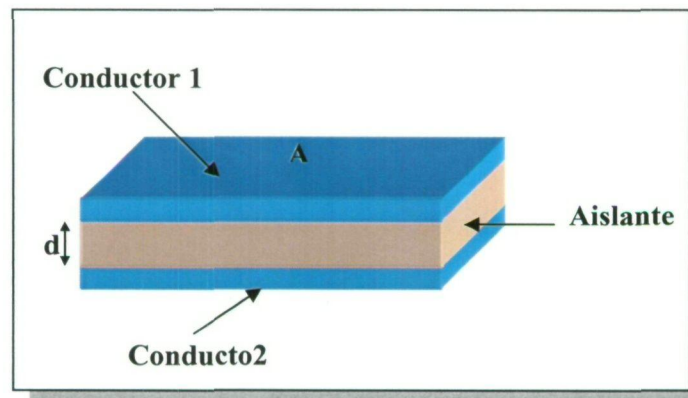


Figura 4.4. Corte de un condensador.

Partiendo de la figura 4.4 el valor de la capacidad del condensador viene dado por la ecuación 4.3.

$$C = \frac{\epsilon' \cdot \epsilon_o \cdot A}{d} \quad (\text{Ec 4.3})$$

Donde los parámetros que intervienen son:

$\epsilon'$  = Permitividad relativa del material

$\epsilon_o$  = Permitividad del vacío

$A$  = Área de las placas del condensador

$d$  = Distancia ente las placas del condensador

### 4.3.2 Condensadores en la tecnología S35D4 de AMS

La tecnología dispone de dos tipos de condensadores, por un lado está el CPOLY formado por dos capas de polisilicio diseñado para capacidades de pequeño tamaño. Por otro lado está el CMIN formado por dos capas de metal diseñado para la implementación de capacidades de gran valor.

En la figura 4.5 se muestra el cuadro de dialogo donde se pueden ajustar los diversos parámetros de los condensadores junto a una breve explicación de los mismos.

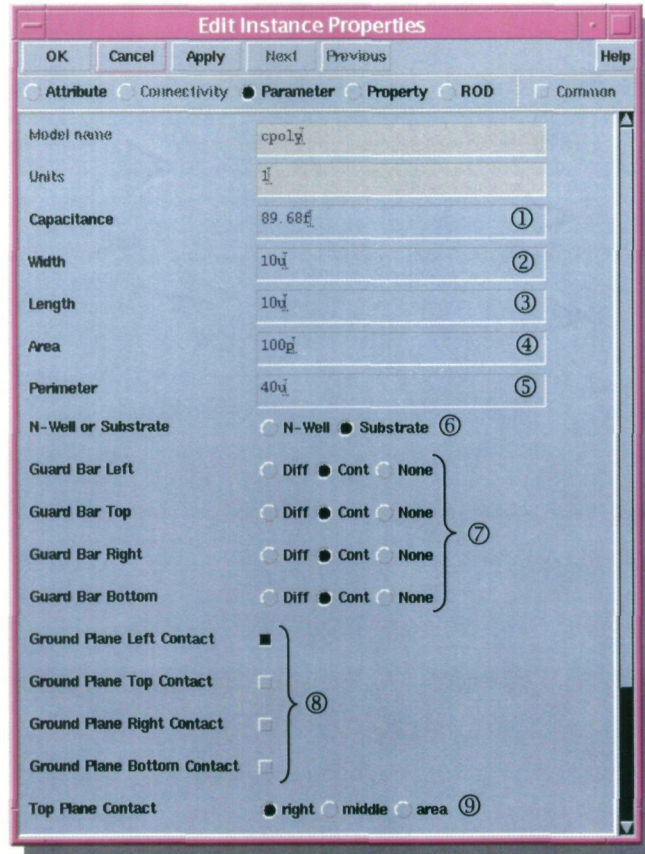


Figura 4.5. Parámetros ajustables en los condensadores.

- ① Valor de la capacidad.
- ② Ancho del condensador.
- ③ Longitud del condensador.
- ④ Área total del condensador.
- ⑤ Perímetro del condensador.
- ⑥ Conexión al sustrato o a un pozo tipo N.
- ⑦ Colocación de anillos de guarda mediante contactos o difusiones.
- ⑧ Colocación de los contactos de la capa inferior.
- ⑨ Colocación de los contactos de la capa superior.

A modo de ejemplo en la figura 4.6 se muestra un condensador creado mediante el asistente proporcionado por la tecnología. Puede observarse como este condensador posee un anillo de

guarda externo formado por contactos al sustrato. La conexión de la capa inferior está hecha a la izquierda y la conexión de la capa superior está a la derecha.

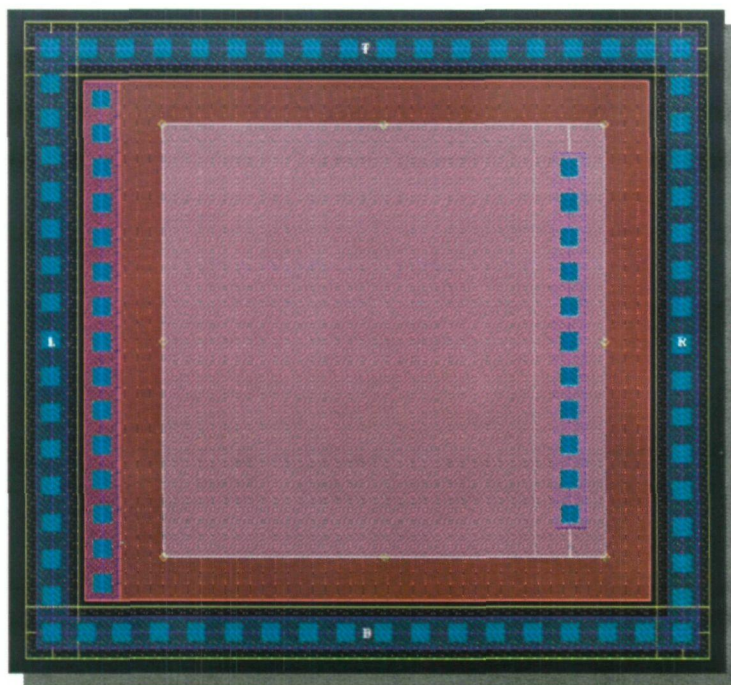


Figura 4.6. Layout de un condensador.

## 4.4 Bobinas

### 4.4.1 Construcción

La manera más habitual de diseñar un inductor integrado es generar una espiral con pistas de metal sobre un sustrato determinado. Debido a que uno de los extremos de la espiral queda en el interior de la misma, será necesario disponer de, al menos, dos niveles de metal para poder tener acceso a dicho terminal. Al trozo de pista que pasa por debajo de la espiral principal para acceder al terminal interior se la suele denominar *underpass* o *cross-under*. En la Figura 4.7 se muestra el *layout* de una bobina espiral cuadrada simple en donde se puede apreciar la disposición del *underpass* así como los parámetros más importantes de su geometría (radio  $r$ , anchura  $w$ , separación de las pistas  $s$  y número de vueltas  $n$ ).

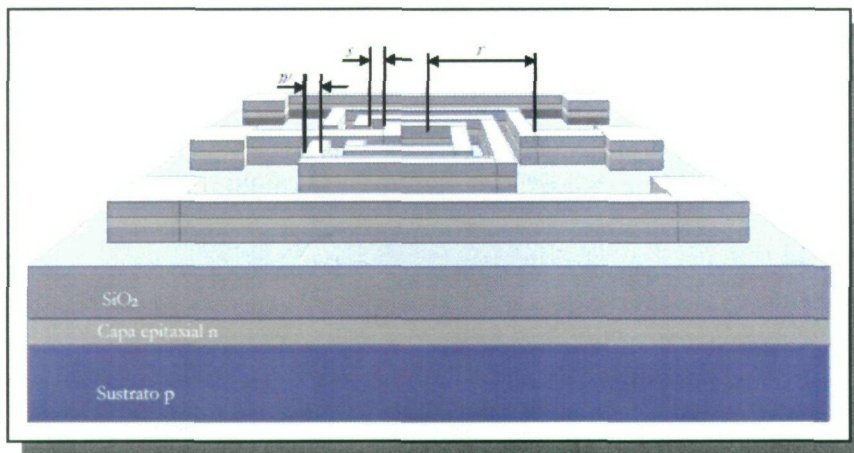


Figura 4.7. Layout de una bobina cuadrada simple.

#### 4.4.2 Funcionamiento

La bondad de un inductor viene dada por su factor de calidad (ecuación 4.4), cuyo valor suele estar en el intervalo de 5 a 20 para subsistemas de banda ancha, siendo algo mayor para redes de banda estrecha (filtros).

$$Q = -\frac{\text{Im}(Y_{11})}{\text{Re}(Y_{11})} \quad (\text{Ec. 4.4})$$

En la práctica, el factor de calidad de los inductores integrados sobre silicio no satisface las especificaciones indicadas debido a las pérdidas asociadas al dispositivo. La respuesta de los inductores integrados ha sido y sigue siendo objeto de investigación de modo que los fenómenos físicos causantes de la degradación de la misma han sido ya identificados. Los más relevantes se asocian a pérdidas en el sustrato poco resistivo, pérdidas en los metales por su alta resistividad junto a las causadas por el efecto pelicular (*skin effect*) y por las corrientes de torbellino (*eddy currents*) inducidas en ambos medios. Estas dos últimas fuentes de pérdidas, el efecto pelicular y las pérdidas por corrientes de torbellino, no son fáciles de modelar.

Cuando se aplica tensión en los extremos de una espira aparecen los campos eléctricos y magnéticos de la Figura 4.8.

- El campo magnético  $B(t)$  está originado por la corriente alterna que circula por las espiras. Es el responsable del comportamiento inductivo del dispositivo, así como de las corrientes inducidas en el sustrato y las pistas de la espira. Como  $B(t)$  atraviesa el sustrato y las pistas de la espira, se inducen corrientes de torbellino en ambas.



- $E_1(t)$  es el campo eléctrico en las pistas de la espira. Produce la corriente de conducción y asociada a ella aparecen pérdidas óhmicas en las pistas debido a la resistividad de los conductores.
- $E_2(t)$  es el campo eléctrico entre las pistas de la espira y está causado por la diferencia de tensión entre los conductores. Ocasiona el acoplamiento capacitivo entre ellos actuando el óxido como dieléctrico. Algunos autores consideran que esta capacidad lateral entre las vueltas es despreciable, debido a que es la conexión en serie de esas capacidades la que finalmente aparece entre los terminales de la bobina [4].
- $E_3(t)$  es el campo eléctrico entre la espiral y el sustrato, el cual está causado por la diferencia de tensión existente entre ambos. Genera el acoplamiento capacitivo entre la espira y el sustrato además de pérdidas óhmicas en este último.
- $E_4(t)$  es el campo eléctrico entre la espira y el *crossunder*. Genera una capacidad parásita asociada en paralelo a la bobina.

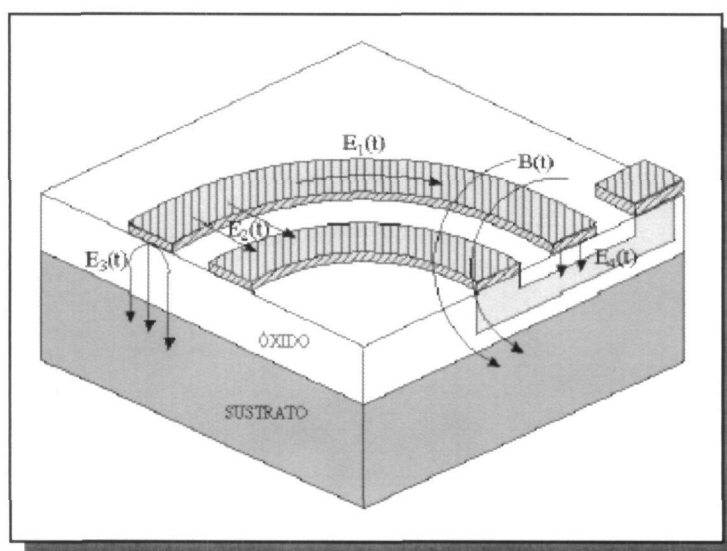


Figura 4.8. Campos eléctricos y magnéticos en un inductor integrado.

#### 4.4.3 Modelo de la bobina

El modelo clásico se basa en la interpretación de los fenómenos físicos estudiados en el apartado anterior. La estructura de este modelo, considerando al inductor como un dispositivo de dos puertos, se muestra en la Figura 4.9. En serie con la inductancia deseada,  $L_s$ , aparece una resistencia,  $R_s$ , que modela las pérdidas óhmicas generadas por  $E_1(t)$  (ver Figura 4.8). El condensador  $C_p$  da cuenta del acoplamiento capacitivo generado por  $E_2(t)$  y  $E_4(t)$ . El resto de los elementos que aparecen en el circuito describen los efectos del sustrato. En particular, los

condensadores  $C_{OX1}$  y  $C_{OX2}$  modelan las capacidades del óxido existente entre la espiral y el sustrato, mientras que  $C_{SUB1}$  y  $C_{SUB2}$  dan cuenta de la capacidad del sustrato. Por último  $R_{SUB1}$  y  $R_{SUB2}$  modelan las pérdidas óhmicas del sustrato.

El circuito equivalente de la Figura 4.9 no es simétrico debido a que el layout de la propia inductancia integrada es sólo parcialmente simétrico. De hecho, la presencia del *underpass* cerca de uno de los puertos del dispositivo hace que el acoplamiento capacitivo con el sustrato sea diferente en ambos lados. Por tanto, el proceso de caracterización proporcionará valores de  $C_{OX1}$ ,  $C_{SUB1}$  y  $R_{SUB1}$  ligeramente diferentes a los de  $C_{OX2}$ ,  $C_{SUB2}$  y  $R_{SUB2}$ .

La bondad de un circuito equivalente depende de la precisión que se obtenga en el modelado del dispositivo real. Los valores de los elementos que componen el circuito equivalente se extraen mediante procesos de ajuste que se basan en el análisis de las medidas experimentales. Cuanto más precisos sean estos ajustes, más correcto será el circuito equivalente. Los resultados que se encuentran en la literatura muestran que el modelo presentado se acomoda bastante bien a las medidas, especialmente a frecuencias bajas. Sin embargo, cuando se trata de modelar el funcionamiento de la bobina a frecuencias elevadas el modelo clásico ya no es tan acertado [6].

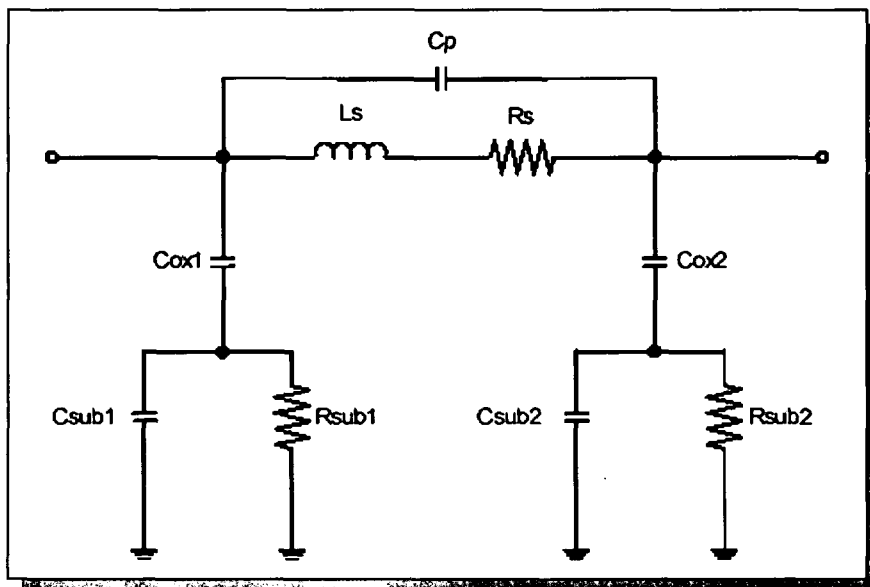


Figura 4.9. Modelo clásico de dos puertos de inductores espirales integrados.

#### 4.4.4 Bobinas en la tecnología S35D4 de AMS

La tecnología de AMS presenta bobinas, aunque éstas son de baja calidad. Por eso se optó por usar las bobinas diseñadas por el IUMA, consiguiendo factores de calidad de hasta 13,5 a una frecuencia central de 5,5 GHz [7].

En la figura 4.10 se muestra un ejemplo de las bobinas creadas por el IUMA. En este caso se trata de una bobina de ocho lados de 2 nH con un factor de calidad de 10,3.

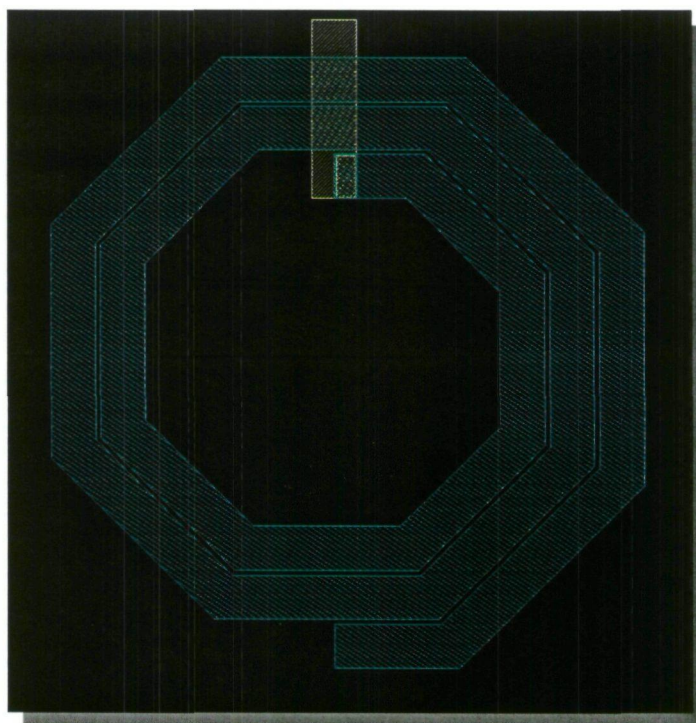


Figura 4.10. Layout de una bobina.

## 4.5 El Transistor MOSFET

### 4.5.1 Construcción

En la figura 4.11 se muestra un corte esquemático de dos transistores MOS tipo n y tipo p respectivamente. En el caso del transistor tipo n, la Surtidor y el Drenador están formadas por difusiones n+, sobre el sustrato p. Por otro lado, en el caso del transistor tipo p la Fuente y el Drenador están formadas con difusiones tipo p+ sobre un pozo tipo n. Tanto en el MOSFET

tipo p como en el tipo n, el terminal de puerta se encuentra siempre aislado del sustrato mediante una capa de  $\text{SiO}_2$ .

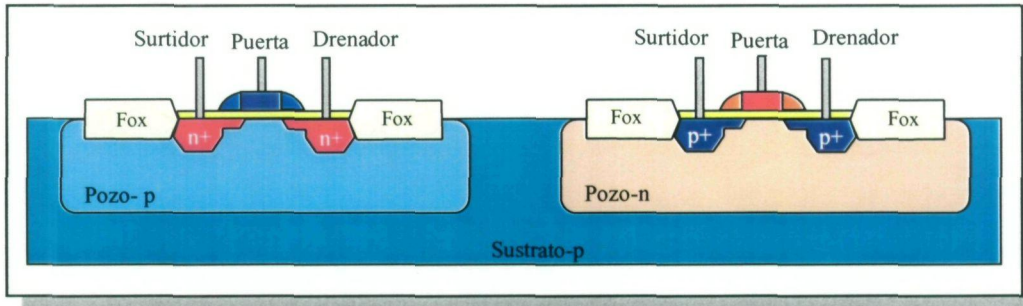


Figura 4.11. Corte esquemático de transistores MOSFET.

#### 4.5.2 Funcionamiento

Como se muestra en la figura 4.12, si en un MOSFET tipo n se aplica un nivel de tensión nulo entre la Puerta y el Surtidor ( $V_{GS}$ ) y se aplica una tensión positiva entre el Drenador y el Surtidor ( $V_{DS}$ ), no circulará corriente entre los terminales de Drenador y Surtidor. Esto se produce ya que no es suficiente tener acumulados una gran cantidad de portadores tanto en el Drenador como en el Surtidor, sino que debe existir un canal físico por el que circulen estos portadores. En esta situación se dice que el transistor MOSFET se encuentra en corte.

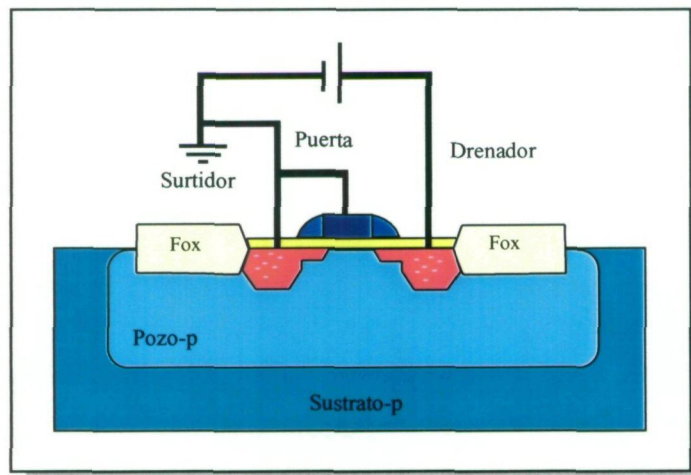


Figura 4.12. MOSFET tipo n en Corte.

Si se aumenta la tensión  $V_{GS}$ , este nivel de tensión presionará a los huecos situados cerca de la capa de  $\text{SiO}_2$  hacia las regiones más profundas del sustrato tal como muestra la figura 4.13. Por el contrario, los electrones se verán atraídos hacia la capa de  $\text{SiO}_2$  que, debido a su carácter aislante, evita que los electrones sean absorbidos por el terminal de Puerta. A medida que aumenta el valor de la tensión de  $V_{GS}$ , se produce un aumento de la concentración de

electrones cerca de la capa de  $\text{SiO}_2$  hasta que la región tipo n inducida pueda soportar un flujo de corriente entre el Drenador y la Surtidor. Al nivel de  $V_{GS}$  que hace que se produzca un aumento considerable de la corriente del Drenador al Surtidor se le llama tensión de umbral ( $V_T$ ). Cuando se consigue circulación de corriente del Drenador al Surtidor se dice que el MOSFET se encuentra en la región de triodo o zona óhmica.

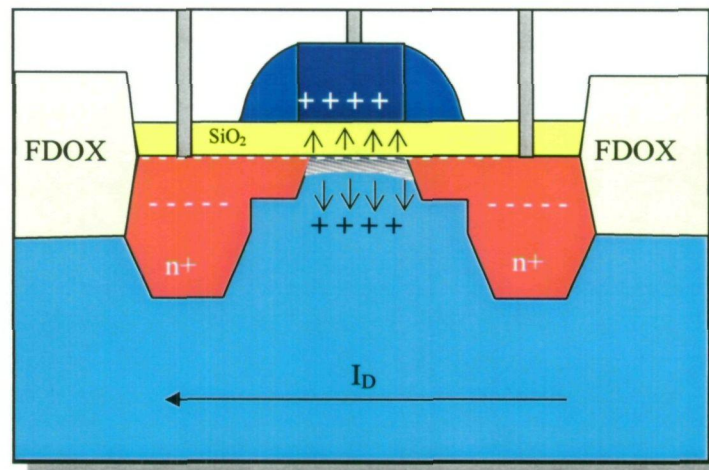


Figura 4.13. Detalle del MOSFET tipo n en zona óhmica.

En la región de triodo la expresión que determina la corriente de drenador del mosfet viene dada como:

$$I_D = \mu_n \cdot C_{OX} \cdot \frac{W}{L} \cdot \left[ (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (\text{Ec. 4.5})$$

Donde:

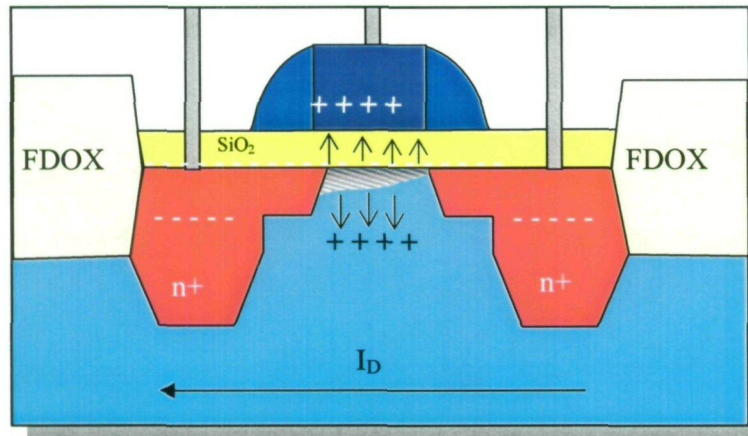
$\mu_n$  = Movilidad de los electrones

$C_{OX}$  = Capacidad de puerta por unidad de área

$L$  = Longitud del canal del transistor ( $\mu\text{m}$ )

$W$  = Ancho del canal del transistor ( $\mu\text{m}$ )

Como ya se ha comentado cuando el valor de  $V_{GS}$  es mayor que la tensión umbral, la densidad de los portadores libres en el canal aumenta, dando como resultado un mayor nivel de corriente de Drenador. Sin embargo, si se mantiene  $V_{GS}$  constante y sólo se aumenta el nivel de  $V_{DS}$ , la corriente de Drenador alcanza un nivel de saturación. Esta saturación de la corriente de drenador se debe a un estrechamiento del canal inducido tal como muestra la figura 4.14.



**Figura 4.14. Detalle del MOSFET tipo n en zona de saturación.**

La tensión de Drenador a Puerta ( $V_{DG}$ ) viene dado por la ecuación 4.6:

$$V_{DG} = V_{DS} - V_{GS} \quad (\text{Ec. 4.6})$$

Si se mantiene  $V_{GS}$  fijo y se aumenta el valor de la tensión  $V_{DS}$  tal como muestra la ecuación 4.6 el valor de la tensión  $V_{DG}$  se reducirá. Esta reducción de la tensión hace que se disminuya la fuerza de atracción de los portadores libres en la región del canal inducido causando una reducción efectiva del ancho del canal. Esta reducción establece una condición de saturación, en la que cualquier aumento de  $V_{DS}$  no se traduce en un aumento de la corriente. En esta situación la corriente de drenador viene dada por la ecuación 4.7, diciéndose que el transistor se encuentra en zona de saturación.

$$I_D = \frac{\mu_n \cdot C_{OX}}{2} \cdot \frac{W}{L} (V_{GS} - V_T)^2 \quad (\text{Ec. 4.7})$$

Donde:

$\mu_n$  = Movilidad de los electrones

$C_{OX}$  = Capacidad de puerta por unidad de área

$L$  = Longitud del canal del transistor ( $\mu\text{m}$ )

$W$  = Ancho del canal del transistor ( $\mu\text{m}$ )

Al coeficiente  $\mu_n \cdot C_{OX}$  se le denomina factor de ganancia y se denota  $K_n$ .

A pesar de que el desarrollo anterior se refiere a un transistor MOSFET tipo n, en el caso del transistor MOSFET tipo p las ecuaciones son las mismas, con la única excepción de que el sentido de la corriente  $I_D$  en el MOSFET tipo p es contrario del MOSFET tipo n.

### 4.5.3 Modelo de Baja Frecuencia

En la figura 4.15 se muestra el modelo en baja frecuencia del transistor MOSFET, donde  $g_m$  es la transconductancia del transistor y viene dada por la ecuación 4.8:

$$g_m = \sqrt{\frac{2 \cdot C_{OX} \cdot \mu_n \cdot W}{L_{eff}}} \cdot \sqrt{\frac{I_D}{2}} = \sqrt{\frac{C_{OX} \cdot \mu_n \cdot W \cdot I_D}{L_{eff}}} \quad (\text{Ec. 4.8})$$

$L_{eff}$  = Longitud efectiva del canal ( $\mu\text{m}$ )

$C_{OX}$  = Capacidad de puerta por unidad de área

$\mu_n$  = Movilidad de los electrones

$W$  = Ancho del canal del transistor

$I_D$  = Corriente de drenador

$r_o$  representa la parte real de la impedancia de salida del transistor, es decir, la resistencia del canal.

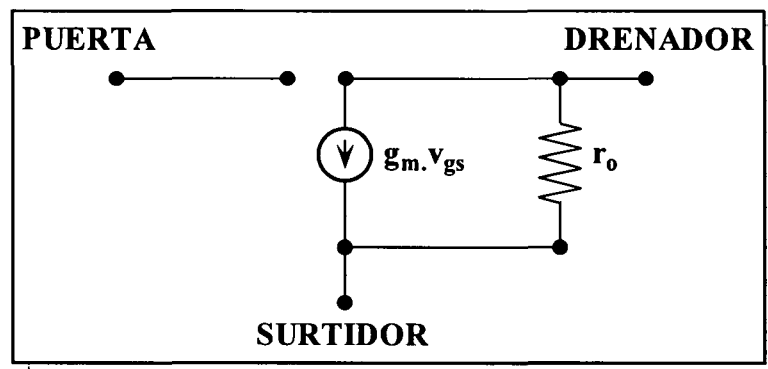


Figura 4.15. Modelo del Mosfet de Baja Frecuencia.

### 4.5.4 Modelo de Alta Frecuencia

En la figura 4.16 se muestra el modelo de alta frecuencia del transistor MOSFET, donde puede observarse que, cuando se trabaja a alta frecuencia aparecen capacidades parásitas.

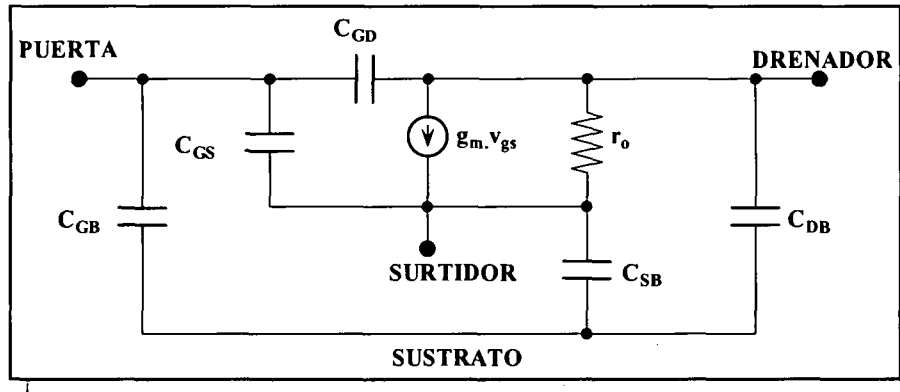


Figura 4.16. Modelo del MOSFET de Alta Frecuencia.

Estas capacidades son de dos tipos:

- Capacidades de la zona de carga espacial: Se producen en las uniones PN, debido a la presencia de carga espacial de distinto signo en cada zona. Las capacidades de la zona de carga espacial vienen dadas por las ecuaciones 4.9 y 4.10:

$$C_{DB} = \frac{C_{DB0}}{\left(1 - \frac{V_{DB}}{\psi_o}\right)^m} \quad (\text{Ec. 4.9})$$

$$C_{SB} = \frac{C_{SB0}}{\left(1 - \frac{V_{SB}}{\psi_o}\right)^m} \quad (\text{Ec. 4.10})$$

Donde:

$C_o$  = Densidad de la capacidad de la unión cuando la polarización de esta es nula

$V$  = Tensión directa de la unión

$\psi_o$  = Barrera de potencial

$m$  = Constante dependiente del tipo de unión

- Capacidades en la zona de óxido: Aparecen capacidades entre dos zonas conductoras separadas por óxido sometidas a distintas tensiones. El valor de estas capacidades dependen de las variables de diseño y de las dispersiones en el proceso de fabricación.

Las principales capacidades de óxido son:

$C_{GB}$  = Capacidad de óxido entre puerta y sustrato

$C_{SG}$  = Capacidad de óxido entre surtidor y puerta

$C_{GD}$  = Capacidad de óxido entre Puerta y drenador



Los valores de las capacidades de óxido dependen de la región de trabajo del transistor. En la tabla 4.2 se muestra el valor de las capacidades de óxido en las distintas regiones de trabajo del transistor MOSFET.

**Tabla 4.2. Capacidades de la zona de óxido de un transistor MOSFET**

CAPACIDAD	CORTE	ÓHMICA	SATURACIÓN
$C_{GD}$	$C_{OX}L_dW$	$C_{OX}L_dW+0,5C_{OX}LW$	$C_{OX}L_dW$
$C_{GS}$	$C_{OX}L_dW$	$C_{OX}L_dW+0,5C_{OX}LW$	$C_{OX}L_dW+0,66C_{OX}LW$
$C_{GB}$	$C_{OXd}W$	0	0

En la tabla 4.2 los parámetros implicados en las expresiones son:

$C_{ox}$  = capacidad de puerta por unidad de área

$L_d$  = Distancia de difusión lateral que se produce bajo la puerta

$L$  = Longitud del canal del transistor ( $\mu\text{m}$ )

$W$  = Ancho del canal del transistor ( $\mu\text{m}$ )

#### 4.5.5 Transistores MOSFET en la tecnología S35D4M5 de AMS

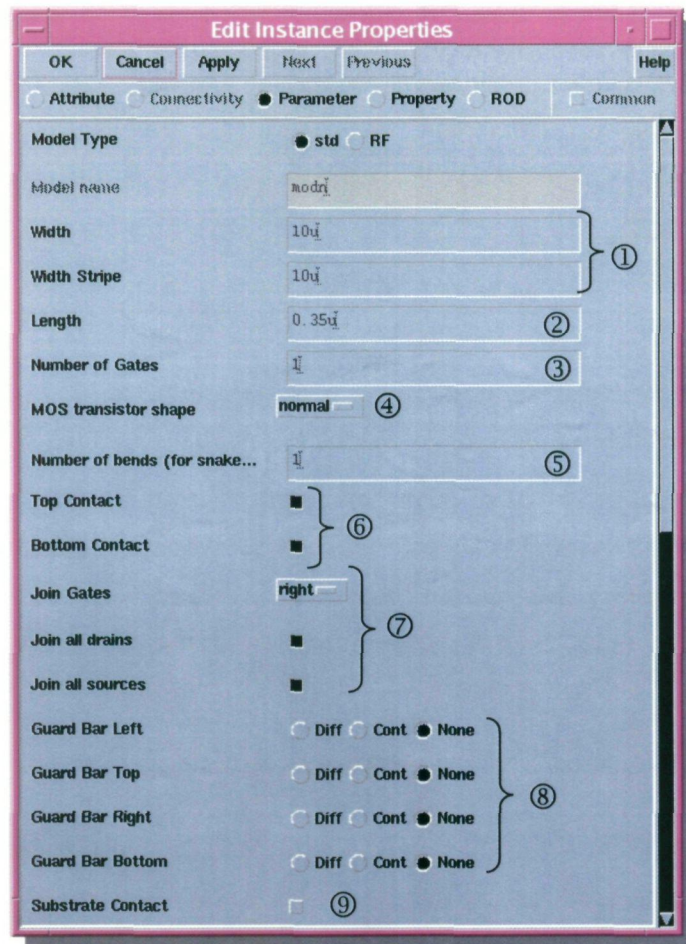
En la tabla 4.3 aparecen los parámetros más importantes de los transistores MOSFET suministrados por AMS dentro del Kit de diseño.

**Tabla 4.3. Parámetros más importantes de los MOSFET**

NMOS				
Parámetro	Mínimo	Típico	Máximo	Unidad
Tensión Umbral ( $V_t$ )	0,36	0,46	0,56	V
Factor de Ganancia ( $K_n$ )	155	175	195	$\mu\text{A}/\text{V}^2$
Den. Corriente Saturación	450	540	630	$\mu\text{A}/\mu\text{m}$

PMOS				
Parámetro	Mínimo	Típico	Máximo	Unidad
Tensión Umbral ( $V_t$ )	-0,50	-0,60	-0,70	V
Factor de Ganancia ( $K_n$ )	48	58	68	$\mu\text{A}/\text{V}^2$
Den. Corriente Saturación	-180	-240	-300	$\mu\text{A}/\mu\text{m}$

En la figura 4.17 se muestra el cuadro de dialogo mediante el cual se ajustan los parámetros del transistor MOSFET.



**Figura 4.17. Parámetros en los Mosfet.**

- ① Ajuste del ancho del transistor.
- ② Ajuste de la longitud del canal del transistor.
- ③ Número de puertas del transistor, al realizar un transistor con un mayor número de puertas el tamaño del transistor se ve reducido considerablemente.
- ④ Selección de un transistor normal o un transistor tipo *Snake* [8].
- ⑤ Selección del número de dedos para los transistores tipo *Snake*.
- ⑥ Colocación de contactos a ambos lados del transistor.
- ⑦ Unión de las Puertas, Drenadores y Surtidores.
- ⑧ Creación de anillos de guarda alrededor del transistor.
- ⑨ Colocación de contactos al sustrato para evitar el efecto *latch-up* [8] en el transistor

A modo de ejemplo en la figura 4.18 se muestra un transistor MOSFET tipo n con 5 puertas generado a partir de las diferentes opciones que presenta el Kit de la tecnología. En la figura se

pueden diferenciar claramente todas las partes del transistor, en rojo se ven los dedos que forman parte de la Puerta del transistor, y en azul a ambos lados del transistor se encuentran los terminales de Drenador y Surtidor.

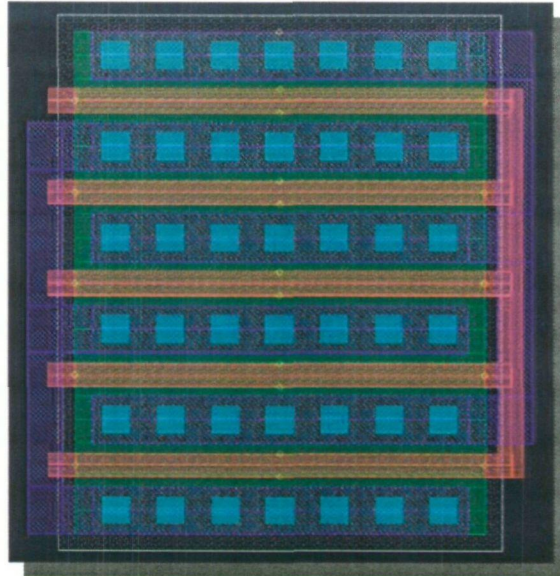


Figura 4.18. Ejemplo de transistor MOSFET.

## 4.6 HBT de SiGe

### 4.6.1 Estructura y principio de funcionamiento de los HBT de SiGe

Los HBTs de SiGe son transistores *npn* bipolares en los que la base está formada por una capa muy estrecha ( $<50\text{nm}$ ) de  $\text{Si}_{1-x}\text{Ge}_x$  crecida de forma pseudomórfica. La concentración de Ge puede llegar a ser muy elevada (50%) variando desde el lado de emisor al de colector, y el espesor de la base se puede hacer muy pequeño, llegándose a valores de 5 a 10 nm. En la Figura 4.19 se muestra la estructura típica de un HBT de SiGe gradual.

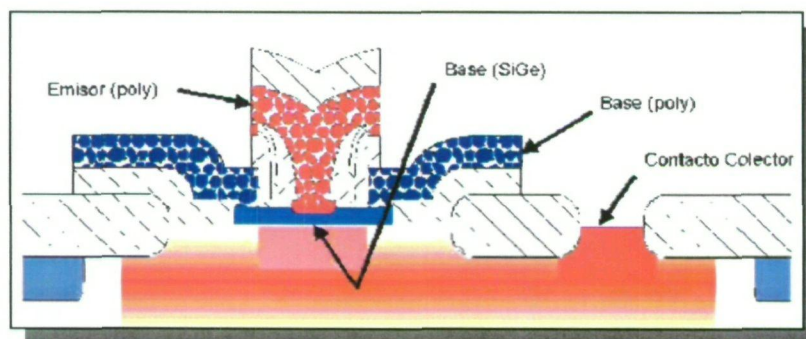


Figura 4.19. Estructura típica de un HBT de SiGe gradual.

Para ayudar a entender los beneficios de los HBT, comparamos en la Figura 4.20 los diagramas de bandas de energía de un transistor bipolar de homounión  $n\text{pn}$  con un transistor bipolar de heterounión  $n\text{pn}$  operando en zona activa directa. La corriente de colector, como se puede observar en la Figura 4.21, se compone principalmente de la corriente de electrones inyectada desde el emisor a la base,  $I_n$ , menos el término de recombinación en la base (pequeño). La corriente de base consiste principalmente en la corriente de huecos,  $I_p$ , inyectados en el emisor desde la base, menos la recombinación en la base o en las zonas de deplexión de la unión emisor-base (que deberían ser pequeñas). Para entender el funcionamiento de los HBTs es necesario ver cómo esas corrientes están relacionadas con los potenciales de contacto y las concentraciones de átomos de impureza en la base y el emisor.

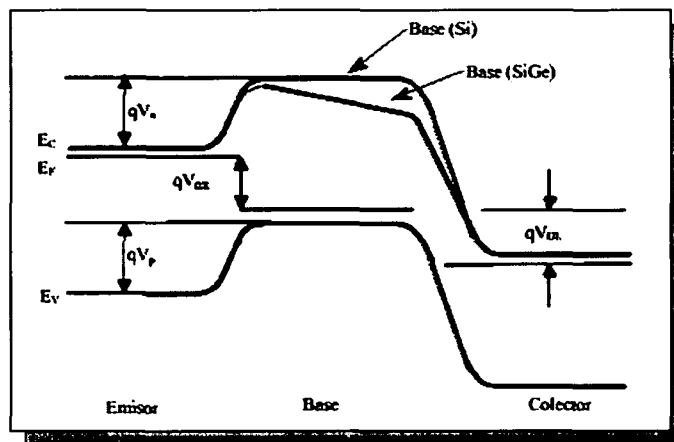


Figura 4.20. Diagrama de bandas de energía de un transistor bipolar de homounión  $n\text{pn}$ -Si y un transistor bipolar de heterounión  $n\text{pn}$ -Si/SiGe.

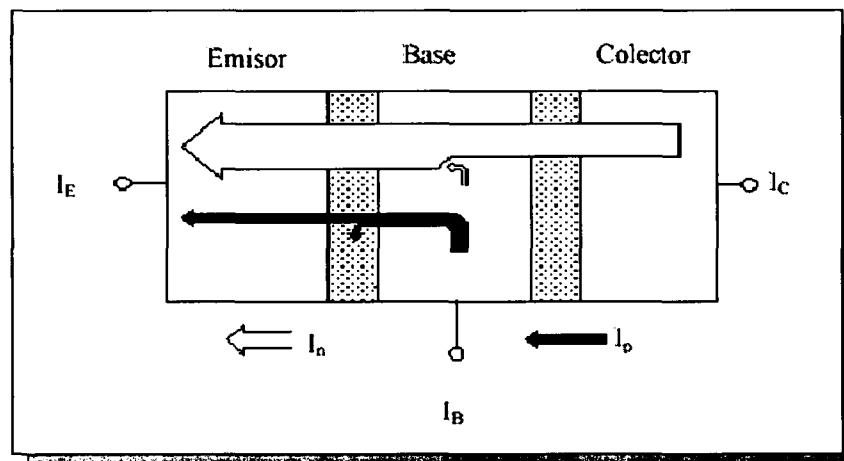


Figura 4.21. Esquema simplificado del flujo de corriente en un transistor de homounión  $n\text{pn}$ -Si.

Si despreciamos las corrientes de recombinación (que es una suposición aceptable en esta discusión) se puede aplicar los modelos de primer orden de los BJTs para comparar la magnitud de esas dos componentes principales de corriente.  $I_p$  e  $I_n$  son corrientes de difusión. Si el ancho de base entre las zonas de carga espacial de emisor y colector es  $W_b$ , el ancho de emisor  $W_e$ , y se asume que en ambas regiones los niveles de dopaje no producen degeneración del semiconductor, la estadística de Boltzmann nos da las concentraciones de portadores minoritarios:

$$J_p = \frac{q \cdot D_p \cdot n_i^2}{W_e \cdot N_e} \cdot \left( e^{\frac{-q \cdot V_{BE}}{K \cdot T}} - 1 \right) \quad (\text{Ec. 4.11})$$

$$J_n = \frac{q \cdot D_n \cdot n_i^2}{W_b \cdot N_b} \cdot \left( e^{\frac{-q \cdot V_{BE}}{K \cdot T}} - 1 \right) \quad (\text{Ec. 4.12})$$

En estas ecuaciones  $n_i$  es la concentración intrínseca para los semiconductores de base y emisor, para la homounión BJT.  $V_{BE}$  es la tensión aplicada a la unión B-E. La concentración de dopaje en el emisor de Si tipo  $n$  es  $N_e$ , y en la base de Si tipo  $p$  es  $P_b$ .  $D_n$  y  $D_p$  son los coeficientes de difusión (difusividades) de los electrones y de los huecos. Tomando la relación entre las ecuaciones (4.11) y (4.12) resulta:

$$\beta = \frac{I_c}{I_b} = \frac{I_e}{I_p} = \frac{N_e}{P_b} \cdot \frac{D_n}{D_p} \cdot \frac{W_e}{W_b} \quad (\text{Ec. 4.13})$$

Esta ecuación representa una cota superior del valor de  $\beta$ . Así pues, si el dopaje es el mismo tanto en el emisor como en la base y las anchuras de base y emisor son iguales, entonces  $\beta_{max}$  vendrá dada por la relación entre la difusividad de electrones y la de huecos. Esta relación es aproximadamente 3 para el Si. Estos valores corresponderían a los valores de  $\beta$  para las homouniones  $n-p-n$  con niveles de dopaje iguales. Por ello, para obtener una  $\beta$  adecuada en los dispositivos de homounión, el dopaje de emisor debe exceder el de la base por un margen significativo.

En la Figura 4.20 se muestra también el diagrama de bandas correspondiente a un HBT. En este tipo de dispositivos, la anchura de la banda prohibida cambia de forma gradual desde  $E_{G0}$  cerca del emisor hasta  $E_{G0} - \Delta E_G$  cerca del colector. Esta variación de la anchura de la banda prohibida establece un gradiente en la energía de la banda de conducción de  $\Delta E_G / W_b$ , el cual

constituye un campo eléctrico que ayuda al movimiento de los electrones a través de la base [10]. El resultado de la aparición de este campo eléctrico es la reducción del tiempo de tránsito a través de la base ( $\tau_{BC}$ ) y un aumento de la ganancia en corriente ( $\beta$ ). Así pues, para los HBTs la ganancia en corriente tendrá un término adicional que refleja este fenómeno:

$$\beta = \frac{I_c}{I_b} = \frac{I_e}{I_p} = \frac{N_e}{P_b} \cdot \frac{D_n}{D_p} \cdot \frac{W_e}{W_b} \cdot e^{\left(\frac{\Delta E_G}{kT}\right)} \quad (\text{Ec. 4.14})$$

Debido a que es posible obtener decenas de meV para  $\Delta E_G$  variando la concentración de Ge, la ganancia en corriente máxima se puede incrementar hasta una cantidad muy elevada, aunque en la mayoría de las aplicaciones prácticas estas ganancias elevadas (superiores a 100) no se suelen utilizar.

La reducción del tiempo de tránsito a través de la base hace que la frecuencia de corte pueda alcanzar valores muy elevados [11][12] y el aumento de la ganancia en corriente permite que se pueda reducir la resistencia serie de base incrementando la anchura de esta región manteniendo una  $\beta$  adecuada. Sin embargo, hay que tener en cuenta que si la anchura de la base aumenta, el tiempo de tránsito a través de dicha región se ve incrementado y por tanto, hay un compromiso entre el tiempo de tránsito y la resistencia de la base para la optimización del funcionamiento a altas frecuencias [13].

Por otro lado, para conseguir valores de corriente elevados en los BJTs, el dopaje de la base debe ser pequeño de forma que se disminuya la recombinación de los portadores minoritarios en dicha región. Sin embargo, como hemos mencionado, esto entra en conflicto con la exigencia de tener valores de  $\tau_{BC}$  bajos para poder operar a frecuencias elevadas. El uso de HBTs en vez de BJTs ofrece, al mismo tiempo, una ganancia de corriente elevada y un nivel de dopaje de la base por encima de  $10^{20} \text{ cm}^{-3}$ .

Desde el punto de vista circuital, la elevada ganancia que presentan los HBTs trae consigo una serie de ventajas. En primer lugar, la corriente de colector en los HBTs de SiGe es mayor que para los BJTs de Si, con lo que se pueden hacer etapas amplificadoras con resistencia de salida más elevada y fuentes de corriente más estables. Además, la resistencia de entrada mejora, con lo que mejoran las propiedades de las etapas de entrada de LNAs respecto al ruido [14]. Por

último, debido a la elevada ganancia que presentan los HBTs de SiGe a frecuencias por encima de 2 GHz, es posible el uso de técnicas de linealización por realimentación, lo cual trae aparejado una buena respuesta respecto a la intermodulación en amplificadores de potencia y LNAs.

La principal desventaja de la tecnología bipolar de silicio, para su uso en sistemas de comunicaciones, es la baja tensión de ruptura que presentan, lo cual hace que se complique sobre todo el diseño de amplificadores de potencia. Este problema no es específico del SiGe, sino de todos los procesos bipolares basados en Si, donde el tiempo de tránsito no está determinado tanto por la anchura de la base sino por la anchura del colector [15]. La tensión de ruptura es también la razón de la limitación de la ganancia de corriente ya que un valor muy elevado de la misma puede producir un empeoramiento de la multiplicación por avalancha en el colector.

#### 4.6.2 HBT en la tecnología S35D4 de AMS

Los HBTs de SiGe utilizados para la realización de este diseño son los suministrados en el proceso S35D4 (0.35  $\mu\text{m}$  HBT BiCMOS) de la empresa AMS. Su producción se basa en un proceso de bajo coste de fabricación de BJT's. El material de partida es una oblea de silicio tipo  $p$  poco dopada de resistividad 19  $\Omega\cdot\text{cm}$ . El primer paso en el proceso de fabricación consiste en la formación de una capa enterrada y la implantación del *channel-stop* para el aislamiento lateral. Seguidamente se forman la capa del colector mediante deposición química (CVD) [16] la cual se separa mediante un proceso de recesión LOCOS [16]. El siguiente paso es el crecimiento selectivo de la base de SiGe mediante CVD. La concentración de Germanio ha sido graduada de forma lineal a través de la base, siendo su fracción molar máxima del 15%. Como último paso de la formación del transistor, se genera los contactos de Base y Emisor. Finalmente el proceso termina con las metalizaciones de los contactos de emisor, base y colector.

En la figura 4.22 se muestra el cuadro de diálogo de los transistores disponible en el Kit de la tecnología así como una pequeña explicación de cada uno de los parámetros que son ajustables por el usuario.

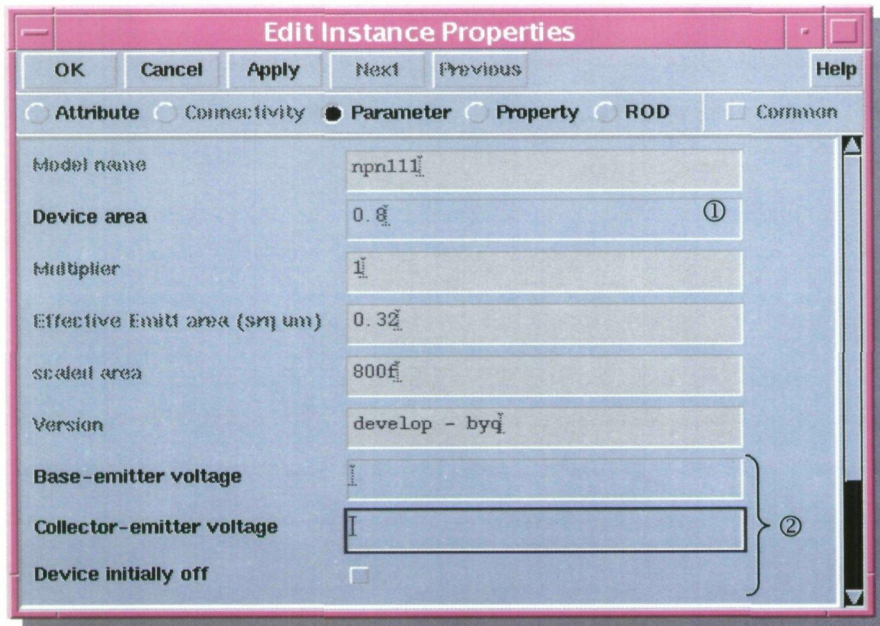


Figura 4.22. Parámetros ajustables de los transistores.

- ① Selección del área del transistor.
- ② Selección de los ajustes para simulación.

En la figura 4.23 se muestra el *layout* de un transistor HBT. Pueden observarse claramente las conexiones de emisor, base y colector del mismo de izquierda a derecha.

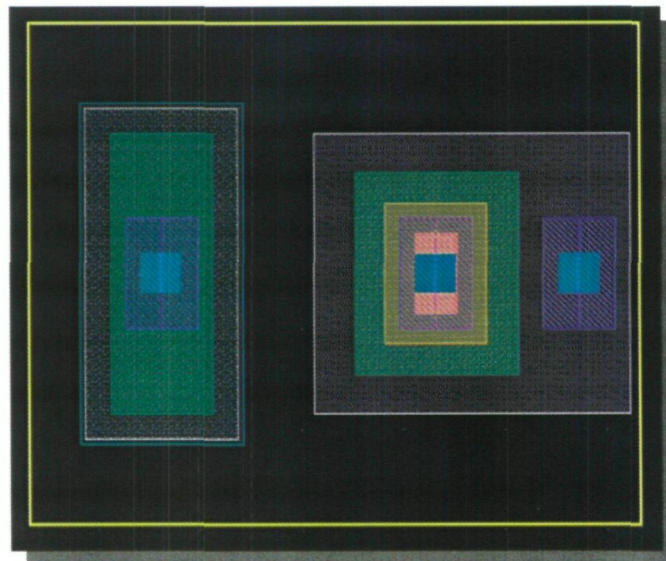


Figura 4.23. *Layout* de un Transistor HBT.



## 4.7 Conclusiones

A lo largo de este capítulo se ha conseguido obtener una visión más profunda de las posibilidades que ofrece la tecnología S35D4 de AMS para la implementación de sistemas integrados para radiofrecuencia. Una vez completado el estudio teórico de los mezcladores y conocida la tecnología a emplear, en el próximo capítulo se comenzará a desarrollar el diseño del mezclador pasivo así como de la etapa de amplificación implementada mediante un amplificador operacional totalmente diferencial.



# CAPITULO 5

## Diseño del mezclador pasivo

### 5.1 Introducción

Una vez estudiadas las topologías más comunes en mezcladores y la tecnología a emplear, en este capítulo se mostrará un resumen del diseño del mezclador pasivo de partida del proyecto[1]. A lo largo de este capítulo se desarrollará de una forma ordenada el diseño del mezclador pasivo, desde el nivel de esquemático, pasando por el desarrollo a nivel de *layout* para finalizar con la medida del mezclador diseñado.

### 5.2 Topología del circuito

La estructura elegida para la etapa de mezclado es la mostrada en la figura 5.1. Inicialmente se ha considerado el amplificador operacional de salida ideal para poder dimensionar y polarizar el puente. Debido a que los transistores presentan una alta impedancia de entrada en las Puertas, la señal de RF se introduce por dicho terminal, para facilitar posteriormente el ajuste de la adaptación de impedancia de entrada del circuito.

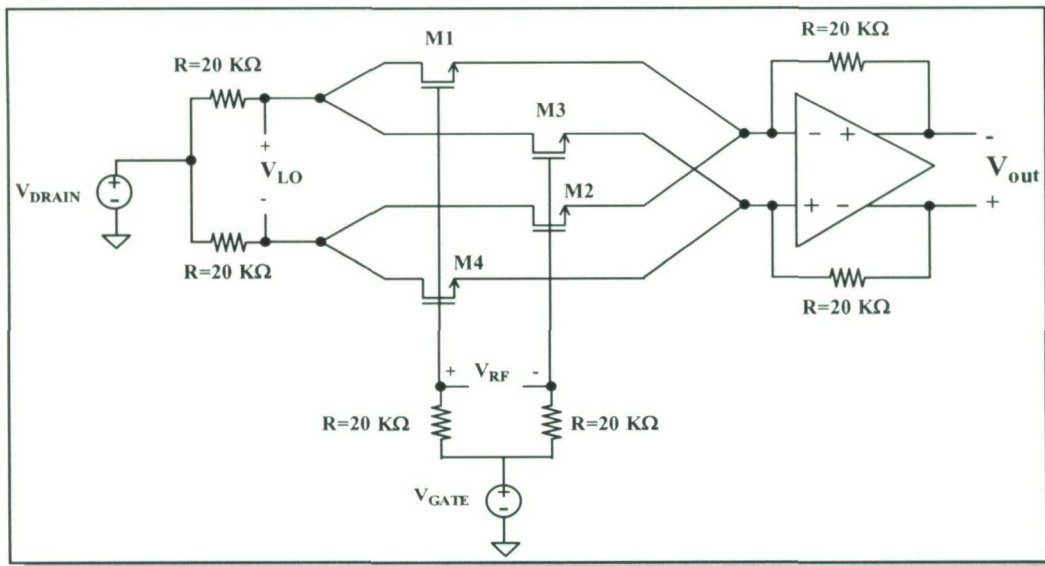


Figura 5.1. Estructura del mezclador pasivo.

### 5.3 Polarización del circuito

Para que el mezclador funcione correctamente debe mantenerse a los transistores trabajando en zona lineal. En consecuencia para polarizar el puente se debe ajustar las tensiones de Puerta y Drenador de los transistores M1 – M4. La tabla 5.1 muestra la variación los parámetros que caracterizan al mezclador en función de las tensiones de polarización.

Tabla 5.1. Influencia de la polarización en los parámetros del circuito

Ganancia (dB)						
V <sub>GATE</sub>	0,2	0,8	1,4	2	2,6	3,2
V <sub>DRAIN</sub> =0,2	-32,7	38,12	40,89	34,4	29,42	25,13
V <sub>DRAIN</sub> =0,8	-140	-75,92	25,02	42,45	35,49	30,31
V <sub>DRAIN</sub> =1,4	-140	-140	-107,47	9,95	43,69	36,45
V <sub>DRAIN</sub> =2	-140	-140	-140	-133	3,22	22,29
V <sub>DRAIN</sub> =2,6	-140	-140	-140	-140	-139,92	-4,8
V <sub>DRAIN</sub> =3,2	-140	-140	-140	-140	-140	-140

NF SSB						
V <sub>GATE</sub>	0,2	0,8	1,4	2	2,6	3,2
V <sub>DRAIN</sub> =0,2	67,98	25,8	19,18	19,15	25,17	30,09
V <sub>DRAIN</sub> =0,8	273,04	106,71	20,42	20,43	17,7	24,03
V <sub>DRAIN</sub> =1,4	404,98	306,11	139,27	21,84	24,5	21,44
V <sub>DRAIN</sub> =2	390,89		334,99	167,07	26,23	22,51
V <sub>DRAIN</sub> =2,6	405,188	402,31	402,29	359,57	191,08	33,41
V <sub>DRAIN</sub> =3,2	394,98	432,72	402,68	400,23	382,15	212,38

NF DSB						
$V_{\text{GATE}}$	0,2	0,8	1,4	2	2,6	3,2
$V_{\text{DRAIN}}=0,2$	65,06	22,8	16,69	16,67	22,68	27,6
$V_{\text{DRAIN}}=0,8$	159,24	103,72	17,73	17,5	14,21	21,54
$V_{\text{DRAIN}}=1,4$		157,41	136,22	18,92	21,8	18,95
$V_{\text{DRAIN}}=2$		161			23,24	19,46
$V_{\text{DRAIN}}=2,6$	155,65			160,42		30,37
$V_{\text{DRAIN}}=3,2$						

IIP3						
$V_{\text{GATE}}$	0,2	0,8	1,4	2	2,6	3,2
$V_{\text{DRAIN}}=0,2$	-13,95	-5,85	6,15	8,2	9,85	11,01
$V_{\text{DRAIN}}=0,8$	-27	-14,1	-4,76	6,38	7,79	9,56
$V_{\text{DRAIN}}=1,4$	-27	-27	-15,25	-6,45	6,55	7,44
$V_{\text{DRAIN}}=2$	-27	-27	-27	-26,06	-9,61	21,23
$V_{\text{DRAIN}}=2,6$	-27	-27	-27	-27	-27,04	0
$V_{\text{DRAIN}}=3,2$	-27	-27	-27	-27	-27	-27

OIP3						
$V_{\text{GATE}}$	0,2	0,8	1,4	2	2,6	3,2
$V_{\text{DRAIN}}=0,2$	-52,02	32,23	47,06	42,62	39,29	36,15
$V_{\text{DRAIN}}=0,8$	-170	-89,56	20,2	48,85	43,31	39,89
$V_{\text{DRAIN}}=1,4$	-170	-170	-122,3	3,45	50,26	43,91
$V_{\text{DRAIN}}=2$	-170	-170	-170	-159,5	-6,52	43,53
$V_{\text{DRAIN}}=2,6$	-170	-170	-170	-170	-169,9	-5,23
$V_{\text{DRAIN}}=3,2$	-170	-170	-170	-170	-170	-170

Representando gráficamente los valores de la figura de ruido del sistema tal como muestra la en la figura 5.2 se obtiene que el valor mínimo de este parámetro se da para una tensión de Puerta de 3.2V y una tensión de Drenador de 2V.

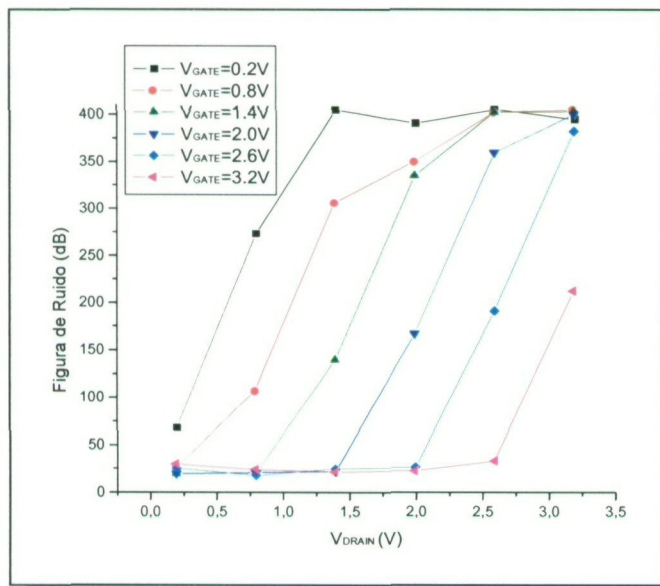


Figura 5.2. Variación de la figura de ruido con la polarización.

Por otro lado representando la linealidad del circuito en función de la polarización se obtiene la figura 5.3, observándose como también para una tensión de Puerta de 3,2V y una tensión de Drenador de 2V se obtiene la máxima linealidad del sistema.

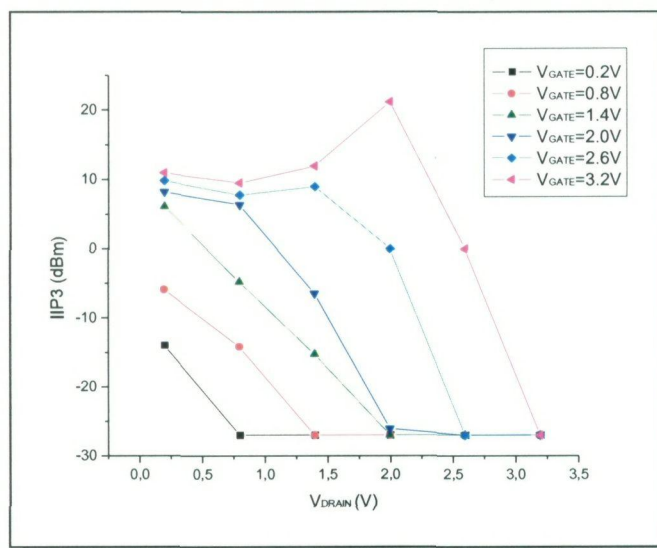


Figura 5.3. Linealidad en función de la polarización.

Analizando los resultados anteriores buscando un compromiso entre la linealidad y la figura de ruido se ha optado por establecer una tensión  $V_{GATE} = 3,3V$  y una  $V_{DRAIN} = 2V$ . En la tabla 5.2 se muestra un cuadro resumen con los valores obtenidos una vez ajustada la polarización del mezclador.

Tabla 5.2. Valores obtenidos ajustando la polarización

Parámetros	Valor
Ganancia (dB)	-22,29
Figura de Ruido DSB (dB)	22,51
Figura de Ruido SSB (dB)	19,46
IIP3 (dBm)	21,23
OIP3 (dBm)	43,53

Para conseguir los niveles de polarización deseados, en la entrada de RF se ha empleado una resistencia de 50 Ohmios desde  $V_{CC}$  a la entrada de señal de RF, fijando un valor de tensión de 3,3V. Para polarizar la entrada del Oscilador Local se ha empleado la estructura de polarización mostrada en la figura 5.4.

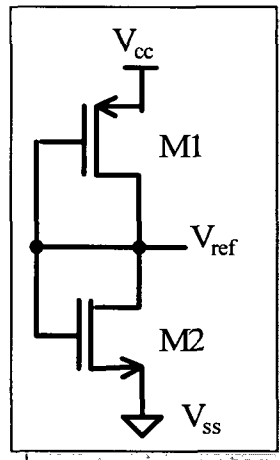


Figura 5.4. Etapa de polarización.

A partir del esquema mostrado en la figura 5.4 y teniendo en cuenta que la corriente a través de ambos transistores es la misma, se obtiene la ecuación 5.1.

$$\frac{K_p}{2} \cdot \frac{W_p}{L_p} \cdot (V_{DD} - V_{ref} - V_T)^2 = \frac{K_n}{2} \cdot \frac{W_n}{L_n} \cdot (V_{ref} - V_{ss} - V_T)^2 \quad (\text{Ec. 5.1})$$

Despejando en la ecuación 5.1 el valor de  $V_{ref}$  se obtiene que:

$$V_{ref} = \frac{V_{DD} - V_T + \sqrt{\frac{K_p \cdot (W_p / L_p)}{K_n \cdot (W_n / L_n)}} \cdot (V_{ss} + V_T)}{\sqrt{\frac{K_p \cdot (W_p / L_p)}{K_n \cdot (W_n / L_n)}} + 1} \quad (\text{Ec. 5.2})$$

A partir de la ecuación 5.2 despejando la relación entre los transistores se obtiene la expresión 5.3. Mediante esta expresión, fijando la relación de aspecto de un transistor se puede obtener el dimensionado del otro transistor para un nivel de tensión de referencia determinado.

$$\frac{(W_p / L_p) \cdot K_p}{(W_n / L_n) \cdot K_n} = \left[ \frac{V_{DD} - V_{ref} - V_T}{V_{ref} - V_{ss} - V_T} \right]^2 \quad (\text{Ec. 5.3})$$

## 5.4 Dimensionado del circuito

Una vez se ha completado la polarización del circuito se deben dimensionar los transistores que forman parte del puente de mezclado. La longitud de puerta de los transistores se establece en su valor mínimo,  $0,35 \mu\text{m}$ , ya que se trabaja con señales de alta frecuencia y una reducción de la longitud del canal mejora notablemente las prestaciones del circuito. La tabla 5.3 muestra la influencia de la variación del ancho del transistor en los parámetros del mezclador.

Tabla 5.3. Influencia de la W de los MOSFET

Parámetros en función de W					
W	Ganancia	Ruido SSB	Ruido DSB	IIP3	OIP3
0,7	-4,64	36,84	33,81	20,11	15,47
1	-1,4	34,93	31,89	19,07	20,49
5	14,48	26	22,9	24,15	38,61
10	19,57	23,64	20,57	22,41	41,99
15	22,29	22,51	19,46	21,23	43,53
20	24,31	21,03	18,65	20,76	45,09
25	25,71	21,19	18,17	20,64	46,36
30	26,73	20,9	17,89	21,43	48,18
35	25,01	21,52	18,44	17,46	42,63
40	23,2	22,01	18,95	16,78	39,85

Representando gráficamente los resultados expuestos en la tabla se obtiene la figura 5.5.

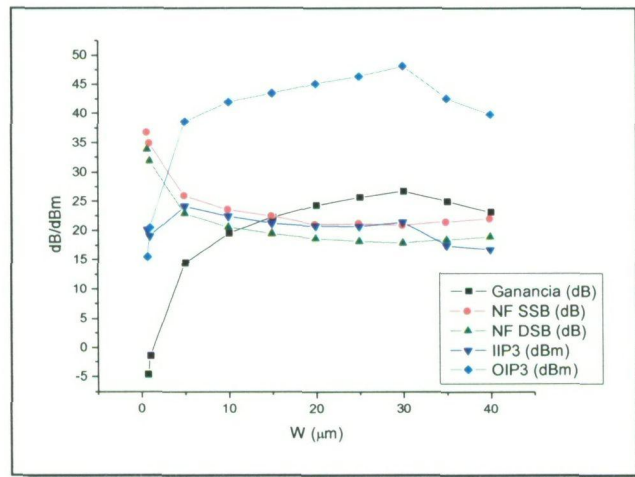


Figura 5.5. Variación de los parámetros con el dimensionado.

Como se desprende de la figura 5.5, las mejores prestaciones del circuito se obtienen con una anchura de canal de  $30 \mu\text{m}$ .



## 5.5 Adaptación de impedancia en las entradas

El circuito va a ser medido *on-wafer* y, por tanto, debe tener las entradas adaptadas a 50 Ohmios. Inicialmente, sin considerar ninguna red de adaptación de entrada, se obtienen las siguientes impedancias de entrada y coeficientes de onda estacionarios:

$$Z_{RF} = 32,43 - j21,63 \rightarrow VSWR_{RF} = 2 \quad (\text{Ec. 5.4})$$

$$Z_{LO} = 20 - j34,4 \rightarrow VSWR_{LO} = 3,82 \quad (\text{Ec. 5.5})$$

Como muestran las ecuaciones 5.4 y 5.5 las impedancias de las entradas RF y LO están bastante lejos de los valores deseados. En consecuencia, es necesario el empleo de una red de adaptación de impedancias. En la figura 5.6 se muestra la red de adaptación de entrada ideal para la realización del diseño junto al rango de trabajo de la misma dentro del diagrama de Smith.

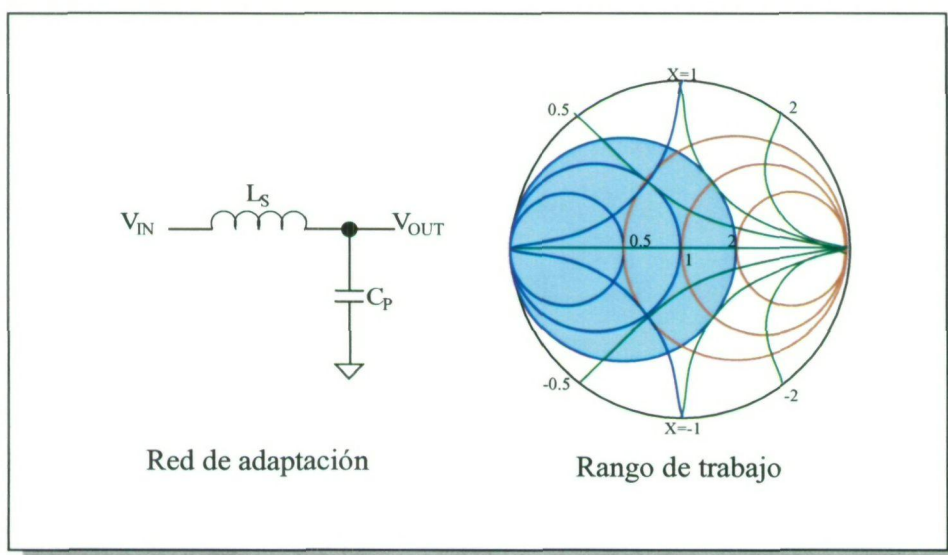


Figura 5.6. Red de adaptación empleada.

Partiendo de la red de adaptación mostrada en la figura 5.6 y ajustando los valores de la bobina y el condensador se obtuvieron los resultados mostrados en la figura 5.7.

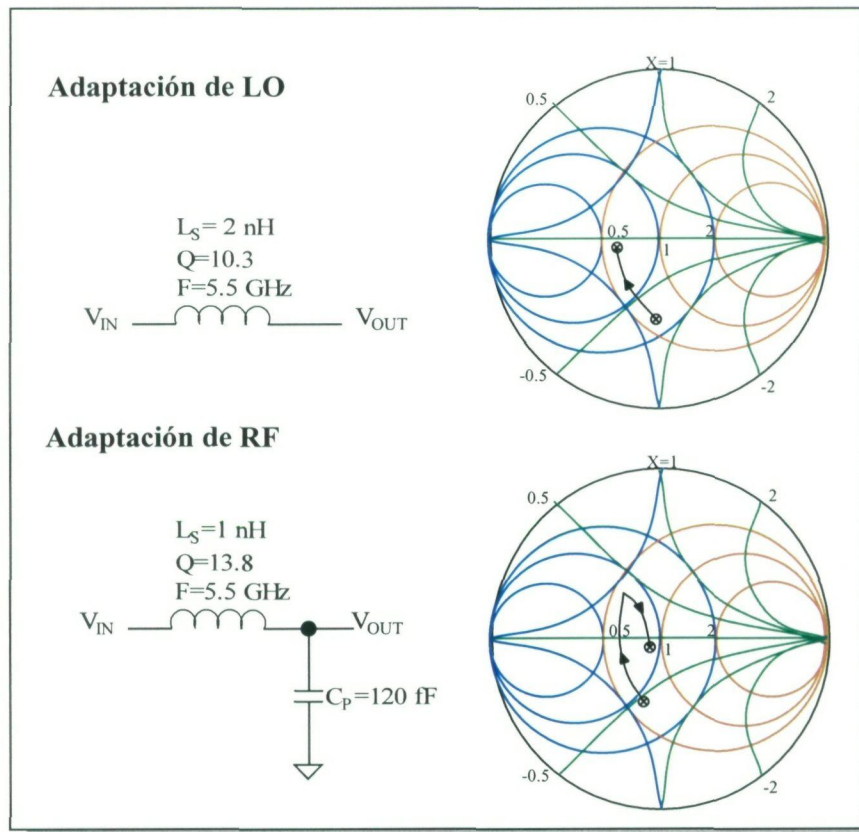


Figura 5.7. Adaptación de las entradas del mezclador.

Como puede observarse en la figura 5.7, en la entrada del oscilador local no se ha implementado totalmente la red de adaptación. Esto es debido a que para realizar el ajuste se precisaba de unos componentes con altas exigencias, por lo que se optó por ajustar únicamente mediante una bobina la entrada de LO. Las impedancias de entrada y coeficientes de onda estacionarios que se obtienen son los que se muestran a continuación:

$$Z_{RF} = 41,63 - j9,73 \rightarrow VSWR_{RF} = 1,32 \quad (\text{Ec. 5.6})$$

$$Z_{LO} = 31,23 - j2,19 \rightarrow VSWR_{LO} = 1,82 \quad (\text{Ec. 5.7})$$

## 5.6 Simulaciones del diseño

Una vez completado el ajuste del mezclador pasivo se puede proceder a la simulación del mismo para comprobar su correcto funcionamiento. En la figura 5.8 se muestra el esquemático del mezclador con las correspondientes etapas de polarización y adaptación de impedancia en las entradas.

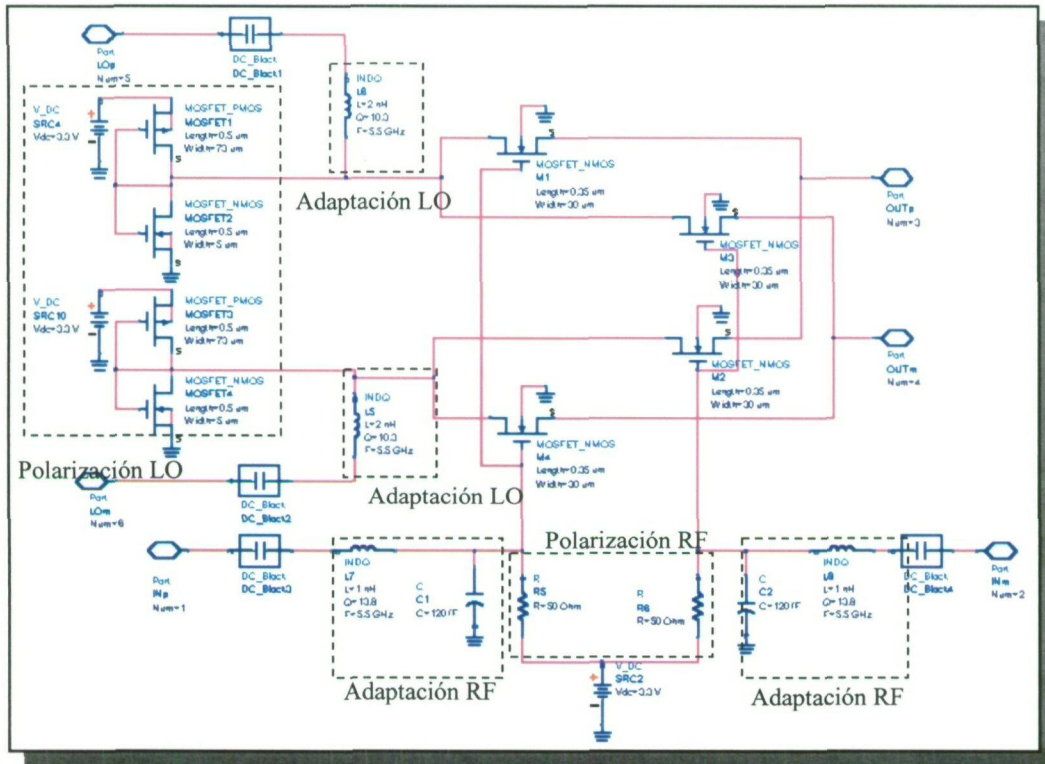


Figura 5.8. Esquemático del mezclador.

Teniendo en cuenta los modelos de los MOSFET que proporciona AMS:

*Typical Mean*: Considera los parámetros típicos obtenidos en la medida de las obleas,

*Worst Power*: Modela los parámetros para el peor caso de consumo de potencia,

*Worst Speed*: Modela los parámetros para el peor caso de velocidad de conmutación,

y partiendo del esquemático 5.8 se obtienen los resultados de simulación mostrados en la tabla

5.4

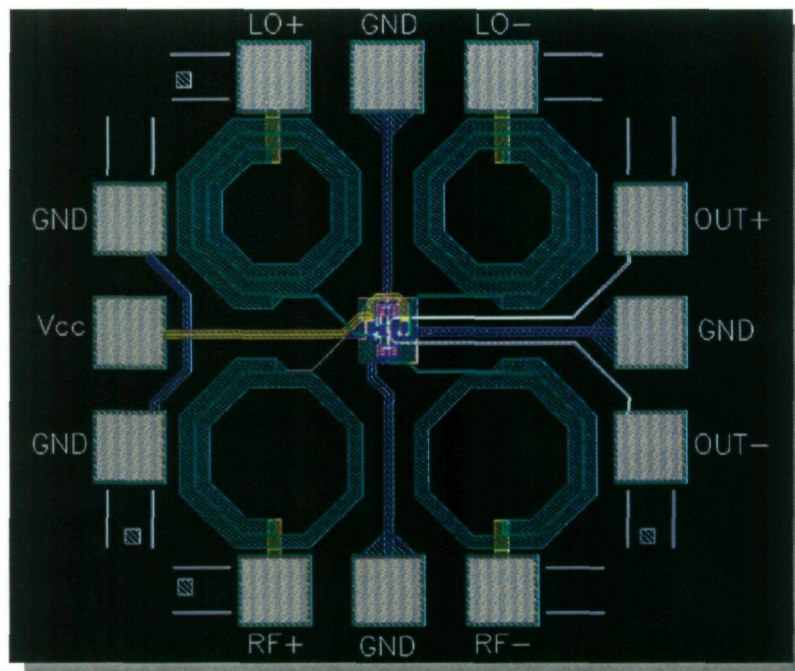
Tabla 5.4. Simulaciones con diferentes modelos

Simulaciones finales de la etapa de mezclado			
Parámetros	Typical Mean	Worst Speed	Worst Power
Ganancia (dB)	-7,58	-5,36	-14,72
VSWR RF	1,3	1,3	1,3
VSWR LO	1,83	3,13	1,05
NF SSB (dB)	19,78	20,09	24,08
NF DSB (dB)	16,6	16,78	21,15
IIP3 (dBm)	25 (aprox.)	20 (aprox.)	20 (aprox.)
OIP3 (dBm)	15 (aprox.)	10 (aprox.)	0 (aprox.)

Como era de esperar y al no considerar el amplificador, el mezclador presenta una ganancia negativa. El resto de los parámetros del circuito no han sufrido ningún tipo de variación, ajustándose los valores a lo obtenido a lo largo del diseño.

## 5.7 Layout del mezclador

Una vez finalizada la etapa de diseño y ajuste del mezclador pasivo, se ha implementado el *layout* del circuito, haciendo uso de la tecnología S35D4 de la fundidora AMS y software de diseño CADENCE. En la figura 5.9 se muestra una vista general del *layout* del mezclador pasivo.



**Figura 5.9. Vista del layout completo.**

El *layout* mostrado en la figura 5.9 tiene unas dimensiones aproximadas de  $781\mu\text{m} \times 775\mu\text{m}$ . A pesar del gran tamaño del *layout*, el núcleo de mezclado tiene unas dimensiones aproximadas de  $100\mu\text{m} \times 60\mu\text{m}$ . Este aumento del tamaño del circuito, como puede apreciarse en la figura 5.9, se debe básicamente al uso de las bobinas para realizar la adaptación de impedancias y los *pads* de conexión para posibilitar la medida del circuito *on-waffer*.

La figura 5.10 muestra un detalle del núcleo del mezclador. En el centro se observa el puente de mezclado formado por los cuatro transistores MOSFET y, a ambos lados del mismo, se encuentran las referencias de tensión que ajustan la polarización en la entrada de LO. Finalmente en la parte superior e inferior, se sitúan las resistencias que ajustan la polarización

de la entrada de RF y los condensadores que forman parte de la etapa de adaptación de la entrada de RF.

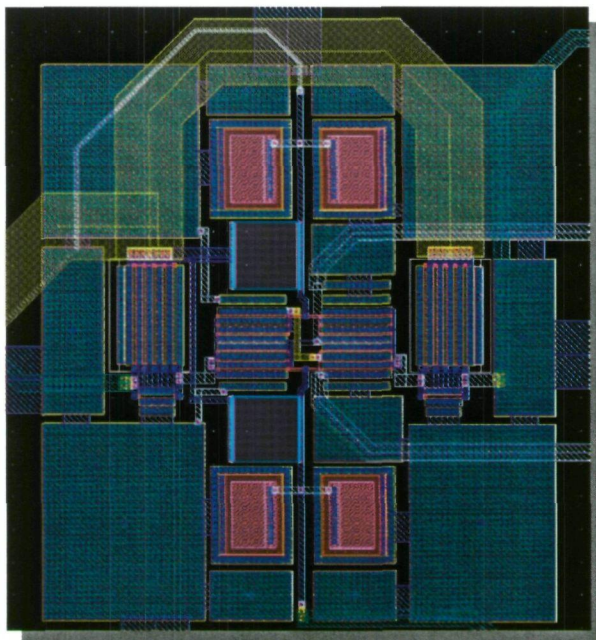


Figura 5.10. Detalle del núcleo del mezclador.

## 5.8 Simulaciones *Post-Layout*

Una vez realizado el *layout* del mezclador debe comprobarse el correcto funcionamiento del mismo. Así, en la figura 5.11 se muestra una simulación de parámetros S considerando como puerto de entrada la entrada de RF y como puerto de salida la entrada de LO.

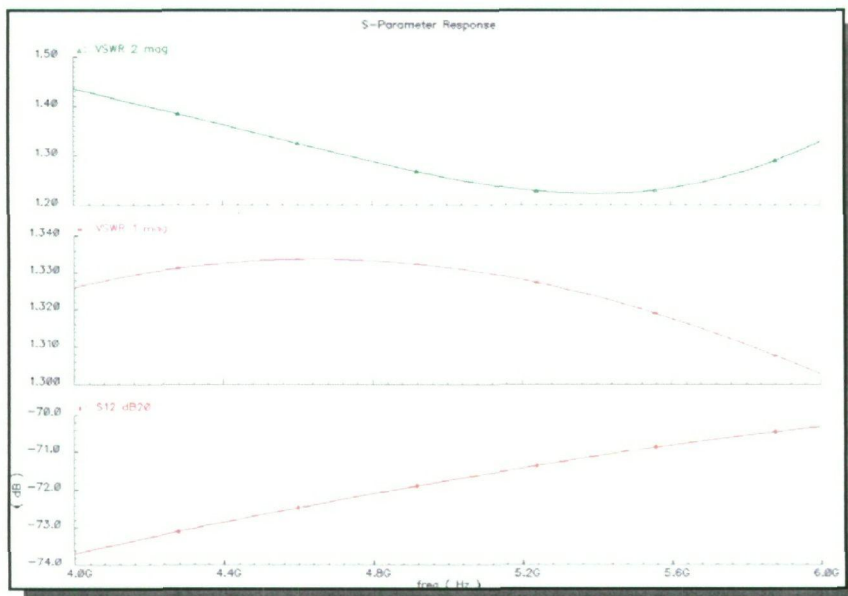


Figura 5.11. Simulación de parámetros S.

Como puede observarse el coeficiente de onda estacionaria en las entradas de RF y LO ha mejorado notablemente en la frecuencia de interés con respecto a la simulación a nivel de esquemático. Esta mejora es debido a que los *pads* hacen que se produzca una ligera variación en la red de adaptación de entrada. Por otro lado y como ya se comentó en el capítulo 3, al tratarse de un mezclador con las entradas de señal en puertos diferentes se produce un alto aislamiento entre las señales de RF y LO (-71 dB).

En la figura 5.12 se muestra la simulación de ganancia del mezclador pasivo. Tal como se observó en la simulación a nivel de esquemático al tratarse de un mezclador pasivo, el sistema presenta pérdidas (13 dB).

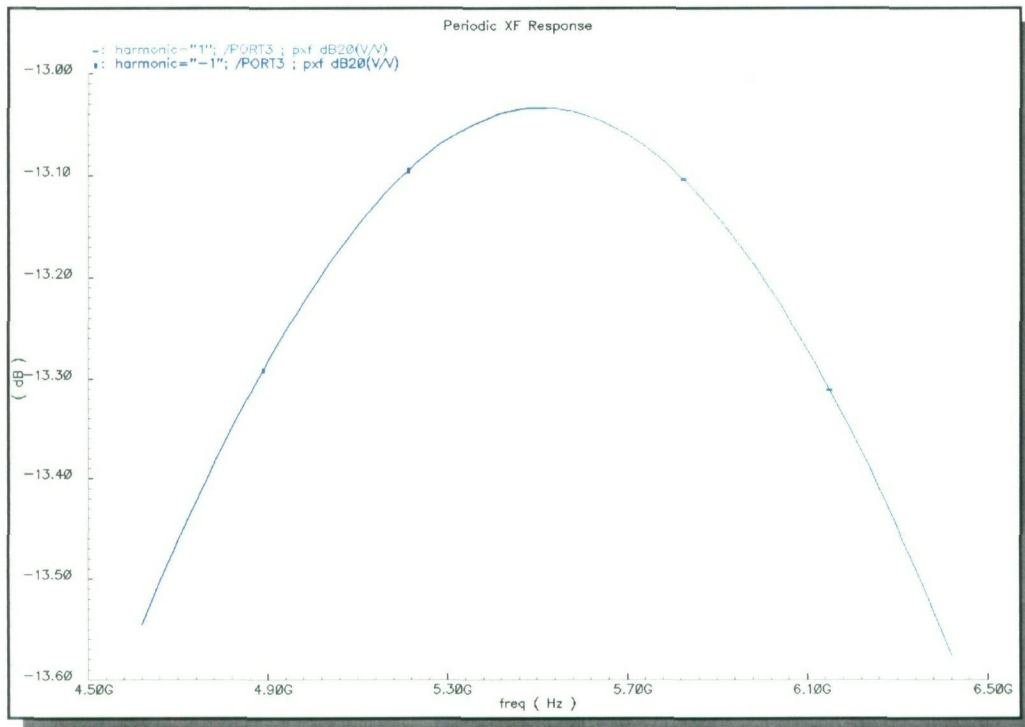
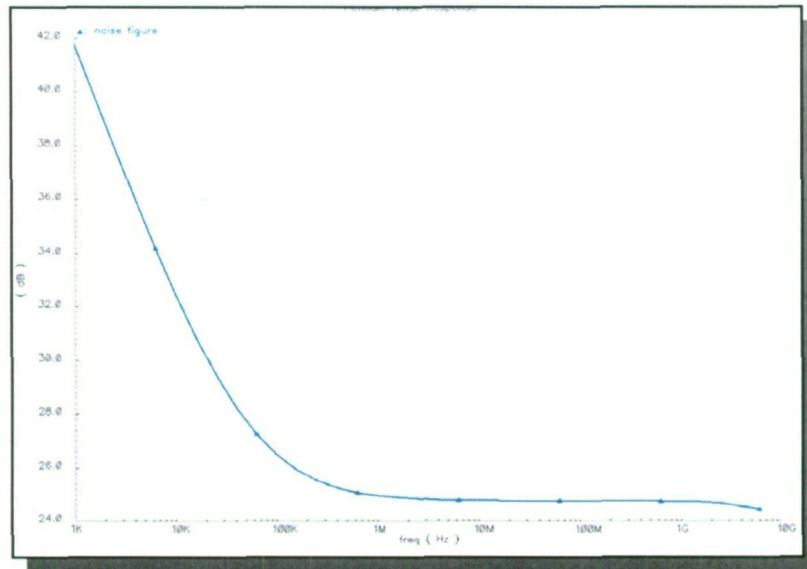


Figura 5.12. Ganancia del mezclador pasivo.

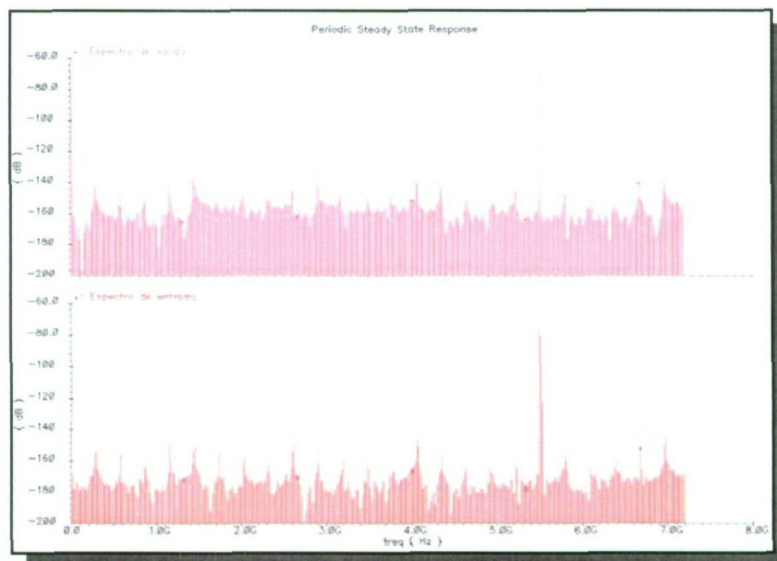
Una vez conocida la ganancia del mezclador, en la figura 5.13 se muestra la simulación de la figura de ruido.



**Figura 5.13. Simulación de figura de ruido.**

Obsérvese como a baja frecuencia existe una gran aportación de ruido *flicker*, Sin embargo a la frecuencia de interés a la salida (20MHz) la figura de ruido alcanzada es muy similar a la obtenida inicialmente a nivel de esquemático, unos 24 dB.

Finalmente, para comprobar el correcto funcionamiento del circuito, en la figura 5.14 aparece la respuesta en frecuencia del mezclador. En esta simulación a la entrada de RF se ha situado un tono a la frecuencia de 5,52GHz y en la entrada de LO se situó un tono a la frecuencia de 5,5GHz. De esta forma a la salida del mezclador debe existir la resta de las frecuencias de RF y LO (20MHz).



**Figura 5.14. Respuesta espectral del mezclador.**

En la figura 5.14 puede comprobarse como a la salida del mezclador está presente el tono a la frecuencia de 20MHz atenuado 13 dB debido a la ganancia de conversión del mezclador.

La linealidad del mezclador no pudo ser verificada a nivel de *layout* debido a problemas de convergencia en el simulador pero, considerando que los resultados obtenidos en el resto de las simulaciones son muy similares a los obtenidos en ADS a nivel de esquemático, es de esperar que la linealidad del circuito sea aproximadamente la misma que la obtenida en ADS, es decir, 20 dBm.

## 5.9 Medida del mezclador pasivo

Una vez finalizado el proceso de diseño del mezclador pasivo, y después de recibir las muestras fabricadas (ver fotografías A.1 y A.2 del anexo), se puede proceder a la medida del mismo. Para la medida de mezclador se necesitan los siguientes elementos:

- Estación de puntas Analytical Probe Station SUMMIT 9000 de Cascade Microtech con un microscopio óptico OLYMPUS SZ-CTV.
- 1 Fuente de alimentación Hewlett Packard, Dual Output Power Supply, E3620A.
- 1 Analizador de espectros Agilent, PSA Series Spectrum Analyzer, E4440A.
- 1 medidor de parámetros S (VNA) de Agilent, S Parameter Network Analyzer, 8720E.
- 1 Generador de señal Agilent, ESG Vector Signal Generator, E4438C.
- 3 puntas de medida SGS de Cascade Microtech ACP40D-W SGS-150.
- 1 punta de medida GSG de Cascade Microtech ACP40D-W GSG-150.
- DC-blocks BLK-18.
- Sustrato de calibración Cascade Microtech Impedance Standard Substrate P/N 101-190.
- Cables para señales de RF tipo Sucoflex 104A.
- Cables DC y adaptadores SMA-BNC.
- Codos de conexión.
- 2 acopladores Anaren Hybrid Coupler 3 dB, 180°, Model 30057.



## 5.9.1 Medida de las pérdidas de conversión

### 5.9.1.1 Metodología

La medida de las pérdidas de conversión consiste en conocer la cantidad de potencia que se pierde cuando se realiza la transformación frecuencial desde RF a IF. Esta pérdida de potencia depende, principalmente, del carácter pasivo del mezclador así como de la potencia del oscilador local y del valor de la frecuencia intermedia. Para esta medida se va a utilizar el VNA (*Vector Network Analyzer*), como oscilador local (en modo CW o *continuous wave*) y el generador de señal, el cual se utilizará para la señal de radiofrecuencia. Con el analizador de espectros se analizará la salida de frecuencia intermedia del mezclador. En la figura 5.15 se muestra el diagrama de montaje para realizar la medida de las pérdidas de conversión (ver fotografías A.3, A.4 y A.5 del anexo).

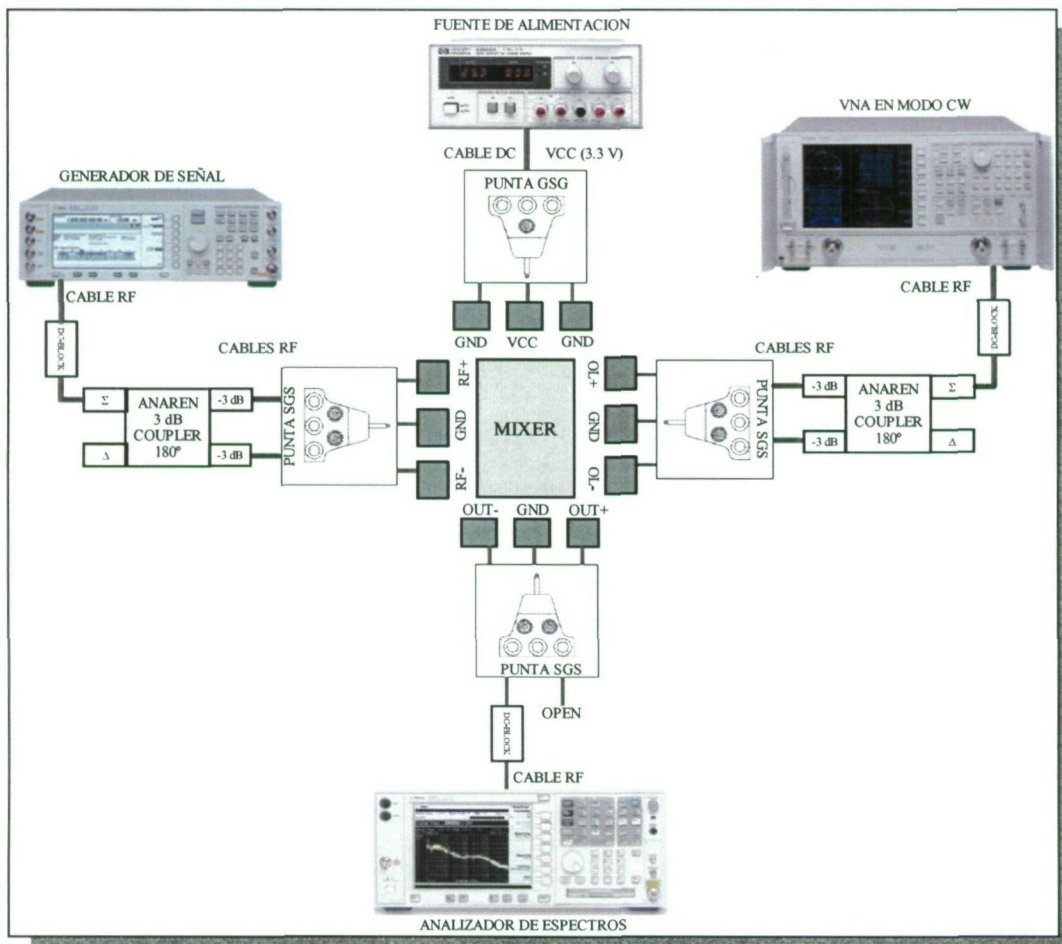
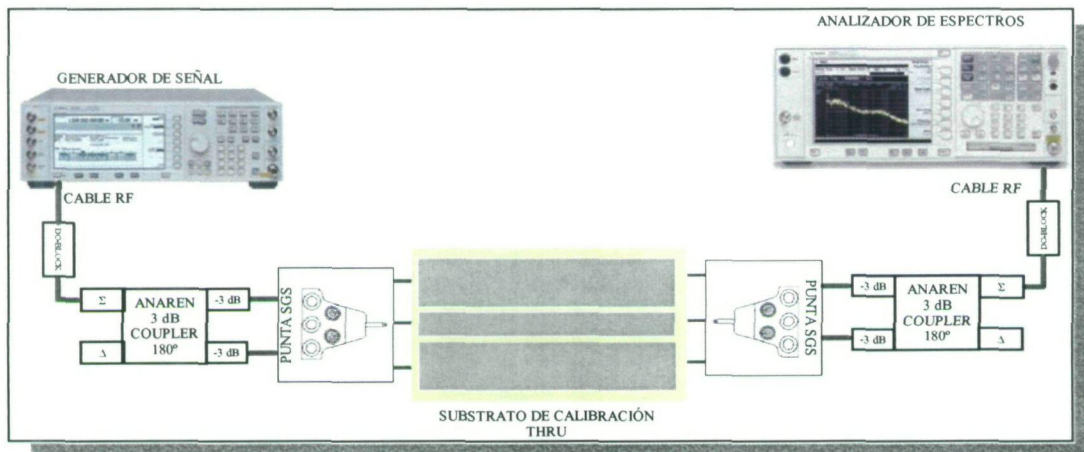


Figura 5.15. Esquema de montaje requerido para medir las pérdidas de conversión del mezclador.

La etapa de salida del mezclador es diferencial, por ello proporciona la mitad de la potencia por una rama y la mitad por la otra. Sin embargo, para minimizar la introducción de elementos que suponen pérdidas no modeladas se utiliza únicamente una salida. De esta forma se evita introducir un acoplador, dejando una de las salidas del mezclador al aire. Por lo tanto la salida del mezclador tendrá una potencia de salida 3dB superior a la potencia medida por el analizador de espectros.

A la hora de generar la potencia de RF y OL se emplean elementos que introducen pérdidas no consideradas en las simulaciones. Estos elementos son los cables de RF, los codos de conexión, los DC-blocks, acopladores, las puntas de medida y el contacto entre las puntas de medida y el *pad* para medidas *on-wafer*. Para hacer llegar a las entradas OL y RF del mezclador la cantidad de potencia requerida es necesario conocer las pérdidas producidas por dichos elementos. Para ello se realiza una calibración empleando el montaje ilustrado en la figura 5.16.



**Figura 5.16.** Esquema de montaje de la calibración de las pérdidas de potencia del generador y del VNA para poder medir el mezclador.

Como resultado de la calibración se ha obtenido que el conjunto de los cables de RF, codos, DC-blocks, contactos entre la punta de medida y la estructura de oro suponen una atenuación total de 1.5 dB. A la hora de generar las distintas potencias en el VNA y generador de señal hay que sumarle dicha cantidad.

Por otro lado también se ha tenido en cuenta la pérdida introducida por el cable de RF en la entrada del oscilador local, introduciéndose una pérdida total de 0,15 dB.

### 5.9.1.2 Pérdidas de conversión para una IF de 50 MHz

Siguiendo el procedimiento explicado anteriormente y fijando la potencia de oscilador local a 0 dBm, y la potencia de la señal de RF a -20 dBm, se obtienen los resultados mostrados en la tabla 5.5:

Tabla 5.5 Resultados de las medidas para una IF de 50MHz

Frec LO (MHz)	Frec RF (MHz)	Potencia Salida (FI=50 MHz) (dBm)	Pérdida de conversión (dB)
5130	5180	-51	31
5150	5200	-51	31
5170	5220	-51	31
5190	5240	-51	31
5210	5260	-51	31
5230	5280	-51	31
5250	5300	-51	31
5270	5320	-51	31
5695	5745	-51	31
5715	5765	-51	31
5735	5785	-51	31
5755	5805	-51	31

De la tabla 5.5 se desprende que el mezclador presenta unas pérdidas de conversión de 31 dB en toda la banda frente a los 15 dB que se esperaban aproximadamente.

### 5.9.1.3 Pérdidas de conversión para una IF de 20 MHz

Al igual que en el caso anterior, para la realización de esta medida se ha fijado una potencia de oscilador local de 0 dBm y una potencia de la señal de RF de -20 dBm. En la tabla 5.6 se muestran los resultados de la medida bajo estas condiciones.

Tabla 5.6. Resultados de la medida para una IF de 20 MHz.

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida (FI=20 MHz) (dBm)	Pérdida de conversión (dB)
5160	5180	-53,5	33,5
5180	5200	-53,5	33,5
5200	5220	-53,5	33,5
5220	5240	-53,5	33,5
5240	5260	-53,5	33,5
5260	5280	-53,5	33,5
5280	5300	-53,5	33,5
5300	5320	-53,5	33,5
5725	5745	-53,5	33,5
5745	5765	-53,5	33,5
5765	5785	-53,5	33,5
5785	5805	-53,5	33,5

Para una frecuencia intermedia de 20MHz en la tabla 5.6 se puede observar como las pérdidas de conversión son de 33,5 dB. En la figura 5.17 se muestra una captura de pantalla del analizador de espectros donde se muestra la salida del mezclador en torno a los 20 MHz. Puede observarse como efectivamente el mezclador realiza la función de mezclado pero con unas pérdidas de conversión superiores a las esperadas.

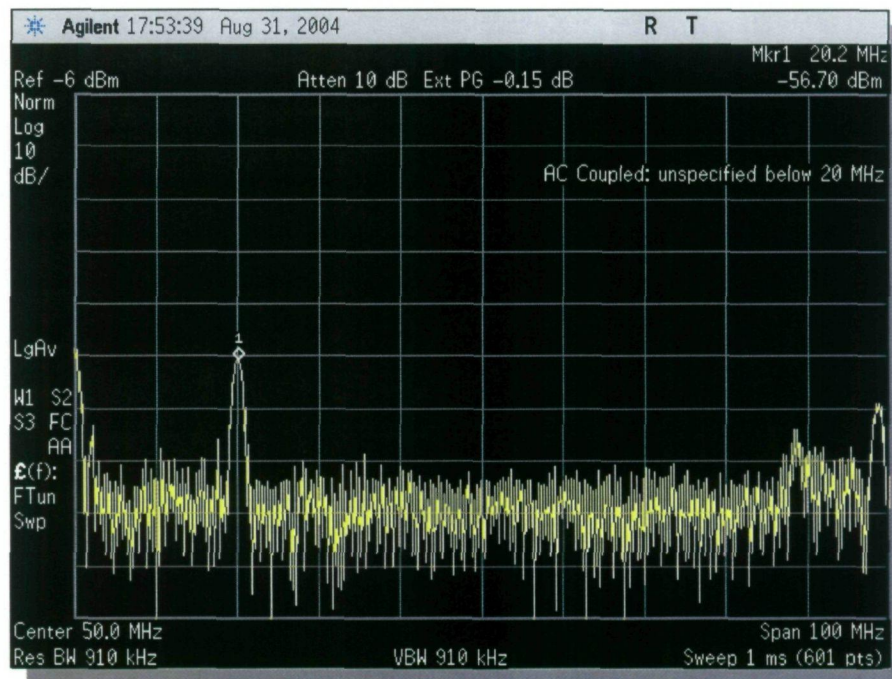


Figura 5.17. Señal de IF (20MHz) a la salida del mezclador.

## 5.9.2 Medida del aislamiento entre los puertos

El aislamiento entre puertos, tal como se vio en el capítulo 3, representa la cantidad de señal que se fuga entre los diferentes puertos del mezclador. El aislamiento es importante ya que si no existe aislamiento aparecerá probablemente en banda base componentes de señal indeseada.

### 5.9.2.1 Aislamiento entre los puertos de RF e IF

Para medir los aislamientos RF/IF y OL/IF, no es necesario cambiar la configuración utilizada en la Figura 5.15. La diferencia es que la medida se toma en el puerto de IF pero a la frecuencia de RF y OL, según sea el caso.

Para realizar la medida del aislamiento RF/IF se ha introducido una potencia de OL de 0 dBm y una potencia de RF de -20 dBm y se ha visto la potencia en el puerto de IF a la frecuencia de RF. Los resultados se pueden observar en la tabla 5.7.

Tabla 5.7. Medida del aislamiento entre RF e IF

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida RF (dBm)	Aislamiento RF/IF (dB)
5130	5180	-42,5	22,5
5150	5200	-42	22
5170	5220	-41	21
5190	5240	-41,4	21,4
5210	5260	-43	23
5230	5280	-42,3	22,3
5250	5300	-40,1	20,1
5270	5320	-41	21
5695	5745	-38,8	18,8
5715	5765	-38,1	18,1
5735	5785	-38,5	18,5
5755	5805	-38	18

Como puede apreciarse en la tabla 5.7 el aislamiento entre el puerto de RF y el puerto de IF esta en torno a los 20 dB, lo que indica que cualquier señal presente en el puerto de RF aparecerá atenuada 20 dB en el puerto de IF. En la figura 5.18 se muestra una captura de pantalla del analizador de espectros donde se puede observar como efectivamente aparecen las señales de RF y LO en el puerto de IF del mezclador.

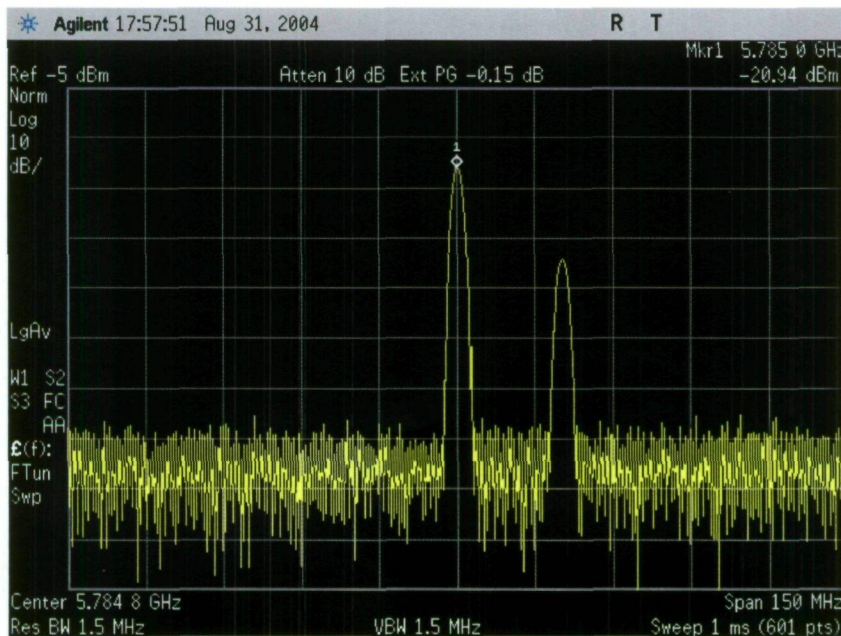


Figura 5.17. Señal de RF (5.805 GHz) y señal de LO (5.785 GHz).

### 5.9.2.2 Aislamiento entre los puertos de LO e IF

Para realizar la medida del aislamiento LO/IF se ha introducido una potencia de LO de 0 dBm y una potencia de RF de -20 dBm y se ha procedido a medir la potencia de la señal de LO en la salida IF. Los resultados se pueden observar en la tabla 5.8.

Tabla 5.8. Medida del aislamiento entre los puertos de LO e IF.

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida OL (dBm)	Aislamiento RF/IF (dB)
5130	5180	-20,9	20,9
5150	5200	-21,2	21,2
5170	5220	-21,7	21,7
5190	5240	-21,5	21,5
5210	5260	-21,5	21,5
5230	5280	-21,5	21,5
5250	5300	-21,2	21,2
5270	5320	-21,3	21,3
5695	5745	-21,3	21,3
5715	5765	-21,6	21,6
5735	5785	-20,8	20,8
5755	5805	-21,2	21,2

Al igual que en el caso anterior el aislamiento entre LO e IF es aproximadamente de 20 dB.

### 5.9.2.3 Medida del aislamiento entre LO y RF

Para medir el aislamiento entre los puertos de LO y RF es necesario dejar abierta la salida del mezclador. Se conecta al analizador de espectros el puerto de RF y se introduce señal por el puerto del oscilador local. En la figura 5.18 se muestra el conexionado de los equipos para realizar la medida.

Para la realización de la medida se introduce una señal con una potencia de 0 dBm por el puerto de LO y se observa la señal en el puerto de RF, comprobando si existe algún tipo de acoplamiento de señal entre ambos puertos. En la tabla 5.9 se recogen los resultados obtenidos después de realizar la medida.

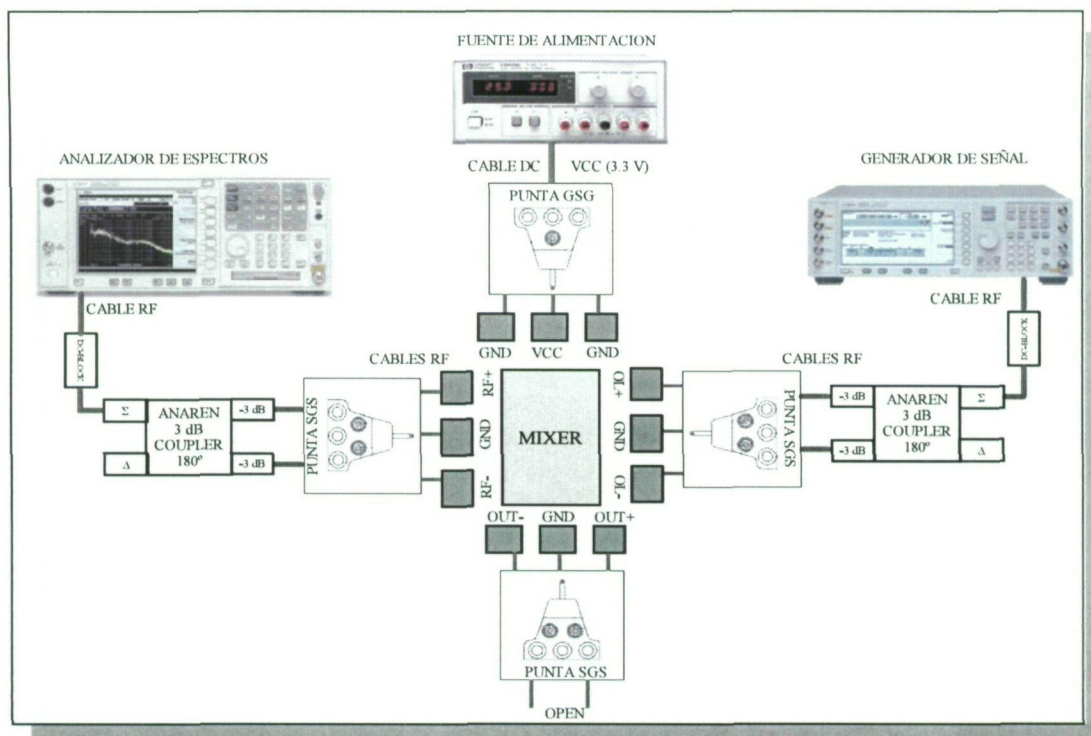


Figura 5.18. Esquema de montaje para la medida del aislamiento entre RF/LO.

Puede observarse en la tabla 5.9 como el aislamiento entre los puertos de RF y LO esta entre 26.3 y 18.9 dB.

Tabla 5.9. Medida del aislamiento entre RF y LO

Frec OL (MHz)	Potencia Salida OL (dBm)	Aislamiento OL/RF (dB)
5130	-22,5	22,5
5150	-24	24
5170	-26,3	26,3
5190	-24,7	24,7
5210	-22,5	22,5
5230	-23	23
5250	-25	25
5270	-24,8	24,8
5695	-20,4	20,4
5715	-21,3	21,3
5735	-19,3	19,3
5755	-18,9	18,9

El aislamiento entre los puertos de RF y LO es muy importante, ya que si no existe un aislamiento entre ambos, se puede producir el efecto del *self-mixing*, que aparece cuando la señal de LO se acopla con la señal de RF y debido al propio efecto de mezclado hace que aparezca un nivel de tensión continua en la salida de IF que afectará negativamente a los bloques posteriores.

### 5.9.3 Medida de la adaptación de impedancias

Para llevar a cabo la medida de las adaptaciones tanto de entrada como de salida del mezclador se hace uso del VNA (*Vector Network Analyzer*) conectando el puerto de reflexión en la entrada del oscilador local y el puerto de transmisión en la entrada de la señal de radiofrecuencia, tal como se muestra en la figura 5.19. Es digno de mención que antes de llevar a cabo la medida es necesario realizar una calibración *full two port* del VNA para eliminar posibles errores en la medida.

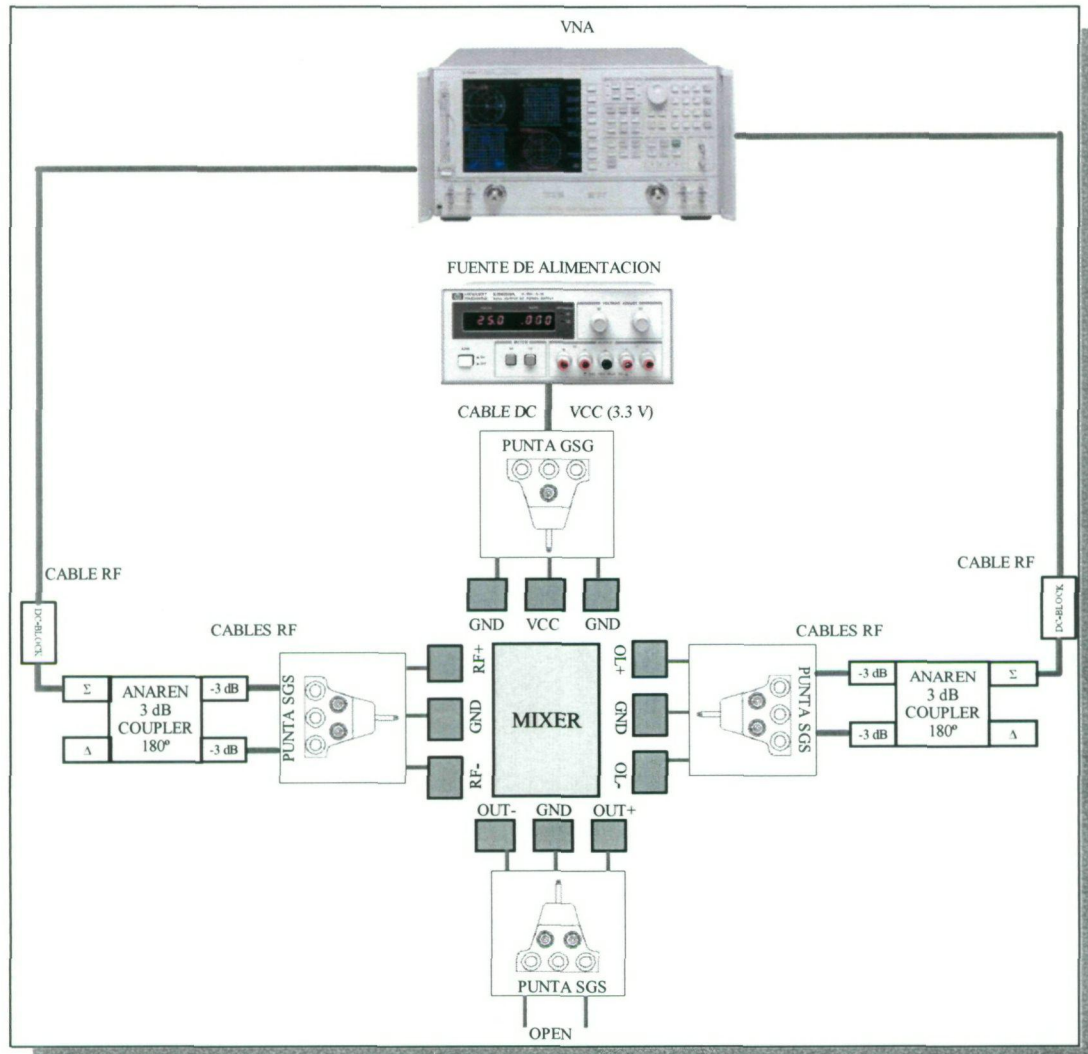


Figura 5.19. Esquema de montaje para la medida de la adaptación de impedancias.

En las figuras 5.20 y 5.21 se muestran los resultados de las medidas de la adaptación de impedancias. Como puede observarse ambas entradas están perfectamente adaptadas.



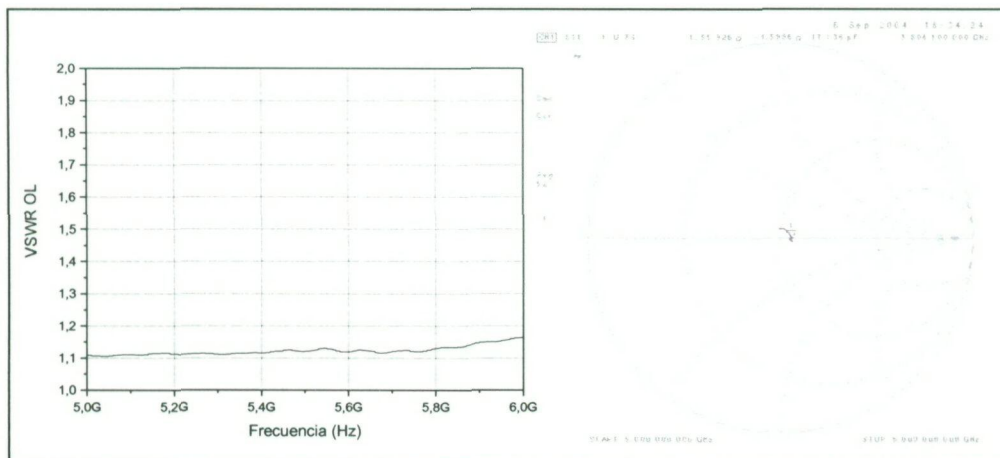


Figura 5.20. Medida de la adaptación de la entrada de OL.

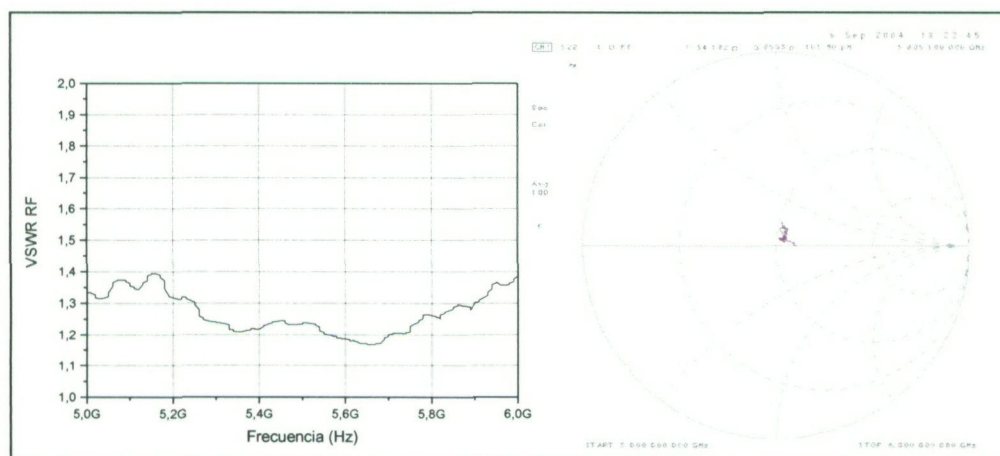


Figura 5.21. Medida de la adaptación de la entrada de RF.

## 5.10 Conclusiones

Este capítulo ha comenzado con el resumen del diseño del mezclador pasivo empleado como punto de partida del proyecto. Se ha ido recorriendo el diseño desde nivel de esquemático pasando por el diseño a nivel de *layout*. Realizado el *layout* y validado el diseño mediante simulaciones *post-layout* se procedió al envío a fábrica del mismo.

Una vez fabricado el circuito se ha procedido a la medida del mismo, obteniendo los resultados mostrados en la tabla 5.10. Puede observarse como a pesar de que aparentemente a nivel de simulación el circuito parecía válido, en medida se ha comprobado como el mezclador efectivamente realiza la función de mezclado pero las especificaciones del mismo no son las que se esperaban inicialmente.

Tabla 5.10. Comparativa de los resultados de medida y simulación

Parámetros	Simulación	Medida
Ganancia (dB)	-7,58	-33,5
VSWR RF	1,3	1,3
VSWR LO	1,83	1,1
NF SSB (dB)	19,78	--
IIP3 (dBm)	25 (aprox.)	--

Debido a la diferencia de los resultados obtenidos en simulación y en medida, en el próximo capítulo se procederá a la detección y corrección de los errores que presenta el mezclador.

# CAPITULO 6

## Rediseño del mezclador pasivo

### 6.1 Introducción

Concluida la medida del mezclador pasivo, se ha comprobado como este no está funcionando acorde a las especificaciones obtenidas en simulación. Por esa razón a lo largo de este capítulo se procederá a la detección de los errores que presenta el mezclador así como al rediseño del mismo.

### 6.2 Detección de errores

A partir de las medidas realizadas sobre el circuito fabricado, se ha observado como el mezclador lleva a cabo el proceso de mezclado tal como se esperaba y que las entradas de RF y LO están adaptadas en impedancia tal como se había simulado. Sin embargo, la ganancia del mezclador ha variado respecto a la simulación. Esta variación en la ganancia del mezclador muy probablemente sea debido a una mala polarización de los transistores que lo constituyen.

Para comenzar con el estudio del problema, en la figura 6.1 se muestra el esquemático empleado para la simulación del mezclador pasivo. Como puede observarse, para realizar la

conversión de la señal de modo diferencial a asimétrico, en el puerto de IF se ha empleado una fuente de tensión dependiente de una tensión. Esta fuente tiene una impedancia de entrada infinita y una impedancia de salida de 50 ohmios.

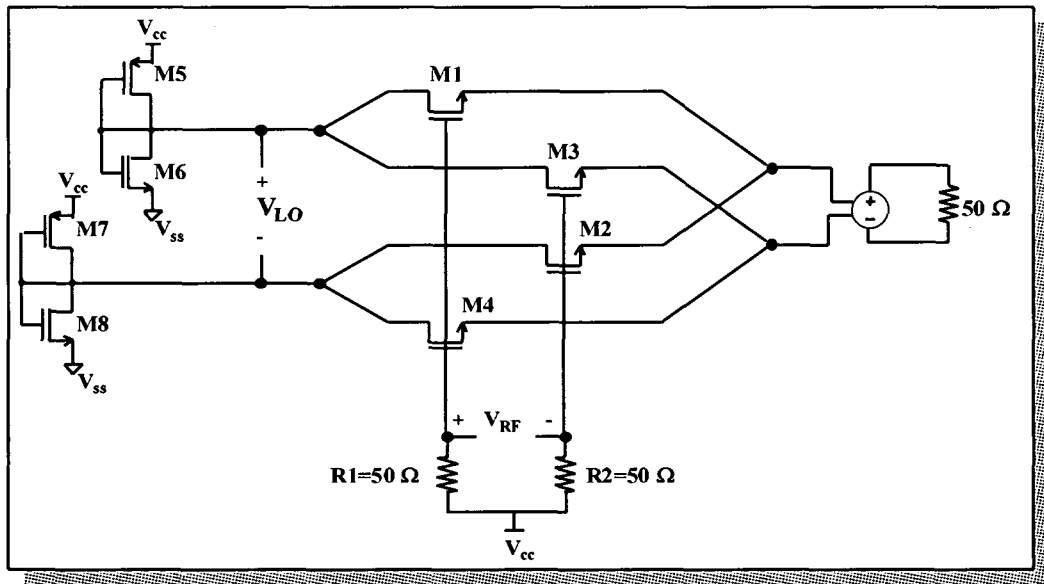


Figura 6.1 Esquemático de simulación.

Por otro lado en la figura 6.2 se muestra el modelo equivalente de la referencia de tensión, empleada para polarizar la entrada del oscilador local del mezclador. Como puede observarse, el modelo equivalente está constituido por dos resistencias en serie que forman un divisor de tensión. Por lo tanto, la impedancia vista desde el terminal de salida de la referencia de tensión debe ser elevada para no influenciar el valor de tensión de la misma.

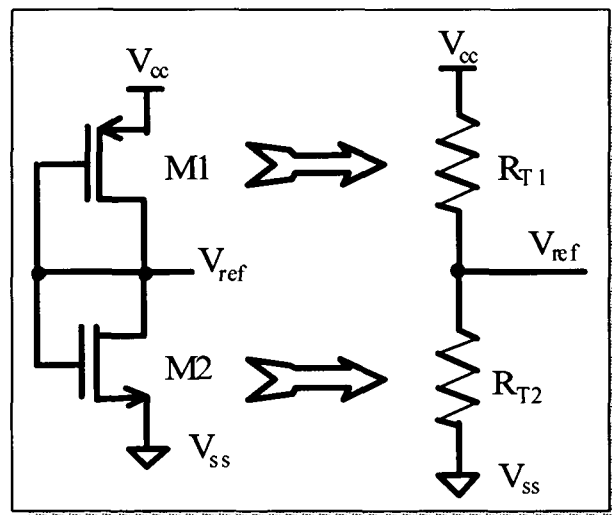


Figura 6.2. Modelo equivalente de la referencia de tensión.

A partir de lo expuesto anteriormente, en la figura 6.3 se muestra una variación del esquema de simulación donde se han cambiado los elementos por su correspondiente impedancia. Se puede observar como el nivel de tensión proporcionado por la referencia no se ve influenciado ya que en paralelo tiene conectada una carga elevada. En cambio en la medida no ocurre eso ya que la referencia de tensión tiene conectado en paralelo el puente de mezclado con una carga de 50 ohmios (impedancia de entrada del analizador de espectros), por lo que el nivel de referencia se ve afectado y despolariza el puente de mezclado.

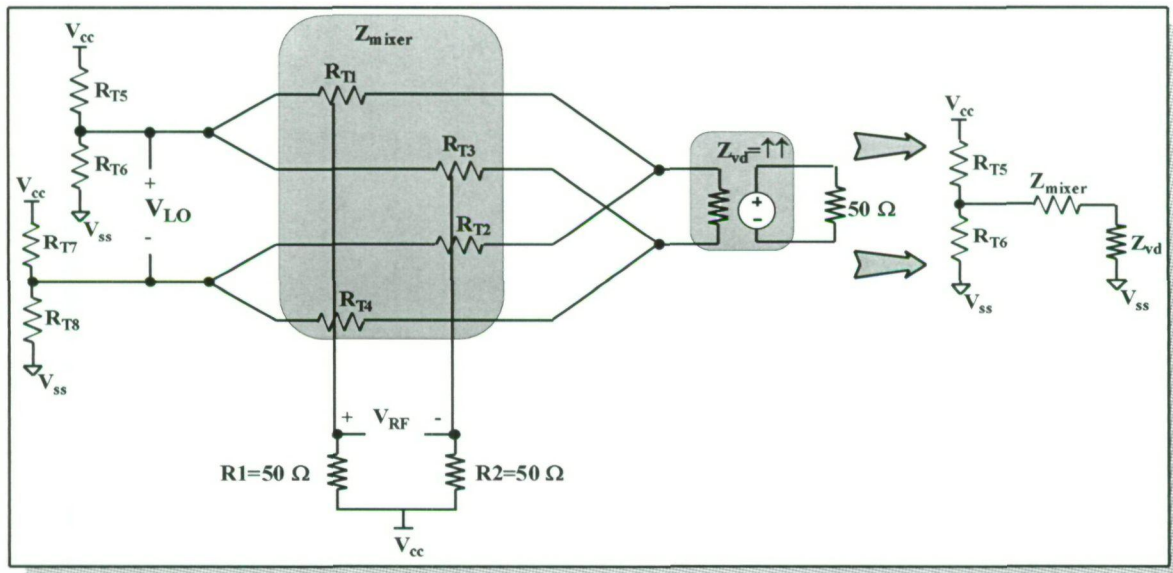


Figura 6.3. Efecto de la impedancia sobre el nivel de referencia.

Para comprobar si efectivamente el problema del circuito es ocasionado por la impedancia de la fuente de tensión dependiente de tensión, se ha procedido a simular el mezclador quitando dicha fuente y colocando directamente una carga de 50 ohmios en el puerto de IF. En la tabla 6.1 se comparan los resultados de la medida del mezclador con los obtenidos en simulación

Tabla 6.1 Simulación sin la fuente dependiente de tensión

Parámetro	Simulación	Medida
Ganancia (dB)	-30,26	-33,5
VSWR RF	1,44	1,3
VSWR LO	2,21	1,1
NF SSB (dB)	30,72	No medida
NF DSB (dB)	27,65	No medida
IIP3 (dBm)	8 (aprox.)	No medida
OIP3 (dBm)	-21 (aprox.)	No medida

Como puede observarse en la tabla 6.1 los resultados obtenidos en simulación después de quitar la fuente de tensión dependiente de tensión son parecidos a los obtenidos en la medida. Este hecho indica que efectivamente, el origen del problema del mezclador se encontraba en la simulación debido al uso de elementos ideales que no aparecen en la medida.

Después de haber localizado el problema del mezclador se debe proceder al rediseño del mismo empleando las mismas condiciones que se utilizarán posteriormente para la medida.

### 6.3 Polarización del mezclador

Como ya se comentó en el capítulo 5, para que el mezclador funcione correctamente debe mantenerse a los transistores trabajando en la región lineal, esto se consigue ajustando tanto la tensión de Puerta como la tensión de Drenador. Así en la tabla 6.2 se muestra la influencia de la polarización de los transistores en los diferentes parámetros que lo caracterizan.

**Tabla 6.2. Influencia de la polarización en los parámetros del mezclador**

Ganancia (dB)							
$V_{GATE}$ (V)	0	0,2	0,8	1,4	2	2,6	3,2
$V_{DRAIN}=0$	-109	-70	-21	-33	-41	-47	-52
$V_{DRAIN}=0,2$	-110	-109	-25	-30	-39	-45	-50
$V_{DRAIN}=0,8$	-110	-110	-49	-28	-32	-39	-45
$V_{DRAIN}=1,4$	-110	-110	-52	-50	-30	-33	-40
$V_{DRAIN}=2$	-110	-110	-52	-56	-49	-31	-34
$V_{DRAIN}=2,6$	-110	-110	-51	-58	-57	-48	-32
$V_{DRAIN}=3,2$	-110	-109	-47	-58	-60	-57	-47

NF SSB (dB)							
$V_{GATE}$ (V)	0	0,2	0,8	1,4	2	2,6	3,2
$V_{DRAIN}=0$	64	37	17	28	36	41	46
$V_{DRAIN}=0,2$	89	75	18	25	34	40	45
$V_{DRAIN}=0,8$	89	91	45	25	27	34	40
$V_{DRAIN}=1,4$	89	91	47	47	20	28	35
$V_{DRAIN}=2$	89	91	48	53	48	29	30
$V_{DRAIN}=2,6$	89	89	47	55	55	48	31
$V_{DRAIN}=3,2$	89	86	43	55	59	56	47

NF DSB (dB)							
V <sub>GATE</sub> (V)	0	0,2	0,8	1,4	2	2,6	3,2
V <sub>DRAIN</sub> = 0	61	34	14	25	33	38	43
V <sub>DRAIN</sub> = 0,2	87	72	15	22	31	37	42
V <sub>DRAIN</sub> = 0,8	87	88	42	22	24	31	37
V <sub>DRAIN</sub> = 1,4	X	88	44	44	17	25	32
V <sub>DRAIN</sub> = 2	X	X	X	X	45	26	27
V <sub>DRAIN</sub> = 2,6	87	X	X	52	X	45	28
V <sub>DRAIN</sub> = 3,2	X	X	X	X	X	53	44

IIP3 (dBm)							
V <sub>GATE</sub> (V)	0	0,2	0,8	1,4	2	2,6	3,2
V <sub>DRAIN</sub> = 0	9	8	15	14	16	20	22
V <sub>DRAIN</sub> = 0,2	X	4	20	18	15	20	20
V <sub>DRAIN</sub> = 0,8	X	X	7	21	16	16	17
V <sub>DRAIN</sub> = 1,4	X	X	X	20	15	12	18
V <sub>DRAIN</sub> = 2	X	X	X	X	12	10	14
V <sub>DRAIN</sub> = 2,6	X	X	X	X	X	11	11
V <sub>DRAIN</sub> = 3,2	X	X	X	X	X	X	10

IIP3 (dBm)							
V <sub>GATE</sub> (V)	0	0,2	0,8	1,4	2	2,6	3,2
V <sub>DRAIN</sub> = 0	-100	-62	-6	-19	-25	-27	-30
V <sub>DRAIN</sub> = 0,2	X	-105	-3	-12	-24	-25	-30
V <sub>DRAIN</sub> = 0,8	X	X	-42	-7	-16	-23	-28
V <sub>DRAIN</sub> = 1,4	X	X	X	-30	-15	-21	-22
V <sub>DRAIN</sub> = 2	X	X	X	X	-37	-21	-20
V <sub>DRAIN</sub> = 2,6	X	X	X	X	X	-37	-21
V <sub>DRAIN</sub> = 3,2	X	X	X	X	X	X	-37

En las figuras 6.4 y 6.5 se representa gráficamente como varía tanto la ganancia como la figura de ruido con la polarización:

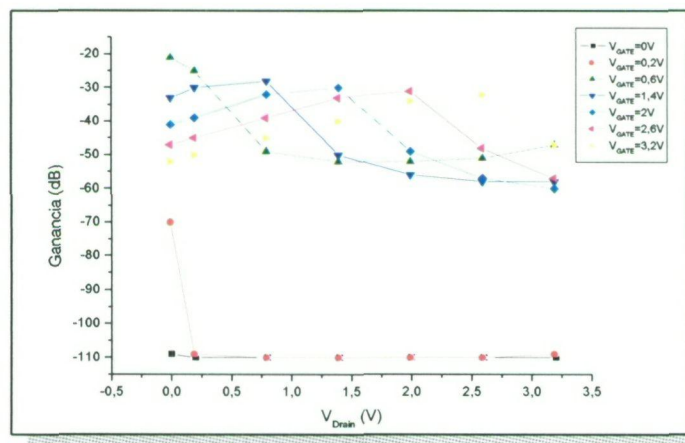


Figura 6.4. Variación de la ganancia con la polarización.

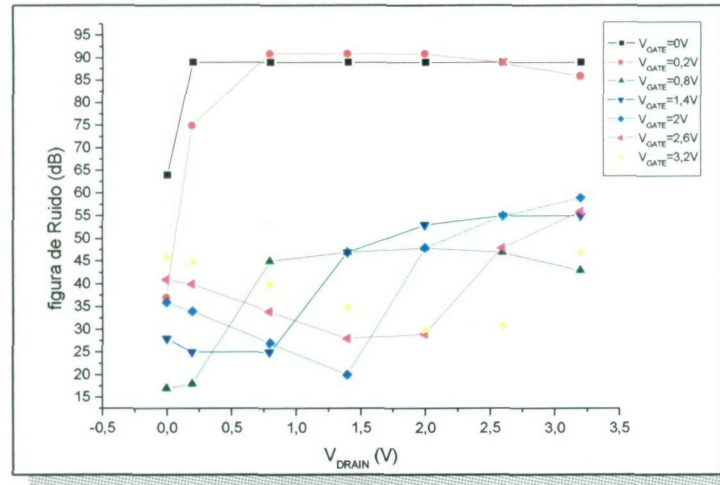


Figura 6.5. Variación de la Figura de ruido con la ganancia.

Analizando los resultados obtenidos a partir de las simulaciones y buscando un compromiso entre los diferentes parámetros que definen el mezclador, se ha optado por establecer una tensión de drenador de 0V y una tensión de puerta de 0,8V. En la tabla 6.3 se muestra un cuadro resumen con las especificaciones obtenidas con la polarización elegida.

Tabla 6.3. Valores obtenidos ajustando la polarización

Parámetro	Simulación
Ganancia (dB)	-21,43
NF SSB (dB)	17,32
NF DSB (dB)	14,28
IIP3 (dBm)	15 (aprox.)
OIP3 (dBm)	-8 (aprox.)

Para una mayor flexibilidad a la hora de llevar a cabo la medida en este diseño no se incluirá la referencia de tensión integrada, polarizando el circuito de manera externa. La polarización externa facilitará enormemente el proceso de medida así como la detección de posibles nuevos errores.

## 6.4 Dimensionado del circuito

Finalizado el proceso de polarización de los transistores que constituyen el mezclador, el siguiente paso consiste en proceder al dimensionado de los mismos, encontrando tanto la longitud de Puerta como el ancho de transistor óptimo. Al igual que en el diseño anterior, la

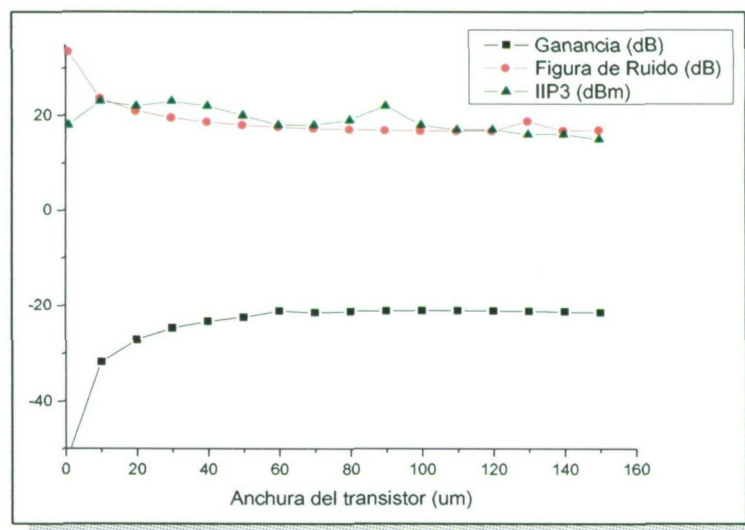


longitud de Puerta se establece a  $0,35 \mu\text{m}$  (mínimo permitido por la tecnología), ya que al trabajar con señales de radiofrecuencia, una disminución de la longitud del canal mejora notablemente las prestaciones del transistor. Para determinar la anchura de transistor óptima, en la tabla 6.4 se muestra la influencia de ésta en los diferentes parámetros del transistor.

**Tabla 6.4. Influencia de la W de los MOSFET**

Parámetros en función de W			
W	Ganancia	Ruido DSB	IIP3
1	-50,94	33,585	18
10	-31,80	23,641	23
20	-27,06	20,974	22
30	-24,74	19,576	23
40	-23,37	18,682	22
50	-22,49	18,065	20
60	-21,19	17,625	18
70	-21,53	17,305	18
80	-21,28	17,077	19
90	-21,15	16,924	22
100	-21,09	16,776	18
110	-21,09	16,777	17
120	-21,14	16,774	17
130	-21,24	16,807	16
140	-21,36	16,870	16
150	-21,52	16,959	15

Representando gráficamente los resultados se obtiene la figura 6.6



**Figura 6.6. Variación de los parámetros con el dimensionado.**

Tal como se observa en la tabla 6.4 y en la figura 6.6, para una anchura de 100  $\mu\text{m}$  se obtiene un buen compromiso entre los diferentes parámetros del mezclador.

## 6.5 Adaptación de las impedancias de entrada

A pesar de que el circuito va a ser medido *on-wafer* y debe tener las entradas adaptadas a 50 ohmios, como este diseño va a ser polarizado de forma externa, no se va a incluir una red de adaptación en el puerto del oscilador local, ya que ésta sólo sería válida para un único nivel de polarización y esto dificultaría el llevar a cabo algunas pruebas en el proceso de medida.

Como la impedancia de entrada del puerto de RF es elevada (impedancia de la Puerta de los MOSFET), para adaptar dicho puerto se han añadido unas resistencias de 50 ohmios en paralelo para conseguir así una adaptación de entrada adecuada. Después del proceso de adaptación de impedancias llevado a cabo, las ecuaciones 6.1 y 6.2 reflejan tanto la impedancia de entrada conseguida como el valor del coeficiente de onda estacionaria tanto en RF como en LO.

$$Z_{RF} = 19,73 - j25,10 \rightarrow VSWR_{RF} = 3,26 \quad (\text{Ec. 6.1})$$

$$Z_{LO} = 16,03 - j19,94 \rightarrow VSWR_{LO} = 3,66 \quad (\text{Ec. 6.2})$$

## 6.6 Simulaciones del diseño

Finalizado el ajuste del mezclador, se puede proceder a la simulación del mismo para comprobar su correcto funcionamiento. En la figura 6.7 se muestra el esquemático empleado para llevar a cabo la simulación, donde pueden apreciarse cómo en este caso a la salida se le colocan dos cargas de 50 ohmios a cada terminal del puerto de IF para evitar que se produzca el efecto que llevó al mal funcionamiento del primer diseño.

A la hora de realizar la simulación, al igual que en los anteriores diseños se han tenido en cuenta los diferentes modelos de los transistores suministrados por AMS, para asegurar el funcionamiento del circuito a pesar de que existan dispersiones en el proceso tecnológico. En la tabla 6.5 se muestran los resultados obtenidos con los diferentes modelos de simulación.

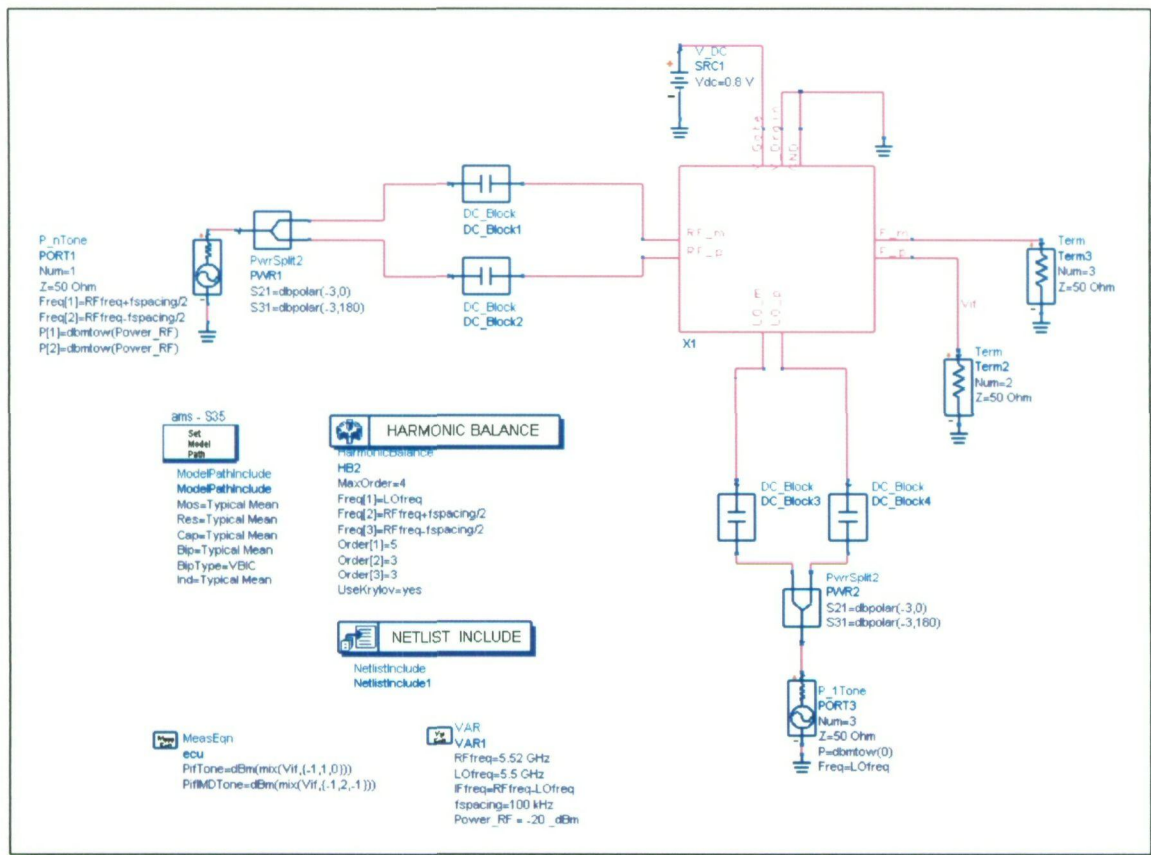


Figura 6.7. Esquemático de simulación del mezclador.

Tabla 6.5. Simulaciones con los diferentes modelos

Simulaciones finales de la etapa de mezclado			
Parámetros	Typical Mean	Worst Speed	Worst Power
Ganancia (dB)	-21,8	-19,4	-38,53
VSWR RF	3,26	3,26	3,26
VSWR LO	3,66	4,67	2,84
NF SSB (dB)	18,34	19,43	23,14
NF DSB (dB)	15,45	16,65	20,25
IIP3 (dBm)	25 (aprox.)	20 (aprox.)	20 (aprox.)
OIP3 (dBm)	4 (aprox.)	1 (aprox.)	-18 (aprox.)

## 6.7 Layout del mezclador

Una vez finalizada la etapa de diseño y ajuste del mezclador pasivo, se ha implementado el *layout* del circuito, haciendo uso de la tecnología S35D4 de la fundidora AMS y el *software* de diseño CADENCE. En la figura 6.8 se muestra una vista general del *layout* del mezclador pasivo.

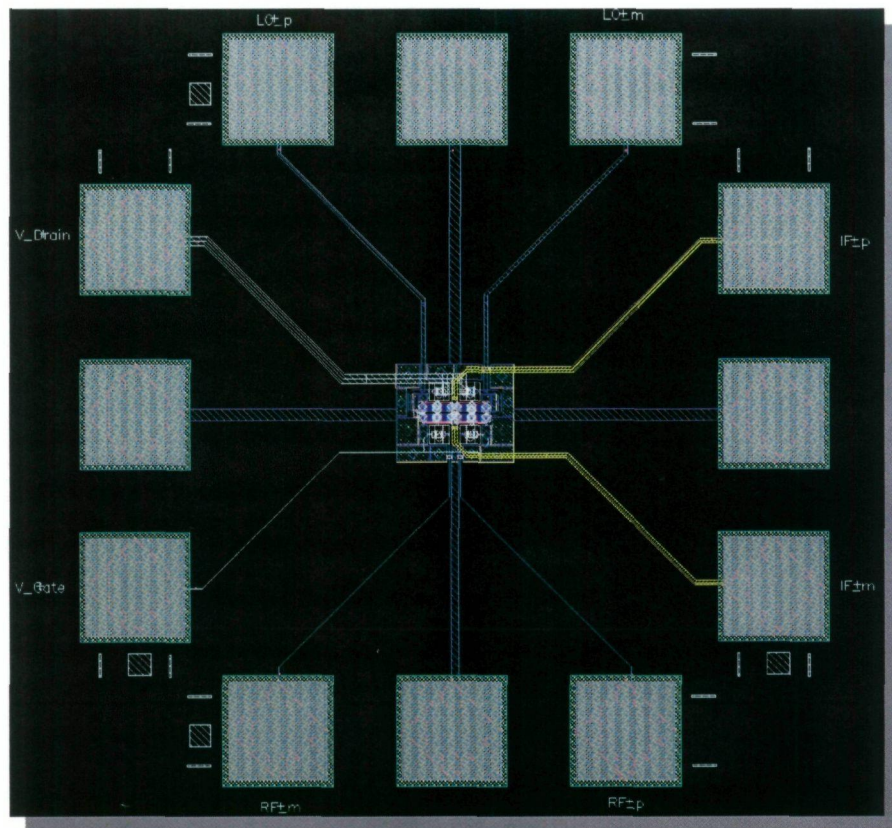


Figura 6.8 Vista del *layout* completo.

Al igual que el diseño anterior, a pesar de tener unas dimensiones totales de  $670\mu\text{m} \times 660\mu\text{m}$  el núcleo del circuito tiene unas dimensiones de  $100\mu\text{m} \times 80\mu\text{m}$  ya que como puede observarse en la figura 6.8 el circuito dispone de los pads para posibilitar la medida.

Por otro lado, la figura 6.9 muestra un detalle del núcleo del mezclador. En el centro se observa el puente de mezclado formado por los cuatro transistores MOSFET y en la parte superior e inferior, se sitúan las resistencias que ajustan la polarización tanto de la entrada de RF como de la entrada de LO. Se ha intentado hacer una estructura lo más simétrica posible para así conseguir un mayor rechazo al modo común del sistema.

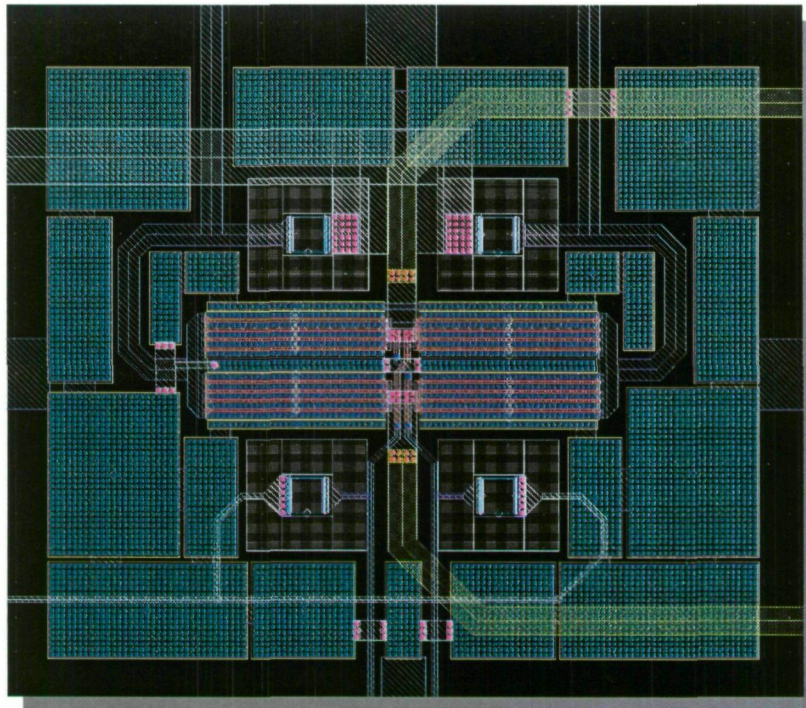


Figura 6.9. Detalle del núcleo del *layout*.

## 6.8 Simulaciones *post-layout*

Finalizado el proceso de elaboración del *layout*, se ha procedido a simular el mismo haciendo uso nuevamente del esquemático mostrado en la figura 6.7 pero haciendo uso de la versión extraída del *layout*. Es digno de mención que para la simulación de este *layout* no se ha recurrido como en el diseño anterior a realizar la simulación en CADENCE, sino que se ha simulado directamente en ADS ya que la nueva versión de esta herramienta permite importar directamente los *layouts* de CADENCE para simularlos. Así, haciendo uso de ADS, en la tabla 6.6 se muestra el resumen de las prestaciones obtenidas después de realizar la simulación del *layout*.

Tabla 6.6. Simulaciones *post-layout* del mezclador

Simulaciones finales de la etapa de mezclado			
Parámetros	Typical Mean	Worst Speed	Worst Power
Ganancia (dB)	-22,1	-20,9	-39,01
VSWR RF	3,10	3,10	3,10
VSWR LO	3,38	4,92	2,52
NF SSB (dB)	19,13	20,65	24,14
NF DSB (dB)	16,45	17,43	21,32
IIP3 (dBm)	18 (aprox.)	15 (aprox.)	15 (aprox.)
OIP3 (dBm)	-2 (aprox.)	-5 (aprox.)	-24 (aprox.)

Comparando los resultados obtenidos en la simulación *post-layout* con la simulación a nivel de esquemático puede observarse como la ganancia ha variado aproximadamente 1 dB con respecto a la simulación del esquemático así como la figura de ruido. A modo ilustrativo en la figura 6.8 se muestra la gráfica obtenida de la simulación del IP3 del mezclador y se puede observar como efectivamente el IIP3 está en torno a los 18 dBm y el OIP3 está en torno a los 0 dBm.

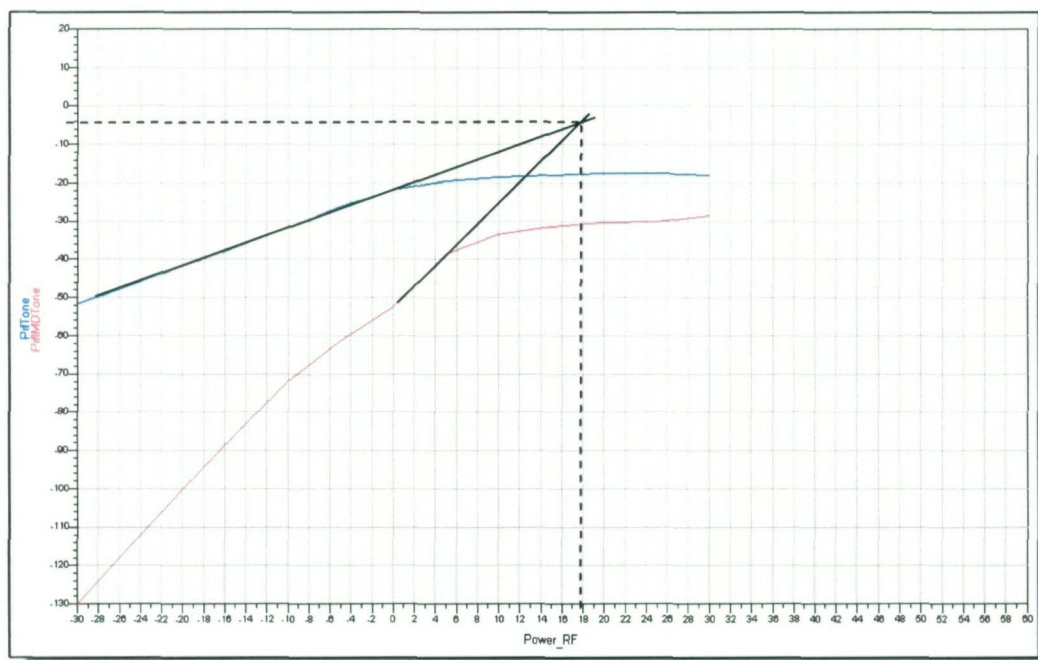


Figura 6.10. Medida del IP3 en la simulación *pos-layout*.

## 6.9 Medidas del mezclador pasivo

Completado todo el proceso del rediseño y fabricación (Ver fotografías A.10 y A.11 del anexo), se puede proceder a la realización de la medida del mezclador para comprobar el correcto funcionamiento del mismo. Para la realización de la medida se va a seguir el mismo procedimiento que el mostrado en el capítulo 5. El montaje para realizar la medida es igual al mostrado en la figura 5.15 salvo en el hecho de que la polarización en el rediseño añade además de la polarización de la entrada de RF la polarización de la entrada de LO. En la figura 6.11 se muestra el cambio realizado.

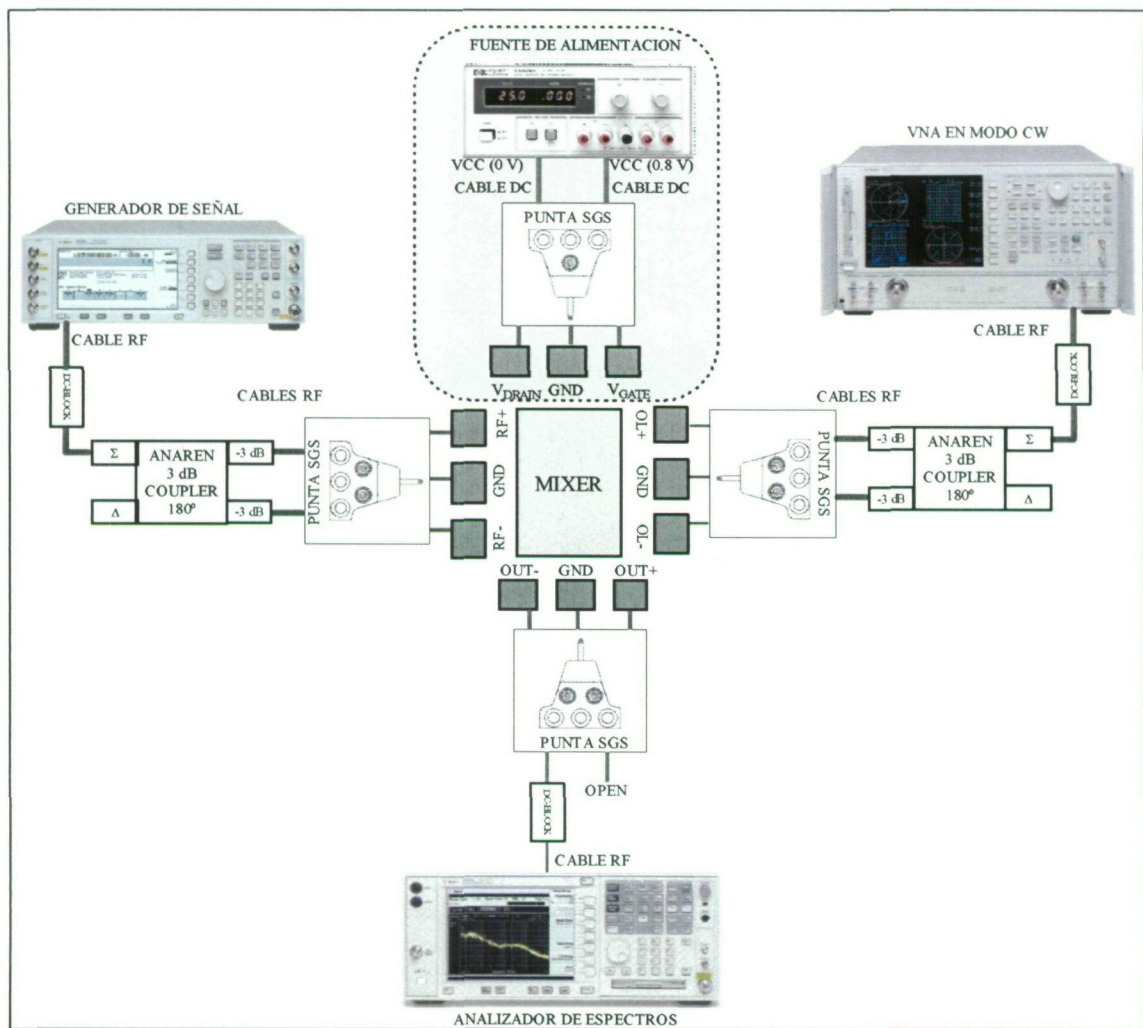


Figura 6.11. Montaje para la medida del mezclador pasivo.

### 6.9.1 Medida de las pérdidas para una IF de 50 MHz

Para la realización de esta medida seguiremos el procedimiento explicado en el capítulo 5 (ver fotografías A.3, A.4 y A.12 del anexo). Introduciendo una potencia de 0 dBm en la entrada del oscilador local y una potencia de -20 dBm en la entrada de radiofrecuencia, se han obtenido los resultados mostrados en la tabla 6.7.

Como puede observarse en la tabla 6.7, las pérdidas de conversión están en torno a los 21 dB tal como se había obtenido mediante simulación en la sección 6.8.

Tabla 6.7. Pérdidas de conversión para una IF de 50 MHz

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida (IF=50 MHz) (dBm)	Pérdida de conversión (dB)
5130	5180	-41.9	-21,9
5150	5200	-42.3	-22,3
5170	5220	-42.2	-22,2
5190	5240	-41.6	-21,6
5210	5260	-42.9	-22,9
5230	5280	-42.2	-22,2
5250	5300	-42.3	-22,3
5270	5320	-41.5	-21,5
5695	5745	-43.4	-23,4
5715	5765	-44.2	-24,2
5735	5785	-45.2	-25,2
5755	5805	-45.8	-25,8

### 6.9.2 Medida de las pérdidas para una IF de 20 MHz

Manteniendo ahora una frecuencia intermedia de 20 MHz, en la tabla 6.8 se muestran los resultados obtenidos de la medida, teniendo en cuenta que la potencia de RF es de -20 dBm y la potencia de LO es de 0 dBm.

Tabla 6.8. Pérdidas de conversión para una IF de 20 MHz

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida (IF=20 MHz) (dBm)	Pérdida de conversión (dB)
5160	5180	-49,7	-29,7
5180	5200	-47,1	-27,1
5200	5220	-47,9	-27,9
5220	5240	-48,0	-28
5240	5260	-49,8	-29,8
5260	5280	-48,8	-28,8
5280	5300	-47,1	-27,1
5300	5320	-48,1	-28,1
5725	5745	-47,6	-27,6
5745	5765	-46,3	-26,3
5765	5785	-46,7	-26,7
5785	5805	-47,7	-27,7

En la figura 6.12 se muestra una captura de pantalla del analizador de espectros donde se muestra un tono a 20 MHz en el puerto de IF del mezclador.



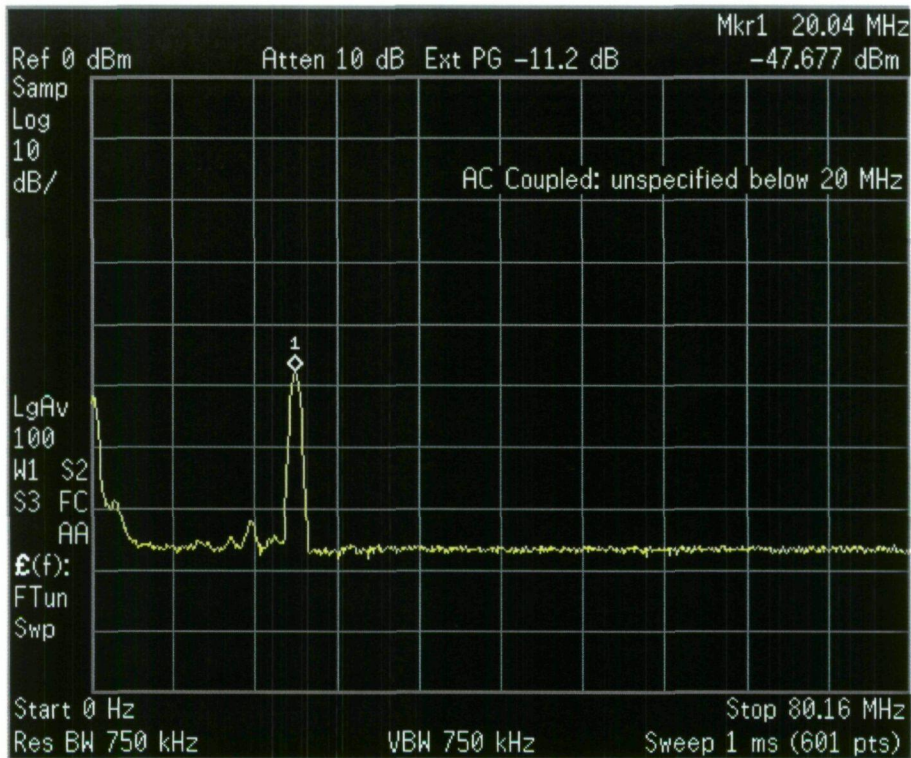


Figura 6.12. Señal IF (20 MHz) a la salida del mezclador.

### 6.9.3 Medida del aislamiento entre puertos

Para medir el aislamiento se sigue la misma metodología empleada en el capítulo 5. En la tabla 6.9 se muestra la medida del aislamiento entre los puertos de RF e IF.

Tabla 6.9. Aislamiento entre los puertos de RF e IF

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida RF (dBm)	Aislamiento RF/IF (dB)
5130	5180	-40,7	20,7
5150	5200	-40,6	20,6
5170	5220	-40,8	20,8
5190	5240	-41,1	21,1
5210	5260	-40,5	20,5
5230	5280	-39,6	19,6
5250	5300	-40,4	20,4
5270	5320	-42,1	22,1
5695	5745	-38,6	18,6
5715	5765	-38,1	18,1
5735	5785	-39,4	19,4
5755	5805	-38,6	18,6

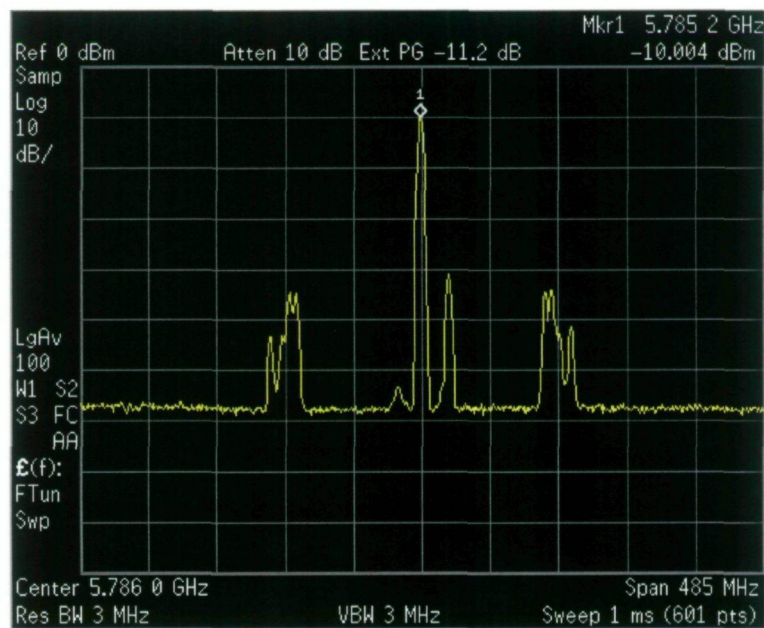
Como puede observarse el aislamiento entre los puertos de RF e IF está en torno a los 20 dB, lo que indica que cualquier señal presente en el puerto de RF, aparecerá a la misma frecuencia

pero atenuada 20 dB en el puerto de IF. Por otro lado el aislamiento entre los puertos de OL e IF se muestra en la tabla 6.10.

**Tabla 610. Aislamiento entre los puertos de LO e IF**

Frec OL (MHz)	Frec RF (MHz)	Potencia Salida OL (dBm)	Aislamiento LO/IF (dB)
5130	5180	-12,5	12,5
5150	5200	-12,3	12,3
5170	5220	-12,5	12,5
5190	5240	-11,3	11,3
5210	5260	-11,1	11,1
5230	5280	-12,07	12,07
5250	5300	-10,7	10,7
5270	5320	-9,5	9,5
5695	5745	-12,3	12,3
5715	5765	-14,3	14,3
5735	5785	-11,4	11,4
5755	5805	-11,9	11,9

A la luz de la tabla 6.10 el aislamiento entre LO e IF esta en torno a los 11 dB. En la figura 6.13 se muestra una captura de pantalla del analizador de espectros donde puede apreciarse como aparecen las señales de RF y LO en la salida del mezclador. Los tonos presentes a ambos lados de las señales de interés son armónicos introducidos por el generador de señal, que aparecen también en la salida.



**6.13. Señal de RF (5.805 GHz) y señal de LO (5.785 GHz).**

Para finalizar con las medidas del aislamiento, en la tabla 6.11 se muestra el resultado de la medida del aislamiento entre los puertos de RF y LO.

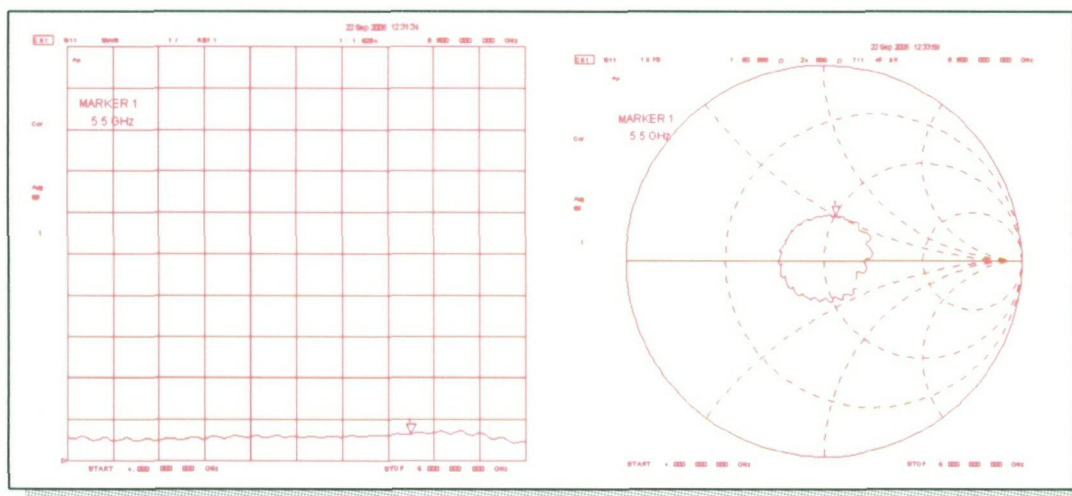
**Tabla 6.11. Aislamiento entre RF y LO**

Frec OL (MHz)	Potencia Salida OL (dBm)	Aislamiento OL/RF (dB)
5130	-9.6	9.6
5150	-10.9	10.9
5170	-11.1	11.1
5190	-10.1	10.1
5210	-9.7	9.7
5230	-9.9	9.9
5250	-10.0	10.0
5270	-9.6	9.6
5695	-9.4	9.4
5715	-12.1	12.1
5735	-9.6	9.6
5755	-9.0	9.0

A partir de la tabla 6.11 puede extraerse que el aislamiento entre los puertos de RF y LO está en torno a los 10 dB.

### 6.9.4 Medida de la adaptación de impedancias

Otro de los aspectos importantes para verificar el mezclador es comprobar la adaptación de impedancias, para ello se sigue el proceso explicado en el capítulo 5. En la figura 6.14 puede observarse como la adaptación de la entrada de RF tiene un VSWR en torno a 1,5, mejorando bastante con respecto a la simulación.



**Figura 6.14. Medida de la adaptación de la entrada de RF.**

Al igual que la entrada de RF, la medida de la adaptación de entrada para el terminal de LO también ha mejorado bastante respecto a la simulación. En la figura 6.15 se muestran los resultados de la medida de la adaptación de la entrada de LO.

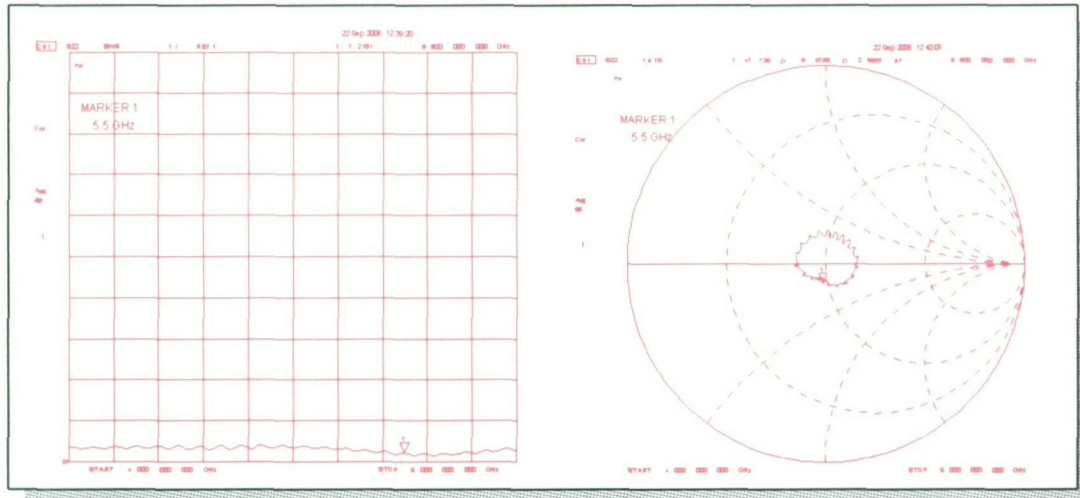


Figura 6.15. Medida de la adaptación de la entrada de LO.

## 6.9.5 Medida de la linealidad del mezclador

### 6.9.5.1 Metodología

Para la medida de la linealidad del mezclador se emplea la estructura de medida mostrada en la figura 6.11. La linealidad del mezclador se obtiene a partir del punto de compresión a un dB. Como ya se comentó en pasados capítulos, el punto de compresión a un dB es el valor de potencia de la señal de RF en el que se produce en la salida del mezclador una desviación de la curva lineal ideal debido a la saturación del circuito, siendo la diferencia entre la respuesta ideal y la respuesta real de 1 dB.

### 6.9.5.2 Resultados de la medida de la linealidad

En la tabla 6.12 se muestran los resultados obtenidos una vez realizada la medida de la linealidad en el mezclador. Puede observarse como para una potencia de entrada aproximada de 6 dBm la es de 1 dB. Para determinar el IIP3 a partir del punto de compresión de 1 dB se debe aplicar la expresión 6.3 [28].

$$\text{IIP3} = P_{1\text{dB}} + 9,56 \quad (\text{Ec. 6.3})$$

Aplicando la expresión 6.3 se obtiene que el IIP3 del mezclador esta en torno a los 15,5 dBm.

Tabla 6.12. Medida del punto de compresión a 1 dB

Potencia RF (dBm)	Potencia IF (dBm)	Salida Lineal (dBm)	P1dB
-30	-53,55	-53,5	0,05
-25	-48,55	-48,5	0,05
-20	-43,35	-43,5	-0,15
-15	-38,45	-38,5	-0,05
-10	-33,45	-33,5	-0,05
-5	-28,65	-28,5	0,15
0	-23,95	-23,5	0,45
1	-22,95	-22,5	0,45
2	-21,85	-21,5	0,35
3	-20,75	-20,5	0,25
4	-19,75	-19,5	0,25
5	-18,95	-18,5	0,45
6	-18,55	-17,5	1,05
7	-17,75	-16,5	1,25
8	-16,95	-15,5	1,45
9	-16,15	-14,5	1,65
10	-15,25	-13,5	1,75
11	-14,55	-12,5	2,05
12	-14,05	-11,5	2,55
13	-13,65	-10,5	3,15
14	-13,25	-9,5	3,75
15	-12,95	-8,5	4,45
16	-12,7	-7,5	5,2
17	-12,59	-6,5	6,09
18	-12,63	-5,5	7,13
19	-12,63	-4,5	8,13
20	-12,63	-3,5	9,13
25	-12,63	1,5	14,13

En la figura 6.16 se muestra la representación gráfica de la tabla 6.12 y se puede observar como a partir de 5 dBm comienza la compresión de la señal de salida del mezclador.

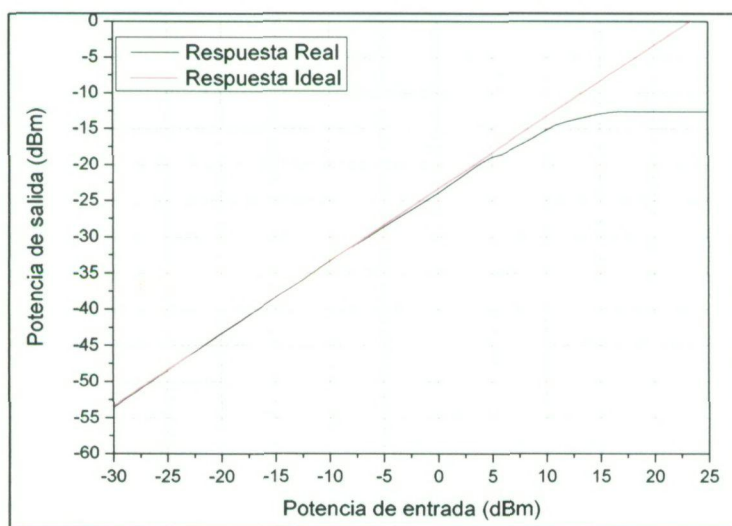


Figura 6.16. Medida de la linealidad del mezclador.

## 6.10 Conclusiones

A lo largo de este capítulo se ha procedido a la detección y corrección de los errores que presentaba el mezclador pasivo diseñado. Se ha observado como efectivamente todos los problemas del mezclador eran debidos al uso de una fuente de tensión dependiente de tensión para transformar la señal de salida de modo diferencial a modo asimétrico. Una vez detectado el problema se ha procedido al rediseño del mezclador tal como se hizo con el primer diseño y finalmente se ha procedido a la medida del circuito. En la tabla 6.13, se muestra la comparativa de los resultados obtenidos en simulación con los datos obtenidos en medida.

**Tabla 6.13. Comparativa entre la simulación y la medida**

Parámetros	Simulación	Medida
Ganancia (dB)	-22,1	Entre -21 y -29
VSWR RF	3,10	1.5
VSWR LO	3,38	1.2
NF SSB (dB)	19,13	--
IIP3 (dBm)	18 (aprox.)	15,5 (aprox.)

Como puede observarse en la tabla 6.13 los resultados obtenidos son bastante aproximados a los obtenidos en simulación y en algunos casos como en la adaptación han mejorado incluso las especificaciones de la simulación. En los próximos capítulos se muestra un resumen del diseño del amplificador operacional para posteriormente proceder a la medida y rediseño del mismo.

# CAPITULO 7

## Diseño del amplificador operacional

### 7.1 Introducción

Para evitar las pérdidas que introduce el mezclador pasivo, en este capítulo se desarrollará una etapa de amplificación basada en un amplificador operacional totalmente diferencial. Mediante la introducción del amplificador en la cadena de recepción no sólo se pretende eliminar las pérdidas en la conversión del sistema, sino que incluso se proporcione ganancia al sistema total y cierta acción de filtrado sobre las componentes de intermodulación de alta frecuencia generadas por el mezclador.

### 7.2 Etapa de entrada del amplificador

La topología elegida para la realización del amplificador operacional es la mostrada en la figura 7.1. Inicialmente se han evaluado las diversas topologías existentes en amplificadores operacionales [20] pero se ha optado por esta estructura por presentar un bajo consumo, una ganancia aceptable y lo más importante en este diseño, un buen ancho de banda. Como puede observarse en la figura 7.1 la etapa de entrada no es más que un amplificador diferencial con cargas activas. El empleo de las cargas activas hace que se mejore notablemente las prestaciones del amplificador en cuanto a ganancia y linealidad frente a circuitos con cargas resistivas simples.

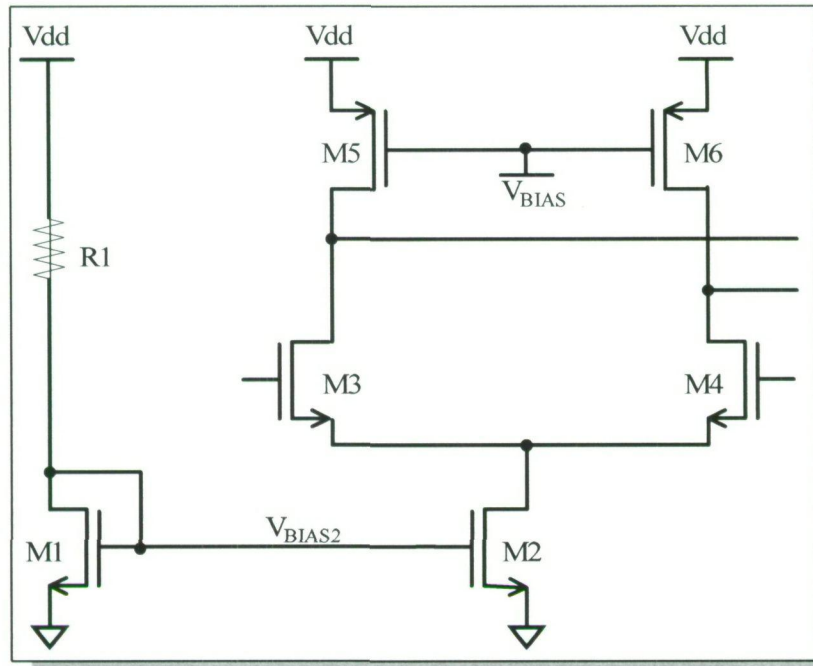


Figura 7.1. Etapa de entrada del amplificador.

Para la realización del diseño se debe tener en cuenta la polarización de cada uno de los transistores para garantizar que estos permanezcan siempre dentro de la región de saturación. La máxima excursión de salida diferencial que se puede obtener con el circuito es de 3,3V. En consecuencia, estableciendo una excursión máxima de salida en cada rama de 1,65V quedan 1,65V para polarizar los transistores. Teniendo en cuenta los requerimientos en cuanto a excursión y estableciendo una corriente de polarización de 100uA se obtienen las dimensiones y la polarización de los diferentes componentes tal como se muestra en la tabla 7.1.

Tabla 7.1. Dimensionado y polarización de los transistores

Transistor	Tensión ( $V_{GS}$ )	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M1	0,8	20	0,6
M2	0,8	20	0,6
M3 – M4	1,1	10	1,35
M5 – M6	1,4	4.55	1

Para obtener los valores de W y L mostrados en la tabla 7.1 se ha considerado que los transistores deben encontrarse siempre en la región de saturación. La tensión  $V_{DS}$  mínima de los MOSFET viene dada por la ecuación 7.1.



$$V_{DSAT} = V_{GS} - V_T \quad (\text{Ec. 7.1})$$

Sabiendo que se dispone de 1,65V para la polarización se debe distribuir adecuadamente dicha tensión entre los transistores que componen el circuito. Así, para el transistor M2 se ha establecido una  $V_{DSAT}$  de 0.3V puesto que su función consiste únicamente en proporcionar la corriente de polarización del par diferencial. Por el contrario, los transistores M3, M4, M5 y M6 son los encargados de procesar la señal y deben tener  $V_{DSAT}$  mayores. En este caso se ha optado por polarizar a los transistores NMOS con 0.6V y los PMOS con 0.8V puesto que estos últimos necesitan en general tensiones de polarización mayores. En la figura 7.2 se muestra como se reparte la tensión entre los transistores.

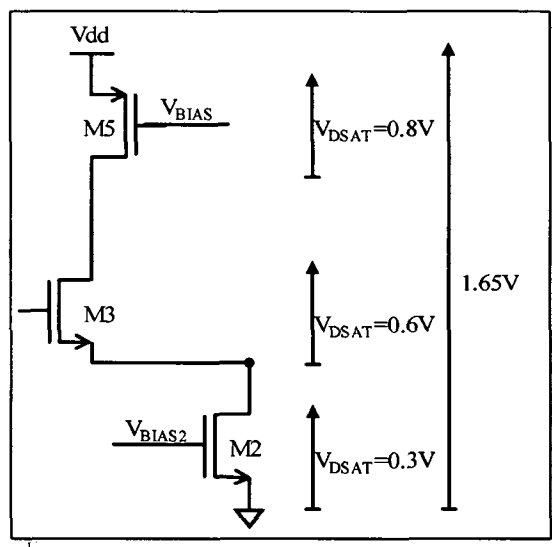


Figura 7.2. Polarización de los MOSFET.

Una vez distribuida la tensión para polarizar el circuito, a partir de la ecuación 7.1 se obtiene la tensión  $V_{GS}$  mínima de cada uno de los transistores. Teniendo en cuenta la ecuación de los transistores MOSFET en la región de saturación (Ecuación. 7.2) se pueden dimensionar los transistores y obtener la relación de aspecto de los mismos para la corriente especificada.

$$I_D = \frac{\mu_n \cdot C_{OX}}{2} \cdot \frac{W}{L} (V_{GS} - V_T)^2 \quad (\text{Ec. 7.2})$$

Para completar el ajuste de la etapa de entrada sólo resta dimensionar correctamente la fuente de corriente del circuito. Este ajuste se consigue modificando la resistencia limitadora de corriente de la fuente. Para ello, teniendo en cuenta que la caída de tensión en la resistencia es

de 2.4V y la corriente que la atraviesa es de 100 $\mu$ A, se obtiene directamente que la resistencia debe tener un valor de 24K $\Omega$ .

### 7.3 Diseño del CMFB

La etapa de CMFB (*Common Mode Feedback*) es imprescindible en el diseño de un amplificador totalmente diferencial. En el caso de un amplificador asimétrico el nivel de polarización a la salida está fijado por el espejo de corriente. Pero en el caso del amplificador totalmente diferencial como el mostrado en la figura 7.1, esta tensión de polarización en la salida depende únicamente de la tensión y la corriente de polarización del circuito. Esta dependencia de la polarización del circuito implica que una pequeña variación de la polarización debido a los procesos de fabricación hace que se produzca un desajuste del modo común en la salida del circuito.

En la figura 7.3 se muestra esquemáticamente el funcionamiento del CMFB. Como puede observarse el sistema presenta una red de realimentación que muestrea en todo momento la tensión de salida en modo común del amplificador y la compara con una tensión de referencia ( $V_{ref}$ ). En función de esa comparación se actúa sobre la fuente de corriente que polariza el circuito para conseguir mantener constante la tensión en la salida.

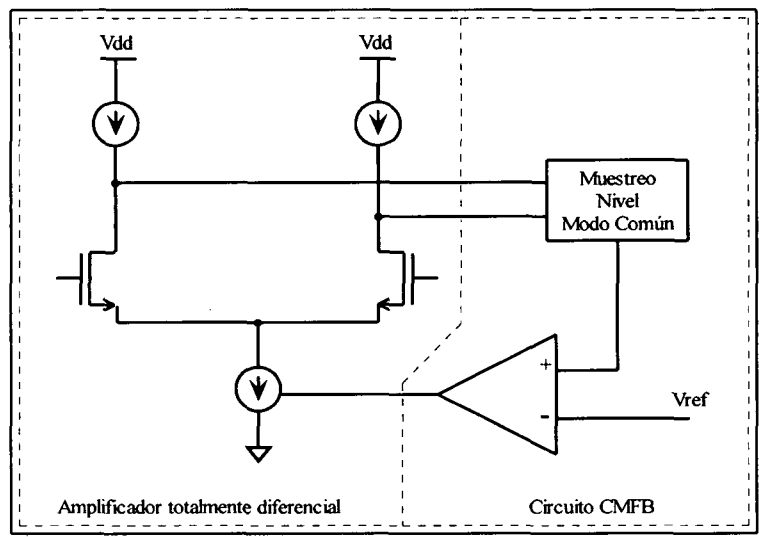


Figura 7.3. Esquema de funcionamiento del CMFB.

De la figura 7.3 se desprende que el circuito de CMFB tiene que presentar una alta impedancia de entrada para que su influencia en la señal de salida sea despreciable en comparación con la

impedancia de salida del amplificador. En la figura 7.4 se muestra el esquema de la etapa implementada en el diseño.

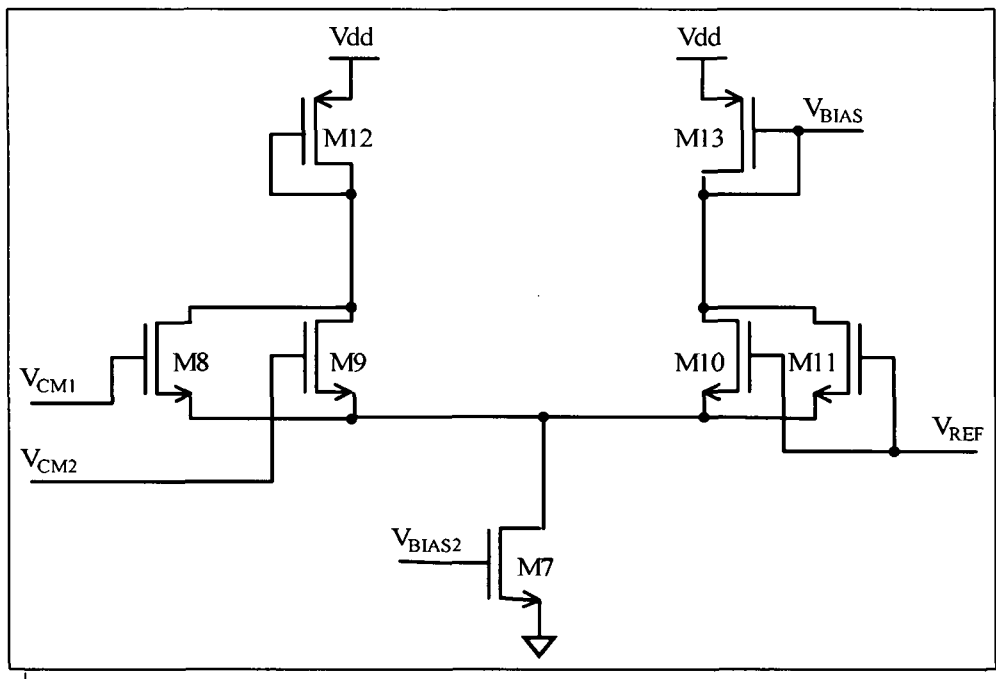


Figura 9.4. Esquemático del CMFB.

Buscando correspondencia entre el esquemático de la figura 7.4 y el diagrama de la figura 7.3, la red de muestreo de los niveles del modo común lo constituyen los transistores M8 y M9 y el comparador de las señales está constituido directamente por el amplificador diferencial. En este circuito, cuando se produce un aumento en el nivel del modo común en la salida del amplificador, aumenta la corriente por la rama de M12 y, en consecuencia, se produce una disminución de la corriente por la rama de M13. Teniendo en cuenta que la tensión en M10 y M11 está fijada por  $V_{REF}$ , para compensar la disminución de la corriente debe producirse una bajada de la tensión  $V_{BIAS}$ , que es la encargada de polarizar a los transistores M5 y M6 del amplificador, compensándose de esta forma el aumento del modo común.

Para el dimensionado de los transistores que forman parte del CMFB se procede de igual forma que en el caso de la etapa de entrada del amplificador. Dimensionando los transistores para una máxima excursión y teniendo en cuenta que la corriente por el transistor M7 es de 100  $\mu\text{A}$ , en la tabla 7.2 se muestra tanto el dimensionado como el nivel de polarización de cada uno de los transistores.

Tabla 7.2. Dimensionado del CMFB

Transistor	Tensión ( $V_{GS}$ )	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M7	0,8	20	0,6
M8-M9	1,2	1,35	1
M10 – M11	1,2	1,35	1
M12 – M13	1,4	4,55	1

## 7.4 Diseño de la etapa de salida

La etapa de salida del amplificador debe ser una etapa que presente un buen rango dinámico así como un ancho de banda suficiente para no interferir en la señal de salida. Teniendo en cuenta las condiciones impuestas, la etapa de salida elegida para la realización del diseño es la mostrada en la figura 7.5 [21].

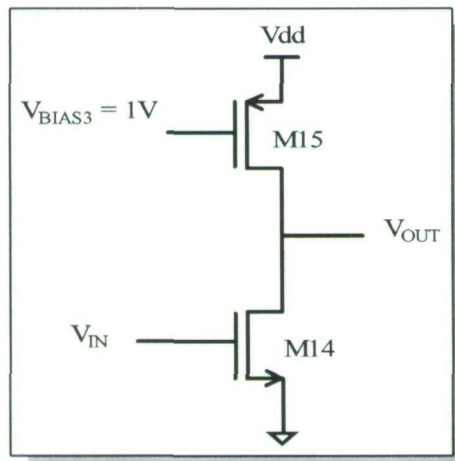


Figura 7.5. Etapa de salida del amplificador.

Al igual que en el caso del amplificador y el CMFB el dimensionado de los transistores que forman parte de la estructura se hace atendiendo a la excursión de salida del circuito. De esta forma en la tabla 7.3 se muestra la polarización de cada uno de los transistores teniendo en cuenta que la corriente que atraviesa la etapa es de  $200 \mu\text{A}$ .

Tabla 7.3. Dimensionado de la etapa de salida

Transistor	Tensión ( $V_{GS}$ )	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M14	2	1	0,35
M15	1	2	0,35

## 7.5 Simulaciones del amplificador

Una vez completado el proceso de diseño del amplificador debe comprobarse el correcto funcionamiento del mismo. De esta forma en la figura 7.6 se muestra una simulación en AC del amplificador en lazo abierto.

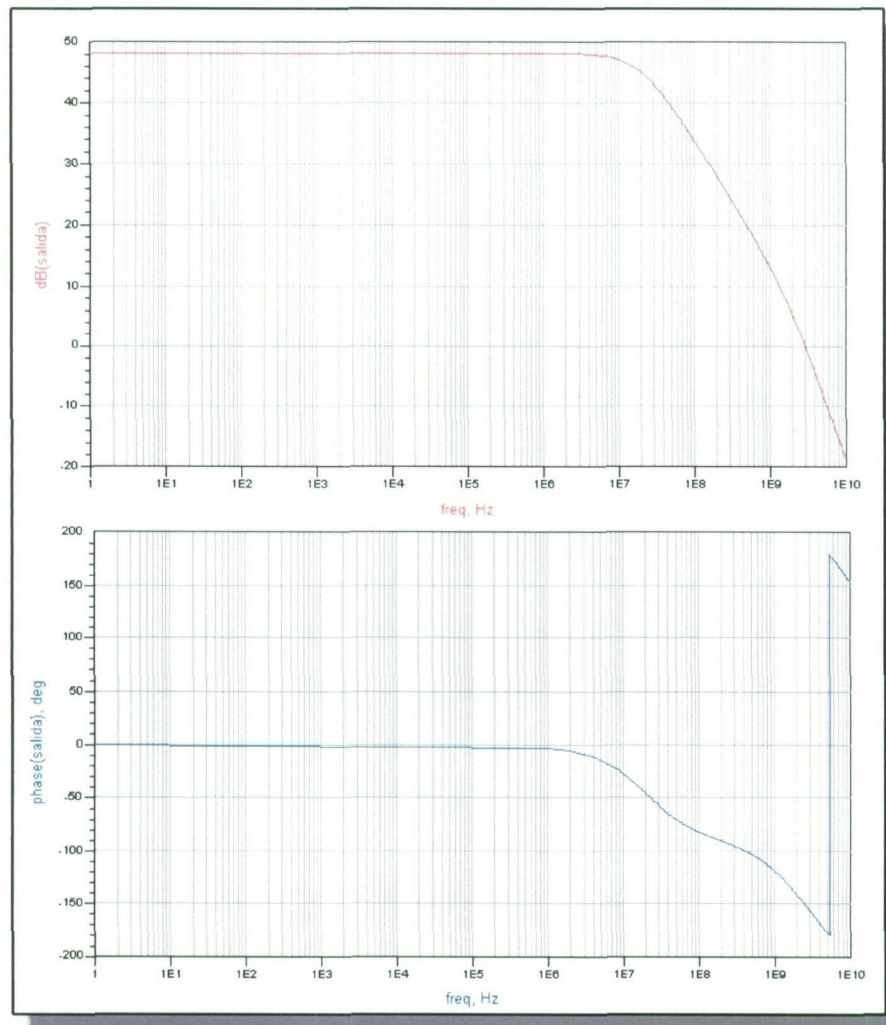
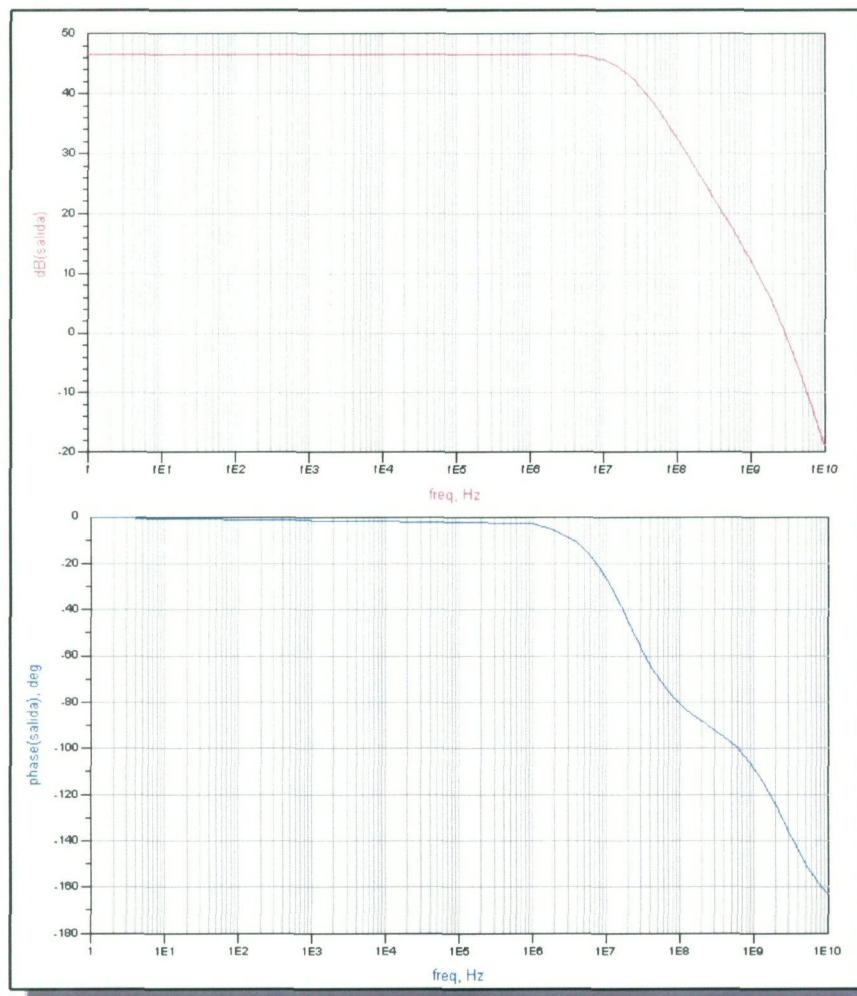


Figura 7.6. Amplificador completo en lazo abierto.

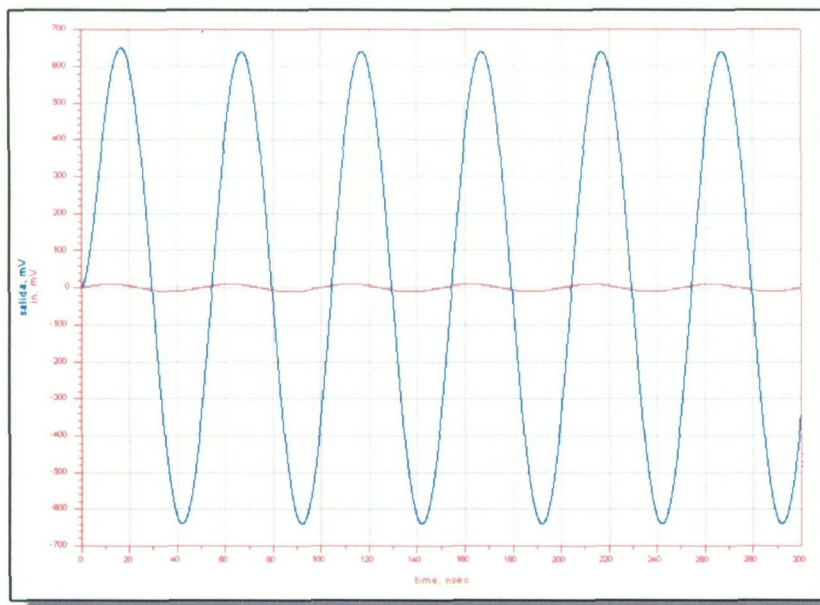
Como puede observarse en la figura 7.6, el amplificador presenta una ganancia en lazo abierto de unos 48 dB y un margen de fase de 35°, lo que significa que no va a ser necesaria la compensación de posibles inestabilidades del amplificador. En la figura 7.7 se muestra la respuesta del amplificador en lazo cerrado (el amplificador se ha realimentado con unas resistencias de 20 k $\Omega$ ).



**Figura 7.7. Respuesta del amplificador en lazo cerrado.**

Como se desprende de la figura 7.7, en lazo cerrado el amplificador presenta una ganancia de unos 46 dB y un margen de fase de unos 50° aproximadamente.

Una vez comprobada la respuesta en frecuencia del amplificador operacional tanto en lazo abierto como en lazo cerrado, en la figura 7.8 se muestra la respuesta transitoria del amplificador. Para la realización de la simulación se ha introducido una señal senoidal con una frecuencia de 20 MHz y una amplitud de 10 mV. A pesar de que la señal de entrada es muy pequeña se observa como a la salida del amplificador se obtiene una buena respuesta, consecuencia de la ganancia que presenta el circuito. Por otro lado, una señal de entrada de 10 mV es una señal de entrada grande para las potencias de entrada que se le van a introducir al amplificador, ya que la señal de entrada procede de la etapa de mezclado y tendrá una amplitud de unos pocos cientos de micro voltios.



**Figura 7.8. Respuesta transitoria del amplificador**

Para finalizar con las simulaciones del amplificador, en la tabla 7.4 se muestran los resultados obtenidos simulando el circuito con los diversos modelos para los transistores suministrados por AMS.

**Tabla 7.4. Simulaciones del amplificador con distintos modelos**

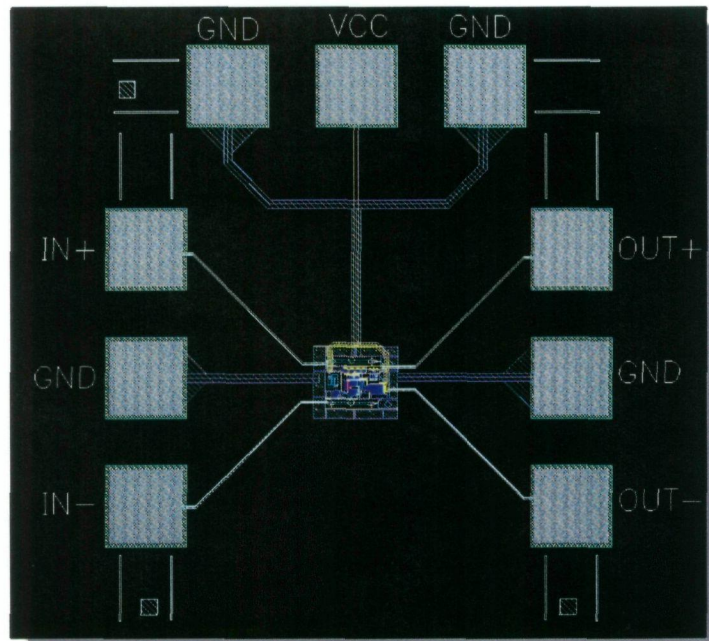
Simulaciones amplificador en lazo abierto			
Parámetros	Typical Mean	Worst Speed	Worst Power
Ganancia (dB)	48,8	53,66	45,67
Ancho de Banda (MHz)	20	18	25

Simulaciones amplificador en lazo cerrado			
Parámetros	Typical Mean	Worst Speed	Worst Power
Ganancia (dB)	43,34	46,75	44,21
Ancho de Banda (MHz)	23	21	22,5

## 7.6 *Layout* del amplificador

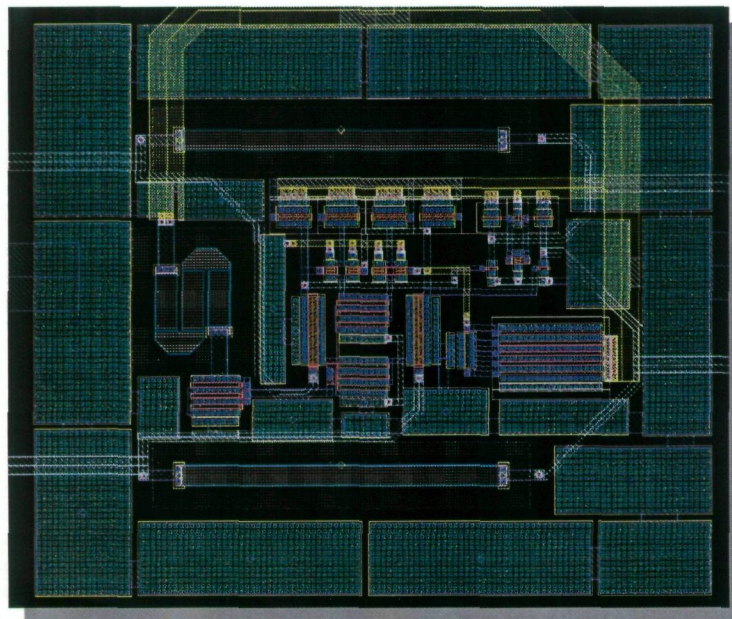
Una vez realizado el diseño y comprobado mediante simulaciones que es válido para la implementación, pasamos a la realización del *layout*. Este circuito presenta estructura diferencial y, por tanto, debemos tener especial cuidado en la realización del *layout* intentando que los componentes queden lo más próximos posible entre ellos para evitar diferencias grandes entre los diversos componentes. Este aspecto es si cabe más crucial en el diseño del *layout* del CMFB ya que es la parte encargada de la corrección de este tipo de fenómenos en el circuito. Una vez hechas estas consideraciones previas, en la figura 7.9 se muestra una visión

general del *layout* del amplificador. Nótese que la mayor parte del área está ocupada por las estructuras de medida aunque el núcleo del amplificador ocupa sólo  $4200 \mu\text{m}^2$ .



**Figura 7.9.** Vista general del layout del amplificador.

En la figura 7.10 se muestra un detalle del núcleo del amplificador. Puede observarse en el centro el conjunto del CMFB y de la etapa de entrada del amplificador. A la derecha de los mismos se encuentra la etapa de salida del circuito y la referencia de tensión que establece el nivel de tensión de modo común. Finalmente a la derecha puede observarse el espejo de corriente.

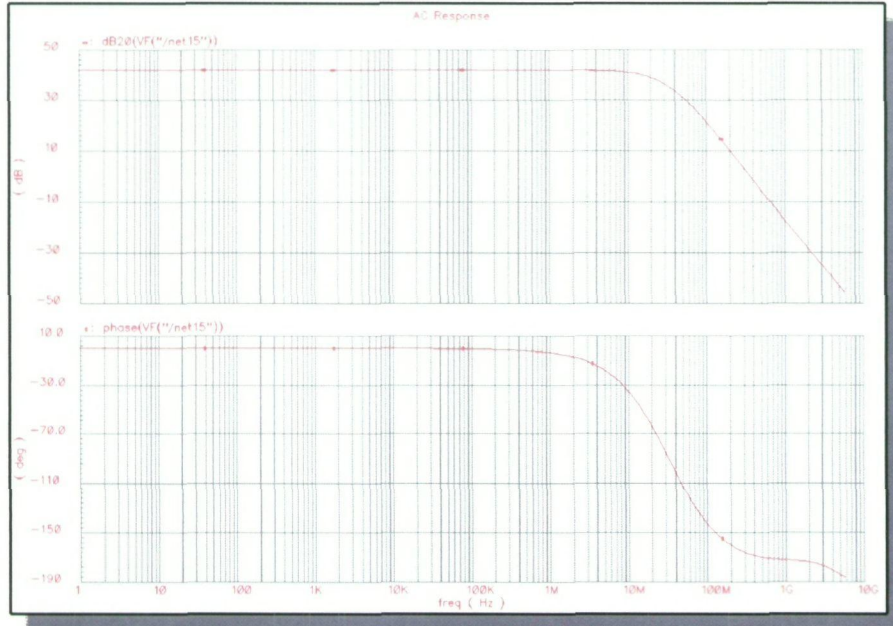


**Figura 7.10.** Detalle del núcleo del amplificador.



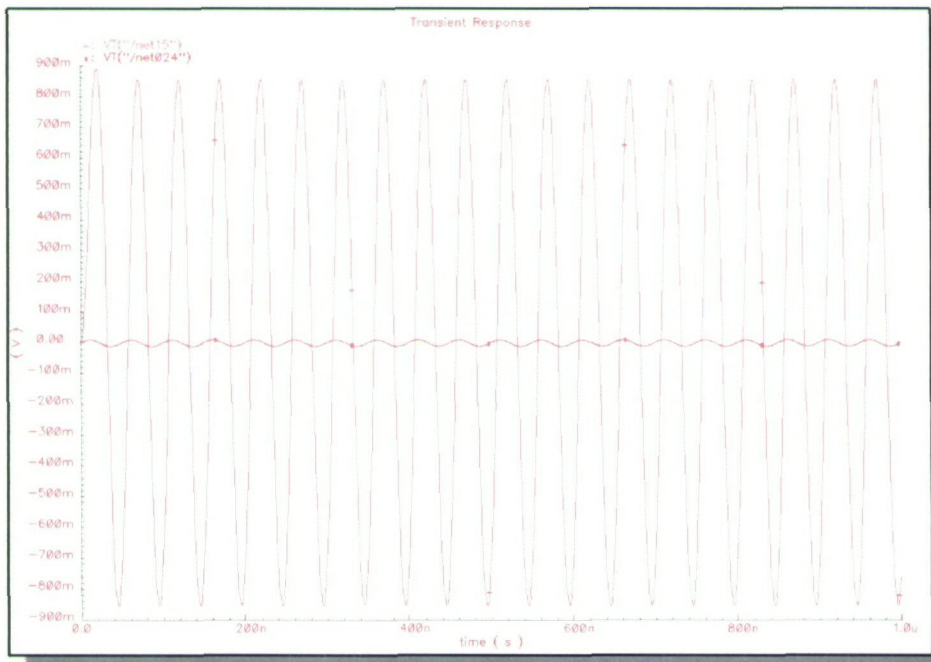
## 7.7 Simulaciones *Post-Layout*

Con el *layout* realizado, sólo resta comprobar el correcto funcionamiento del mismo. Para ello en la figura 7.11 se muestra la respuesta en frecuencia del amplificador en lazo cerrado.



**Figura 7.11.** Respuesta en frecuencia del amplificador.

Como puede observarse en la figura 7.11, en la simulación *post-layout* el amplificador presenta una respuesta muy similar a las obtenidas anteriormente a nivel de esquemático. En la figura 7.12 se muestra la simulación en régimen transitorio del amplificador.



**Figura 7.12.** Respuesta transitoria del amplificador.

Para finalizar con las simulaciones del amplificador, en la tabla 7.5 se muestran los resultados obtenidos tanto de ganancia como de ancho de banda considerando las tolerancias de las resistencias implicadas el diseño.

**Tabla 7.5. Influencia de la tolerancia de las resistencias**

<b>Resistencia de Polarización</b>			
Tolerancia	Valor( $\Omega$ )	Ganancia (dB)	Ancho de Banda (MHz)
-25%	11250	40	25
+25%	18750	43,06	20,22
<b>Resistencia de Realimentación</b>			
Tolerancia	Valor( $\Omega$ )	Ganancia (dB)	Ancho de Banda (MHz)
-25%	15000	41,38	23
+25%	25000	33,25	25

## 7.8 Medida del amplificador operacional

Después de haber enviado a fabricación el diseño del amplificador y recibidas las muestras del mismo (ver fotografías A.1 y A.6 del anexo), se puede proceder a la realización de la medida. Para medir el amplificador operacional se emplearon los siguientes elementos:

- Estación de puntas Analytical Probe Station SUMMIT 9000 de Cascade Microtech con un microscopio óptico OLYMPUS SZ-CTV.
- Fuente de alimentación Hewlett Packard, Dual Output Power Supply, E3620A.
- Osciloscopio Agilent serie 600 modelo DS06032A.
- Generador de funciones Agilent 33220A
- 2 puntas de medida SGS de Cascade Microtech ACP40D-W SGS-150.
- 1 punta de medida GSG de Cascade Microtech ACP40D-W GSG-150.
- Cables DC y adaptadores SMA-BNC.
- Codos de conexión.

### 7.8.1 Metodología

Para realizar la medida del amplificador operacional se debe conectar el generador de funciones a la entrada de señal del amplificador, pero teniendo en cuenta que la ésta debe convertirse en una señal diferencial y con una tensión en modo común de 2V. En la figura 7.13 se muestra el diagrama de montaje para la medida del amplificador operacional (ver fotografías A.7, A.8 y A.9 del anexo).

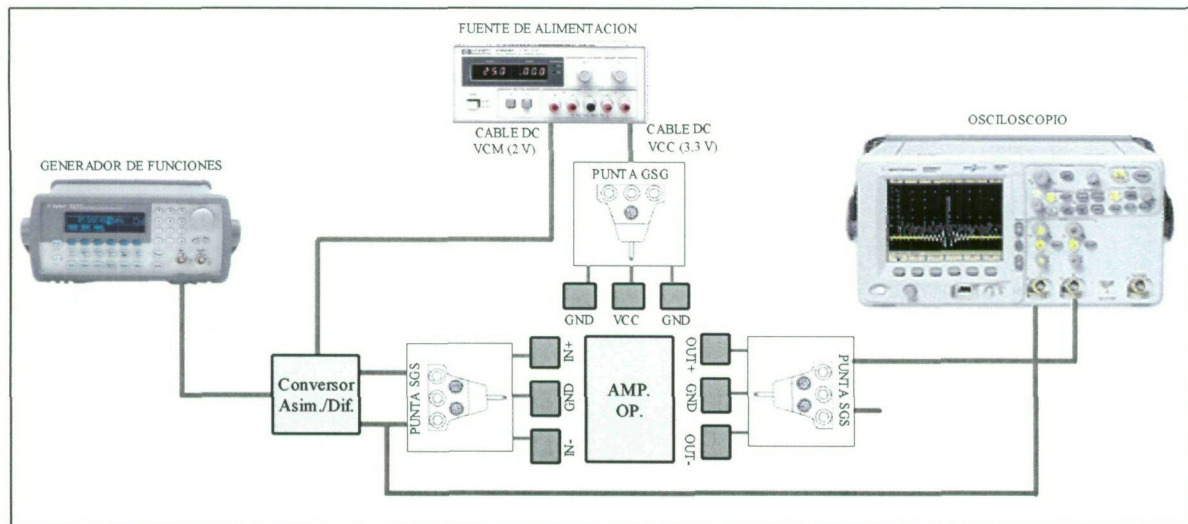


Figura 7.13. Esquema de montaje para la medida del amplificador operacional.

El mayor problema a la hora de medir el amplificador operacional es la conversión de la señal de entrada de modo asimétrico a modo diferencial y añadirle la tensión en modo común. Para la adaptación de señales se ha empleado el circuito externo denominado “conversor Asim/Dif” mostrado en la figura 7.14. Este circuito está compuesto por un amplificador diferencial con entrada asimétrica y salida diferencial con una carga resistiva para poder modificar de esta forma la ganancia del mismo. A la salida del amplificador diferencial se ha añadido un desplazador de nivel constituido a base de elementos pasivos que introduce la señal en modo común en el circuito.

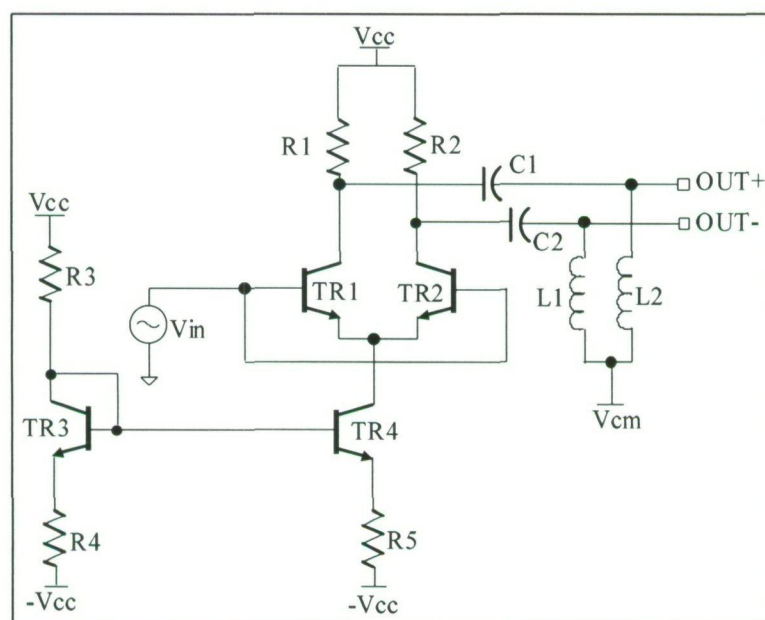


Figura 7.14. Circuito de adaptación de señal.

En la figura 7.15 se muestra la simulación obtenida después de simular el circuito de la placa de adaptación de señal. Como puede observarse el circuito presenta unas pérdidas importantes a muy baja frecuencia (entre 0 y 10 Hz), esto es debido a la bobina empleada en la salida para la inserción de la tensión en modo común ya que a muy baja frecuencia se comporta como un cortocircuito. A partir de 10 Hz aproximadamente, el circuito presenta una ganancia de unos 3 dB hasta una frecuencia de 50 MHz, por lo que el circuito es perfectamente válido para la realización de la medida.

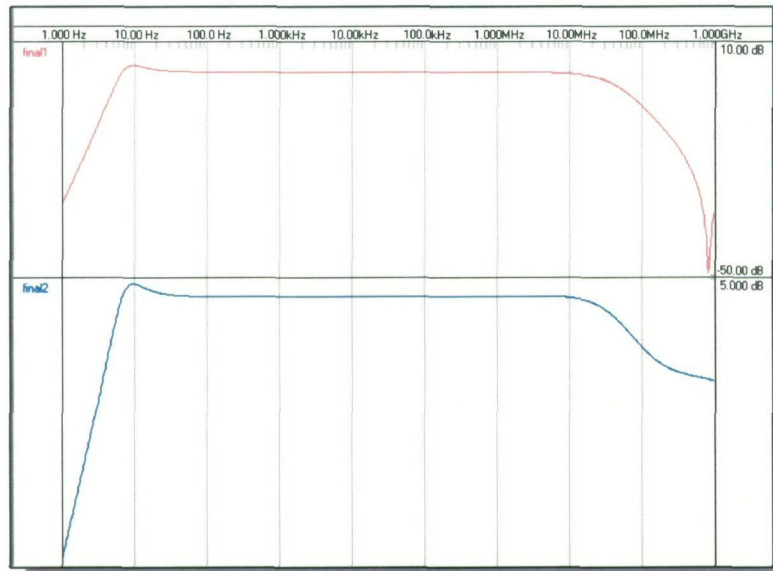


Figura 7.15. Respuesta del circuito de adaptación de señal.

Para finalizar con el circuito de adaptación de señales, en la figura 7.16 se muestra una fotografía de la placa, así como la identificación de cada una de sus partes.

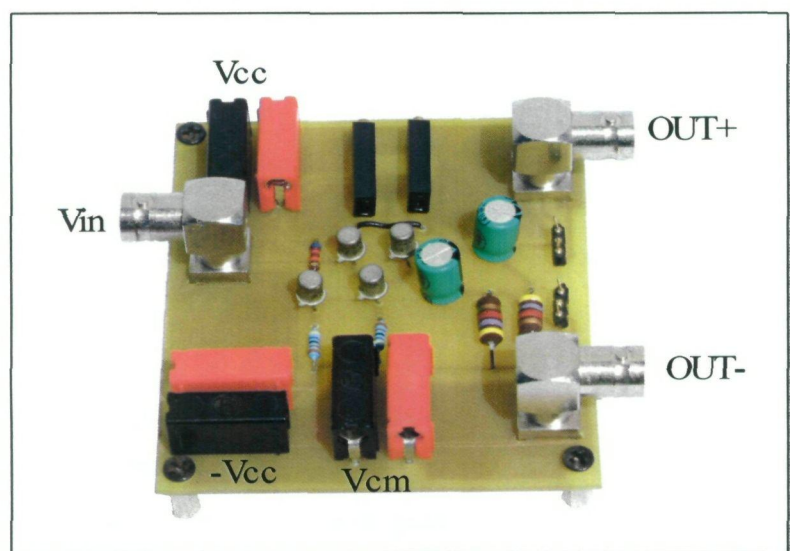


Figura 7.16. Placa de adaptación de señal.

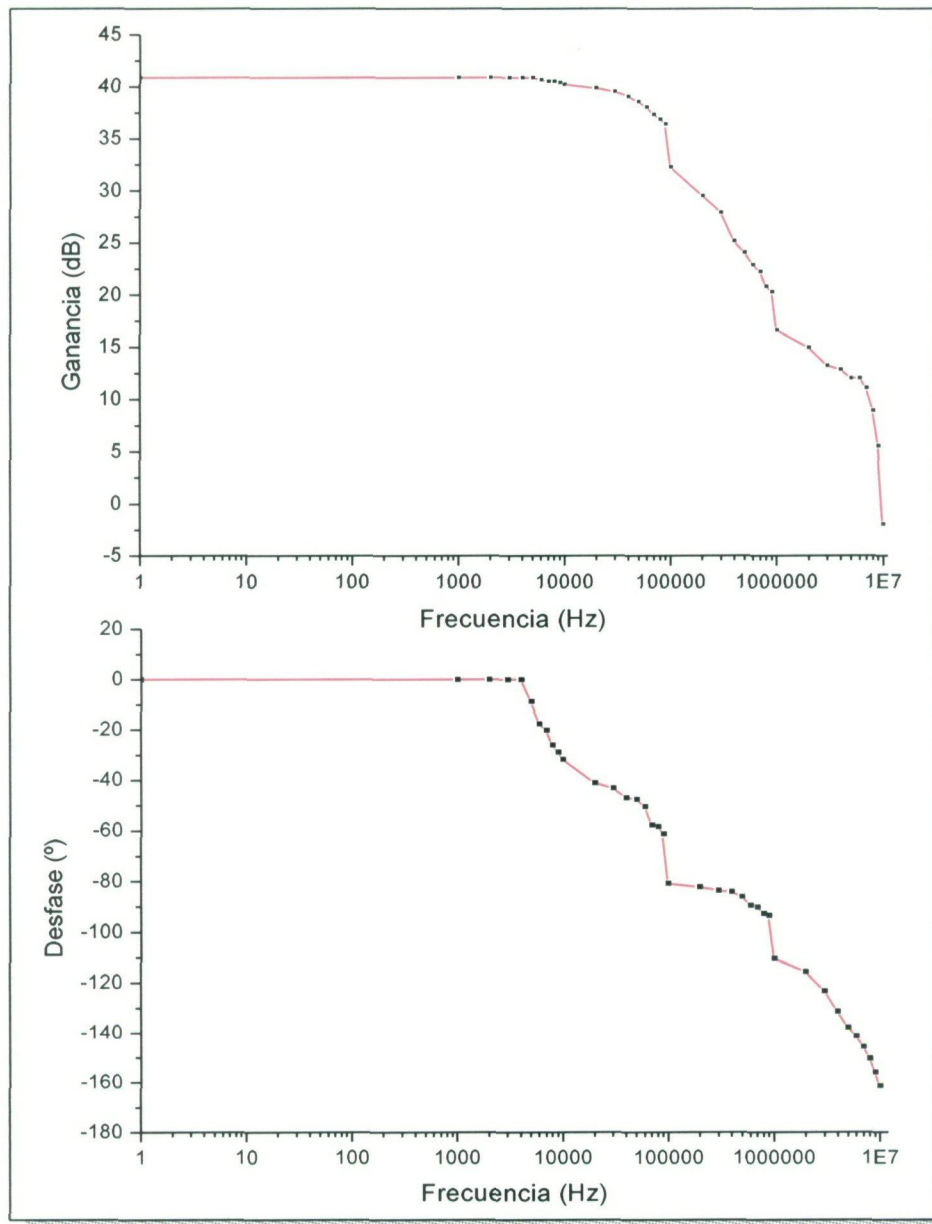
## 7.8.2 Resultados de la medida del amplificador operacional

En la tabla 7.6 se muestran los resultados obtenidos de la medida del amplificador operacional.

Tabla 7.6. Resultados de la medida del amplificador operacional

Frecuencia (Hz)	Ganancia (Vo/Vi)	Ganancia (dB)	Desfase ( $^{\circ}$ )
1,00E+03	110,80	40,89	0,00
2,00E+03	110,80	40,89	0,00
3,00E+03	110,80	40,89	0,00
4,00E+03	111,00	40,91	0,00
5,00E+03	110,80	40,89	0,00
6,00E+03	110,80	40,89	-8,64
7,00E+03	108,00	40,67	-17,64
8,00E+03	106,20	40,52	-20,16
9,00E+03	106,20	40,52	-25,92
1,00E+04	105,00	40,42	-28,80
2,00E+04	102,60	40,22	-31,68
3,00E+04	98,80	39,90	-41,04
4,00E+04	95,00	39,55	-43,20
5,00E+04	90,00	39,08	-46,80
6,00E+04	85,00	38,59	-47,52
7,00E+04	80,00	38,06	-50,40
8,00E+04	73,80	37,36	-57,60
9,00E+04	70,00	36,90	-58,32
1,00E+05	66,20	36,42	-61,20
2,00E+05	41,20	32,30	-80,64
3,00E+05	30,00	29,54	-82,08
4,00E+05	25,00	27,96	-83,52
5,00E+05	18,20	25,20	-84,00
6,00E+05	16,00	24,08	-86,00
7,00E+05	14,00	22,92	-89,30
8,00E+05	13,00	22,28	-90,10
9,00E+05	11,00	20,83	-92,60
1,00E+06	10,40	20,34	-93,40
2,00E+06	6,80	16,65	-110,20
3,00E+06	5,60	14,96	-115,50
4,00E+06	4,60	13,26	-123,20
5,00E+06	4,40	12,87	-131,20
6,00E+06	4,00	12,04	-137,60
7,00E+06	4,00	12,04	-141,10
8,00E+06	3,60	11,13	-145,60
9,00E+06	2,80	8,94	-150,30
1,00E+07	1,90	5,58	-155,70
1,10E+07	0,80	-1,94	-161,20

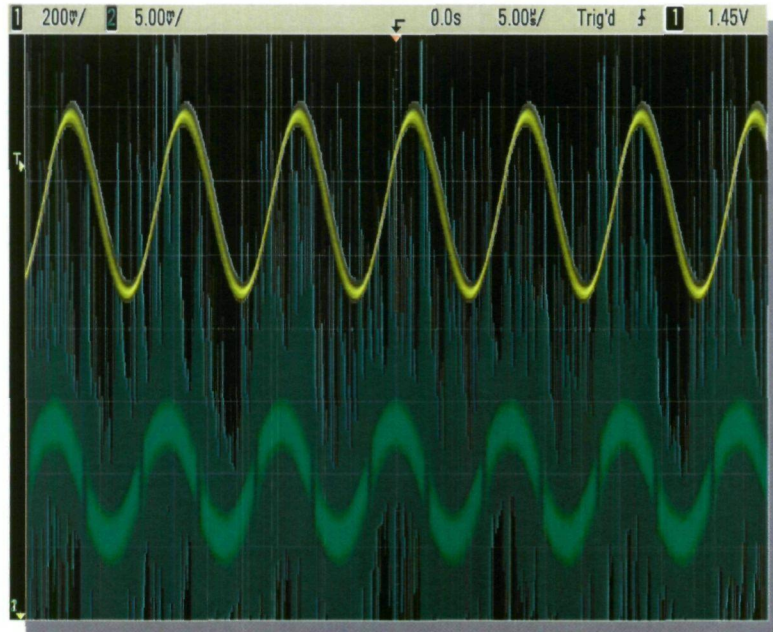
Representando gráficamente los datos mostrados en la tabla 7.6 se obtienen la figura 7.17, donde puede verse la respuesta en frecuencia obtenida después de realizar la medida.



**Figura 7.17. Respuesta en frecuencia del amplificador operacional.**

Como puede observarse en la figura 7.17 la ganancia del amplificador esta en torno a los 40 dB y tiene un ancho de banda a 3 dB de unos 800 KHz. Por otro lado puede observarse como cuando la ganancia llega a cero (en torno a los 10 MHz) la fase del amplificador esta todavía en torno a los 150°, estableciéndose así un margen de fase de unos 30°.

Para finalizar con la medida del amplificador operacional, en la figura 7.19 se muestra una captura de pantalla del osciloscopio donde se observa como efectivamente el amplificador está amplificando la señal de entrada.



**Figura 7.19. Respuesta transitoria del amplificador.**

Como se ha podido comprobar a lo largo de la medida, el amplificador operacional funciona ya que se ha obtenido una ganancia muy similar a la obtenida en simulación. A pesar de eso, el ancho de banda obtenido es muy inferior al simulado, por lo que sería conveniente revisar nuevamente el diseño para determinar la causa de esa reducción del ancho de banda.

## 7.9 Conclusiones

A lo largo de este capítulo se ha explicado el diseño del amplificador operacional para compensar las pérdidas introducidas por el mezclador pasivo. Partiendo desde simulaciones a nivel de esquemático se ha realizado el *layout* del circuito y después de su fabricación se ha procedido a la medida del mismo. En la tabla 7.7 se muestra la comparativa entre los resultados obtenidos en simulación y medida.

**Tabla 7.7. Comparativa entre Simulación y medida**

Parámetros	Simulación	Medida
Ganancia (dB)	43.34	40,89
Ancho de Banda (MHz)	23	0,7

De la tabla 7.7 se desprende que a pesar de que el amplificador está funcionando, las prestaciones del mismo no son las obtenidas en la simulación. A lo largo del próximo capítulo se procederá a la detección y corrección de los errores que presenta el amplificador operacional.



# CAPITULO 8

## Rediseño del amplificador operacional

### 8.1 Introducción

Al finalizar el pasado capítulo se llegó a la conclusión de que, a pesar del correcto funcionamiento del amplificador operacional, el ancho de banda obtenido no era el esperado. Por esa razón, a lo largo de este capítulo se determinará el motivo de la reducción del ancho de banda y se procederá a rediseñar el amplificador para intentar mejorar las prestaciones obtenidas con el anterior diseño.

### 8.2 Detección de errores

Como se vio durante las medidas del amplificador operacional, el valor de la ganancia está muy próximo al obtenido mediante simulaciones, en cambio el ancho de banda obtenido es muy inferior al de las simulaciones. En la figura 8.1 se muestra el esquemático empleado para realizar la simulación del amplificador operacional. Puede observarse como en la salida se ha empleado, al igual que en el caso del primer mezclador, una fuente de tensión dependiente de tensión para realizar la conversión de la señal de salida de modo diferencial a modo asimétrico.

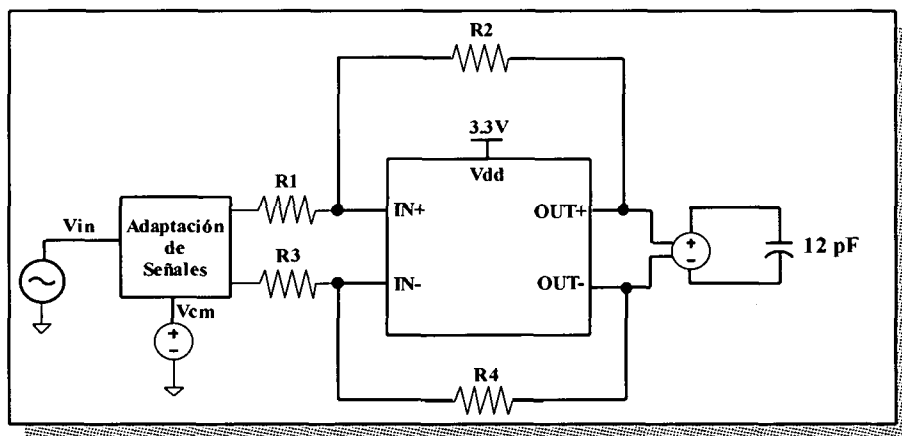


Figura 8.1. Esquemático empleado para la simulación.

Para la medida del amplificador se ha utilizado un osciloscopio, con una impedancia de entrada de aproximadamente  $1\text{ M}\Omega$  pero además de esa impedancia resistiva también tiene asociada una capacidad en paralelo de  $12\text{ pF}$  tal como se muestra en la figura 8.2.

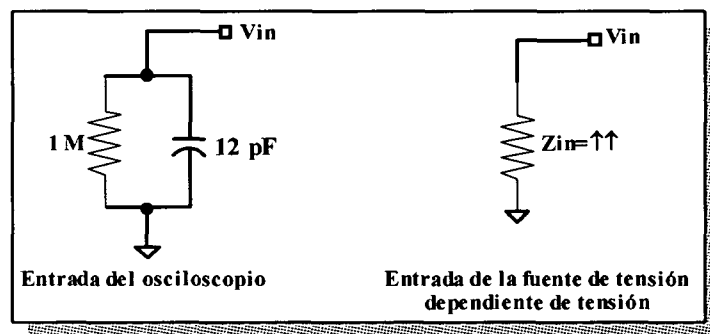


Figura 8.2. Modelo de la entrada del osciloscopio.

A partir de la figura 8.2, comparando el modelo de la entrada del osciloscopio con el modelo de la entrada de la fuente de tensión dependiente de tensión, puede observarse como la entrada del osciloscopio tiene una limitación de ancho de banda debido a la capacidad que a alta frecuencia se convierte en un cortocircuito.

Para comprobar si efectivamente el problema del amplificador es debido a la fuente de tensión controlada por tensión, se ha procedido a simular el amplificador sin dicha fuente y añadiendo en la salida el modelo equivalente de la entrada del osciloscopio. Los resultados que se obtienen se muestran en la figura 8.3.

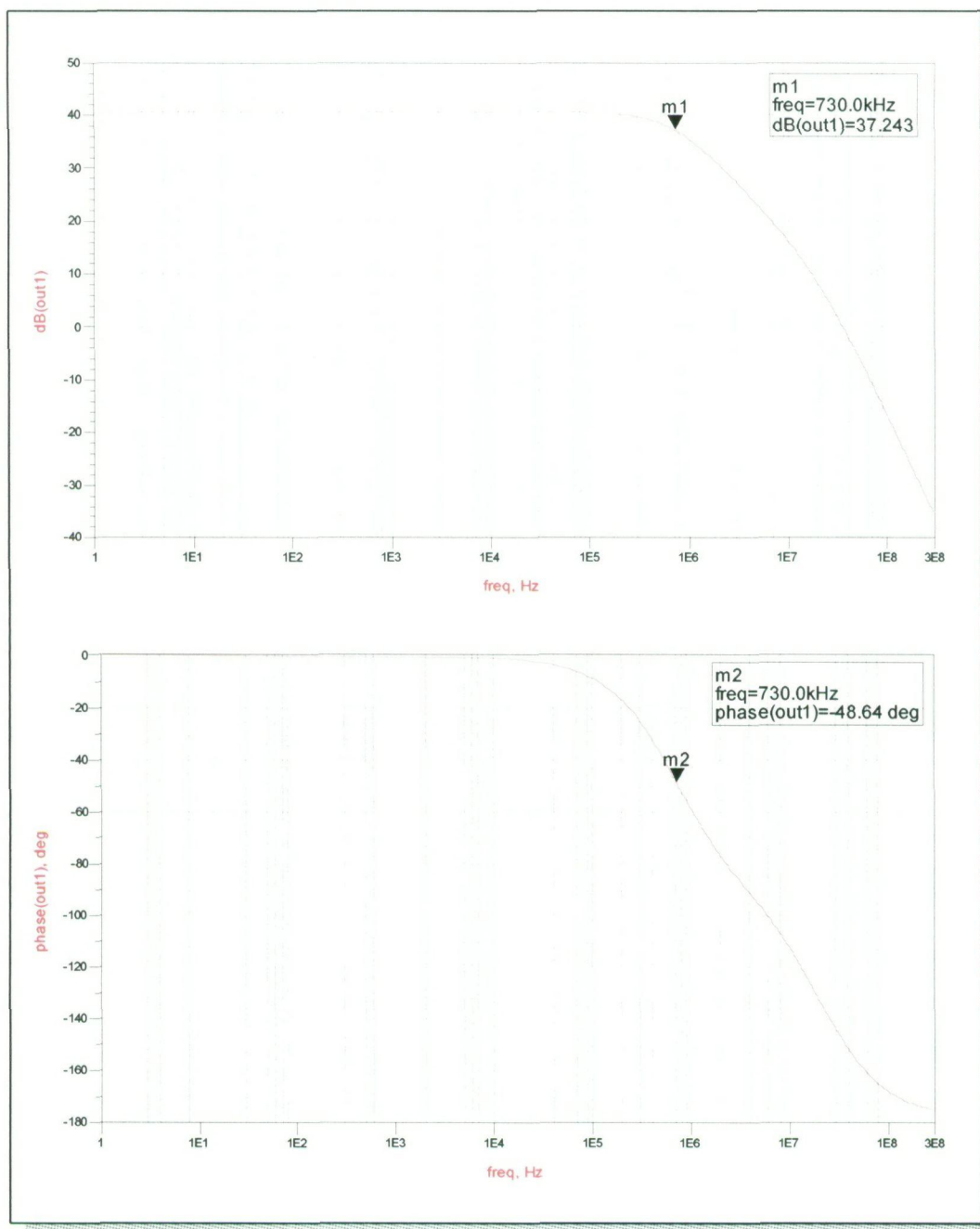


Figura 8.3. Respuesta en frecuencia del amplificador.

Como puede observarse en la figura 8.3, la ganancia del amplificador está en torno a los 40 dB tal como se obtuvo a través de la medida y el ancho de banda es de unos 730 KHz, valor muy próximo al medido. Por otro lado, la fase del amplificador también es muy similar a la obtenida en la medida.

A la vista de los resultados anteriores se ha comprobado como efectivamente el problema del amplificador operacional es debido al uso de la fuente de tensión dependiente de tensión en la simulación. En los siguientes apartados se procederá al rediseño del amplificador operacional para intentar aumentar el ancho de banda del mismo. Al igual que en el capítulo anterior se comenzará diseñando la etapa de entrada, para seguir con el diseño del CMFB y de la etapa de salida del amplificador.

### 8.3 Etapa de entrada

En la figura 8.5 se muestra la etapa de entrada del amplificador operacional. Como puede observarse la etapa empleada es la misma que se utilizó en el diseño anterior formado por un par diferencial con cargas activas.

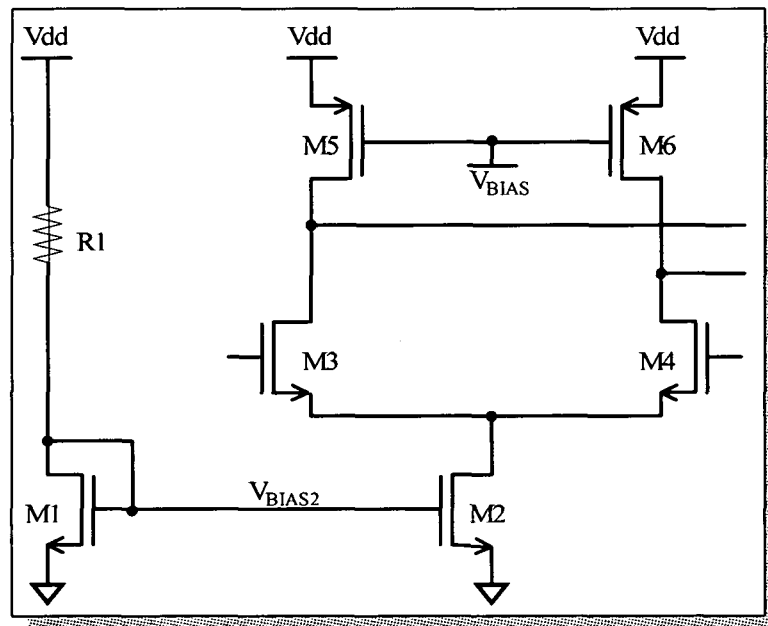


Figura 8.5. Etapa de entrada del amplificador.

Siguiendo el mismo proceso que en el caso del anterior diseño y teniendo en cuenta que se ha hecho circular una corriente de  $30 \mu\text{A}$  a través de la referencia de tensión y una corriente de  $1 \text{ mA}$  a través de la rama principal, en la tabla 8.1 se muestra las dimensiones de los transistores de la etapa principal.

Tabla 8.1. Dimensionado de la etapa de entrada

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M1	2	0,6
M2	90	0,6
M3 – M4	14,5	2
M5 – M6	4,55	1

## 8.4 Diseño de CMFB

El circuito de realimentación del modo común (CMFB) es fundamental en el diseño del amplificador operacional ya que mantiene al par diferencial correctamente polarizado y evita que se produzcan desajustes entre las dos ramas del diferencial. La estructura empleada para el CMFB es la misma que se utilizó en el diseño anterior tal como se muestra en la figura 8.6.

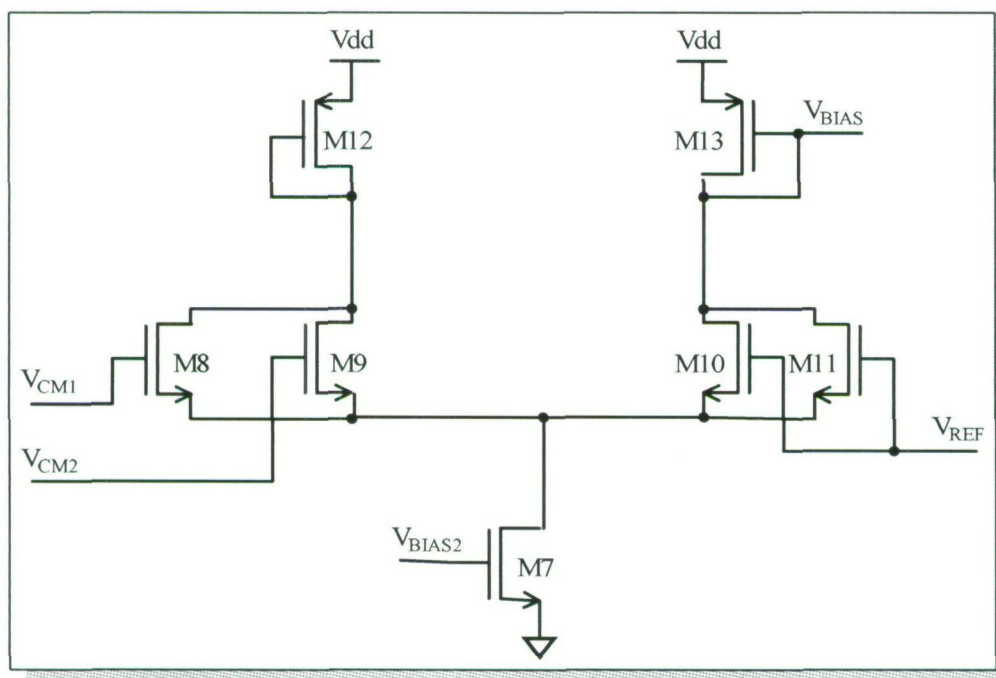


Figura 8.6. Esquemático del CMFB.

En la tabla 8.2 se muestra el dimensionado de los transistores que constituyen la etapa de realimentación del modo común.

Tabla 8.2. Dimensionado del CMFB

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M7	8,55	0,6
M8-M9	1,15	1
M10 – M11	1,15	1
M12 – M13	0,85	1

## 8.5 Diseño de la etapa de salida

La etapa de salida del amplificador debe tener un ancho de banda y un rango dinámico que no interfiera con la señal procedente de la etapa de entrada. En la figura 8.7 se muestra el esquemático de la etapa de salida del amplificador operacional.

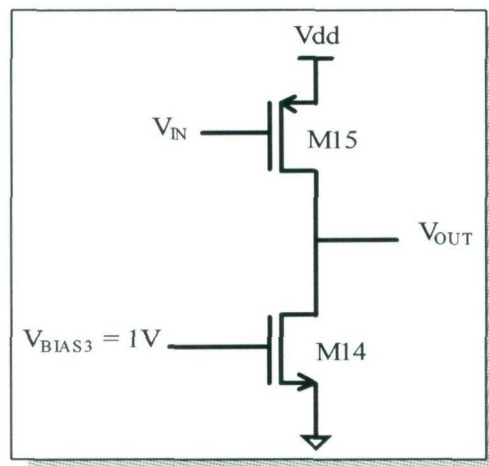


Figura 8.7. Etapa de salida del amplificador.

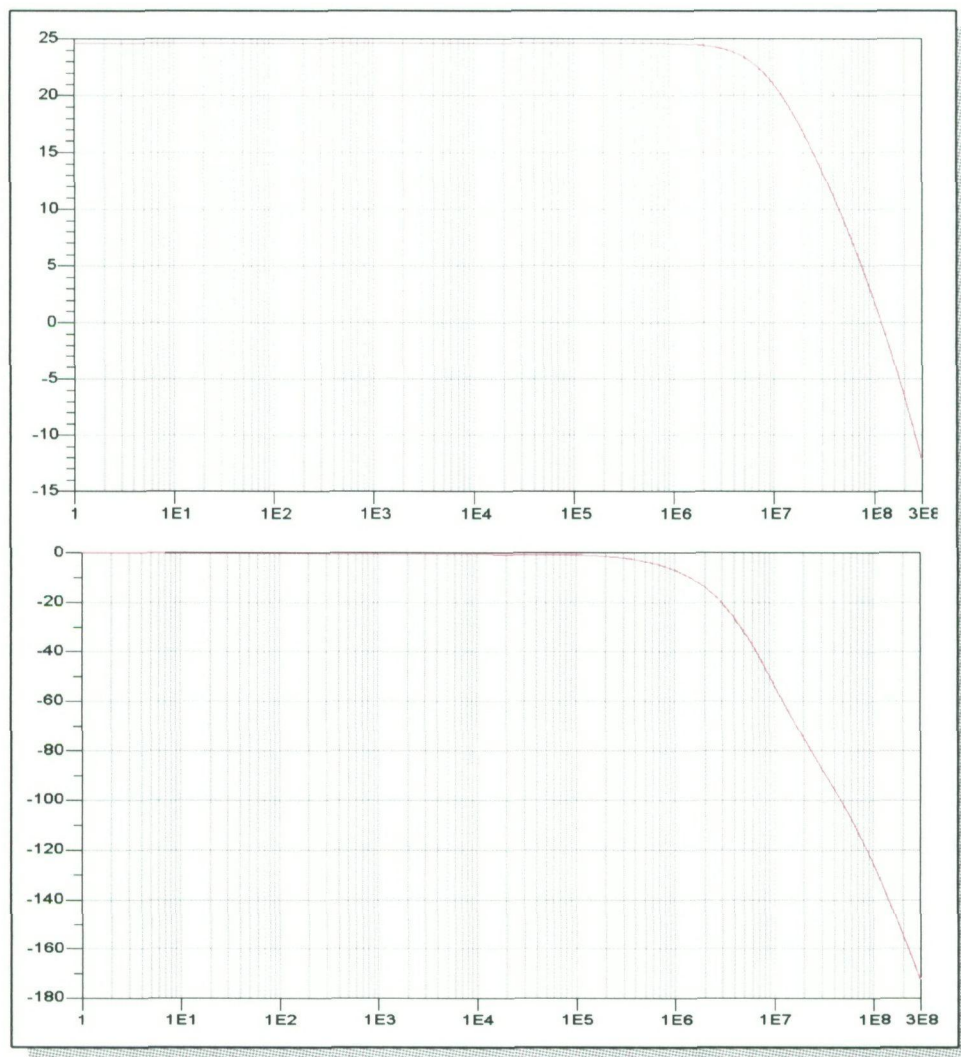
Al igual que con las etapas anteriores se debe llevar a cabo el dimensionado de los transistores en función de la polarización de los mismos. En la tabla 8.3 se muestra el resultado de este proceso para los transistores de la etapa de salida.

Tabla 8.3. Dimensionado de la etapa de salida

Transistor	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M14	5	0,35
M15	20	0,35

## 8.6 Simulaciones del amplificador

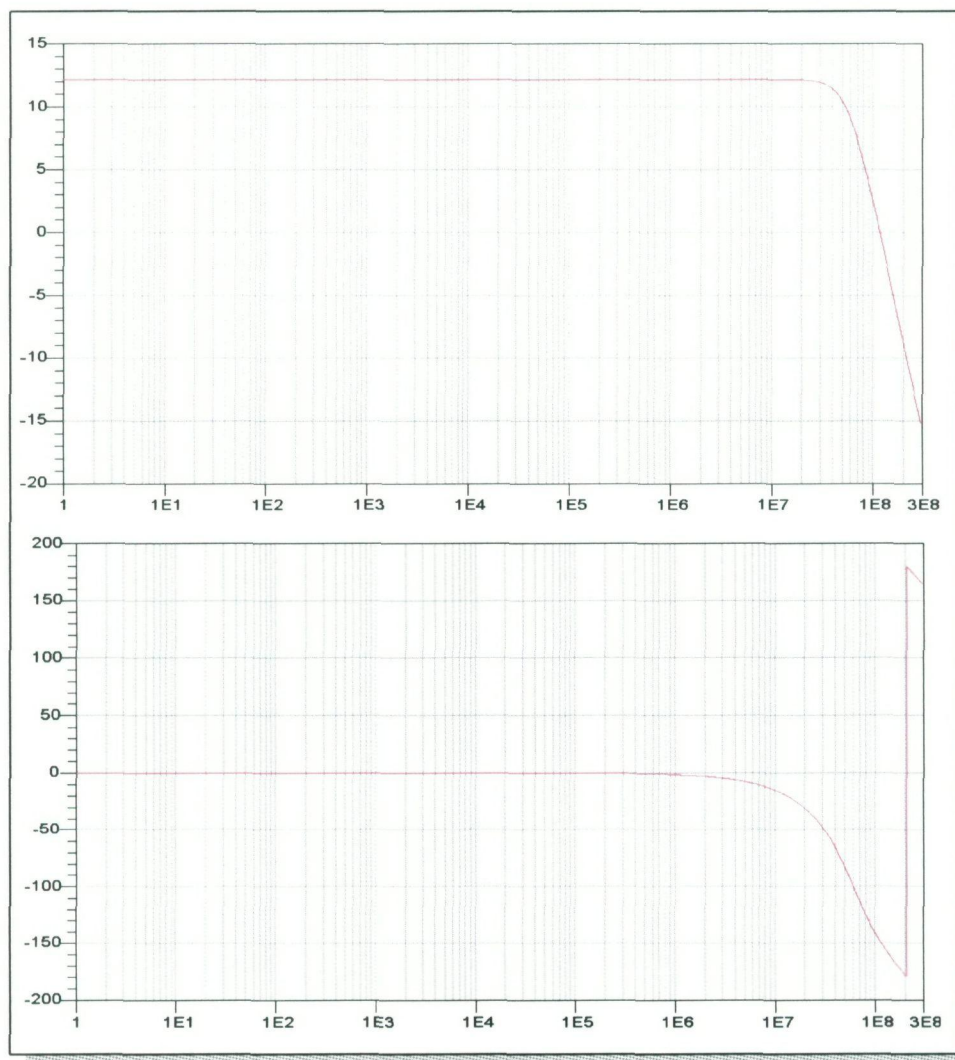
Una vez completado el proceso de rediseño de las distintas etapas del amplificador, se debe comprobar el correcto funcionamiento del mismo. De esta forma en la figura 8.8 se muestra la respuesta en frecuencia del amplificador en lazo abierto.



**Figura 8.8. Respuesta en lazo abierto del amplificador.**

Como puede observarse en la figura 8.8, el amplificador presenta una ganancia en lazo abierto de unos 25 dB y un margen de fase de  $40^\circ$ , lo que significa que no será necesaria la compensación de posibles inestabilidades del amplificador. Comparando la respuesta de este amplificador con el anterior, puede observarse como la ganancia del anterior diseño es superior a la obtenida con el presente diseño. Esto es debido a que para poder aumentar el ancho de banda del amplificador es necesario reducir la ganancia del mismo.

Una vez comprobado el funcionamiento del amplificador en lazo abierto, en la figura 8.9 se muestra la respuesta del amplificador en lazo cerrado. Para realizar dicha simulación se ha realimentado el amplificador mediante una estructura no inversora, realimentando con unas resistencias de  $2\text{ K}\Omega$ .



**Figura 8.9. Respuesta del amplificador en lazo cerrado.**

Como puede observarse, en lazo cerrado el amplificador operacional presenta una ganancia de unos 12 dB, un ancho de banda de unos 40 MHz y un margen de fase de  $30^\circ$ .

Otro parámetro importante a la hora de diseñar circuitos analógicos es el aporte de ruido, por esta razón, en la figura 8.10 se muestra la simulación de ruido del amplificador. Puede observarse como el amplificador presenta una gran cantidad de ruido a baja frecuencia. Este ruido a baja frecuencia no es otro que el denominado ruido *Flicker*. A pesar del aporte de ruido



a baja frecuencia en la banda comprendida entre los 10 y los 30 MHz el aporte de ruido es relativamente bajo.

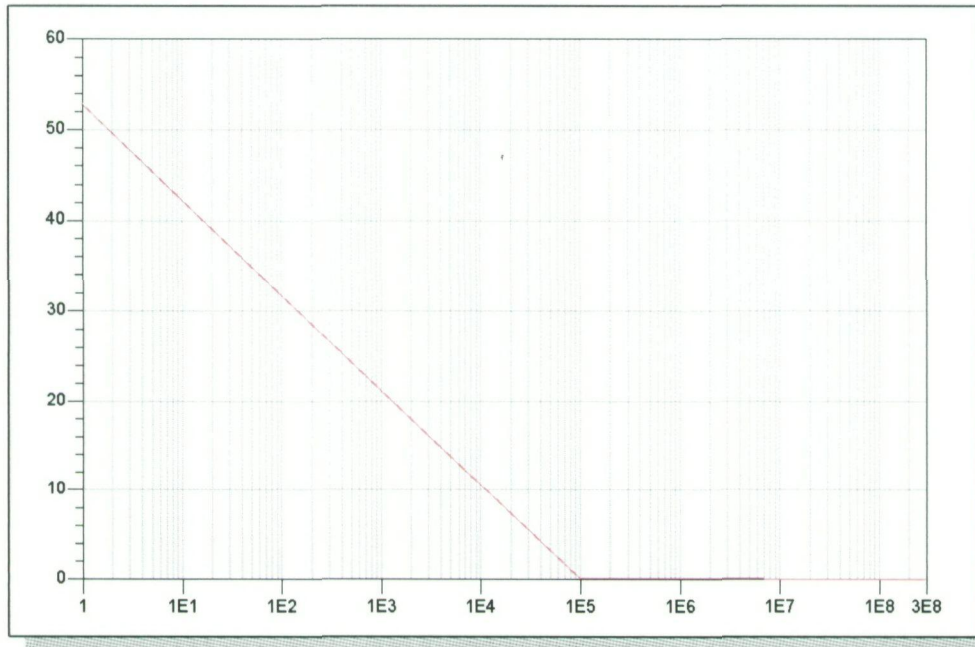


Figura 8.10. Ruido del amplificador.

Concluido con el diseño a nivel de esquemático del amplificador operacional en la tabla 8.4 se muestra un resumen de las especificaciones obtenidas.

Tabla 8.4. Simulaciones a nivel de esquemático del amplificador

Parámetros	Lazo abierto	Lazo cerrado, 2K $\Omega$
Ganancia (dB)	24,63	12,50
Ancho de Banda (MHz)	8,5	59,8
Frec. de corte (MHz)	87,7	117,6
Margen de fase (°)	40	29,41
Consumo (mW)	7,85	10,89

## 8.7 *Layout* del amplificador

Como se comprobó en la sección anterior, el nuevo diseño que se ha realizado es válido para su implementación y por tanto puede pasarse al diseño del *layout*. Como se ha comentado anteriormente, este circuito presenta una estructura diferencial, por lo que se debe prestar especial atención a la hora de realizar el *layout*, intentando que sea lo más simétrico posible para evitar que debido a las dispersiones del proceso tecnológico aparezcan diferencias de funcionamiento entre las dos ramas de la etapa diferencial. Una vez realizado el *layout*, en la figura 8.11 se muestra una vista general del mismo. Nótese como la mayor parte del área total

esta formada por los *pads* de interconexión, ocupando el núcleo del amplificador un área total de unas  $4500 \mu\text{m}^2$ .

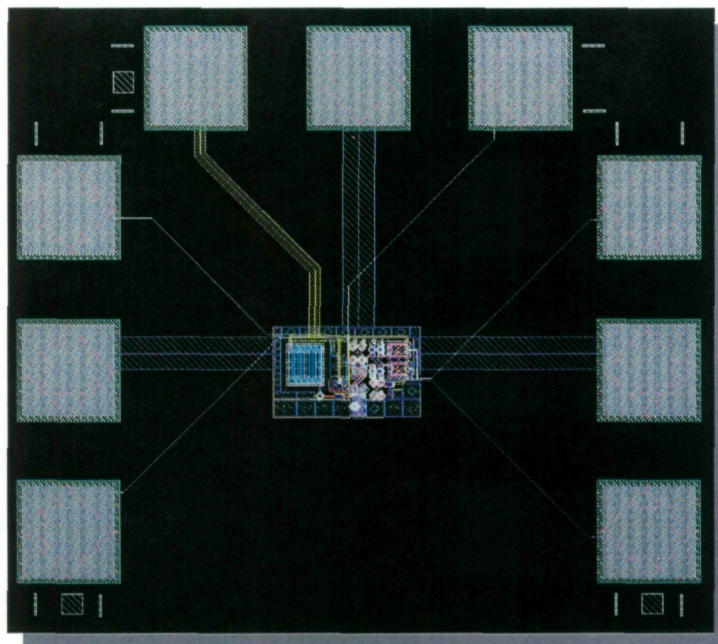


Figura 8.11. Vista general del *layout*.

En la figura 8.12 se muestra un detalle del núcleo del amplificador. Puede observarse en el centro el conjunto del CMFB y de la etapa de entrada del amplificador, donde se ha empleado la técnica del centroide común para evitar problemas debido a las dispersiones tecnológicas [29]. A la derecha de los mismos se encuentra la etapa de salida del circuito y a la izquierda puede observarse el espejo de corriente.

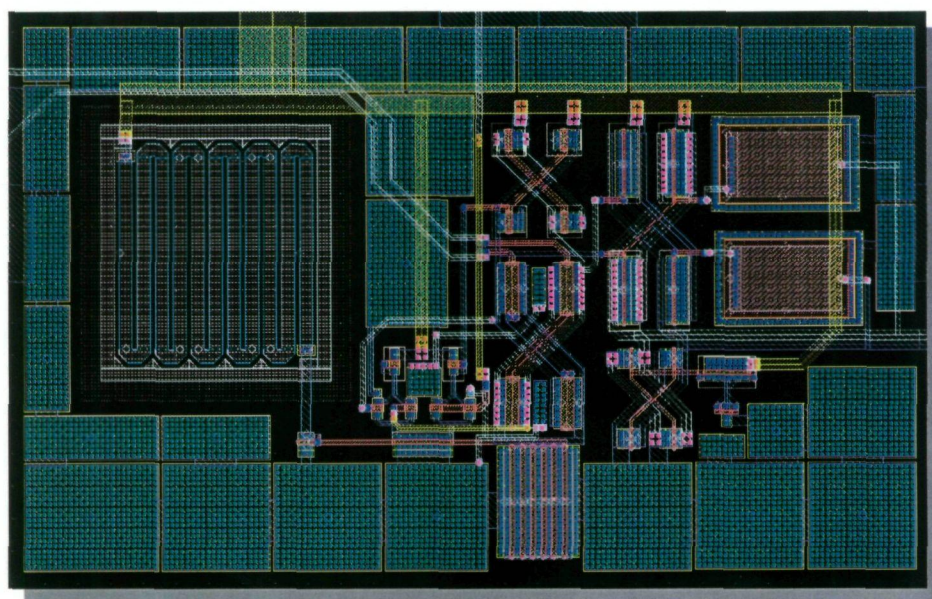
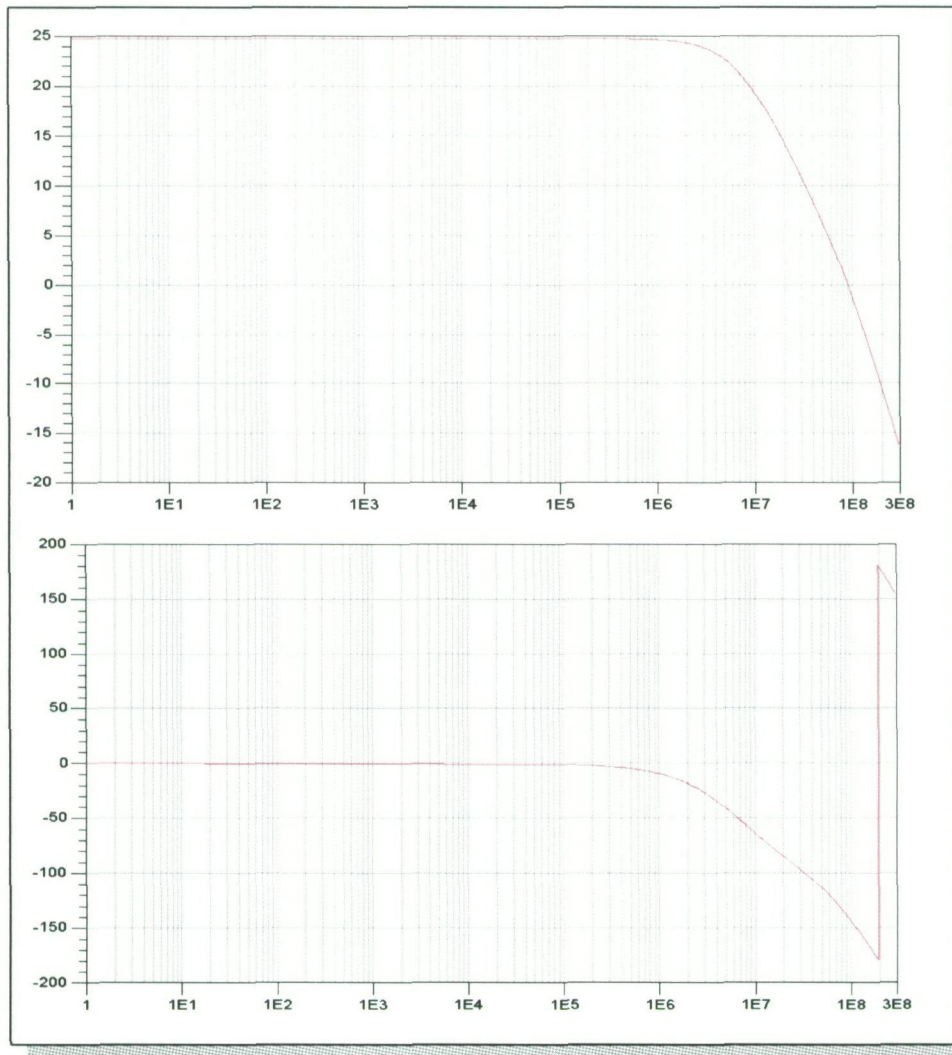


Figura 8.12. Detalle del núcleo del amplificador.

## 8.8 Simulaciones *Post-Layout*

Finalizado el *layout* del amplificador se debe proceder a la comprobación del correcto funcionamiento del mismo. En la figura 8.13 se muestra la respuesta en frecuencia del amplificador en lazo abierto.



**Figura 8.13.** Respuesta en lazo abierto del amplificador.

Como puede observarse en la figura 8.13, la ganancia del amplificador en lazo abierto está en torno a los 24 dB y tiene un margen de fase de unos  $40^\circ$ , siendo estas prestaciones muy parecidas a las obtenidas en la simulación a nivel de esquemático. Por otro lado, en la figura 8.14 se muestra la respuesta del amplificador en lazo cerrado, empleando una estructura no inversora, cerrando el lazo con unas resistencias de 2 K $\Omega$ ,

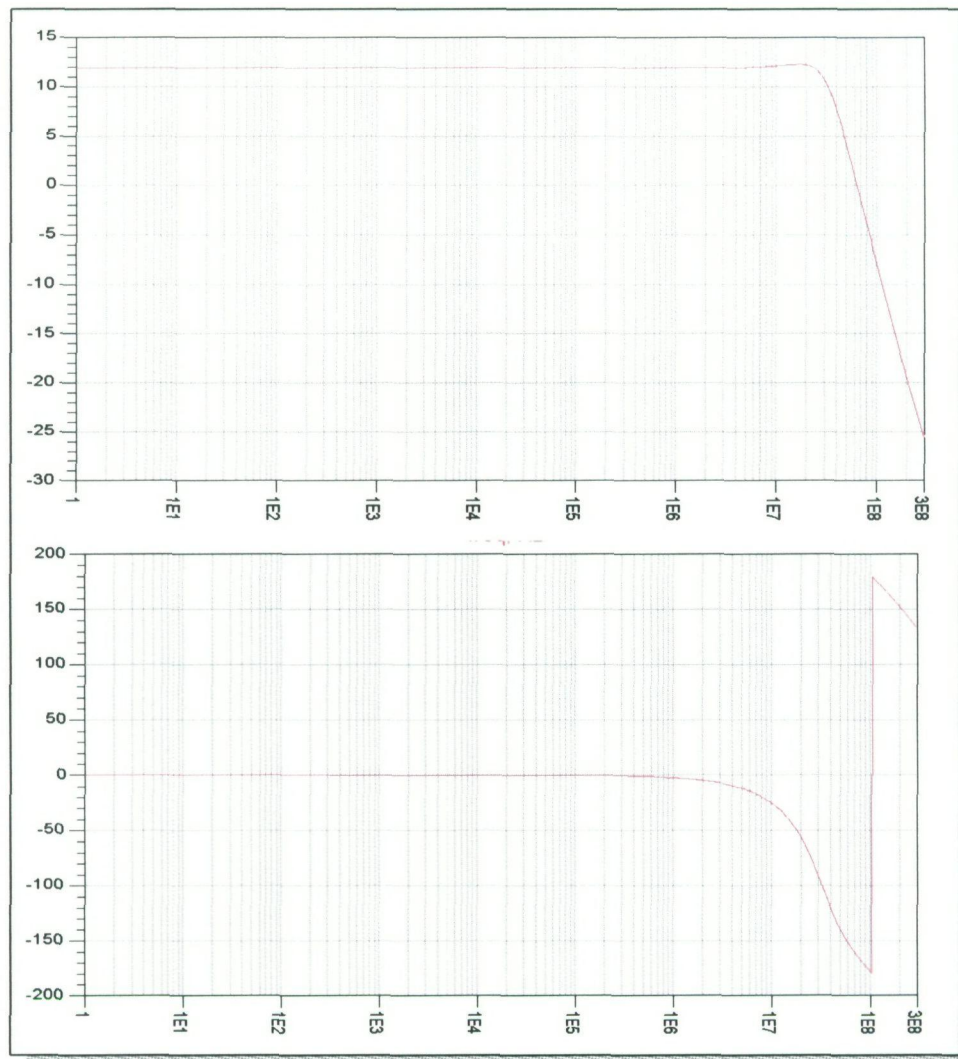


Figura 8.14. Respuesta en lazo cerrado del amplificador.

Tal como se observa en la figura 8.14, en lazo cerrado la ganancia del amplificador ha disminuido de 24 dB a unos 12 dB, pero el ancho de banda ha aumentado de 6 MHz a 45 MHz. Por otro lado, el margen de fase en lazo cerrado ha disminuido desde  $39^\circ$  a  $30^\circ$ . Al igual que se hizo con el diseño a nivel de esquemático, en la figura 8.15 se muestra la simulación del ruido del amplificador operacional. Puede observarse como el ruido Flicker representa la mayor parte del ruido a baja frecuencia, llegando a unos 35  $\mu\text{V}$  a 0 Hz. Aunque a partir de 1 MHz ya puede considerarse despreciable.

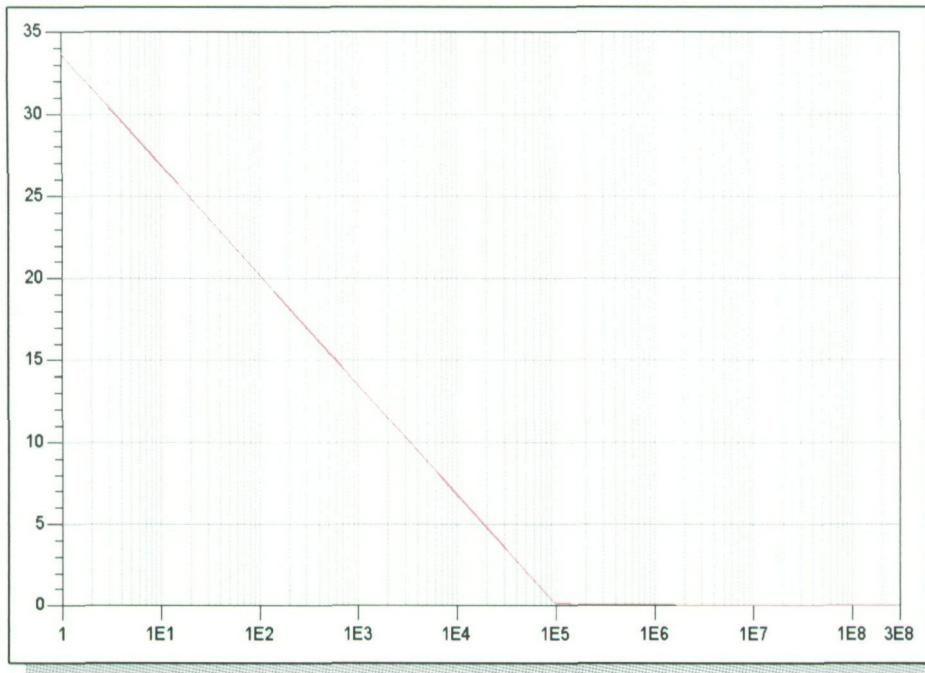


Figura 8.15. Ruido del amplificador.

Para finalizar con las simulaciones *post-layout* del amplificador operacional se ha realizado una simulación montecarlo teniendo en cuenta las dispersiones tecnológicas y las tolerancias proporcionadas por AMS de los condensadores, resistencias y transistores. Los resultados se muestran en las figuras 8.16 y 8.17.

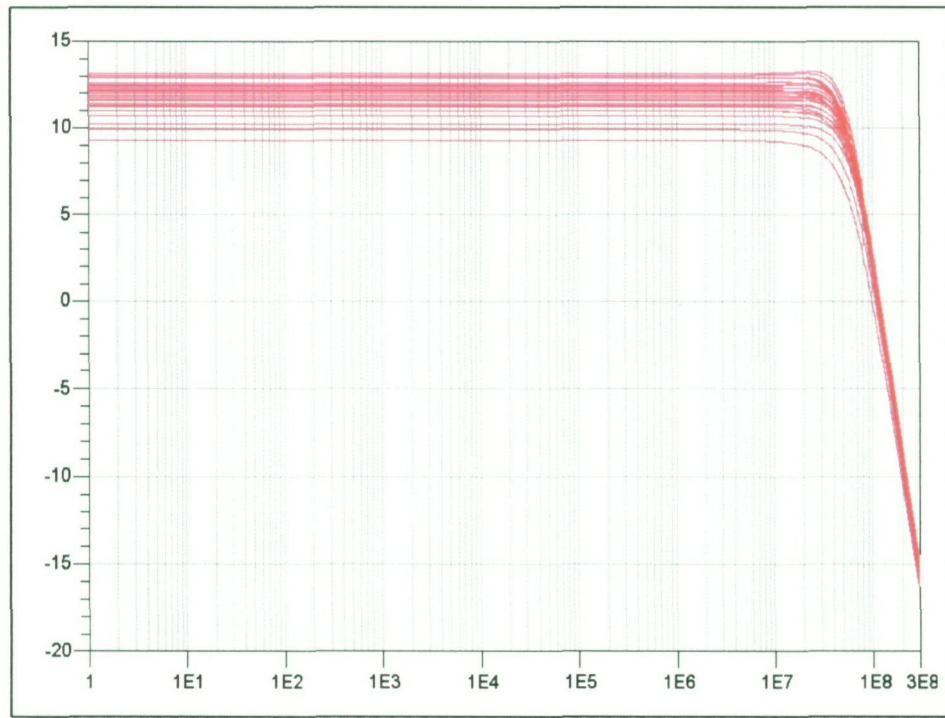


Figura 8.16. Simulación montecarlo de la ganancia.

Como puede observarse en la figura 8.16, después de 25 iteraciones la ganancia se mantiene siempre en un rango entre 10 y 13dB, lo que demuestra que el circuito se muestra estable frente a las variaciones de las resistencias, las capacidades y las dispersiones tecnológicas de los transistores. En la figura 8.17 se muestra también como la fase del sistema es bastante estable frente a las variaciones de los parámetros tecnológicos de los componentes. Este último hecho es de relevante importancia ya que permite asegurar que el sistema no se convertirá en inestable debido a dispersiones del proceso de fabricación del circuito.

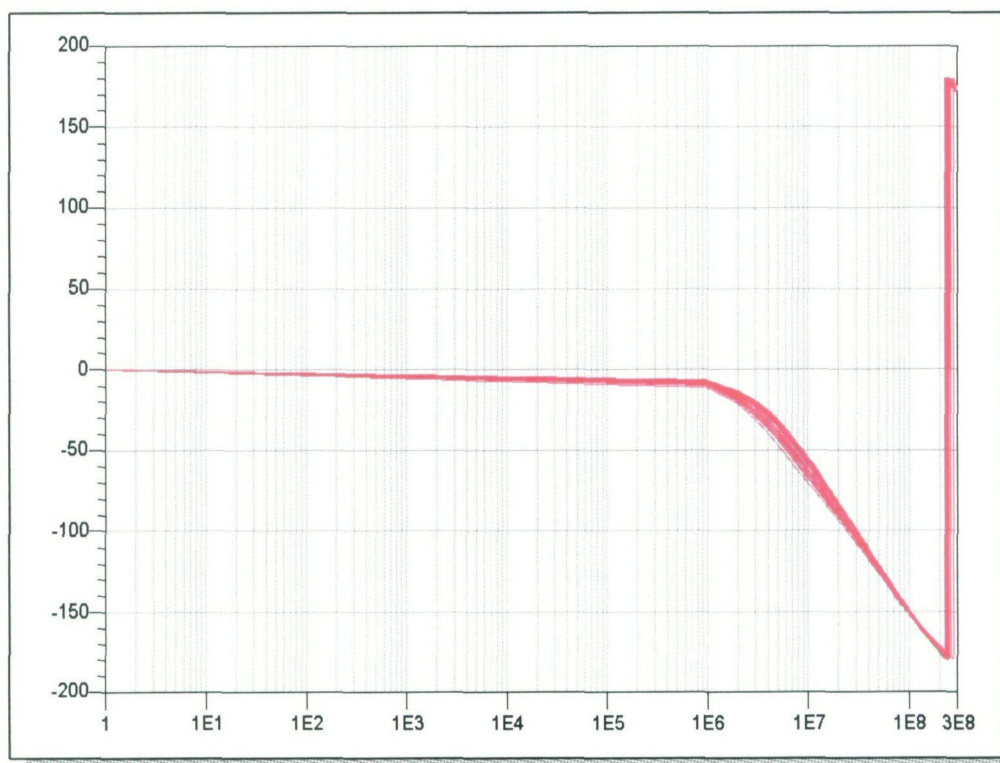


Figura 8.17. Simulación montecarlo de la fase.

Para finalizar con las simulaciones a *post-layout*, en la tabla 8.5 se muestra un cuadro resumen con las prestaciones obtenidas del amplificador.

Tabla 8.5. Simulaciones post-layout del amplificador

Parámetros	Lazo abierto	Lazo cerrado R=2KΩ
Ganancia (dB)	24,76	11,90
Ancho de Banda (MHz)	6,3	45,20
Frec. de corte (MHz)	70,8	92,50
Margen de fase ( ° )	39,01	30
Consumo (mW)	8,45	3,50

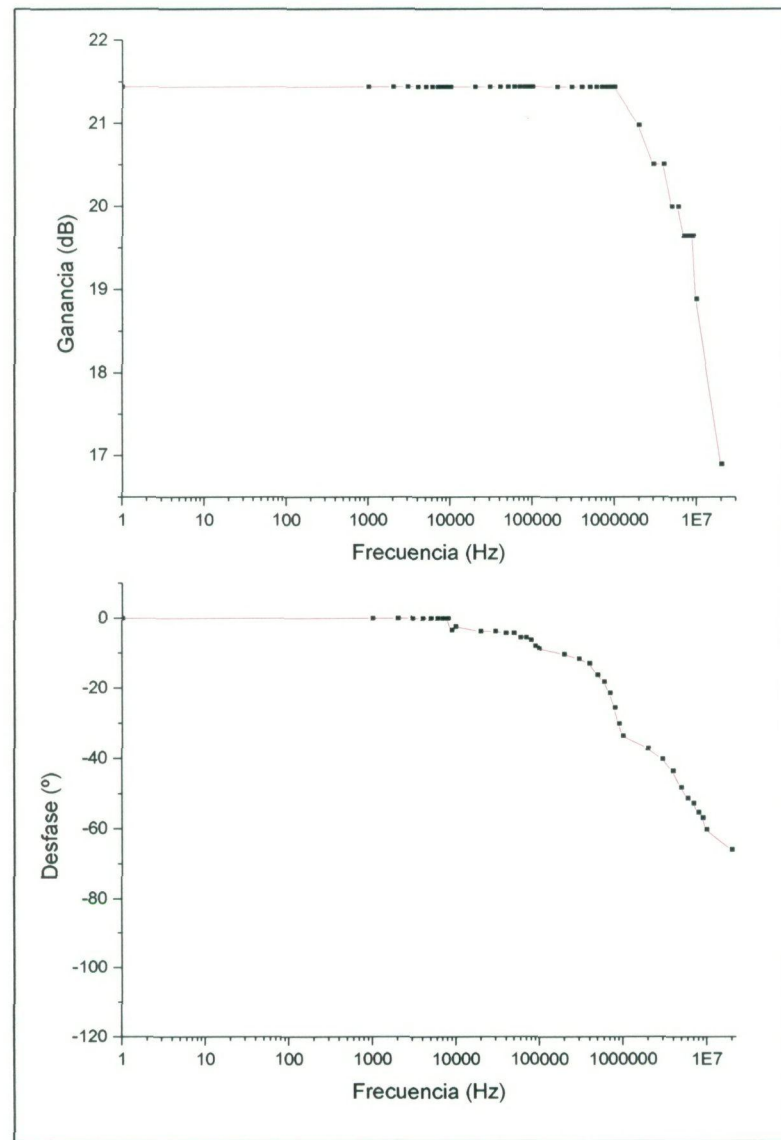
## 8.9 Medida del amplificador operacional

Una vez fabricado el circuito (ver fotografías A.10, A.13 y A.14 del anexo) pasamos a la medida del mismo siguiendo la misma metodología explicada en el capítulo 7. En la tabla 8.6 se recogen los datos obtenidos.

Tabla 8.6. Resultados de la medida del amplificador operacional.

Frecuencia (Hz)	Ganancia (Vo/vi)	Ganancia (dB)	Desfase (°)
1,00E+00	11,8	21,44	0
1,00E+03	11,8	21,44	0
2,00E+03	11,8	21,44	0
3,00E+03	11,8	21,44	0
4,00E+03	11,8	21,44	0
5,00E+03	11,8	21,44	0
6,00E+03	11,8	21,44	0
7,00E+03	11,8	21,44	0
8,00E+03	11,8	21,44	0
9,00E+03	11,8	21,44	-3,34
1,00E+04	11,8	21,44	-2,34
2,00E+04	11,8	21,44	-3,76
3,00E+04	11,8	21,44	-3,76
4,00E+04	11,8	21,44	-4,25
5,00E+04	11,8	21,44	-4,25
6,00E+04	11,8	21,44	-5,45
7,00E+04	11,8	21,44	-5,45
8,00E+04	11,8	21,44	-6,23
9,00E+04	11,8	21,44	-7,96
1,00E+05	11,8	21,44	-8,64
2,00E+05	11,8	21,44	-10,28
3,00E+05	11,8	21,44	-11,60
4,00E+05	11,8	21,44	-12,96
5,00E+05	11,8	21,44	-16,20
6,00E+05	11,8	21,44	-18,20
7,00E+05	11,8	21,44	-21,40
8,00E+05	11,8	21,44	-25,60
9,00E+05	11,8	21,44	-30,20
1,00E+06	11,8	21,44	-33,60
2,00E+06	11,2	20,98	-37,20
3,00E+06	10,6	20,51	-40,20
4,00E+06	10,6	20,51	-43,50
5,00E+06	10	20,00	-48,20
6,00E+06	10	20,00	-51,30
7,00E+06	9,6	19,65	-52,70
8,00E+06	9,6	19,65	-55,30
9,00E+06	9,6	19,65	-56,80
1,00E+07	8,8	18,89	-60,20
2,00E+07	7	16,90	-65,90

Representando los datos de la tabla 8.6 se obtiene la figura 8.18, donde se observan la respuesta en ganancia y en fase de la medida del amplificador operacional.



**Figura 8.18.** Respuesta en frecuencia del amplificador.

Tal como aparece en la figura 8.18, la ganancia del amplificador en lazo abierto esta en torno a los 21.5 dB frente a los aproximadamente 24 dB obtenidos mediante simulación. Por otro lado, el ancho de banda del amplificador medido esta en torno a los 9 MHz, frente a los 6,3 obtenidos en la simulación *post-layout*. Puede observarse también como la respuesta en fase del amplificador es muy similar a la obtenida en simulación.



Para finalizar con la medida del amplificador operacional, en la figura 8.19 se muestra una captura de pantalla del osciloscopio donde puede observarse como efectivamente la señal de entrada es amplificada a la vez que filtrada por el amplificador operacional.

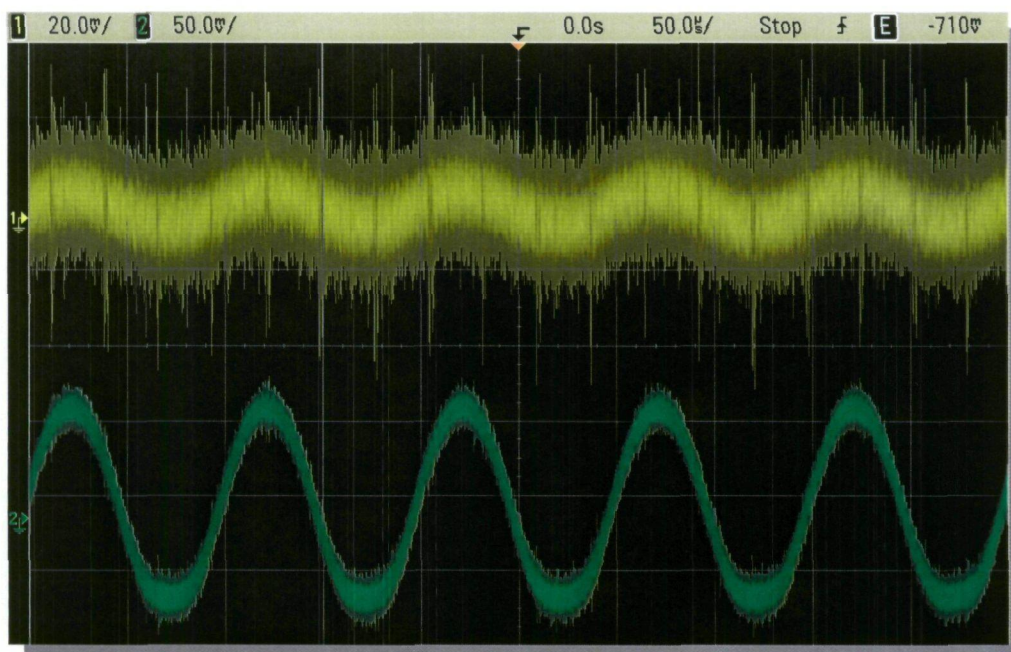


Figura 8.19. Captura de pantalla del osciloscopio.

## 8.10 Conclusiones

Durante este capítulo se ha abordado el rediseño del amplificador operacional para mejorar las prestaciones de ancho de banda que presentaba. Se ha comenzado con la detección de los errores que habían producido una reducción del ancho de banda en el anterior diseño, demostrándose como debido a la fuente de tensión dependiente de tensión empleada en la simulación se produjo la reducción del ancho de banda medido del amplificador.

Una vez detectados los errores se procedió al rediseño y simulación del amplificador operacional. Con posterioridad a la fabricación, se midió el circuito y se comprobó como efectivamente este se comporta según lo simulado. En la tabla 8.7 se muestra la comparativa entre los resultados obtenidos en simulación y los de medida.

Tabla 8.7. Comparación entre medida y simulación.

Parámetros	Simulación	Medida
Ganancia (dB)	24,76	21,5
Ancho de Banda (MHz)	6,3	9
Frec. de corte (MHz)	70,8	--
Margen de fase (°)	39,01	--
Consumo (mW)	8,45	9,2

Para finalizar con el proceso de diseño, en el próximo capítulo se procederá a la unión del mezclador pasivo con el amplificador operacional analizando las prestaciones del conjunto de los bloques.

# CAPITULO 9

## Mezclador con etapa de amplificación

### 9.1 Introducción

Después de ver en capítulos anteriores el diseño tanto del mezclador pasivo como del amplificador operacional, en este capítulo se procederá a la unión de ambos elementos, realizando simulaciones *post-layout* para analizar la influencia de la unión de los dos bloques sobre las prestaciones del conjunto.

### 9.2 Especificaciones de los bloques

Para comenzar con el proceso de unión del mezclador pasivo con el amplificador, en las tablas 9.1 y 9.2 se recoge un resumen con las especificaciones obtenidas por los dos bloques en la simulación *post-layout*.

Tabla 9.1. Resultados obtenidos en la simulación del mezclador pasivo

Parámetros	Resultado
Ganancia (dB)	-22,1
VSWR RF	3,10
VSWR LO	3,38
NF SSB (dB)	19,13
NF DSB (dB)	16,45
IIP3 (dBm)	18(aprox.)
OIP3 (dBm)	-2 (aprox.)

Tabla 9.2 Resultados obtenidos en la simulación del amplificador operacional

Parámetros	Lazo abierto	Lazo cerrado
Ganancia (dB)	24,76	11,90
Ancho de Banda (MHz)	6,3	45,20
Frec. de corte (MHz)	70,8	92,50
Margen de fase ( ° )	39,01	30
Consumo (mW)	8,45	3,50

### 9.3 Simulaciones del conjunto

Una vez mostradas las especificaciones obtenidas en simulación tanto para el mezclador pasivo como para el amplificador operacional, en la figura 9.1 se muestra el esquemático empleado para la simulación de la unión de ambos bloques.

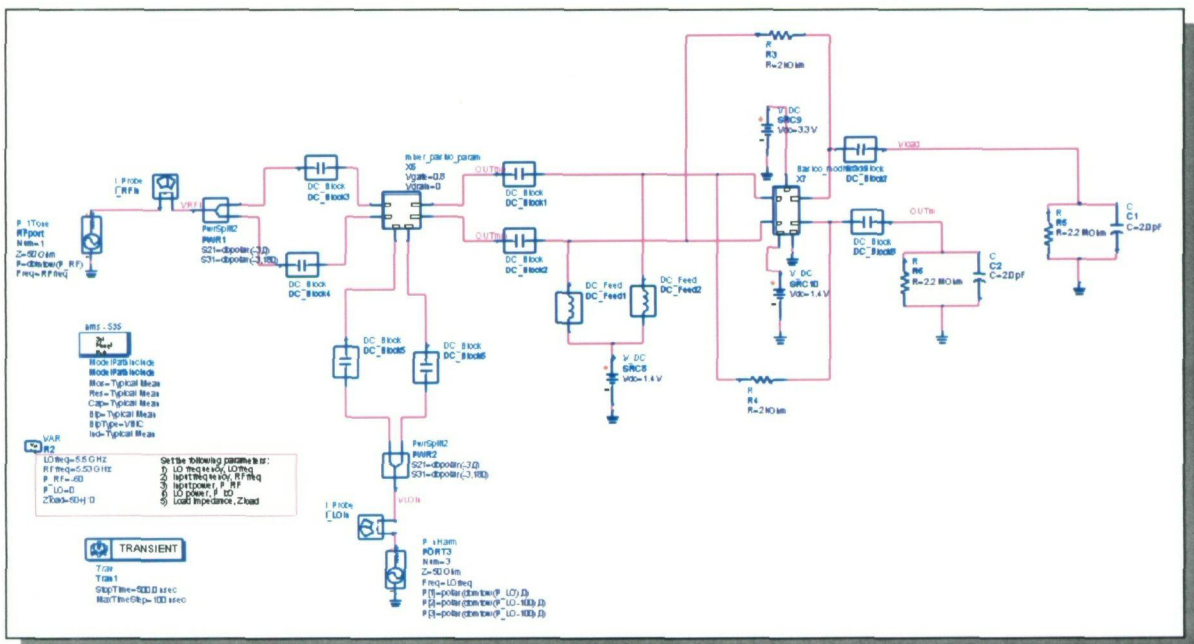


Figura 9.1. Simulación del mezclador pasivo con el amplificador operacional.

Como puede observarse en la figura 9.1, para la unión del mezclador y el amplificador se ha procedido a adaptar la salida del mezclador a la entrada del amplificador mediante unos condensadores de desacoplo ya que el nivel de continua que debe existir en la entrada del amplificador es diferente al existente en la salida del mezclador. Por otro lado el amplificador se ha dispuesto en lazo cerrado, cerrando el bucle con unas resistencias de 2KΩ. En la tabla 9.3 se muestran los resultados obtenidos una vez simulado el conjunto para los diferentes modelos de transistores suministrados por AMS.

**Tabla 9.3. Resultados de la simulación del conjunto**

Parámetros	Typical Mean	Worst Speed	Worst Power
Ganancia (dB)	12,23	11,48	6,77
VSWR RF	3,26	3,26	3,26
VSWR LO	3,66	4,67	2,84
NF SSB (dB)	35,49	33,88	42,08
NF DSB (dB)	32,47	30,85	39,07
IIP3 (dBm)	45(aprox.)	43(aprox.)	40(aprox.)
OIP3 (dBm)	57(aprox.)	54(aprox.)	47(aprox.)

Observando la tabla 9.3 puede comprobarse como la figura de ruido ha sufrido un aumento considerable. Este aumento en la figura de ruido se verifica mediante la fórmula de Friis para la determinación del factor de ruido en cadenas de recepción (ver capítulo 2 ecuación 2.5).

$$F_T = F_{S1} + \frac{F_{S2}}{G_{S1}} + \frac{F_{S3}}{G_{S1} \cdot G_{S2}} + \dots \quad (\text{Ec. 9.1})$$

Esta ecuación implica que el factor de ruido de la segunda etapa es atenuado por la ganancia de la primera etapa. Sin embargo, en nuestro caso la primera etapa presenta pérdidas y, por tanto, el factor de ruido total se ve amplificado por dichas pérdidas.

A pesar de este aumento en el factor de ruido, el funcionamiento del conjunto no se ve afectado ya que el mezclador junto a la etapa de amplificación irá integrado en una cadena de recepción cuyo primer bloque es un LNA con una alta ganancia y una baja figura de ruido. De esta forma, teniendo en cuenta la expresión 9.1, el aporte total del mezclador y el amplificador a la figura de ruido total del sistema no será tan importante.

De la tabla 9.3 se desprende también como la linealidad del conjunto es superior a la linealidad de los bloques por separado. Esto es debido al ancho de banda efectivo del amplificador

operacional que realiza además de la amplificación un efecto de filtrado sobre la señal procedente del mezclador, haciendo de esta forma que desaparezcan las componentes de alta frecuencia.

Para finalizar la simulación del conjunto de los dos bloques, en la figura 9.2 se muestra la respuesta transitoria de sistema. En esta simulación se ha situado una potencia de entrada en RF de -20 dBm y una potencia de oscilador local de 0 dBm, observándose como efectivamente el sistema presenta una ganancia desde RF a IF de alrededor de 12 dB.

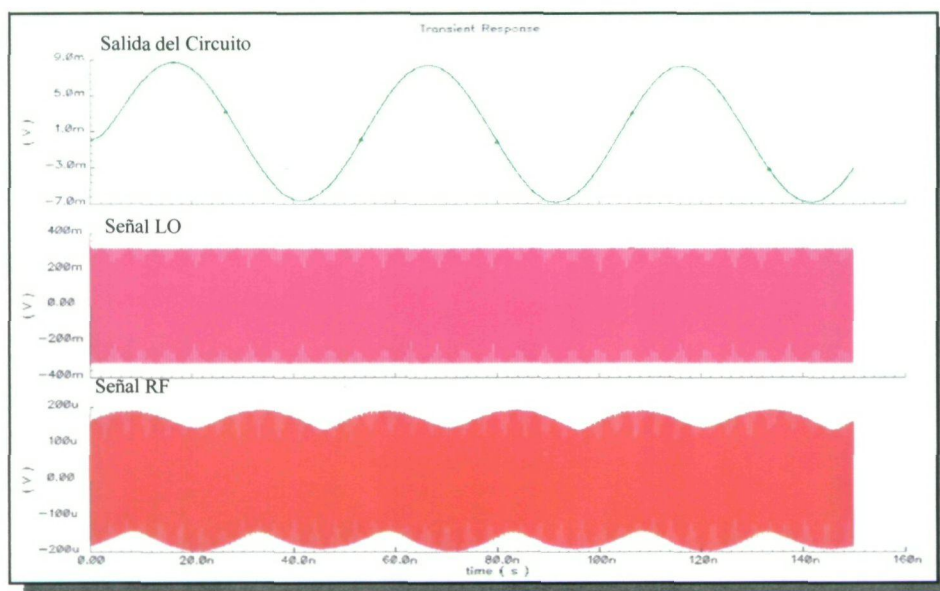


Figura 9.2. Transitorio del sistema formado por el mezclador y el amplificador.

## 9.4 Conclusiones

Después de haber implementado y medido tanto el mezclador pasivo como el amplificador operacional en pasados capítulos, a lo largo de este capítulo se ha procedido a unir y simular el comportamiento de los dos bloques juntos.

Se ha podido comprobar como la unión de ambos circuitos influye en los parámetros característicos del mezclador global, ya que el conjunto no presenta pérdidas de conversión sino todo lo contrario, presenta una ganancia de unos 12 dB y una linealidad muy superior a la que se obtenía con el mezclador solo. Por otro lado, debido a la naturaleza del mezclador pasivo la figura de ruido se ha visto empeorada, pero esto no influirá notablemente cuando se

integre el conjunto dentro de una cadena de recepción completa ya que en ese caso la figura de ruido será prácticamente la figura de ruido del LNA.

Una vez finalizado con el diseño tanto de los dos bloques por separado como de la unión de los mismos, en el próximo capítulo se procederá a exponer las conclusiones finales del trabajo así como la comparativa del mismo con otros trabajos similares. Por otro lado, en el próximo capítulo también se analizarán las distintas líneas de trabajo abiertas después de la finalización del presente proyecto.





# CAPITULO 10

## Conclusiones

### 10.1 Introducción

Completado el diseño del mezclador pasivo y el amplificador operacional, y comprobado el correcto funcionamiento de los mismos a través de las medidas realizadas sobre las muestras fabricadas, en este capítulo se procederá a exponer las conclusiones obtenidas a lo largo de todo el trabajo, así como la comparación de los diseños realizados con otros diseños de características similares. Finalmente se expondrán las posibles líneas de trabajo futuras, ya que a partir de los diseños realizados se abre un gran campo de estudio como se verá al final del presente capítulo.

### 10.2 Mezclador pasivo

El objeto de este proyecto ha sido el desarrollo de un mezclador pasivo basado en la tecnología SiGe 0,35  $\mu\text{m}$  de la fundidora AMS. Para el diseño se ha tomado como base un mezclador pasivo desarrollado en un trabajo anterior [1]. El anterior trabajo concluyó con el diseño a nivel de simulaciones *post-layout*, por lo que este proyecto comenzó con la medida del diseño, comprobando como las especificaciones obtenidas en la medida se alejaban de las obtenidas en

simulación. Este hecho hizo necesaria una iteración más en el proceso de diseño, partiendo de la detección de los errores en el diseño inicial y procediendo al rediseño del circuito siguiendo los mismos pasos que con el primer mezclador. Finalmente una vez recibidas las muestras del segundo circuito se midió y se comprobó como los resultados obtenidos en la medida eran muy próximos a los que se obtuvieron a través de la simulación, dando por finalizado el diseño.

En la tabla 10.1 se muestra la comparativa del mezclador desarrollado con trabajos de similares características.

**Tabla 10.1. Comparativa del mezclador pasivo**

Mezclador	IUMA	Juan Melendez	Yuan-Kai Chu
Tecnología	SiGe 0,35 $\mu\text{m}$	CMOS 0,35 $\mu\text{m}$	CMOS 0,18 $\mu\text{m}$
Vdd (V)	3,3	3,3	1,8
Consumo (mW)	0,2	0,3	10,8
Frec. RF (GHz)	5,5	1,575	5,5
Frec. IF (MHz)	30	3	280
Ganancia (dB)	-22	-30,5	-4,5
IIP3 (dBm)	16,5	19,7	8,56
NF (dB)	19,3	33,3	14,6
Año	2006	2001	2004
Referencia	Este proyecto	[17]	[24]

Como puede observarse con el mezclador desarrollado en este trabajo se han obtenido unas pérdidas mejores que las que presenta el otro mezclador desarrollado en CMOS 0,35  $\mu\text{m}$  pero posee unas pérdidas mucho mayores que las que presenta el mezclador implementado en CMOS 0,18  $\mu\text{m}$ . En cuanto a consumo de potencia el mezclador desarrollado consume 0,2 mW frente a los 0,3 y los 10,8 mW del mezclador en CMOS 0,35  $\mu\text{m}$  y el mezclador en CMOS 0,18  $\mu\text{m}$  respectivamente. Finalmente en cuanto a figura de ruido y linealidad, el mezclador desarrollado presenta una respuesta intermedia entre los otros mezcladores.

### 10.3 Mezclador con etapa de amplificación

A la vez que se ha diseñado el mezclador pasivo también se ha desarrollado el amplificador operacional encargado de evitar las pérdidas. El diseño del amplificador se ha hecho principalmente atendiendo a las especificaciones de ancho de banda impuestas por el mezclador.

Igual que hicimos con el mezclador, se partió de un amplificador operacional también realizado en el anterior trabajo, donde se quedó el diseño a nivel de simulación *post-layout*. Hay que decir que tanto la fabricación de este circuito como la de la primera versión del mezclador pasivo se hicieron en el mismo *RUN* (Noviembre de 2003) [7]. Una vez recibidas las muestras del amplificador se procedió a su medida y se observó como el ancho de banda no era el esperado por lo que se procedió a detectar el problema y a rediseñar el amplificador. Igual que sucedió en el caso anterior, los dos circuitos rediseñados se fabricaron en el mismo *RUN* (Junio de 2006) [30].

Tras recibir las muestras del amplificador rediseñado se comprobó que funcionaba correctamente tal como predecían las simulaciones. Esta coincidencia entre los valores simulados y medidos de los circuitos fabricados nos permitió hacer una estimación de cómo iba a funcionar el conjunto mezclador – amplificador operacional basándonos en simulaciones. En la tabla 10.2 se muestra la comparativa del mezclador con la etapa de amplificador con otros mezcladores activos. Debe tenerse en cuenta que los resultados de la unión de ambos bloques son a nivel de simulación y que por lo tanto pueden diferir algo de los resultados obtenidos en medida.

**Tabla 10.2. Comparativa del mezclador con etapa de amplificación**

Mezclador	IUMA	Chakraborty	Yo-Sheng Lin
Tecnología	SiGe 0,35 um	SiGe 0,24 um	SiGe 0,35 um
Vdd (V)	3,3	3,1	3
Consumo (mW)	10,6	32	15,6
Frec. RF (GHz)	5,5	5,5	3
Frec. IF (MHz)	20	20	300
Ganancia (dB)	12,2	9,23	7,3
IIP3 (dBm)	45	6	0.5
NF (dB)	35,4	19,5	18
Fecha	2004	2002	2005
Referencia	Este proyecto	[25]	[26]

A la luz de los datos de la tabla 10.2 podemos concluir que el mezclador desarrollado presenta una ganancia ligeramente superior a los otros dos mezcladores con los que se está comparando. En cuanto a la linealidad, el hecho de que el amplificador actúa como filtro a la vez que amplifica la señal, hace que la linealidad mejore notablemente con respecto a los otros dos sistemas. Por otro lado, la figura de ruido del mezclador desarrollado está muy por encima de los otros sistemas. Sin embargo al integrarlo en una cadena de recepción, la figura de ruido total viene determinada básicamente por la figura de ruido del primer elemento (generalmente amplificadores de bajo ruido), por lo que el valor obtenido puede tomarse como aceptable. Finalmente, en cuanto a consumo el mezclador desarrollado se encuentra por debajo de los otros dos sistemas.

## 10.4 Conclusiones

En este proyecto se ha presentado el desarrollo, implementación y medida de un mezclador pasivo de radiofrecuencias para un receptor basado en el estándar IEEE 802.11a haciendo uso de la tecnología SiGe 0,35  $\mu\text{m}$  de la fundidora AMS.

Con objeto de situar el entorno de trabajo, inicialmente se realizó un estudio general del estándar de comunicaciones inalámbricas IEEE 802.11a así como de los tipos de arquitecturas empleadas en receptores. Una vez completado el estudio de los sistemas de radiofrecuencia se procedió al estudio teórico de los mezcladores. En este estudio se profundizó aún más en los parámetros que caracterizan a los mezcladores y las diferentes topologías existentes.

Llegados a este punto y con la arquitectura a implementar elegida, se procedió al estudio de la tecnología. A lo largo del estudio tecnológico se profundizó en las características de los distintos componentes ofrecidos dentro de la tecnología a emplear en el diseño.

Una vez conocida la arquitectura y la tecnología a emplear, se procedió al diseño del sistema. Para ello se comenzó explicando diseño del mezclador pasivo tanto a nivel de esquemático como a nivel de *layout*, porque hemos de recordar que este trabajo toma como base un trabajo anterior [1] donde se llegó el diseño del mezclador pasivo hasta las simulaciones *post-layout*. Recibidas las muestras del mezclador pasivo se procedió a la medida del mismo observándose como existían algunos problemas de funcionamiento en el mismo, por lo que se decidió detectar los errores cometidos y rediseñar el mezclador en consecuencia. Así pues se procedió

al rediseño del mezclador, volviendo a simular todo el sistema desde el nivel de esquemático hasta el nivel de *layout*. Finalmente, una vez recibidas las muestras del segundo diseño, se midió y se observó como efectivamente se comportaba según lo obtenido en la simulación.

A la vez que se desarrollaba el mezclador pasivo también se estaba desarrollando el amplificador operacional encargado de compensar las pérdidas. Para el diseño del amplificador, al igual que en el diseño del mezclador, se partió de las simulaciones post-layout y las muestras fabricadas obtenidas del trabajo anterior [1].

Debido al mismo error, cometido con el primer mezclador, después de la medida se observó como el ancho de banda del circuito no era el deseado, por lo que nuevamente se pasó a la detección de errores y al rediseño. Después de rediseñar el amplificador y una vez recibidas las muestras, las medidas demostraron como en el segundo diseño el circuito se comportaba acorde a lo simulado.

Finalmente tanto con el mezclador como con el amplificador funcionando correctamente se concluyó el diseño tomando los circuitos extraídos de ambos circuitos y simulando el conjunto del mezclador y el amplificador. El resultado fue que el conjunto funcionaba correctamente.

Para concluir el proyecto se ha procedido a la comparación tanto del mezclador pasivo como del conjunto mezclador - amplificador con otros trabajos similares. Esta comparativa ha demostrado que el flujo de diseño elegido ha sido el correcto, ya que las especificaciones obtenidas son análogas a otros trabajos e incluso mejores en algunos casos.

Como se ha podido observar a lo largo de este proyecto, se ha cerrado completamente el flujo de diseño de un circuito integrado analógico de radiofrecuencia, ya que en todos los circuitos se ha partido de un esquemático genérico, que poco a poco se ha ido optimizando, para luego pasar al desarrollo del *layout* y terminar con la medida de los circuitos. A lo largo del proyecto se ha obtenido una visión general del proceso de diseño que se transforma en experiencia a la hora de afrontar cualquier diseño, porque en todo momento se tiene una idea aproximada de lo que puede pasar en las diferentes fases del flujo de diseño.

Para concluir se puede decir que los objetivos planteados inicialmente se han alcanzado. En cualquier caso la línea de trabajo que subyace a este proyecto fin de carrera es parte de una

línea de investigación de mayor envergadura en la que se desarrollan varios proyectos de investigación. De este modo, la temática de este trabajo tiene continuidad en aspectos como la implementación y medida del conjunto formado por el mezclador pasivo y el amplificador, la integración del sistema en la cadena de recepción, el desarrollo de amplificadores de bajo ruido y PLLs , el desarrollo de mezcladores para etapas de transmisión etc.

# PRESUPUESTO



## Introducción

Una vez completado el diseño de los circuitos y comprobado su correcto funcionamiento, para concluir con el proyecto, en este capítulo se realizará un estudio económico con los costes tanto parciales como totales del mismo. Para la realización del presupuesto hay que tener en cuenta que a este proyecto no se cargarán los gastos debido al diseño de los circuitos iniciales, ya que estos han sido incluidos en el presupuesto del proyecto anterior. En consecuencia a este proyecto se cargarán los siguientes gastos:

- Fabricación de los diseño iniciales
- Medida de los diseños iniciales
- Rediseño de los circuitos
- Fabricación de los rediseños
- Medida de los rediseñados

## Costes debidos a los Recursos Humanos

Este coste es el producido por el personal empleado para el mantenimiento de las herramientas y las estructuras necesarias. Este personal está formado por dos técnicos a tiempo completo para un total de cien usuarios.

Descripción	Gastos
2 Técnicos a tiempo completo	36.060,73 €/año
Proporción suponiendo 100 usuarios	360,61 €/año-usuario
<b>TOTAL (7 meses)</b>	<b>209,15 €</b>

## Costes de Ingeniería

En este apartado se establece una tabla indicativa de las partes en que se ha dividido el Proyecto y el tiempo parcial empleado para cada una de estas fases. Estas fases están constituidas por: documentación y formación, especificación, desarrollo, análisis de resultados y realización de la memoria.

Descripción	Gastos
Búsqueda y estudio de la documentación y herramientas de trabajo.	160 horas
Desarrollo de los diseños	480 horas
Medida de los diseños	320 horas
Realización de la memoria	160 horas
<b>TOTAL</b>	<b>1120 horas</b>

Para el cálculo de honorarios, se ha seguido la propuesta de baremos establecida por el Colegio Oficial de Ingenieros Técnicos de Telecomunicación a partir del 1-01-2005 [27].

$$H = Hn \cdot 72 + He \cdot 93$$

Donde:

*H*: Honorarios a percibir.

*Hn*: Horas en jornada normal de trabajo.

*He*: Horas fuera de la jornada de trabajo.



Una vez calculadas las horas totales, según el COIT se debe aplicar el coeficiente de corrección por tramos como muestra la tabla 1.

**Tabla 1. Factor de corrección**

Coste (horas)	Factor de corrección (C)
Hasta 36	1
Exceso de 36 hasta 72	0,9
Exceso de 72 hasta 108	0,8
Exceso de 108 hasta 144	0,7
Exceso de 144 hasta 180	0,65
Exceso de 180 hasta 360	0,6
Exceso de 360 hasta 512	0,55
Exceso de 512 hasta 720	0,5
Exceso de 720 hasta 1080	0,45
Exceso de 1080	0,4

Considerando que las horas empleadas en la realización del proyecto son en jornada laboral y aplicando el coeficiente de corrección adecuado se obtienen los siguientes honorarios:

$$H_n = 0.4 \cdot 1120 = 448$$

$$H = 640 \cdot 72 = 32.256 \text{ €}$$

## Costes de amortización

En este apartado se realiza el análisis de los costes relacionados con el uso de paquetes *software*, material *hardware* y el mantenimiento de estos. Estos equipos *hardware* y paquetes *software* presentan un coste de amortización, en función del periodo de tiempo usado y el número de usuarios que accedan a estos, los cuales se ha estimado en 50.

Descripción	Tiempo de uso	Coste anual		Total
		Total	Usuario	
Estación de trabajo SUN Sparc Modelo Sparc Station 10	7 meses	6.803€	136€	78,88€
Servidor para simulación SUN Sparc Station 10	7 meses	6.643€	133€	77,14€
Impresora Hewlett Packard Laserjet 4L	7 meses	296€	6€	3,48€
Ordenador Personal Pentium IV 2.5 GHz	7 meses	411€	8€	4,64€
Sistema operativo Solaris X, Open Windows y aplicaciones X11	7 meses	903€	18€	10,44€
Entorno Windows 2000 Profesional	7 meses	306€	6€	3,48€
Microsoft Office XP	7 meses	449€	9€	5,22€
Advance Design System ( ADS)	7 meses	3.200€	64€	37,12€
Cadence con Kit de diseño	7 meses	1.500€	30€	17,4€
<b>TOTAL</b>				<b>237,8€</b>

## Costes de medida

En este apartado realizaremos un análisis económico de los gastos derivados del uso del laboratorio para la medida de los circuitos. Para la elaboración del estudio se ha tenido en cuenta que el laboratorio está siendo usado por una media de 10 personas a lo largo del año y la amortización de los equipos es a 10 años. Por otro lado el material fungible del laboratorio tales como puntas de medidas, cables, etc... se ha supuesto un periodo de amortización de 3 años.

Descripción	Tiempo de uso	Coste anual		Total
		Total	Usuario	
Equipamiento del laboratorio de medida y estación de puntas	2 meses	30.477€	3.047,7€	507.95€
Material fungible del laboratorio	2 meses	5000€	500€	83.33€
<b>TOTAL</b>				<b>591.28€</b>

## Costes de fabricación

En este apartado se incluyen los costes derivados de la fabricación.

Descripción	mm <sup>2</sup>	Precio mm <sup>2</sup>	Gastos
Mezclador pasivo (v. 1)	0,605	1.000€	605€
Amplificador operacional (v.1)	0,417	1.000€	417€
Mezclador pasivo (v.2)	0,442	1.000€	442€
Amplificador operacional (v.2)	0,457	1.000€	457€
<b>TOTAL</b>			<b>1921€</b>

## Otros costes

Para finalizar con los costes parciales a continuación se muestran los costes debidos al material fungible y a la elaboración del documento final del proyecto.

Descripción	Unidades	Costes unidad	Gastos
Paquetes de DIN_A4 80 gr/m	3	4€	12€
Fotocopias	1000	0,03€	30€
CDs	3	3€	9€
Otros gastos			100€
<b>TOTAL</b>			<b>151€</b>

## Coste Total

Para finalizar en la siguiente tabla se recoge el coste total del proyecto en función de los costes parciales comentados en las secciones anteriores.

Descripción	Gastos
Costes de recursos humanos	209,15€
Costes de ingeniería	32.256€
Costes de amortización	237,8€
Costes de medida	591,28€
Costes de fabricación	1921€
Otros costes	151,00€
<b>PRESUPUESTO FINAL</b>	<b>35.366,23€</b>
<b>TOTAL (IGIC 5%)</b>	<b>37.134,54€</b>

D. Roberto Díaz Ortega declara que el proyecto “Diseño, medida y verificación de un mezclador en CMOS 0,35  $\mu\text{m}$  para un receptor basado en el estándar 802.11a” asciende a un total de treinta y siete mil ciento treinta y cuatro euros con cincuenta y cuatro céntimos.

Fdo.: Roberto Díaz Ortega



DNI: 78508162-P.

Las Palmas, a 4 de Octubre de 2006

# BIBLIOGRAFÍA

## BIBLIOGRAFÍA


- [1] Roberto Díaz Ortega, “Diseño de un mezclador pasivo en CMOS 0,35 $\mu\text{m}$  para un receptor basado en el estándar IEEE 802.11a”, proyecto fin de carrera EUITT, año 2004
- [2] “IEEE std 802.11.a-1999. Part11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) specifications: High-speed Physical Layer in the 5 GHz band”.
- [3] T.H. Lee, H. Samavati, H.R. Rategh, “5-GHz CMOS wireless LANs”, IEEE Transactions on Microwave Theory and Techniques, vol. 50, iss. 1, pp. 268 -280, Jan. 2002.
- [4] Thomas H. Lee, “Design of CMOS Radio-Frequency integrated Circuits”, Cambridge University Press, 1998.
- [5] R. Esper-Chain, J. Cabrera, M Marrero, “Electrónica Analógica Tomos I y II”, ULPGC 1996.

- [6] J. del Pino "Modelado y aplicaciones de inductores integrados en tecnologías de silicio" Tesis Doctoral, Departamento de Ingeniería Electrónica y Automática, Universidad de Las Palmas de Gran Canaria, 2002.
- [7] Informe "Run 2003" asociado al proyecto "Desarrollo de Circuitos Integrados para Redes Inalámbricas en la Banda de 5GHz" desarrollado por el Instituto de Microelectrónica Aplicada, Noviembre 2003.
- [8] R. Jacob Baker, Harry W. Li and David E. Boyce, "CMOS Circuit Design, Layout, and Simulation", IEEE Press, 1998.
- [9] R.L. Boylestad, L. Nashelsky, "Electrónica: Teoría de Circuitos", Prentice Hall, 1997
- [10] J.S. Yuan, "SiGe, GaAs, and InP Heterojunction Bipolar Transistors," John Wiley & Sons, 1999.
- [11] H. Presting, U. König, "State and Applications of Si/SiGe High frequency and Optoelectronic Devices", Daimler-Chrysler Research Center, disponible en <http://iaee.tuwien.ac.at/gme/hofg99/presting.htm>, 1999.
- [12] M. Schatzmayr, "Development of a SiGe BiCMOS process for ASIC Applications", AMS, Austria Mikro Systeme International AG, disponible en <http://iaee.tuwien.ac.at/gme/hofg99/schatzmayr.htm> , 1999.
- [13] S.L. Long, S.E. Butner, "Gallium Arsenide Digital Circuit Design", McGraw-Hill. 1990.
- [15] R. Götzfried, F. Beißwanger, S. Gerlach, A. Schüppen, H. Dietrich, U. Seiler, K. Bach, J. Albers, "RFIC's for Mobile Communication Systems Using SiGe Bipolar Technology", *IEEE Transactions on Microwave Theory and Techniques*, vol. 46, no. 5, pp. 661-668, Mayo 1998.
- [16] Ben G. Streetman, "Solid state electronic devices", , Prentice Hall, Fourth Edition 1995.
- [17] Juan Melendez Lagunillas. "Diseño de un terminal de conversión Directa a Baja Frecuencia para GPS en tecnología CMOS", Univ. De Navarra, 2001
- [18] M. Nuria Rodríguez Martínez "Mezcladores Integrados en Tecnologías SiGe y Bicmos para frecuencias inferiores a 1.8 GHz.", Campus Tecnológico de la Universidad de Navarra. 2002.

- [19] Willy M.C. Sansen. "Design of analog integrated circuits and systems". Mc Graw Hill. 1994.
- [20] J. del Pino, "Analog Integrated Filter Design", Internal Report, Fraunhofer Institute for Integrated Circuits, 2003.
- [21] Behzad Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill, 2000.
- [22] Behzad Razavi, "RF Microelectronics", Prentice Hall PTR, 1999.
- [23] Sunil Lalchand Khemchandani, Amaya Goñi Iturri, Francisco Javier del Pino Suárez, Antonio Hernández Ballester, "A Fully Integrated VCO for 5 GHz WLAN band in 0,35  $\mu\text{m}$  SiGe Technology", Microelectronics Journal, Elsevier's.
- [24] Yuan-Kai chu, "A 5 GHz 0.18  $\mu\text{m}$  CMOS mixer for 802.11a WLAN receiver applications", Microwave Journal, 2004.
- [25] Sudipto Chakraborty, Scott K. Reynolds y otros, "Architectural Trade-Off for SiGe BiCMOS Direct Conversion receivers front-ends for IEEE 802.11a", IEEE GaAs Digest, 2002.
- [26] Yo-Sheng Lin, Chi-Chen Chen, "A high-linearity micromixer for 5-GHz band WLAN applications using 0.35  $\mu\text{m}$  SiGe BiCMOS technology, 005 Wiley Periodicals, Inc. Microwave Opt Technol Lett 45: 499-502, 2005.
- [27] Colegio Oficial de Ingenieros de Telecomunicación y la Asociación Española de Ingenieros de Telecomunicación, "Baremos de Honorarios Orientativos para Trabajos Profesionales 2005".
- [28] Fco. Javier del pino Suárez, "Apuntes de la asignatura Circuitos Integrados para Radiofrecuencia", ETSIT, 2005.
- [29] Alan Hartings "The art of analog layout", Ed. Prentice Hall, 2001.
- [30] Informe "Run 2005" asociado al proyecto "Desarrollo de Circuitos Integrados para Redes Inalámbricas en la Banda de 5GHz" desarrollado por el Instituto de Microelectrónica Aplicada, Junio 2005.

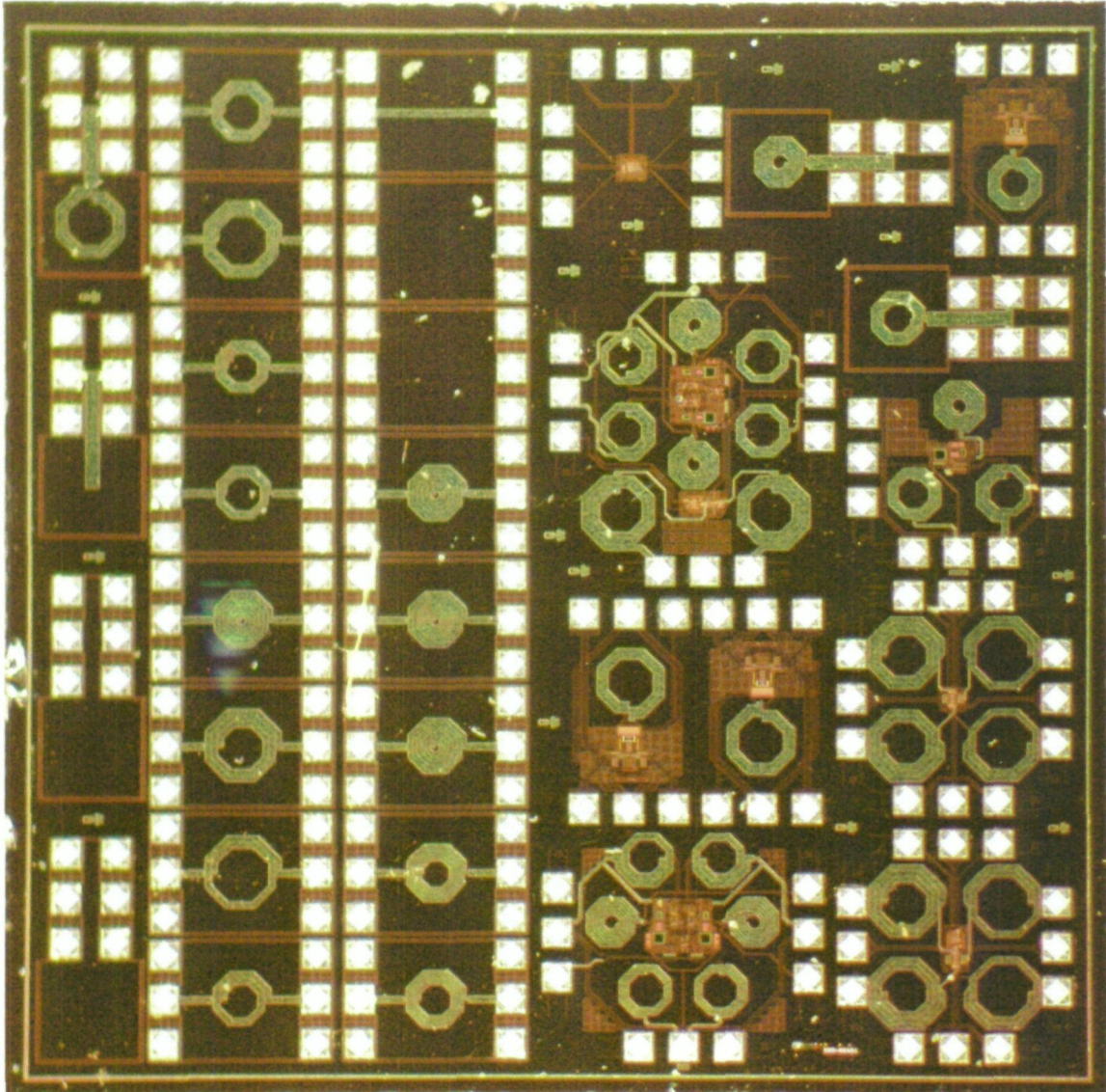
# ANEXO





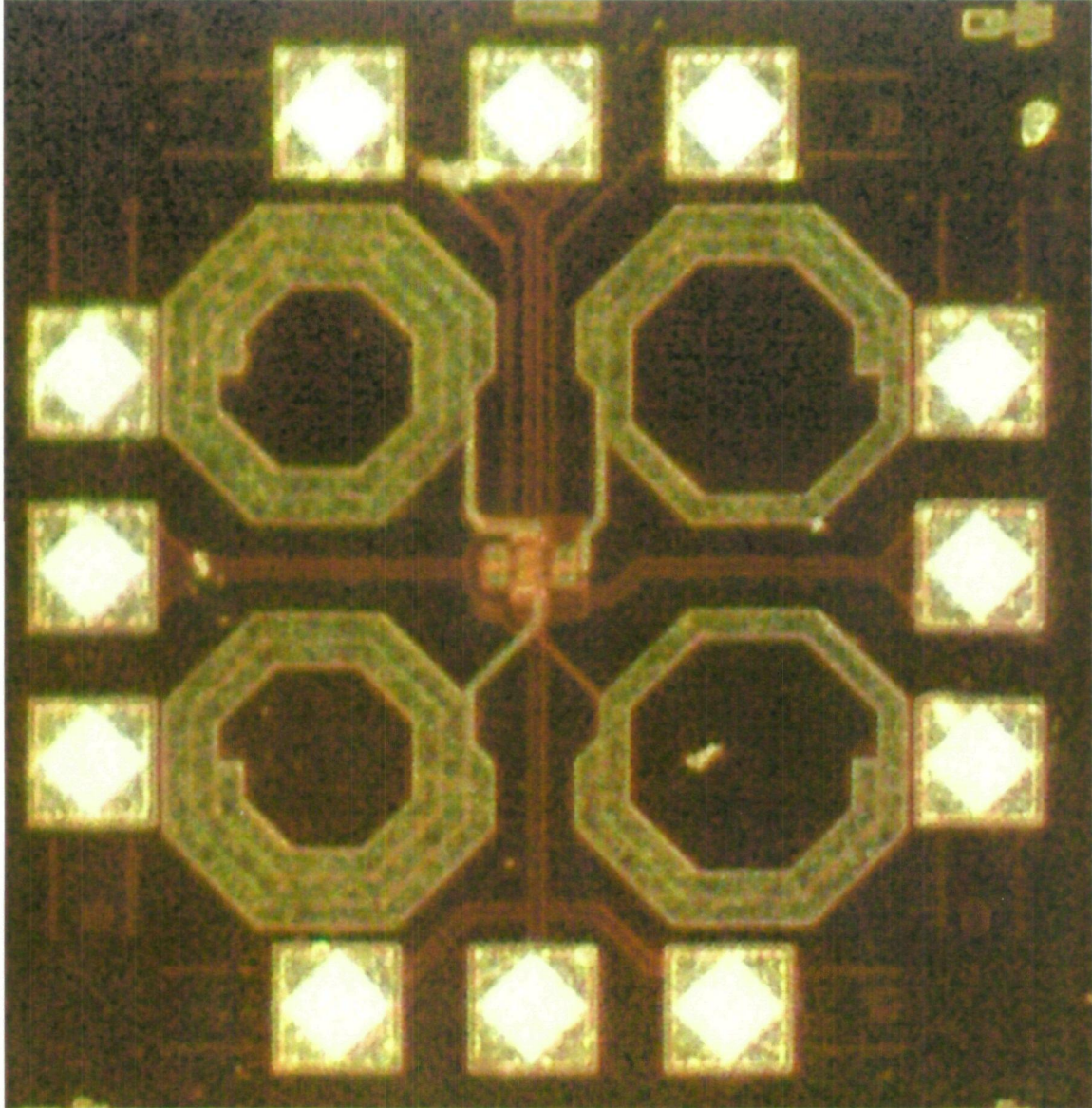
**ANEXO**  
**Fotografías de los diseños y la**  
**medida**

## A.1 Run de fabricación Noviembre de 2003



**Comentario:** En esta fotografía se muestra el RUN de fabricación completo en el que se enviaron las primeras versiones tanto del mezclador pasivo como del amplificador operacional. Además de los mencionados circuitos, también se enviaron más circuitos relacionados con otros trabajos de la división como por ejemplo: LNAs, VCOs y bobinas.

## A.2 Mezclador pasivo, versión 1



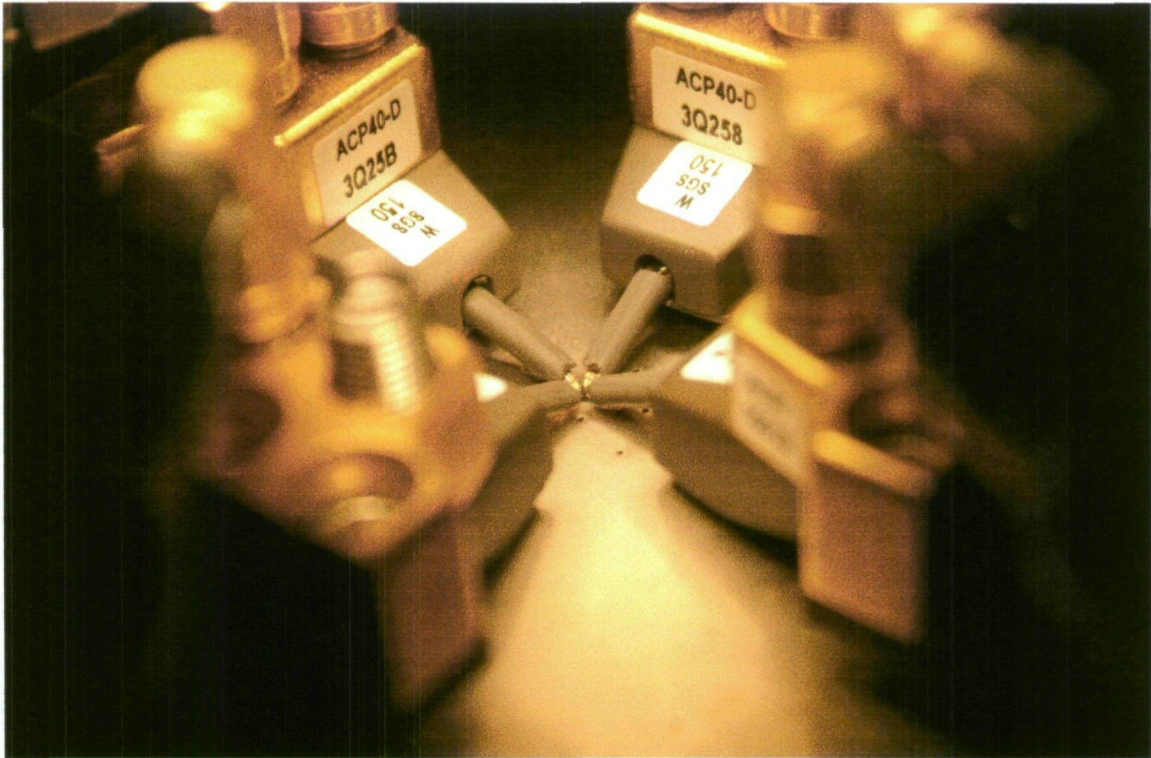
**Comentario:** Mezclador pasivo tomado como partida de este proyecto. Después de realizar la medida se comprobó como efectivamente realizaba la función de mezclado pero con unas prestaciones muy alejadas de las obtenidas en simulación

### A3. Montaje de medida del mezclador pasivo



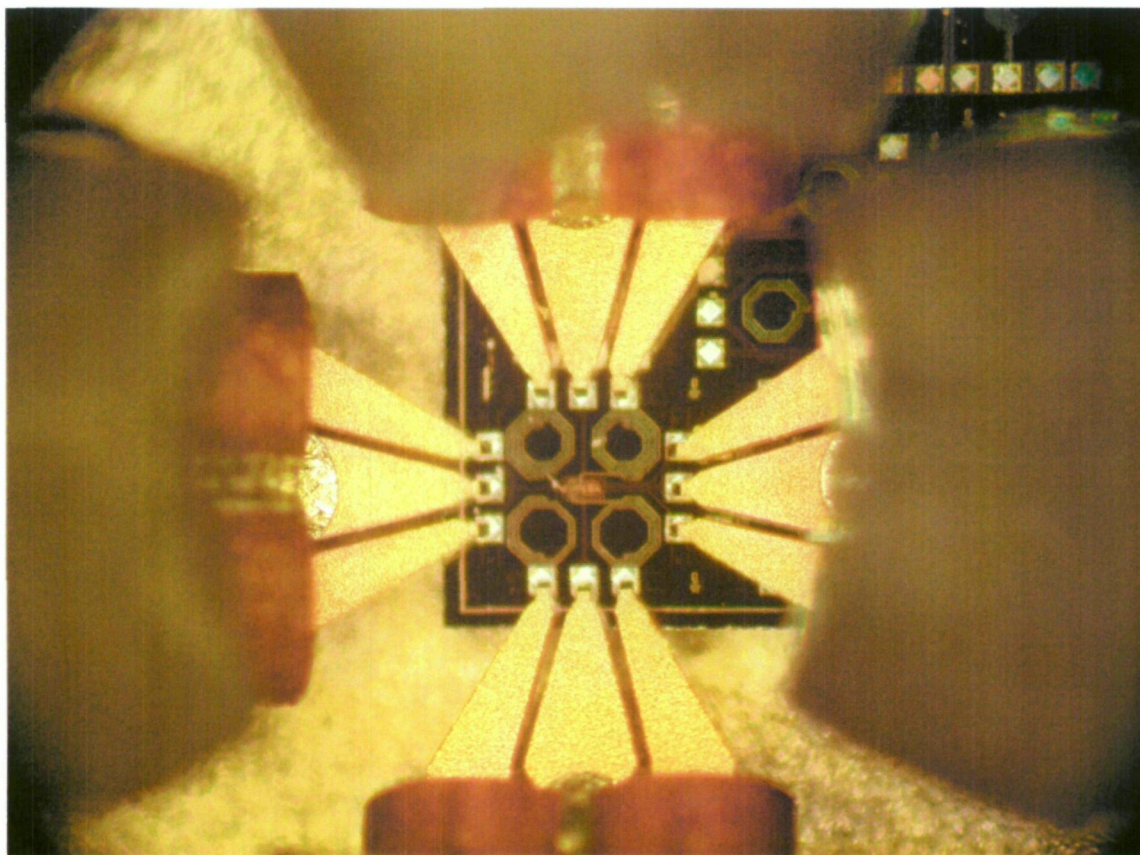
**Comentario:** Como puede observarse para la medida del mezclador pasivo, es necesario el uso del generador de señal y del VNA para la generación de la señal del oscilador local y de la señal de RF, por otro lado para observar la salida del circuito se emplea el analizador de espectros.

## A.4 Detalle de la disposición de las puntas



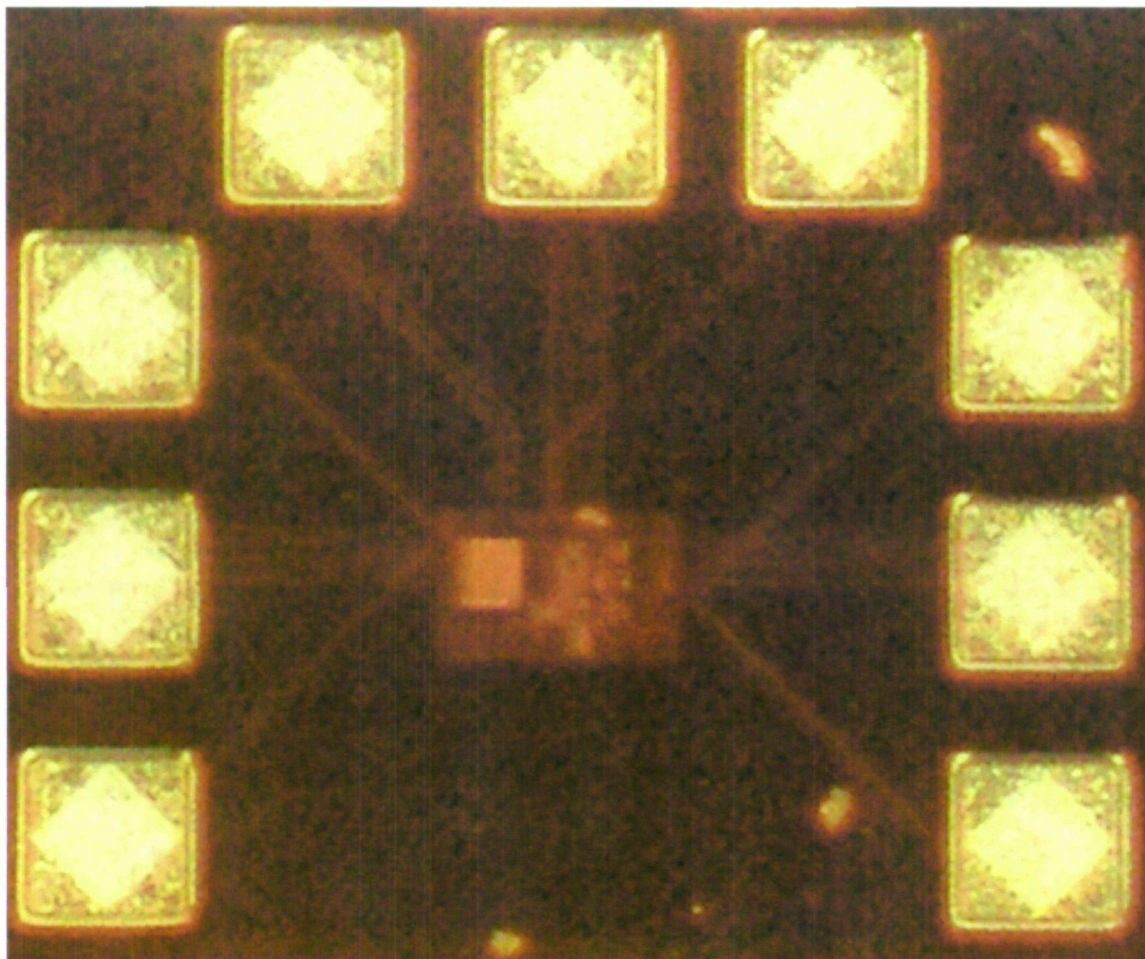
**Comentario:** Para medir el mezclador pasivo es necesario emplear 4 puntas de medida ya que por la punta norte se introduce la alimentación, por la punta sur se obtiene la señal de salida y por las puntas este y oeste respectivamente se introduce las señales de RF y LO respectivamente.

## A5. Vista de las puntas sobre el mezclador pasivo



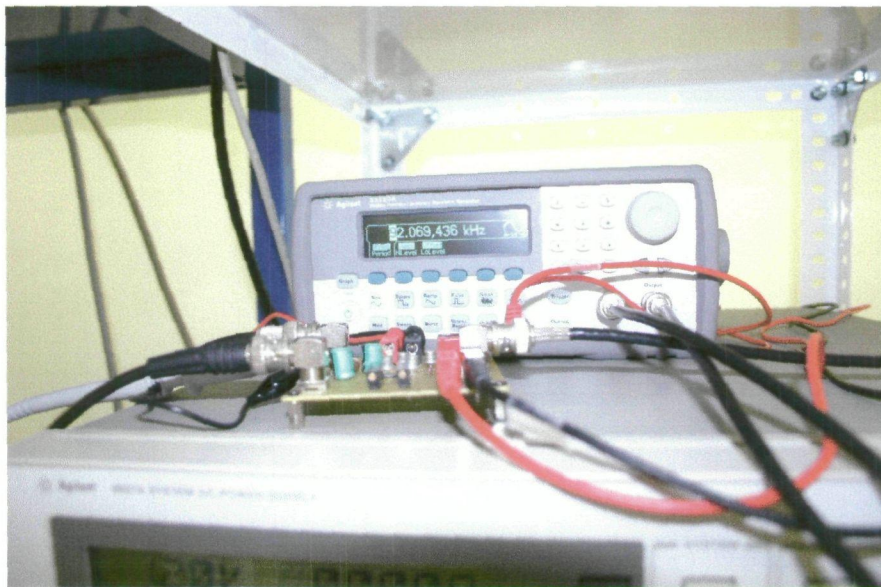
**Comentario:** A la hora de medir las puntas son de gran importancia, ya que sin estas no se podría medir el circuito debido al tamaño del mismo. En la fotografía se muestran las puntas sobre el circuito visto a través del microscopio.

## A.6 Amplificador operacional, versión 1



**Comentario:** En esta fotografía se muestra una vista de la primera versión del amplificador operacional tomado como partida del presente proyecto. Después de llevar a cabo la medida del mismo, se comprobó como efectivamente amplificaba la señal, pero con un ancho de banda muy inferior al esperado.

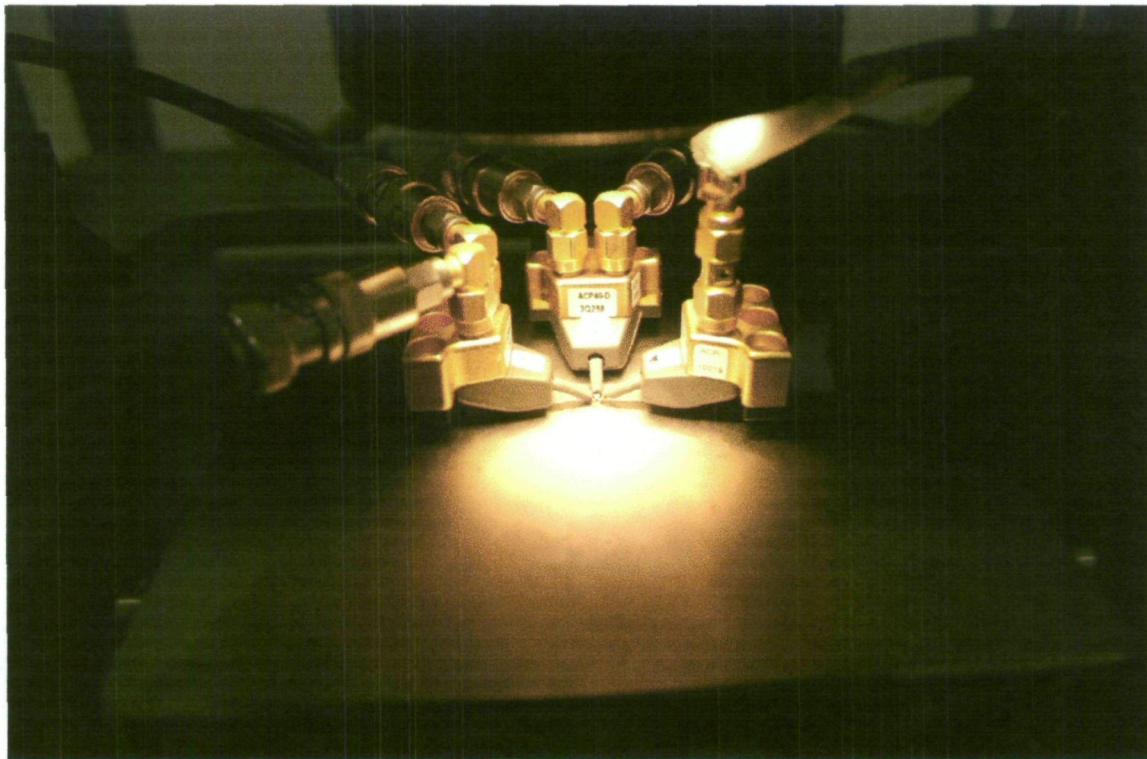
## A7. Montaje para la medida del amplificador



**Comentario:** Para medir el amplificador operacional a parte de un generador de funciones y el osciloscopio, es necesario también el uso de la placa desarrollada para la conversión de la señal de modo asimétrico a modo diferencial.

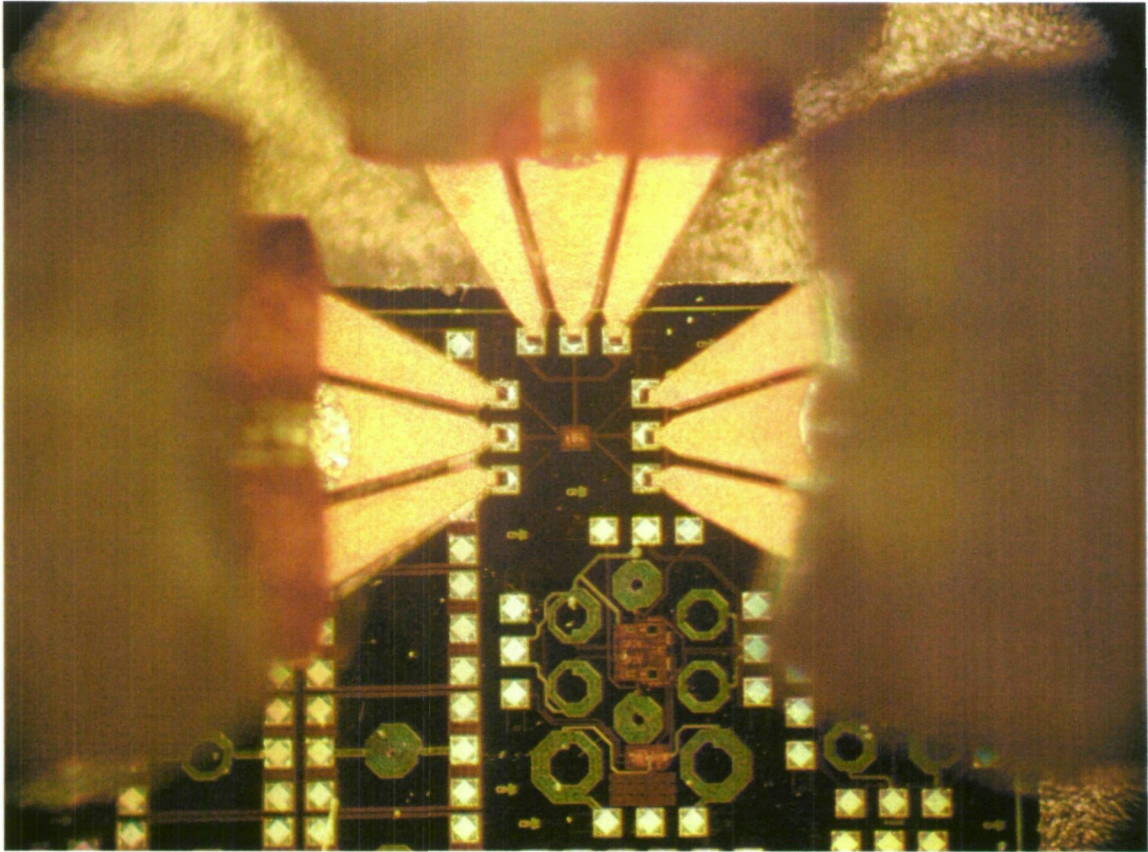


## A.8 Colocación de las puntas para medir el amplificador



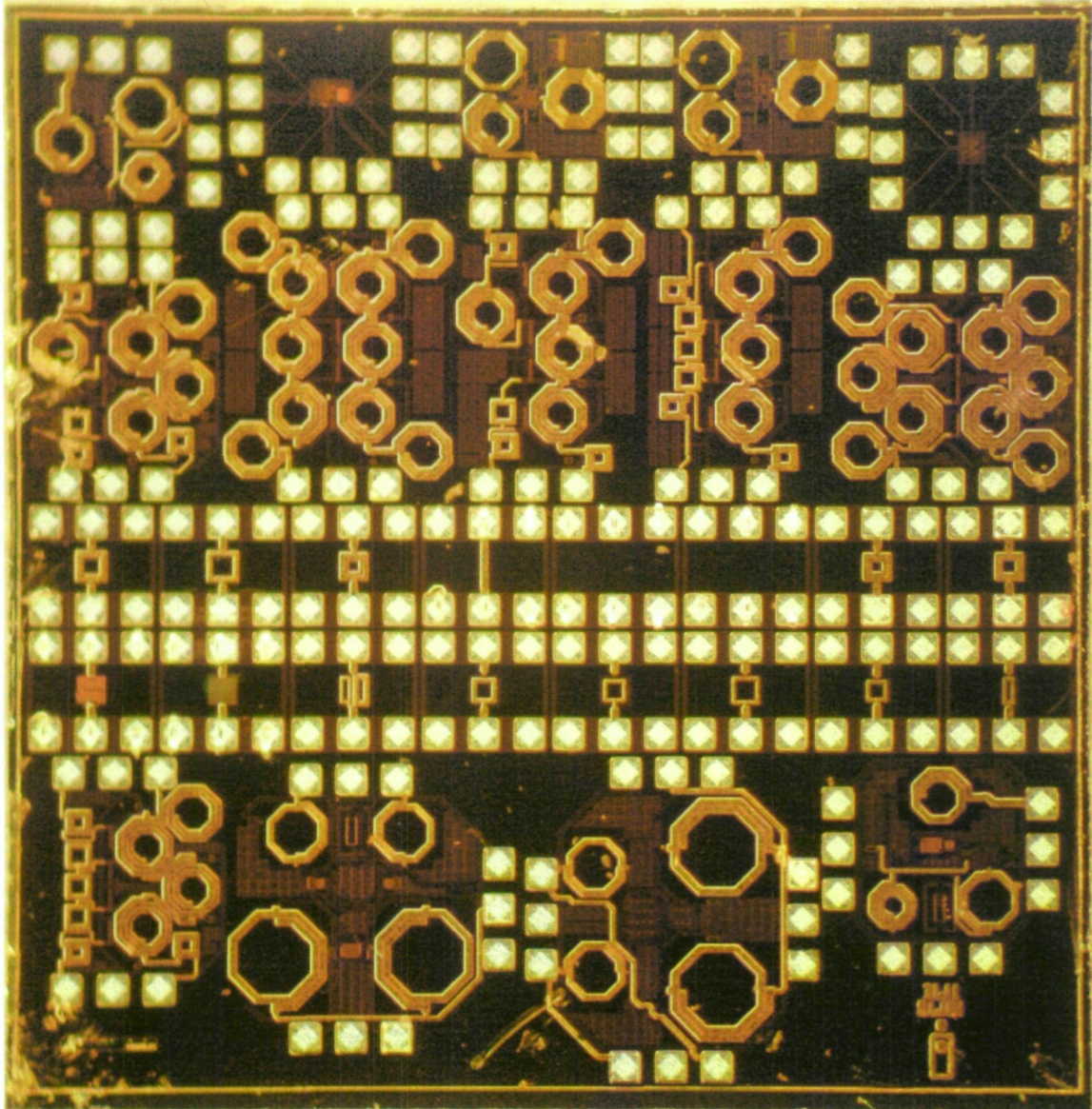
**Comentario:** Para la medida del amplificador no es necesario emplear cuatro brazos en la estación de puntas como ocurre con la medida del mezclador, ya que por la punta norte se introduce la alimentación y por las puntas oeste y este, se introduce la señal y se obtiene la salida respectivamente.

## A.9 Puntas sobre el amplificador operacional



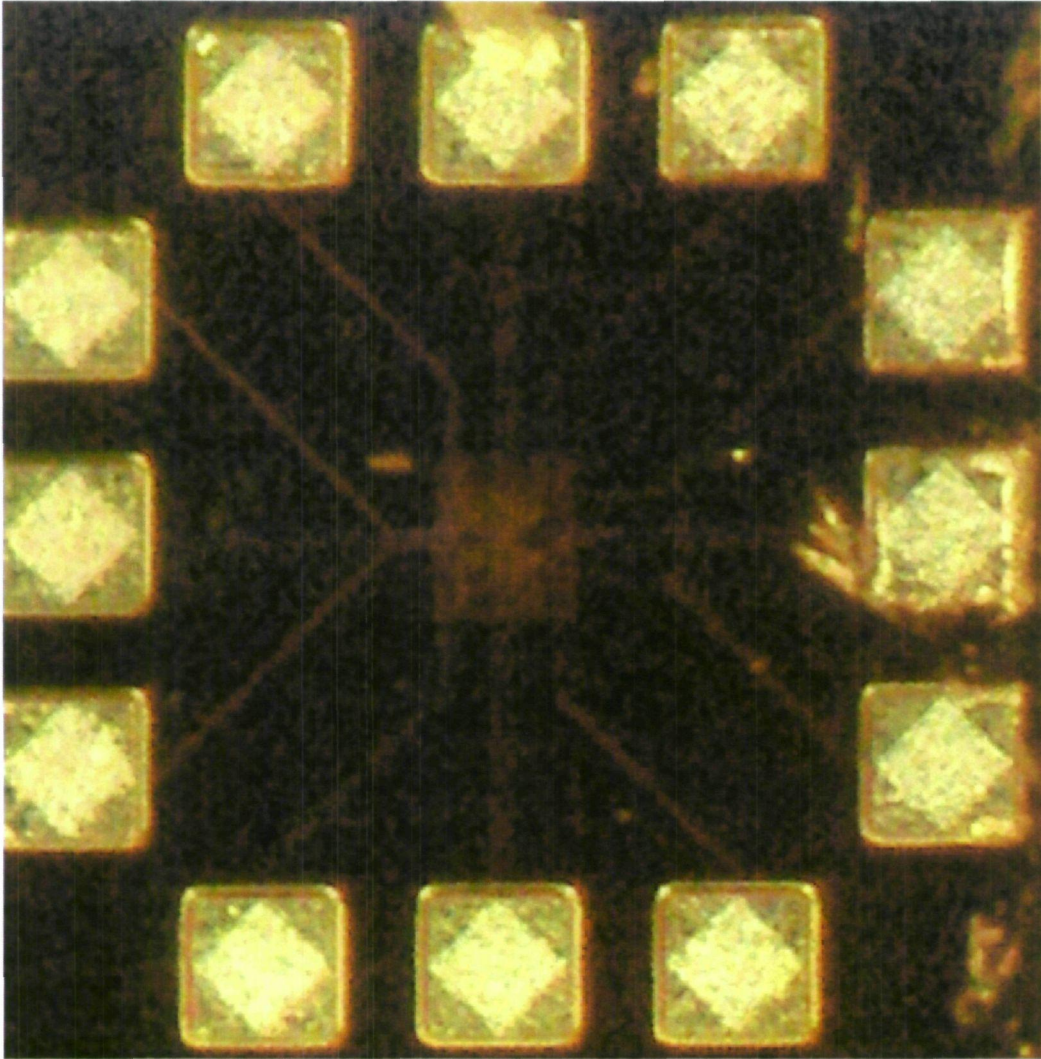
**Comentario:** En esta fotografía se muestra un detalle de las puntas sobre el amplificador operacional visto al microscopio.

## A.10 RUN de fabricación de Junio de 2005



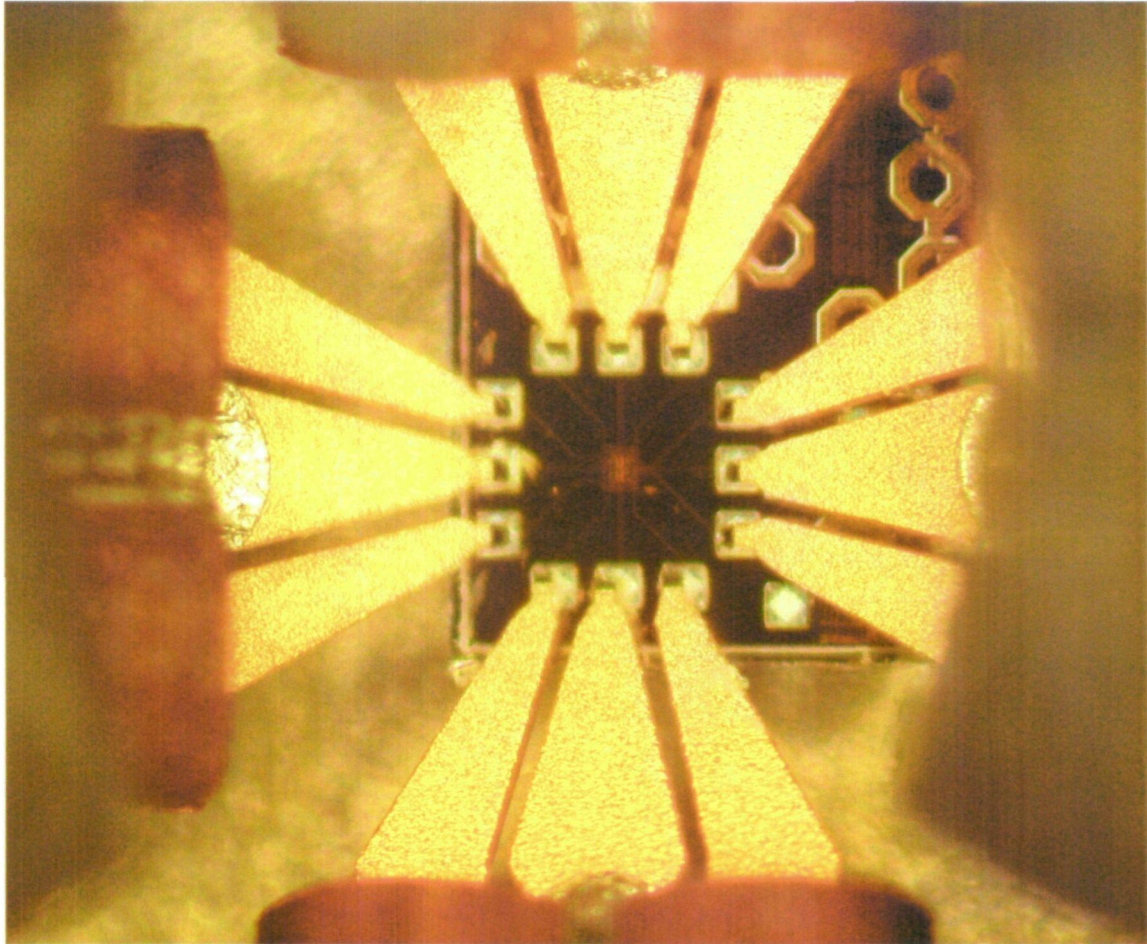
**Comentario:** Como puede apreciarse en este RUN de fabricación también se mandaron más circuitos a fabricación junto a la segunda versión tanto del mezclador pasivo como del amplificador operacional (bobinas y amplificadores distribuidos y otros mezcladores)

## A.11 Mezclador pasivo, versión 2



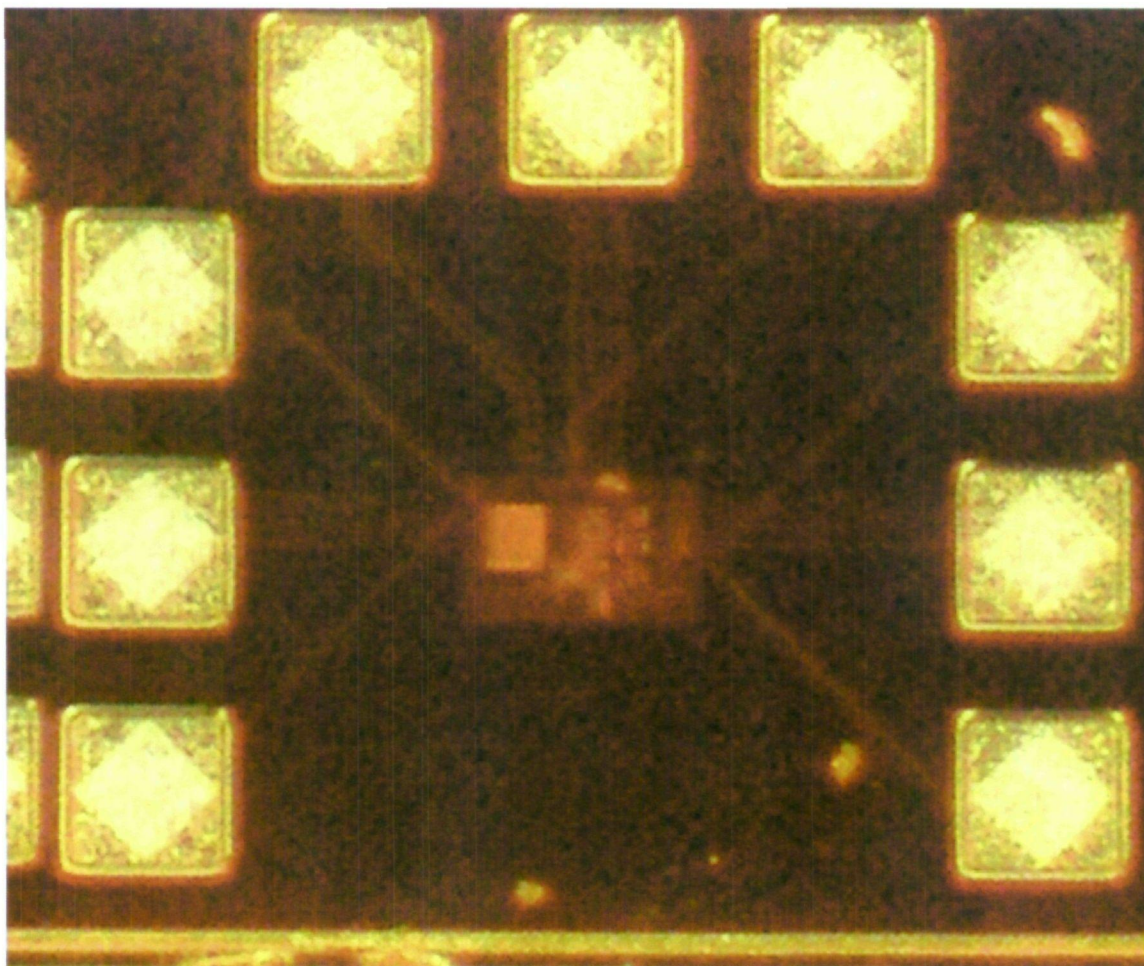
**Comentario:** Después del rediseño y la medida del mezclador, se comprobó como en este caso el funcionamiento del mismo era muy similar al obtenido a nivel de simulación.

## A.12 Puntas sobre el mezclador pasivo



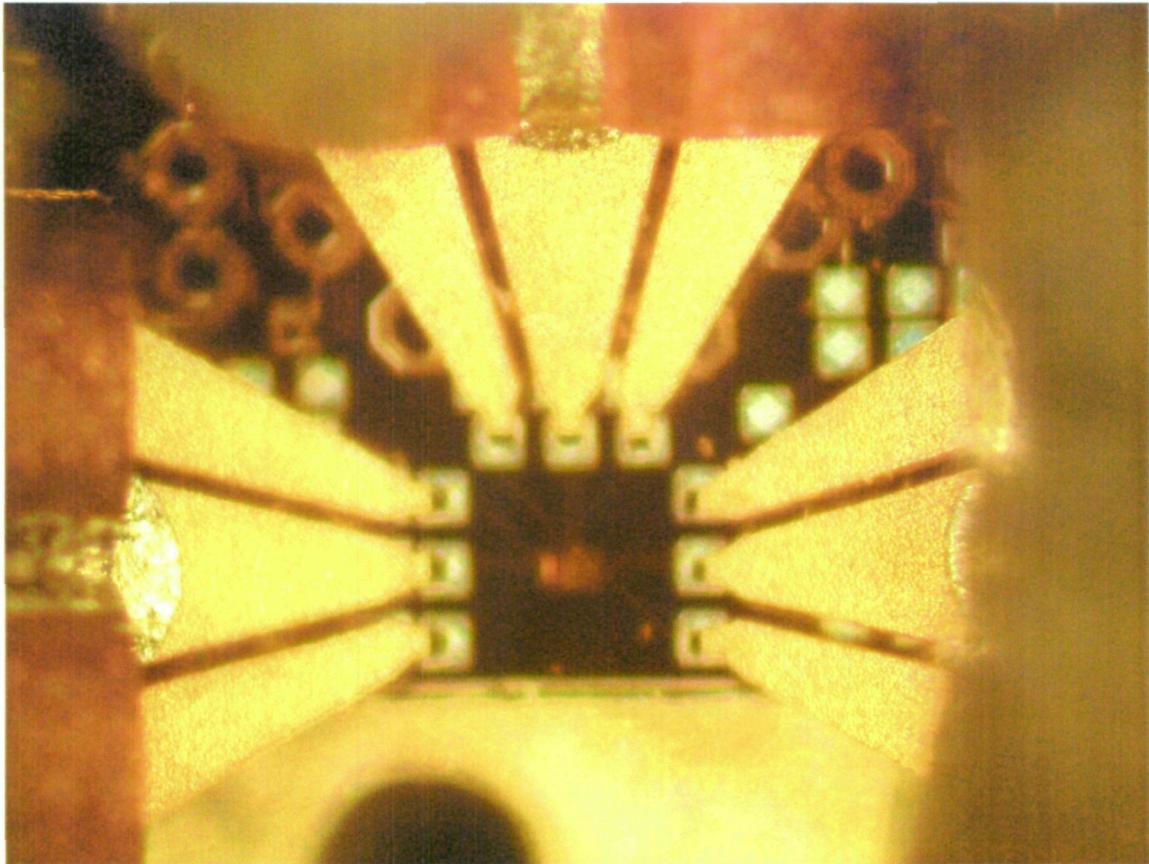
**Comentario:** Al igual que en la medida del primer mezclador para la segunda versión del mismo también es necesario emplear los cuatro brazos de la estación de puntas como puede observarse en esta vista obtenida a través del microscopio.

### A.13 Amplificador operacional, versión 2



**Comentario:** Con el amplificador operacional rediseñado, se pudo comprobar a través de las medidas como efectivamente este segundo diseño funcionaba correctamente acorde a las simulaciones realizadas.

## A.14 Puntas sobre el amplificador operacional



**Comentario:** En esta fotografía se muestra un detalle del proceso de medida del amplificador operacional, pudiéndose observar como hacen contacto las puntas de medida sobre los pads dispuestos para ese fin.