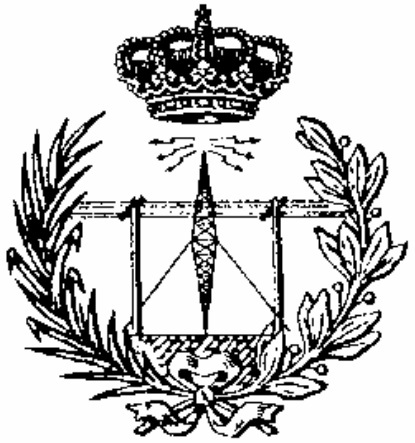
Diseño, medida y verificación de un mezclador en CMOS 0.35 μm para un receptor basado en el estándar IEEE 802.11a.



Titulación: Ingeniería Electrónica

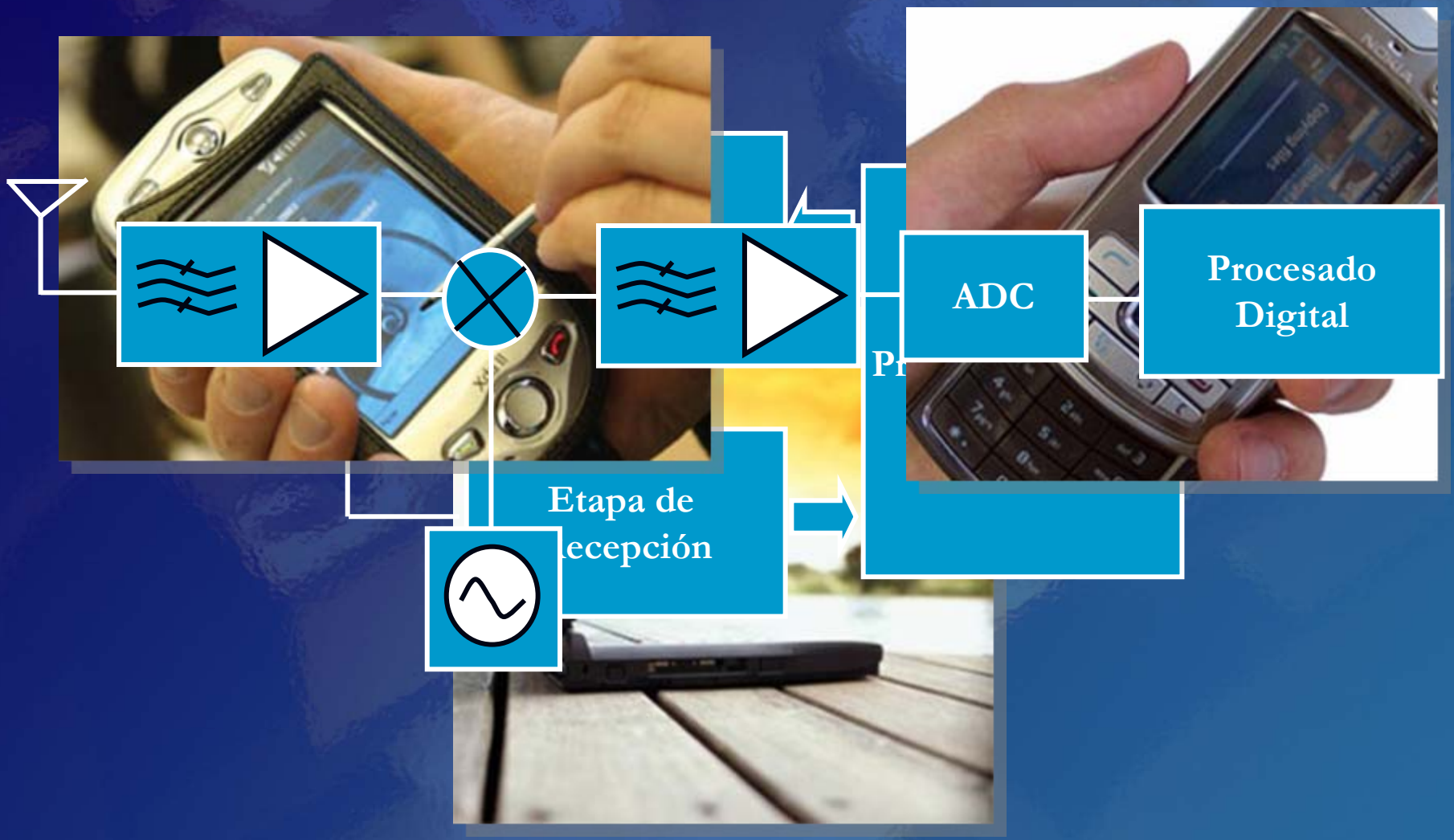
Tutores: Francisco Javier del Pino Suárez

Sunil Lalchand Khemchandani

Autor: Roberto Díaz Ortega

Fecha: Octubre 2006

Introducción



Índice

BLOQUE I: Estudios teóricos preliminares

- Estándar IEEE 802.11a

BLOQUE II: Diseño del mezclador pasivo

- Tipos de receptores
- Proceso de diseño del mezclador pasivo

BLOQUE III: Diseño del amplificador operacional

- Estudio de los mezcladores
- Proceso de diseño del amplificador

BLOQUE IV: Integración del mezclador y el amplificador

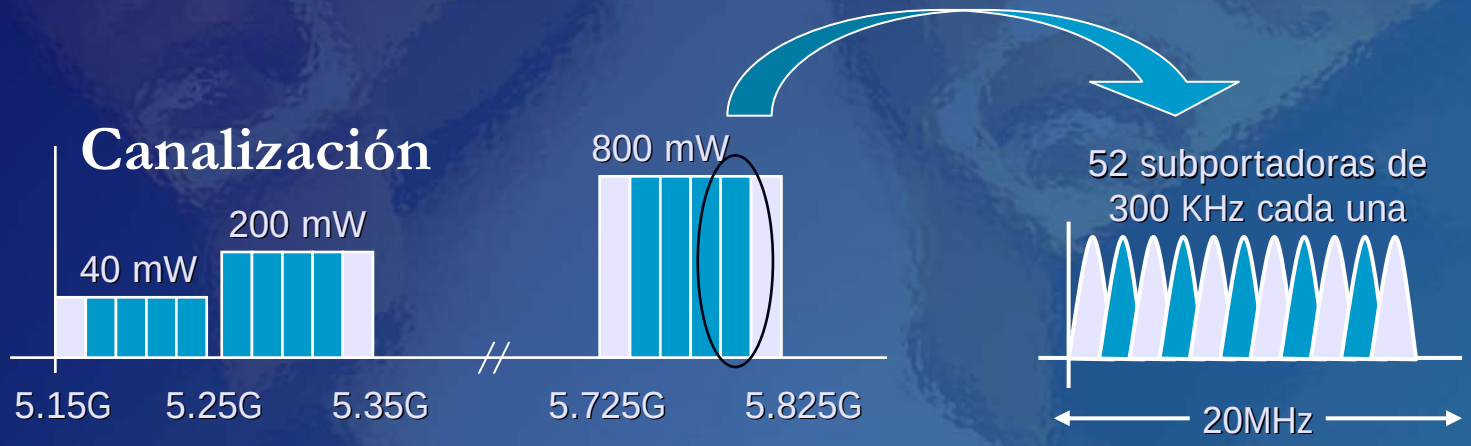
- Tecnología utilizada
- Medida del amplificador

BLOQUE V: Conclusiones y presupuesto

- Rediseño del amplificador
- Medida y verificación del circuito

Estándar IEEE 802.11a

- Este estándar se define para redes inalámbricas en la banda de 5GHz
- Para reducir errores se definen diferentes tasas de transferencia pudiendo llegar a una tasa máxima de 54 Mbps



Especificaciones del estándar IEEE 802.11a

- La impedancia de la antena tanto en transmisión como en recepción debe ser 50 Ohmios
- Rango de temperatura de funcionamiento
  - Tipo 1 0 ºC a 40 ºC
  - Tipo 2 -20 ºC a 50 ºC
  - Tipo 3 -30 ºC a 70 ºC
- Potencia de transmisión
  - 5.15-5.25 (GHz) -> 40mW
  - 5.25-5.35 (GHz) -> 200mW
  - 5.25-5.35 (GHz) -> 800mW
- Variación máxima de frecuencia en la salida de 20 ppm
- Sensibilidad mínima de -82 dBm para una tasa de 6 Mbits/s
- Figura de ruido máxima en recepción de 14 dB

Índice

BLOQUE I: Estudios teóricos preliminares

- Características de los sistemas de RF
- Estándar IEEE 802.11a
- Tipos de receptores
- Estudio de los mezcladores
- Tecnología utilizada

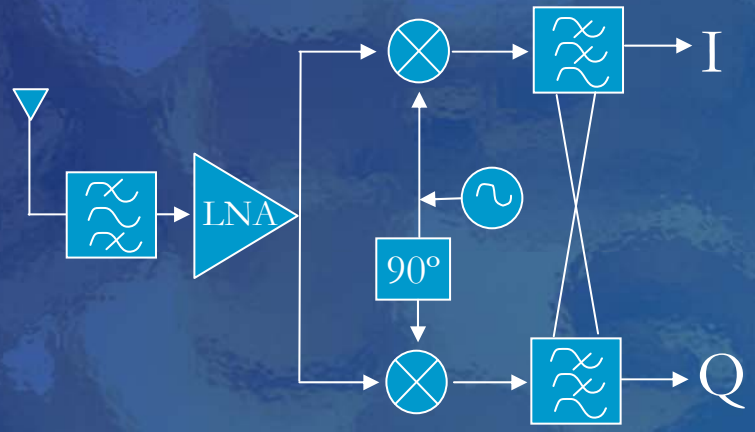
BLOQUE II: Diseño del mezclador pasivo

BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

Conversión directa



Ventajas

- No hay problemas con la frecuencia imagen
- Reducido número de componentes
- Evita problemas con el ruido Flicker

Inconvenientes

- ADC un poco más costoso de implementar
- Aparición de error de constelación
- Implementación del sintetizador

Índice

BLOQUE I: Estudios teóricos preliminares

- Estándar IEEE 802.11a
- Tipos de receptores
- Estudio de los mezcladores
- Tecnología utilizada

BLOQUE II: Diseño del mezclador pasivo

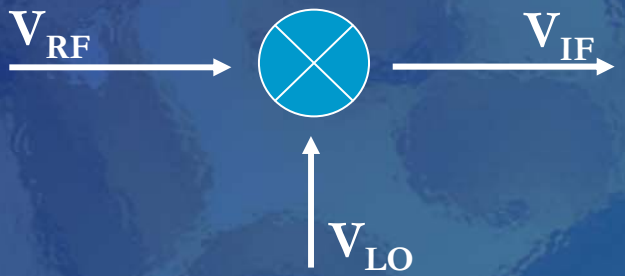
BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

Mezclador de Frecuencias

- El mezclador tiene como función el trasladar la señal presente en su entrada a un rango de frecuencias diferente, sin modificar las características de la señal

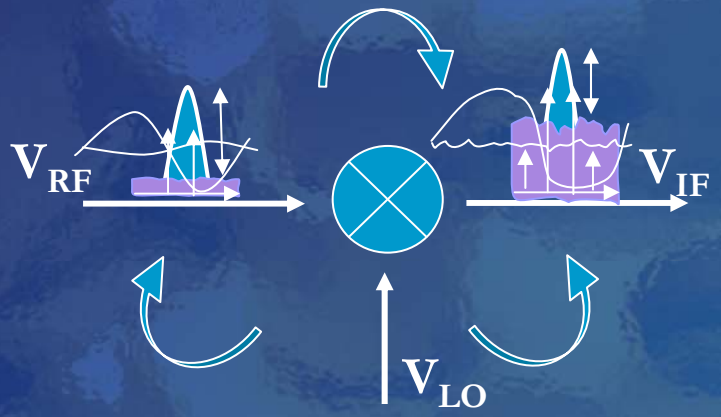


- Los mezcladores se clasifican según su rango de trabajo en:

Up-conversion

Down-Conversion

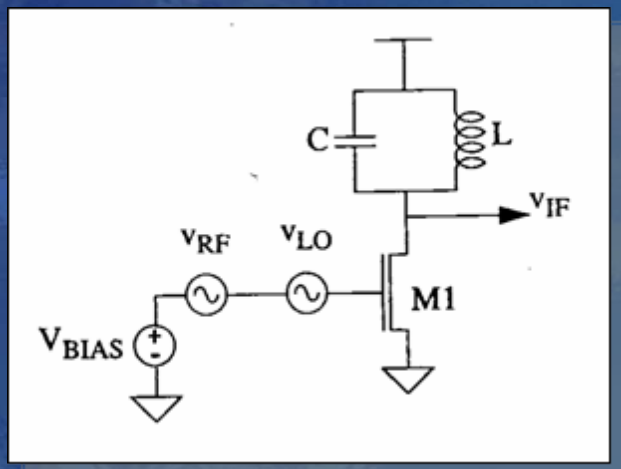
Parámetros del mezclador



- Ganancia de conversión
- Figura de ruido
- Punto de intercepción de tercer orden
- Rango Dinámico.- Diferencia entre valores mínimos y máximos que se pueden aplicar al circuito.
- Aislamiento.- Representa la cantidad de señal que se acopla en los distintos puertos del sistema.

Sistemas no lineales como mezcladores

- Algunos mezcladores realizan el mezclado basándose en no-linealidades que presenta el circuito.



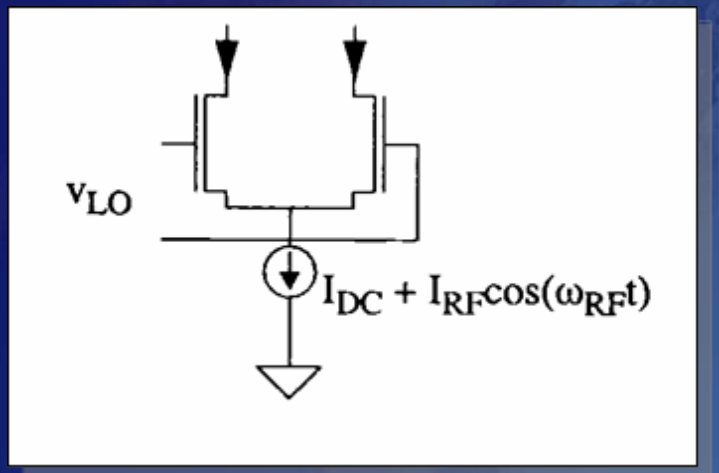
$$i_2(t) = a \cdot v_1(t) + b \cdot [v_1(t)]^2$$

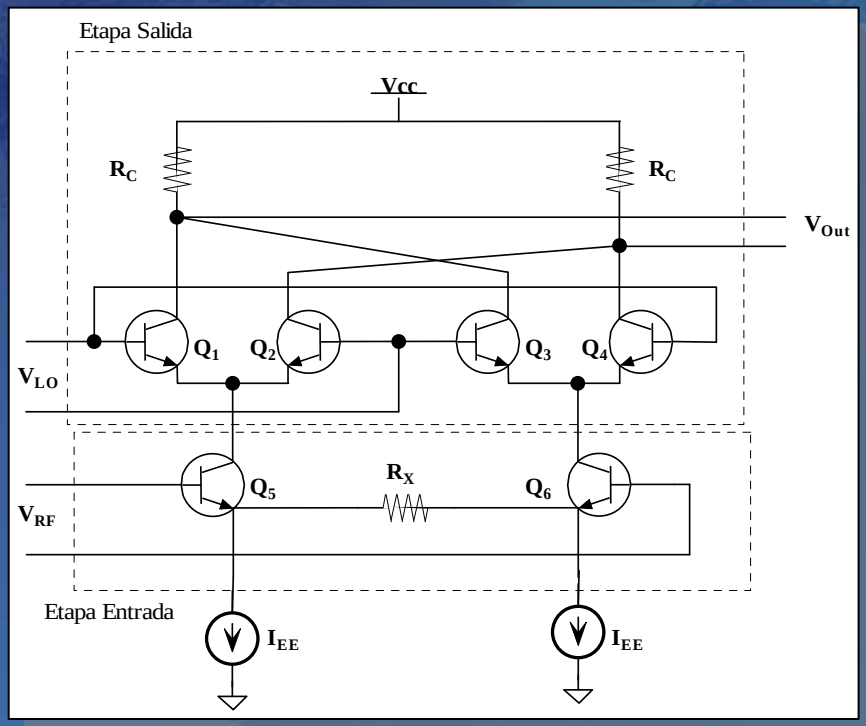
$$v_1(t) = V_{RF} \cdot \cos(\omega_{RF} t) + V_{LO} \cdot \cos(\omega_{LO} t)$$

$$2bV_{RF}V_{LO}\cos(\omega_{RF}t)\cdot\cos(\omega_{LO}t) = bV_{RF}V_{LO}\left[\cos(\omega_{LO} - w_{RF})t + \cos(\omega_{LO} + w_{RF})t\right]$$

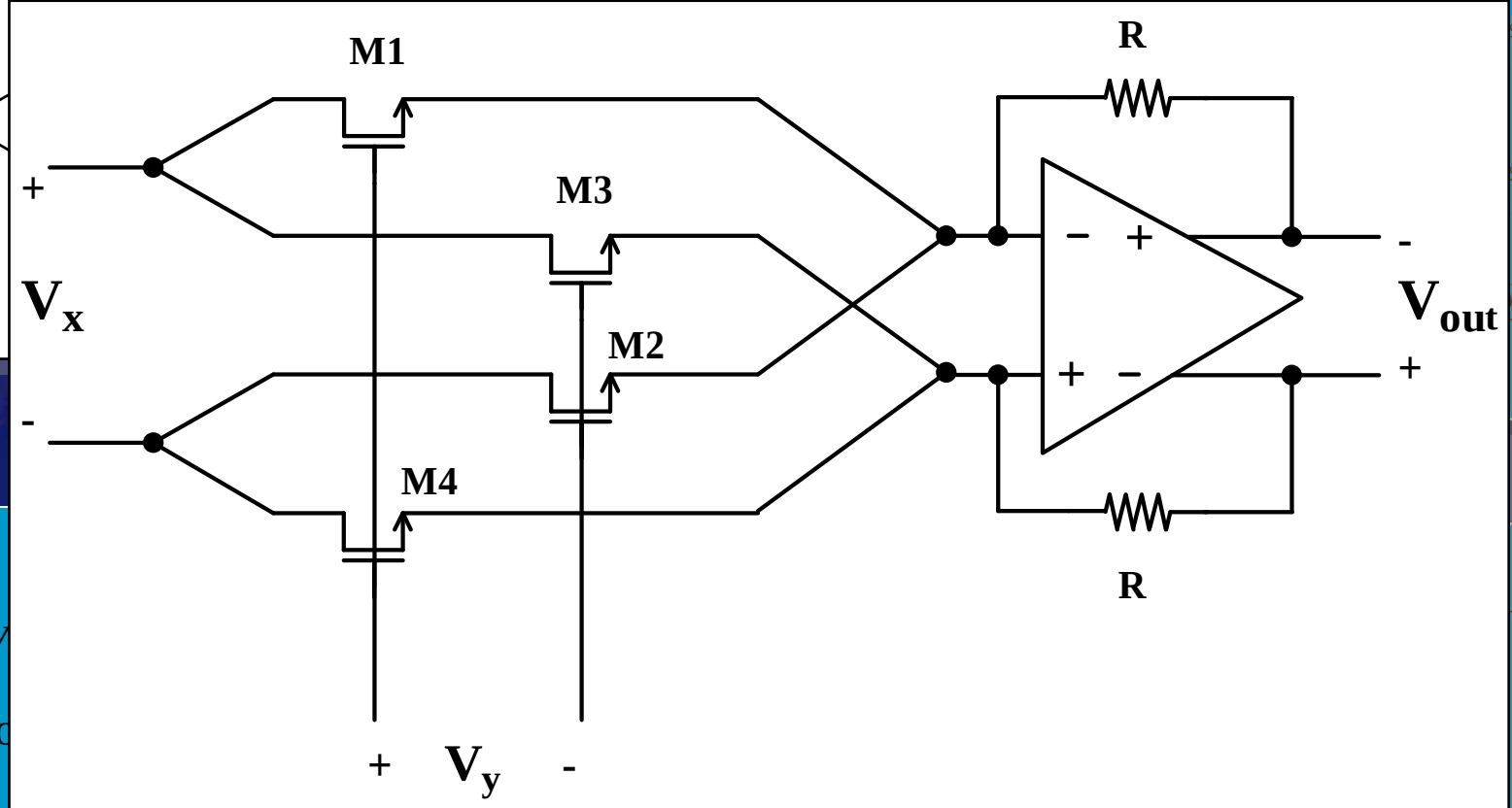
Mezcladores basados en multiplicadores

- Los mezcladores basados en multiplicadores presentan un mayor rendimiento con respecto a los basados en no-linealidades.





Mezclador pasivo CMOS



$$I_{D1} = \mu.C_{OX1}\left[\left(V_{GS} + \frac{V_y}{2} - V_{T1}\right).\left(\frac{V_x}{2}\right) - \frac{1}{2}\left(\frac{V_x}{2}\right)^2\right]$$

$$I_D = \mu.C_{OX}.\left[(V_{GS} - V_T).V_{DS} - \left(\frac{V_{DS}}{2}\right)\right]$$

$$K_m = R.\beta \quad \Rightarrow \quad V_{out} = K_m.V_x.V_y$$

Índice

BLOQUE I: Estudios teóricos preliminares

- Estándar IEEE 802.11a
- Tipos de receptores
- Estudio de los mezcladores
- Tecnología utilizada

BLOQUE II: Diseño del mezclador pasivo

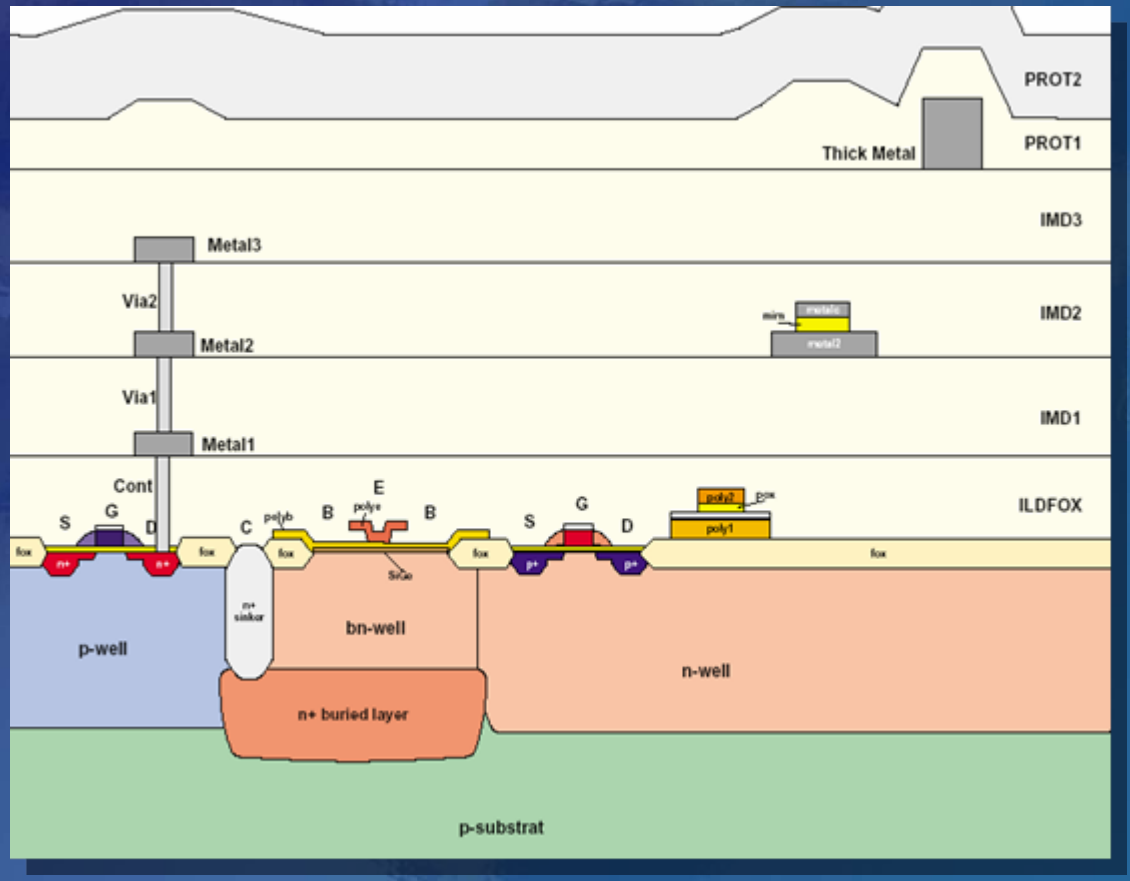
BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

Tecnología S35D4 de AMS

- 4 metales y 2 *polys*
- *Thick Metal*
- Elementos pasivos
- Transistores Bipolares
- Transistores MOSFET



Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

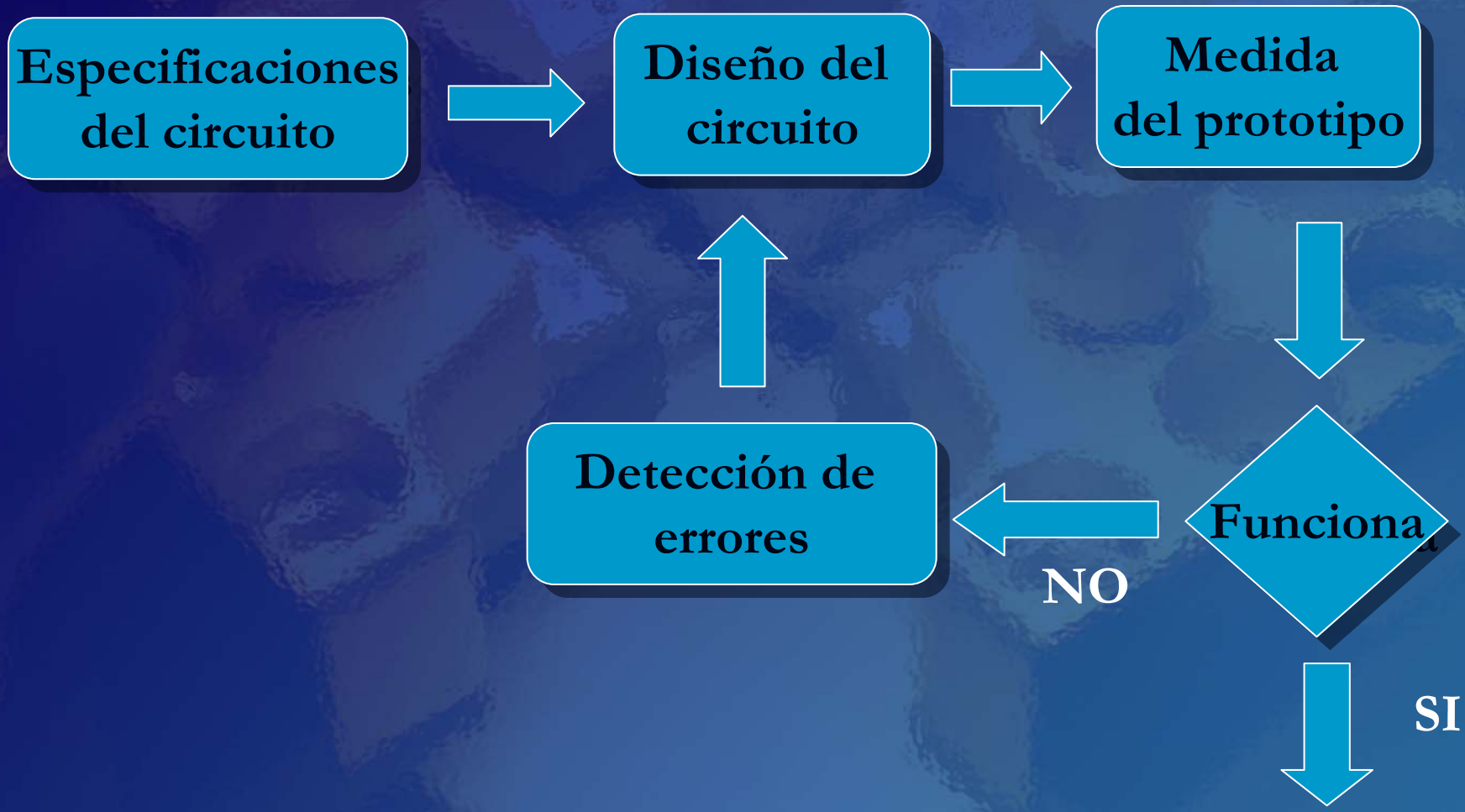
- Proceso de diseño del mezclador pasivo
- Medida del mezclador
- Rediseño del mezclador
- Medida y verificación del circuito

BLOQUE III: Diseño del amplificador operacional

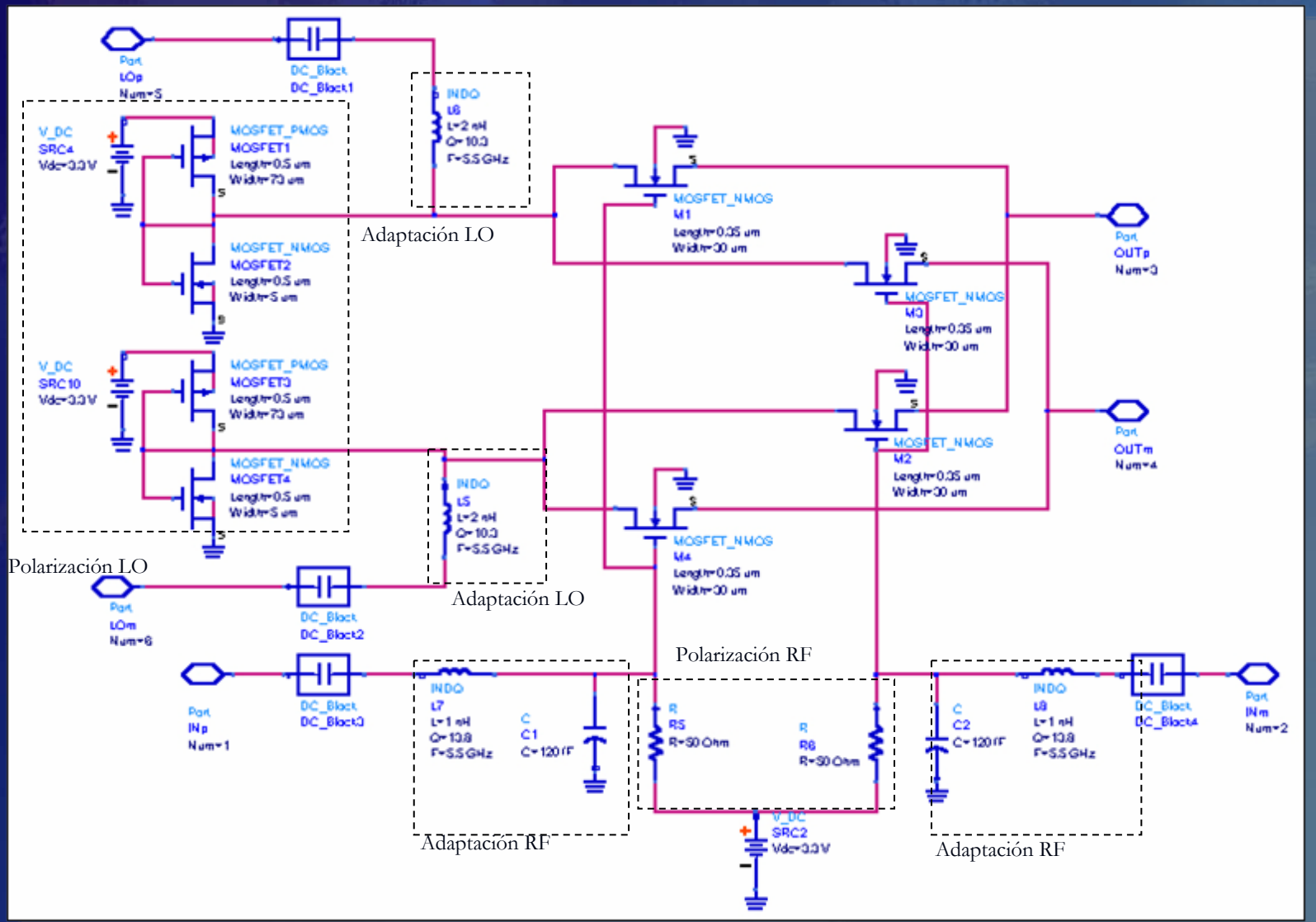
BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

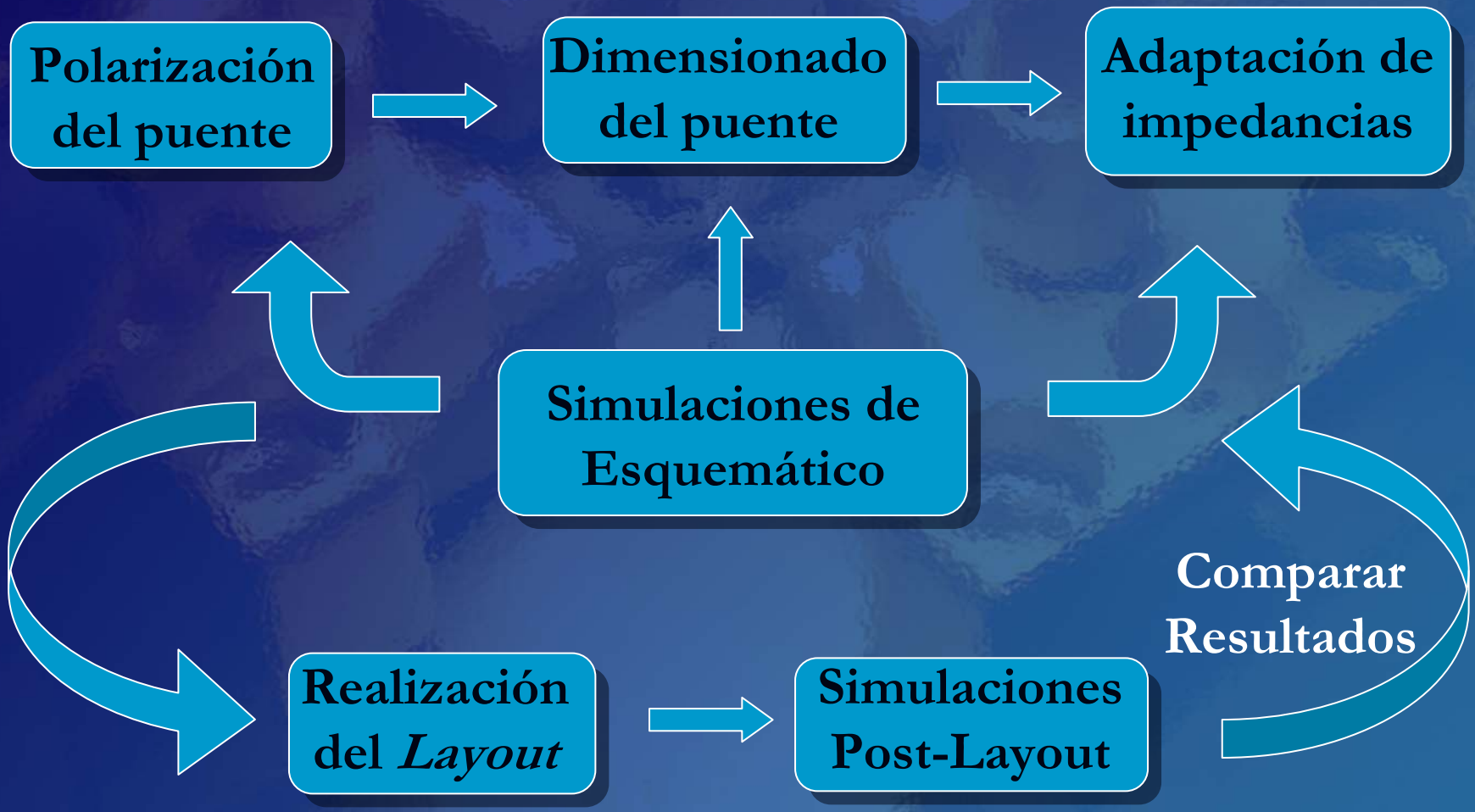
Flujo de diseño de circuitos integrados



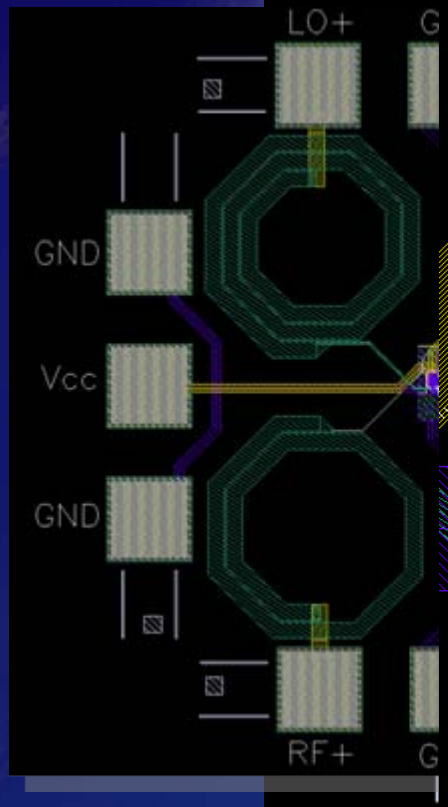
Mezclador pasivo implementado



Diseño del mezclador pasivo



Layout del mezclador pasivo



Parámetro	Simulación
Ganancia (dB)	-13
VSWR RF	1,25
VSWR LO	1,32
NF SSB (dB)	24,2
NF DSB (dB)	21,5
IIP3 (dBm)	20(aprox.)
OIP3 (dBm)	7 (aprox.)

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

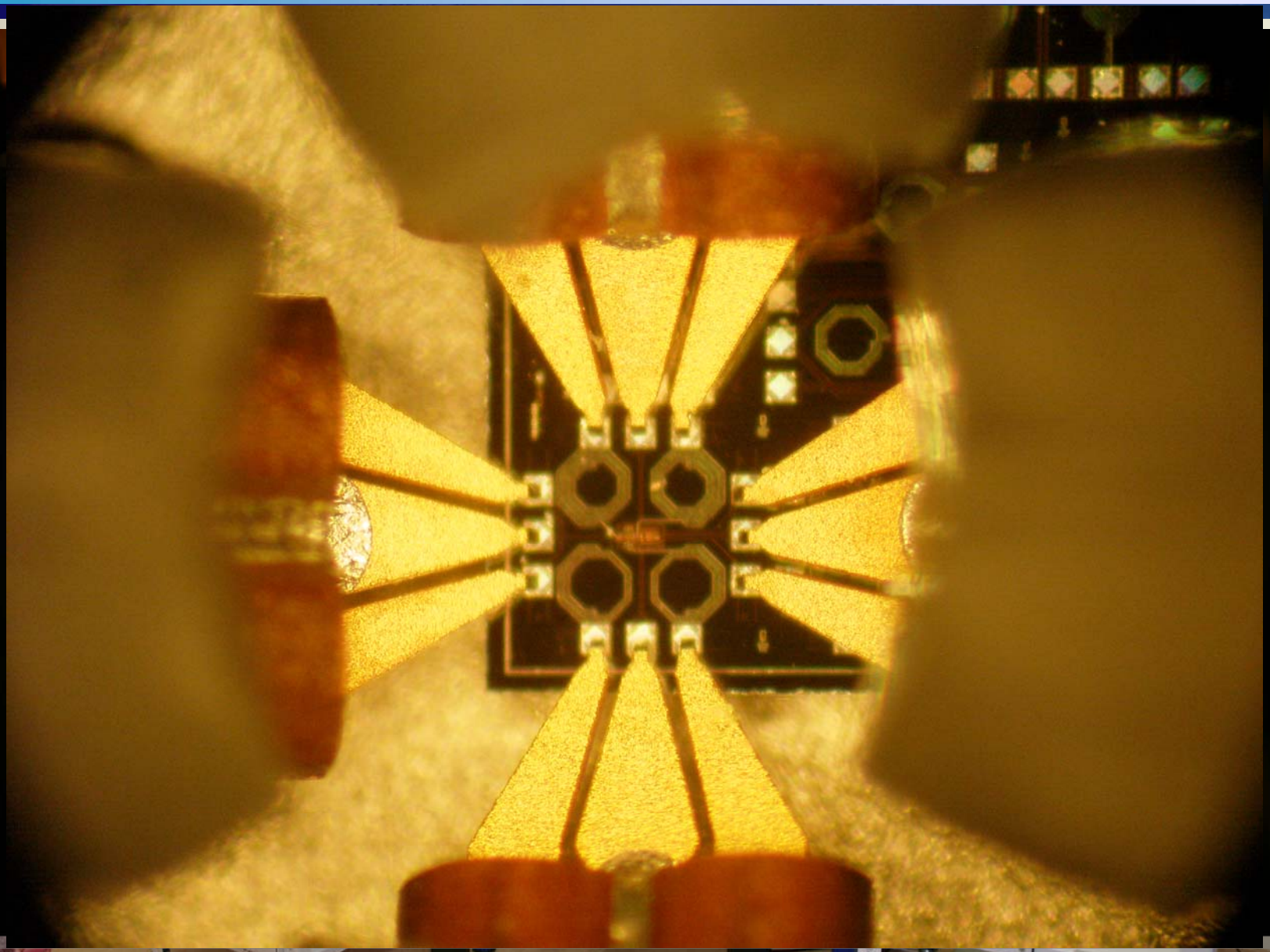
- Proceso de diseño del mezclador pasivo
- Medida del mezclador
- Rediseño del mezclador
- Medida y verificación del circuito

BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

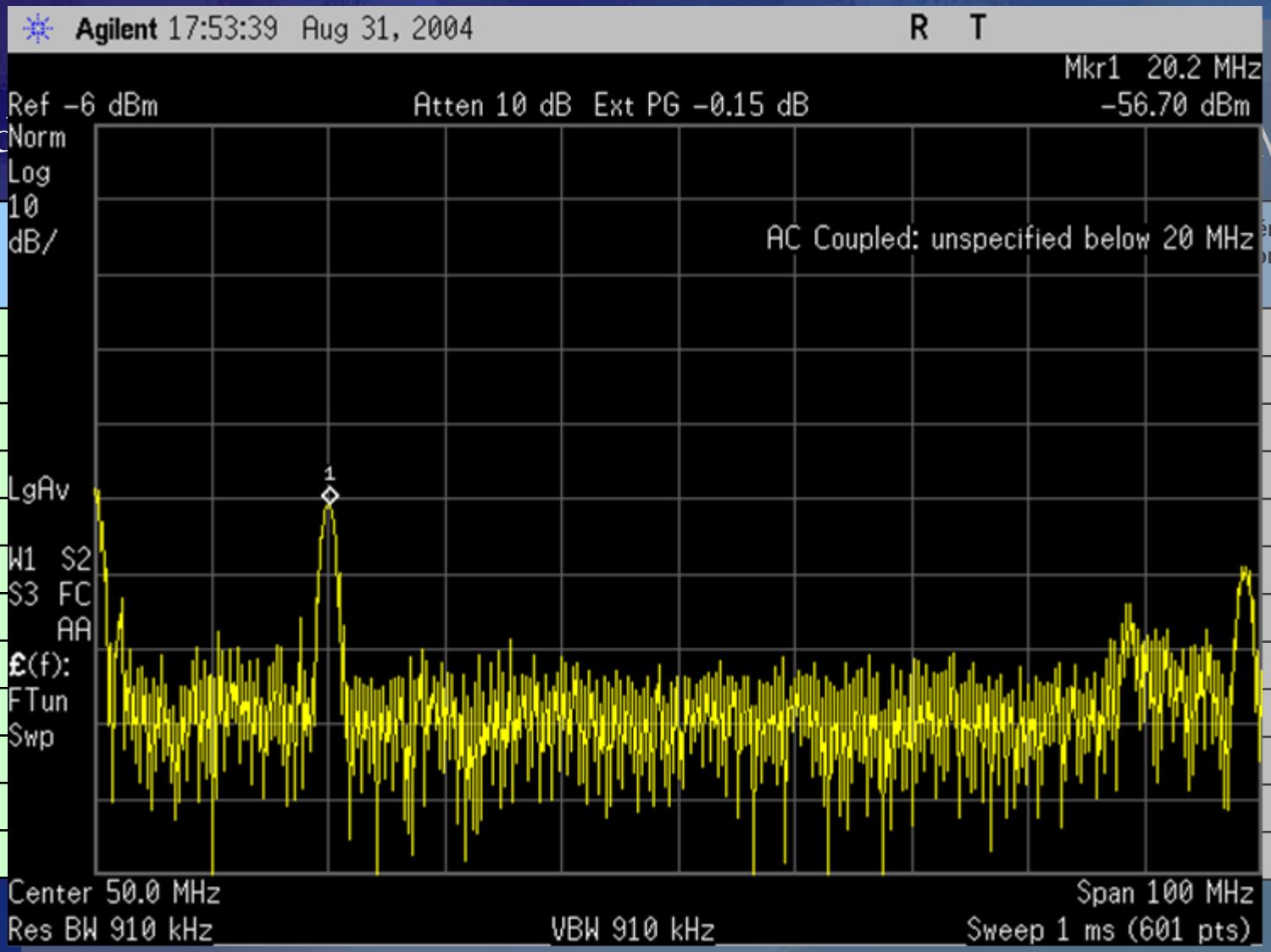
BLOQUE V: Conclusiones y presupuesto

Medida del mezclador pasivo



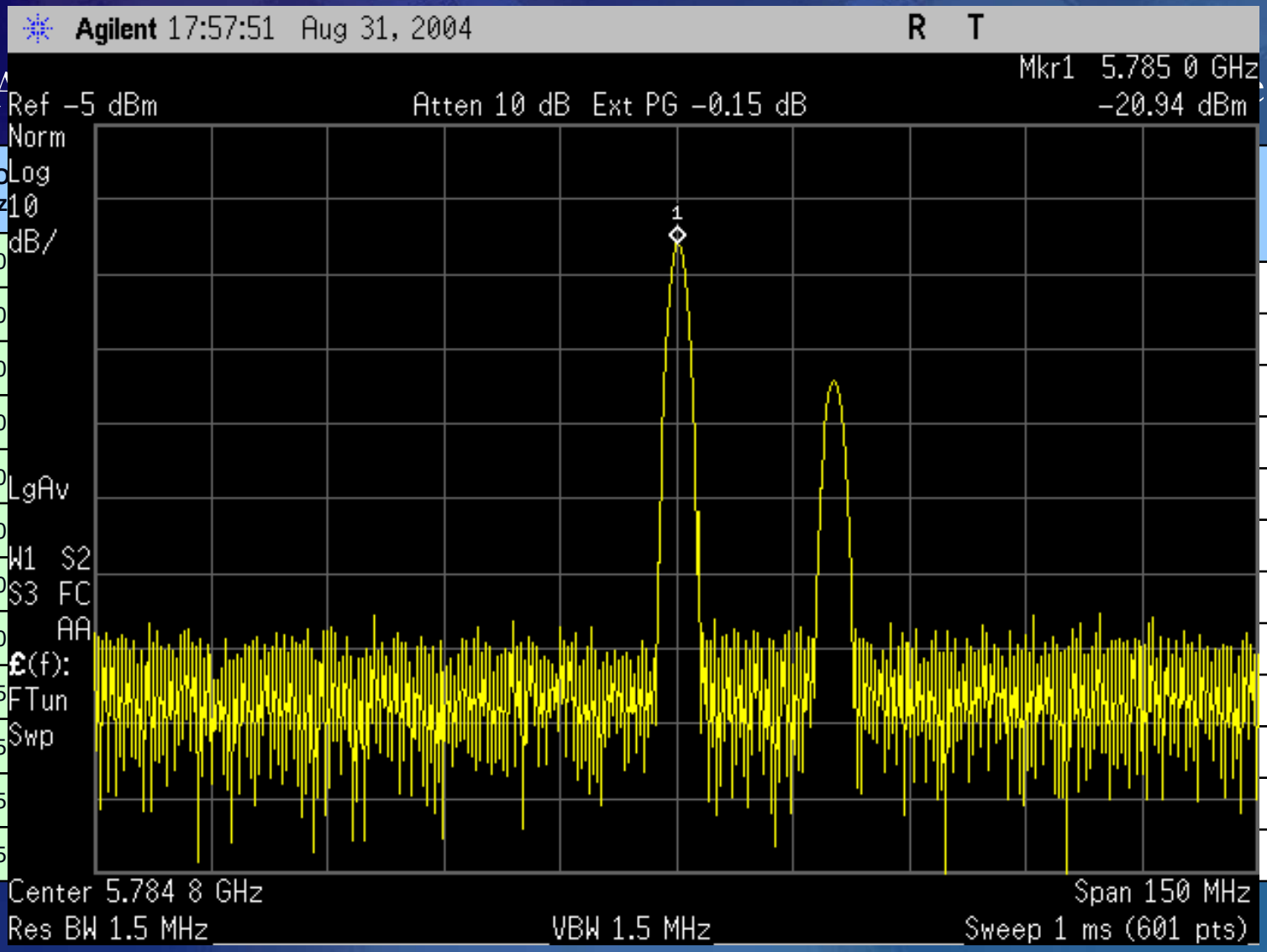
Medida de las pérdidas de conversión

Pérdic MHz



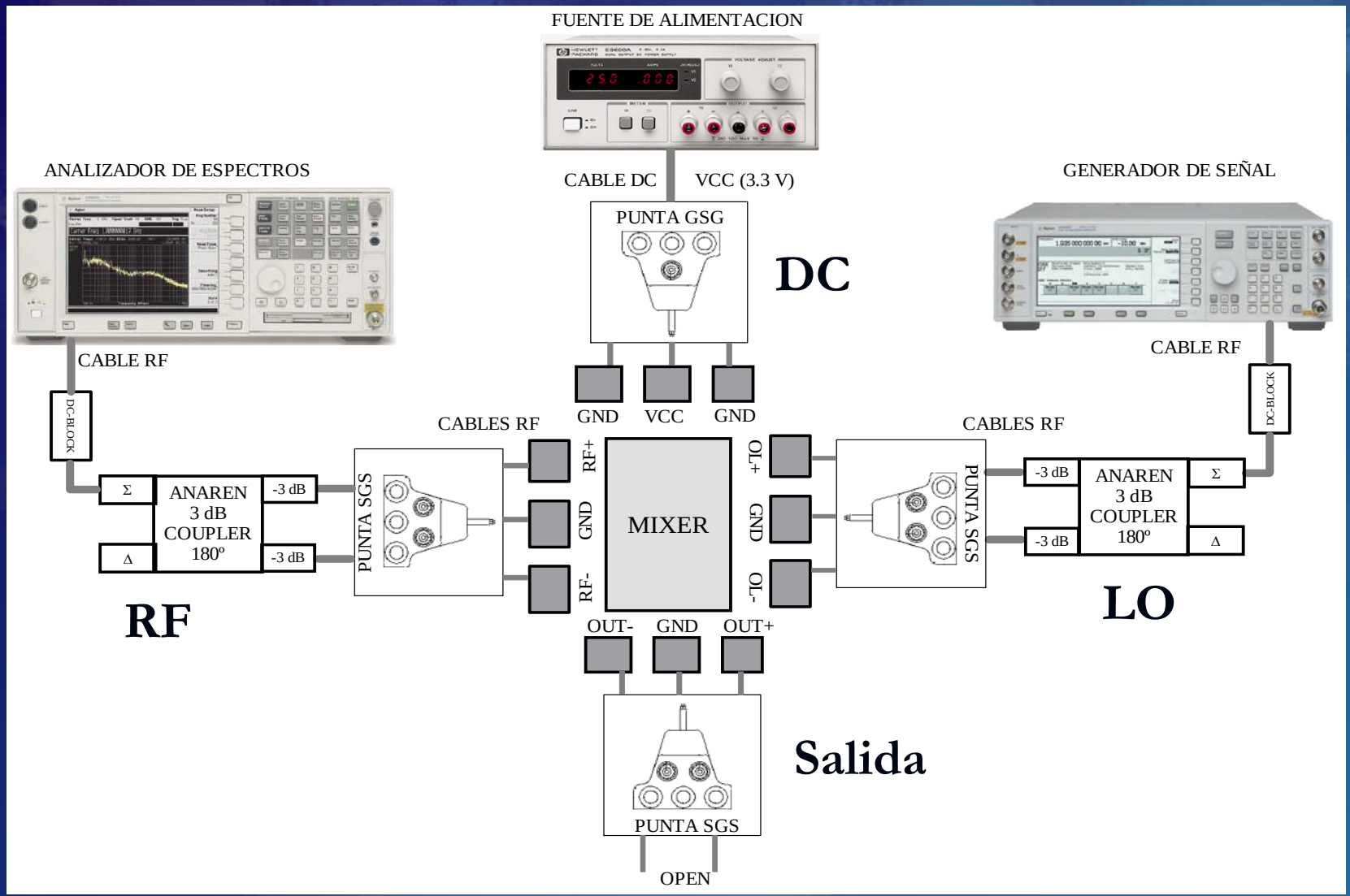
Frec LO (MHz)	Pérdida de conversión (dB)
5160	31
5180	31
5200	31
5220	31
5240	31
5260	31
5280	31
5300	31
5725	31
5745	31
5765	31
5785	31

Medida del aislamiento

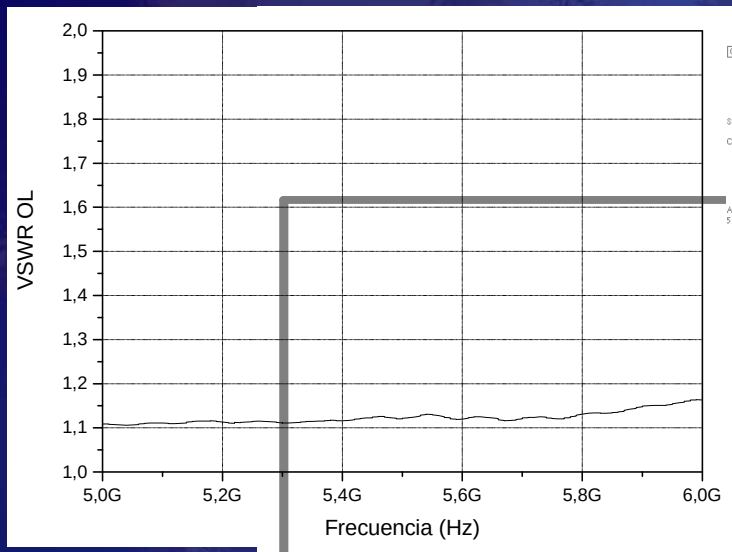


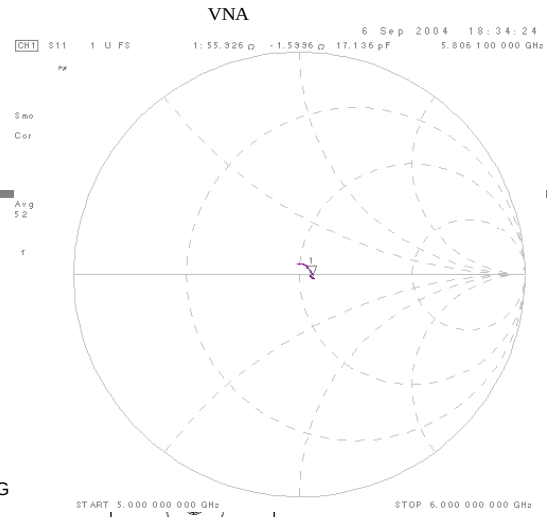
Frec O (MHz	Aislamiento RF/IF (dB)
5130	20,9
5150	21,2
5170	21,7
5190	21,5
5210	21,5
5230	21,5
5250	21,2
5270	21,3
5695	21,3
5715	21,6
5735	20,8
5755	21,2

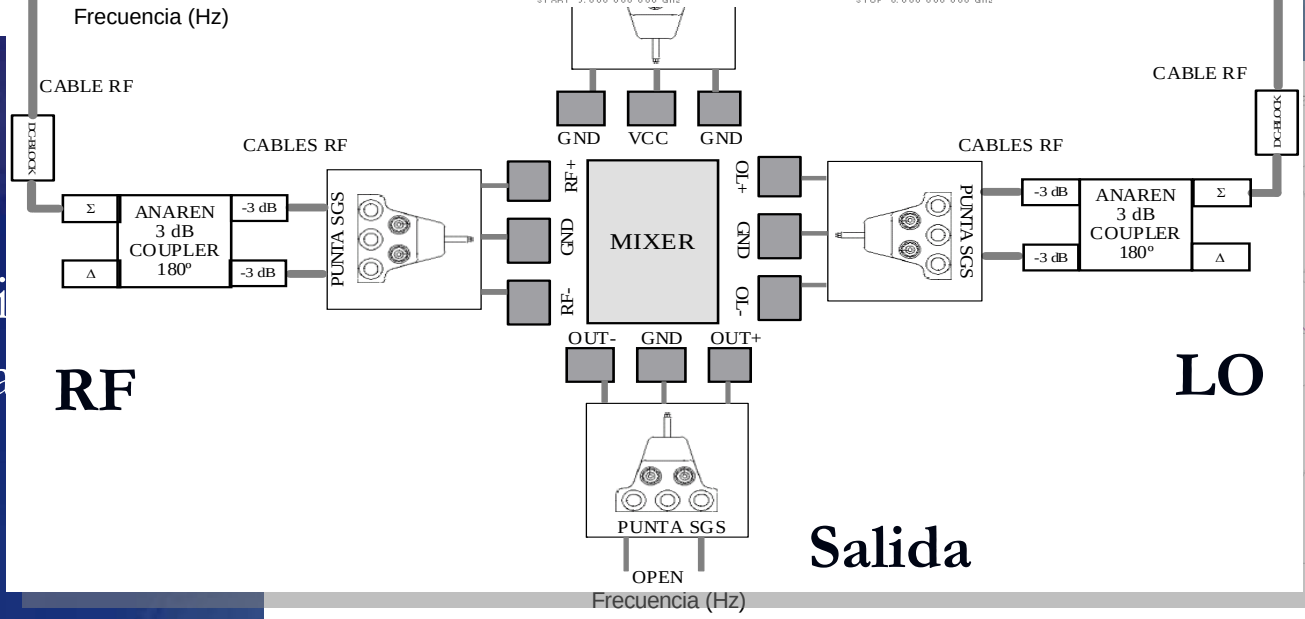
Medida del aislamiento (cont.)

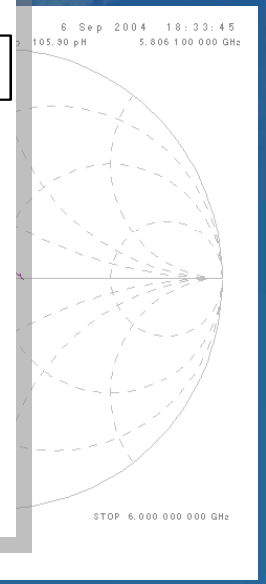


Medida de la adaptación de impedancias









ación de
da de LO

Adaptaci
la entrada

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

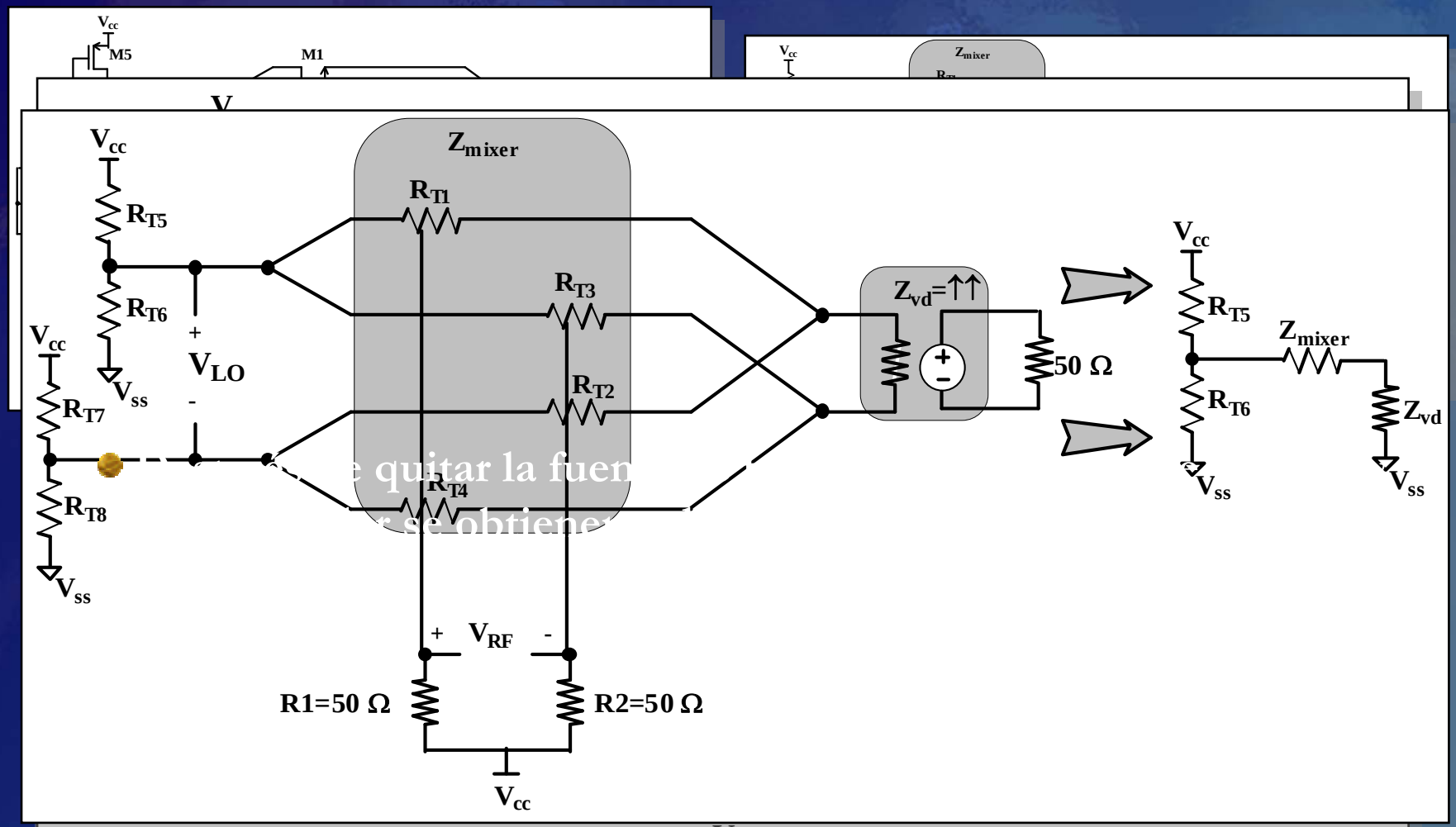
- Proceso de diseño del mezclador pasivo
- Medida del mezclador
- Rediseño del mezclador
- Medida y verificación del circuito

BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

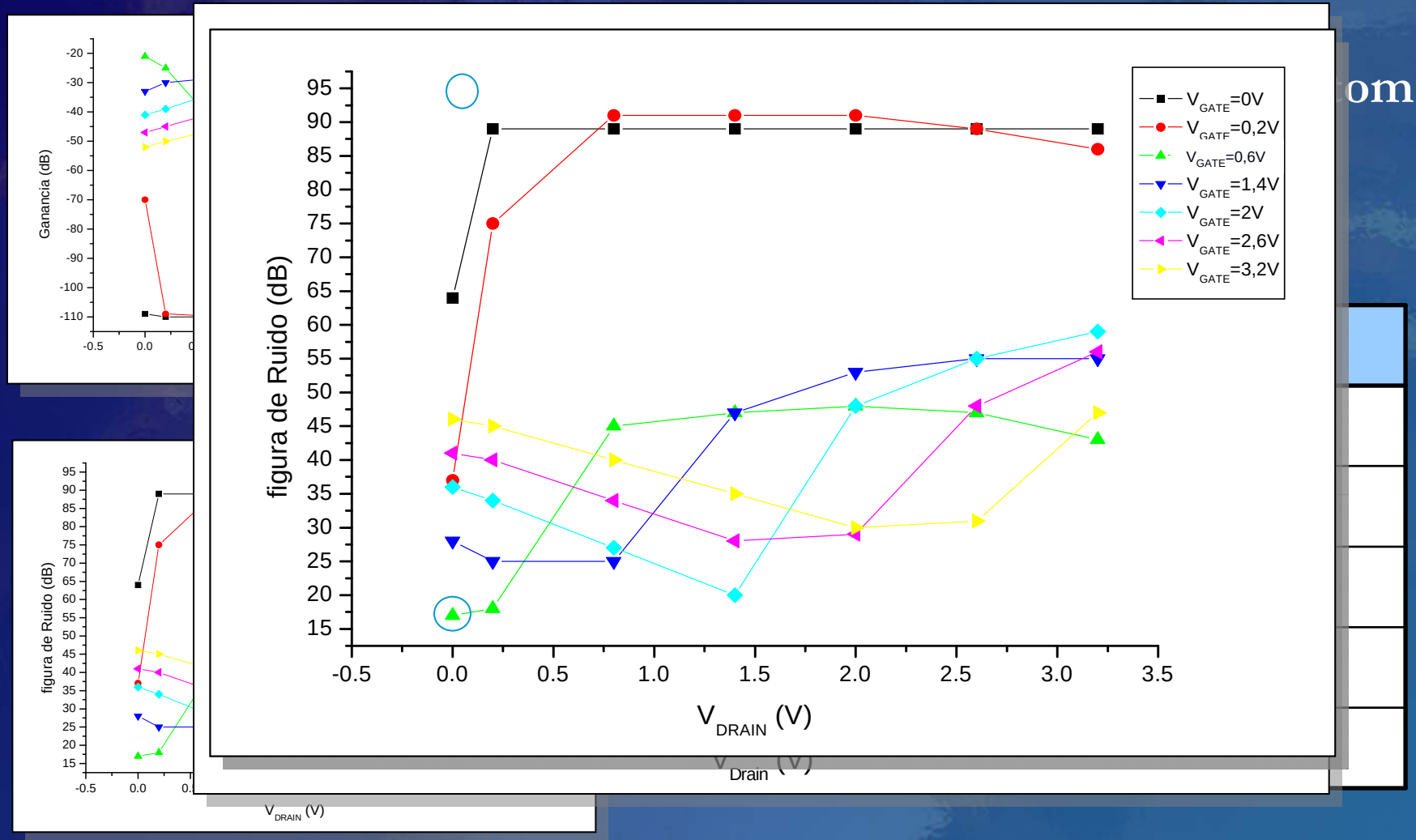
Detección de errores



IIP3 (dBm)	8 (aprox.)	No medida
OIP3 (dBm)	-21 (aprox.)	No medida

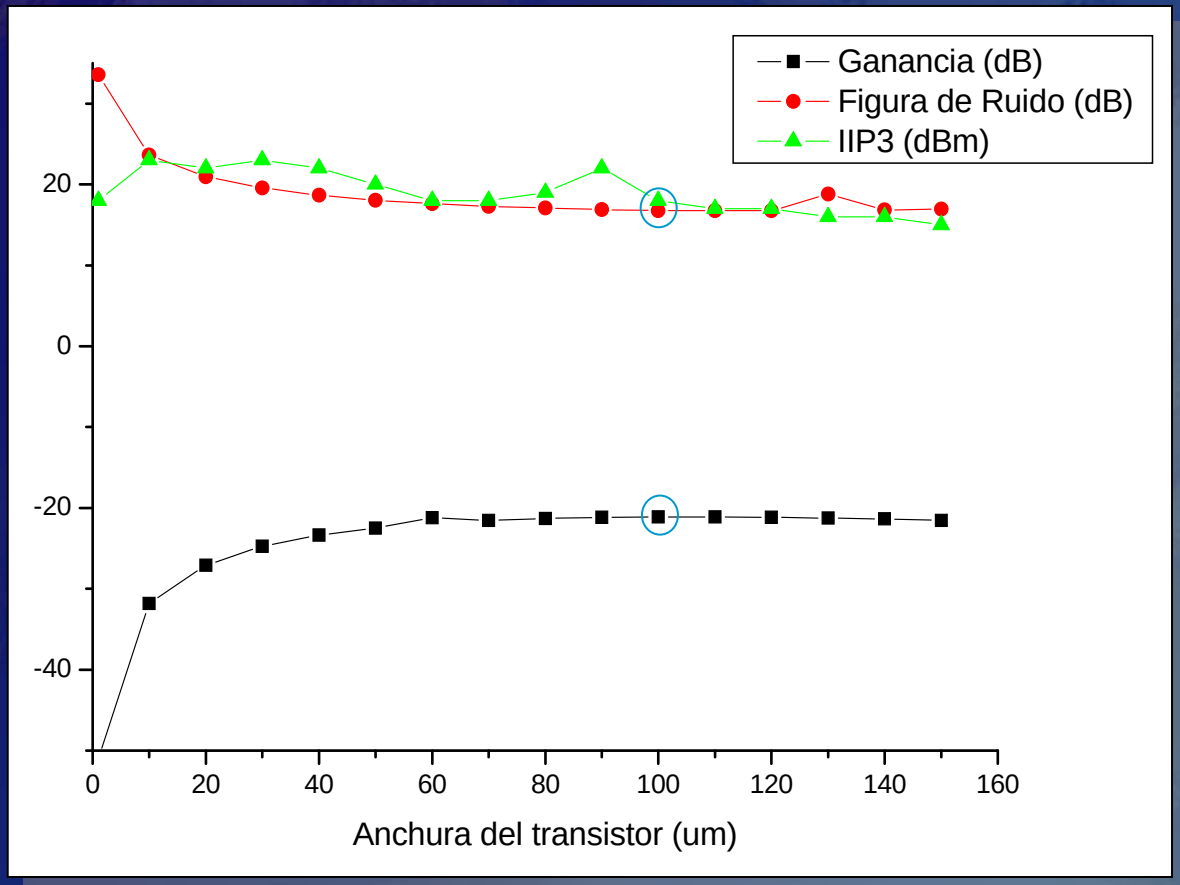
Polarización del puente

omado



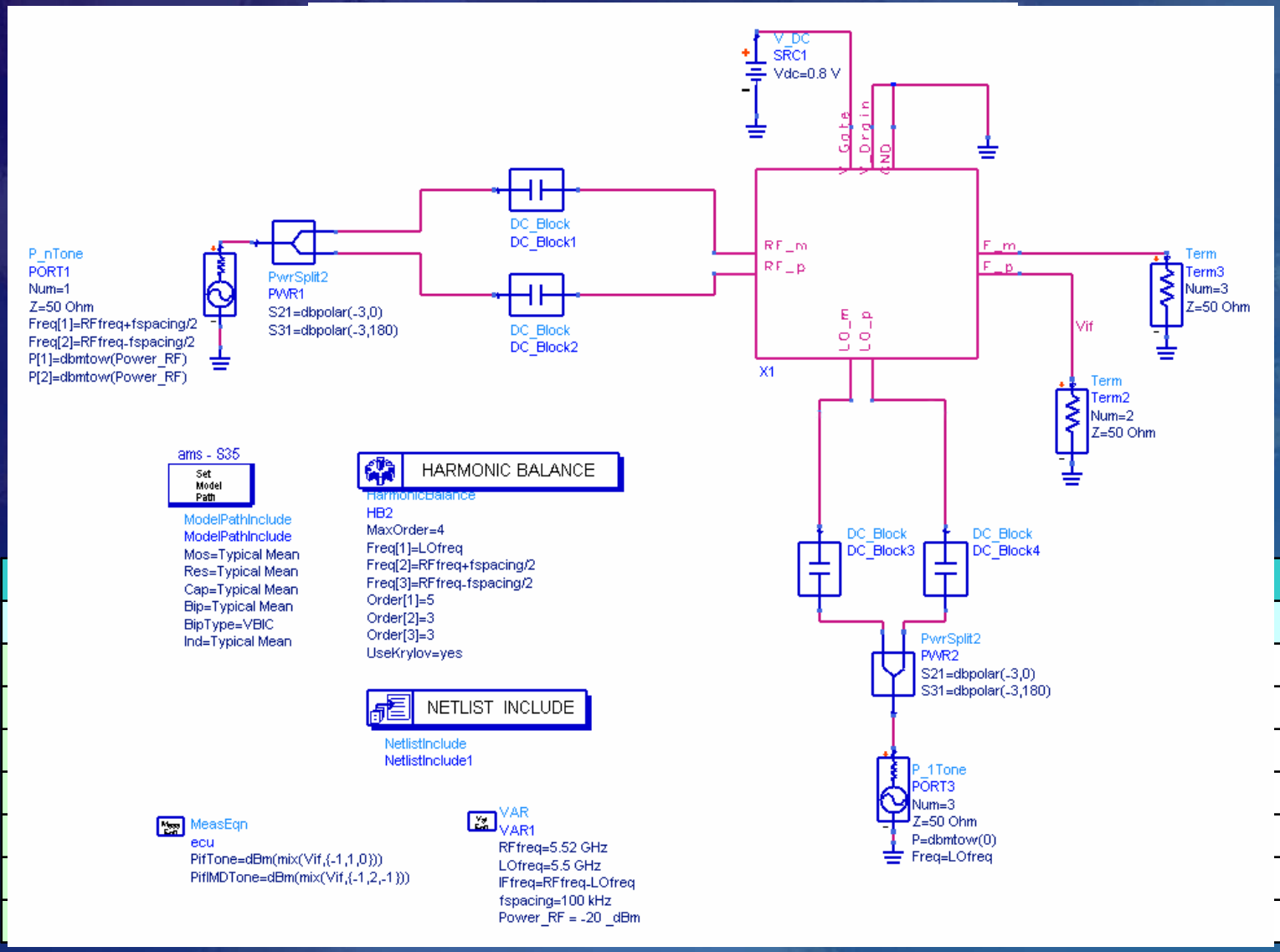
Dimensionado de los transistores

- La longitud de puerta se establece a 0.35 µm porque se trabaja con señales de alta frecuencia

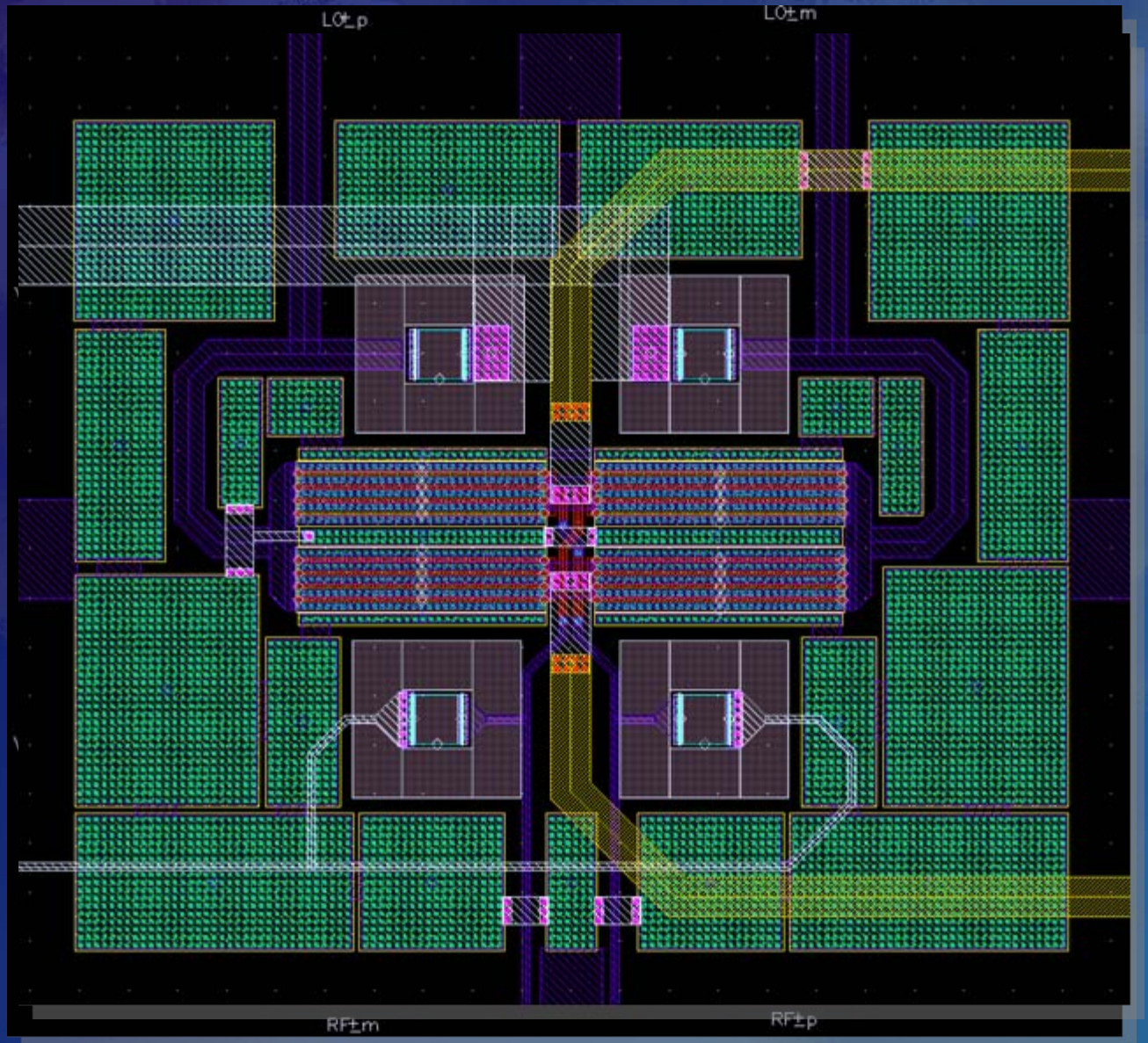


- Con una W de 100 µm se obtienen los mejores resultados

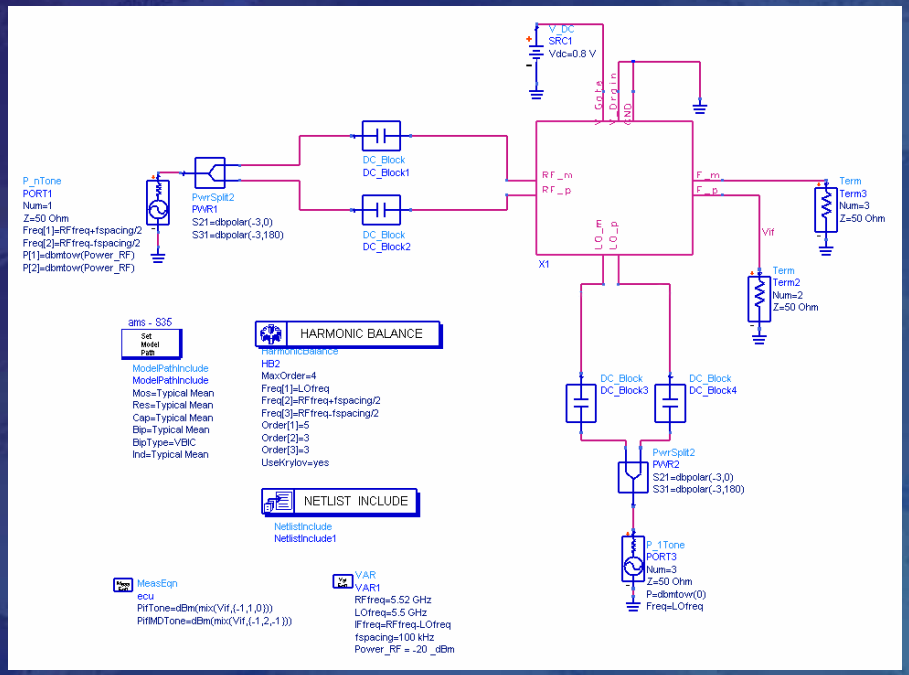
Simulaciones a nivel de esquemático



Layout del mezclador



Simulaciones *Post-layout*



Simulaciones finales de la etapa de mezclado			
Parámetros	Tipical Mean	Worst Speed	Worst Power
Ganancia (dB)	-22,1	-20,9	-39,01
VSWR RF	3,10	3,10	3,10
VSWR LO	3,38	4,92	2,52
NF SSB (dB)	19,13	20,65	24,14
NF DSB (dB)	16,45	17,43	21,32
IIP3 (dBm)	18 (aprox.)	15 (aprox.)	15 (aprox.)
OIP3 (dBm)	-2 (aprox.)	-5 (aprox.)	-24 (aprox.)

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

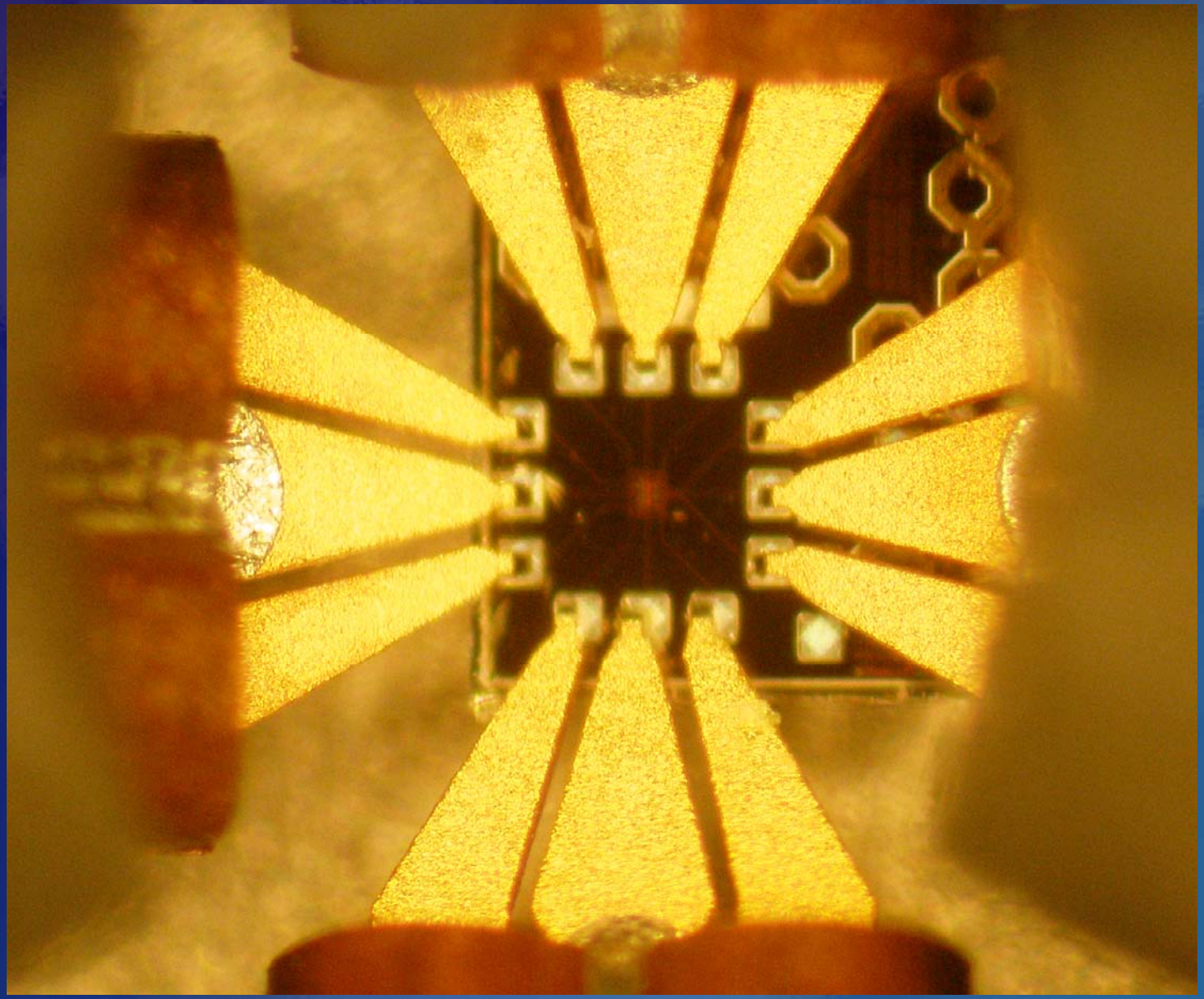
- Proceso de diseño del mezclador pasivo
- Medida del mezclador
- Rediseño del mezclador
- Medida y verificación del circuito

BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

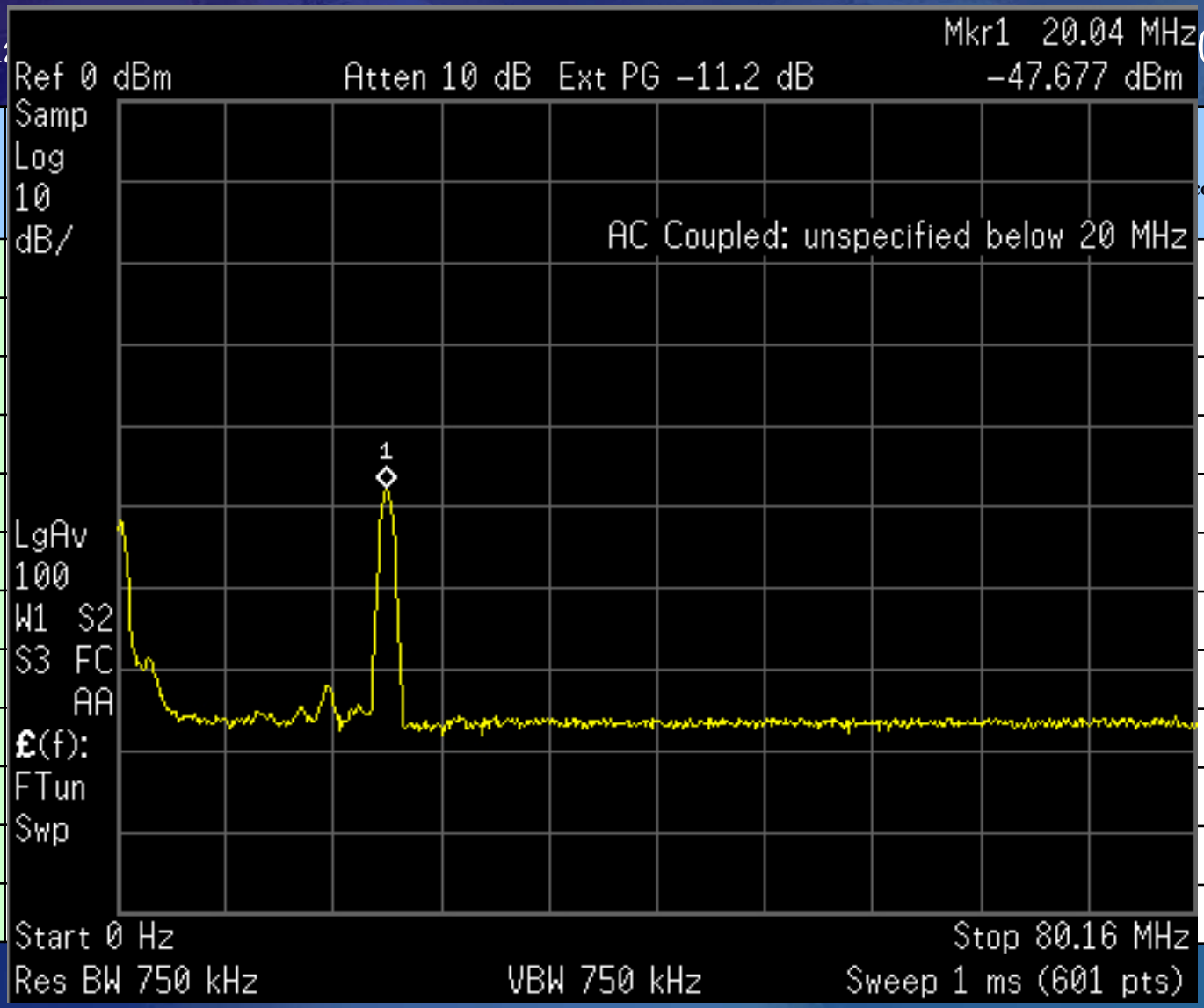
BLOQUE V: Conclusiones y presupuesto

Medida del mezclador pasivo



Medida de las pérdidas de conversión

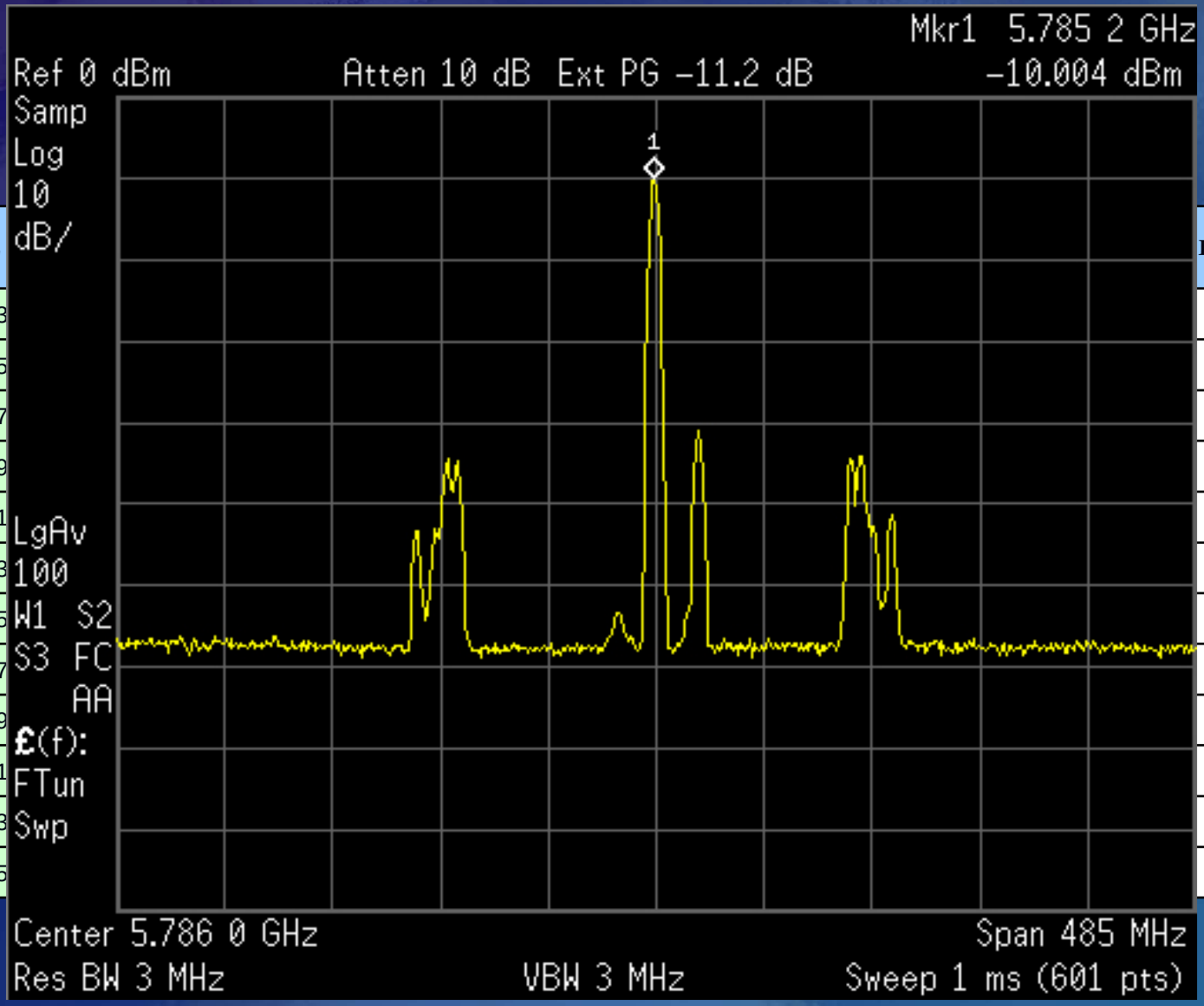
Pérdida



0 MHz

Frec OL (MHz)	Pérdida de conversión (dB)
5130	-29,7
5150	-27,1
5170	-27,9
5190	-28
5210	-29,8
5230	-28,8
5250	-27,1
5270	-28,1
5695	-27,6
5715	-26,3
5735	-26,7
5755	-27,7

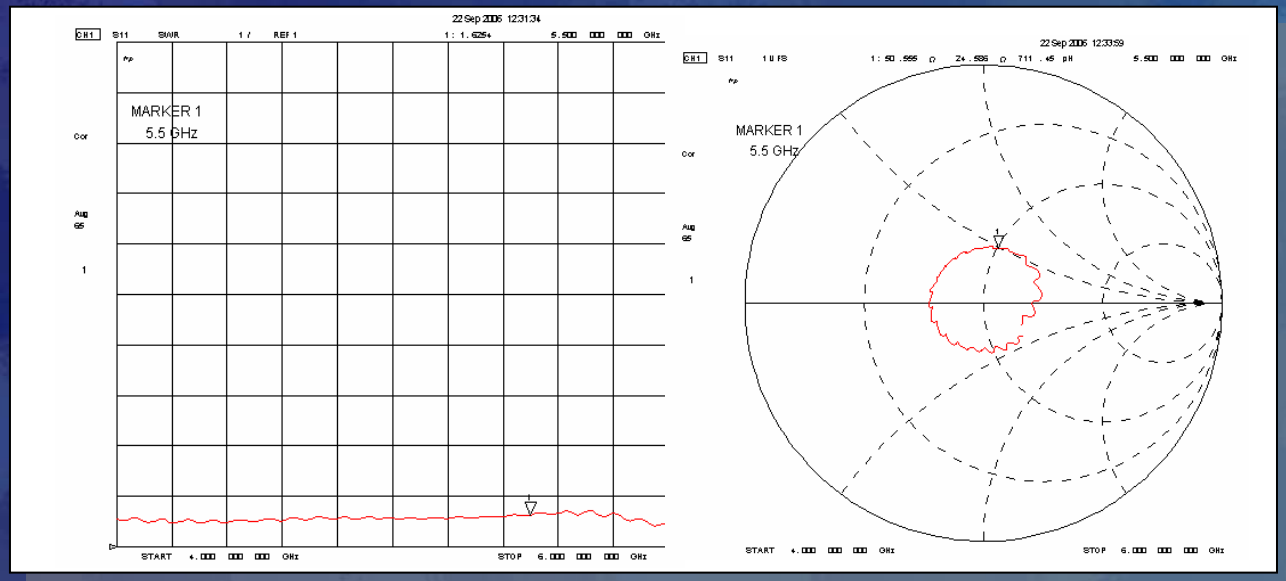
Medida del aislamiento

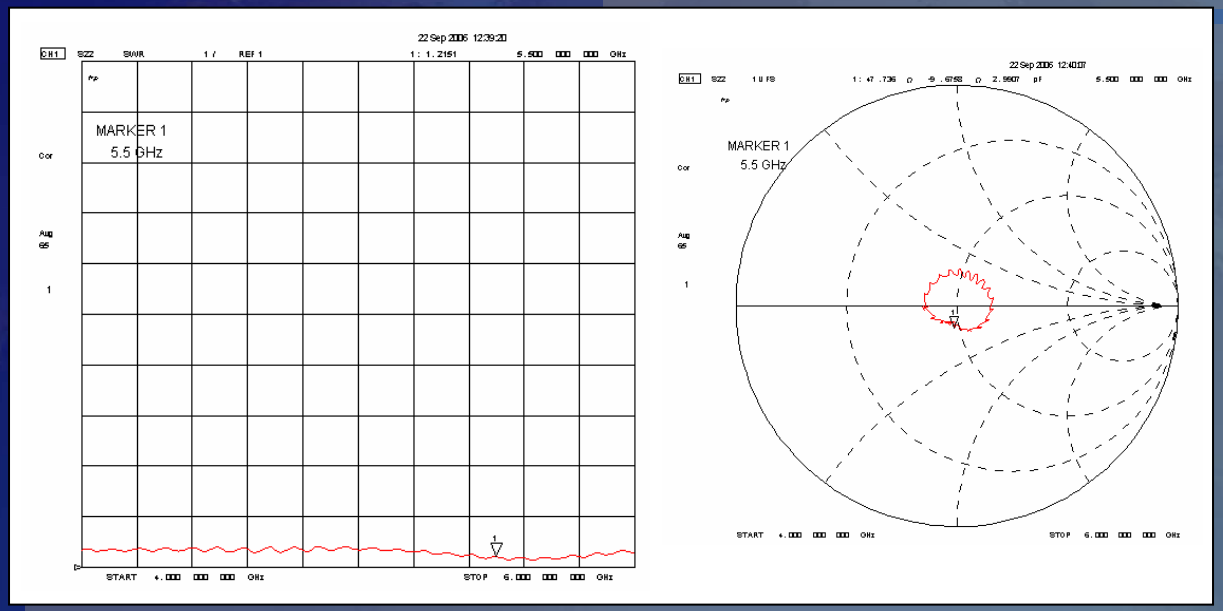


Frec OL	LO (dB)
513	
515	
517	
519	
521	
523	
525	
527	
569	
571	
573	
575	

Medida de la adaptación de impedancias

Adaptación de RF

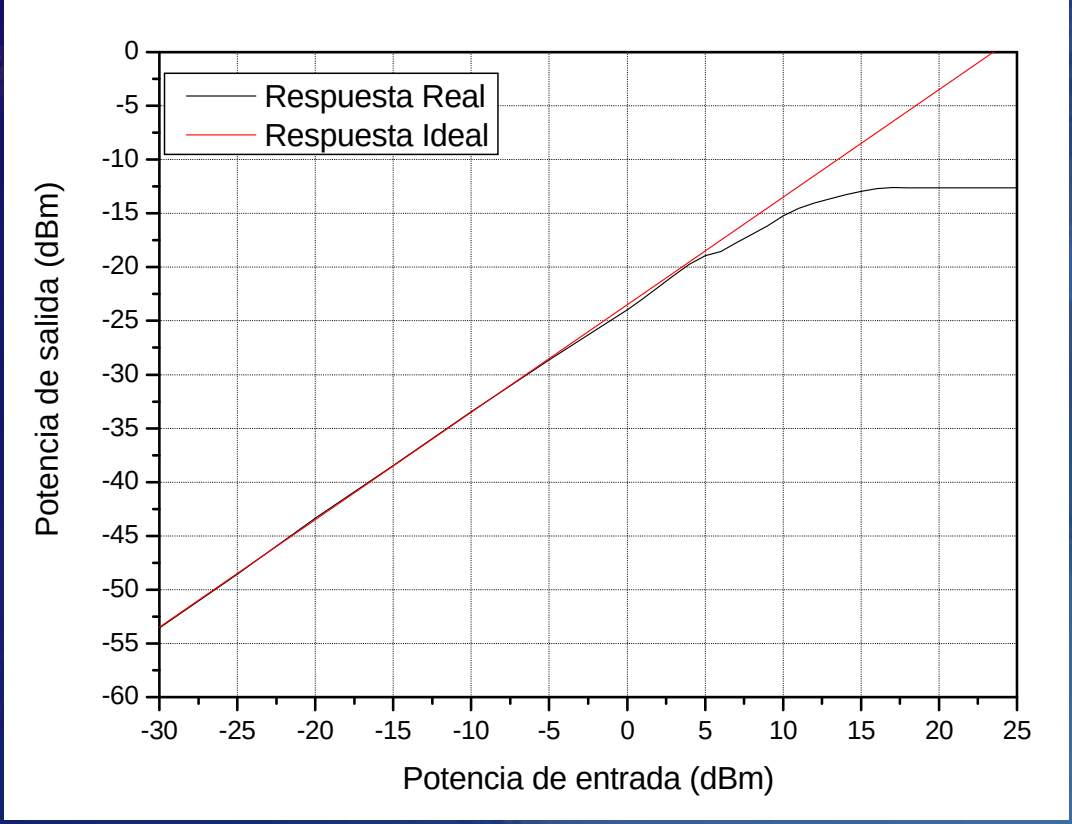




Adaptación de LO

Medida de la linealidad

- Para medir la linealidad se emplea el punto de compresión a 1 dB



- El punto de compresión a 1 dB esta relacionado con el IIP3 como:

IIP3=P1dB + 9,56

- El IIP3 medido es de 15,5 dBm

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

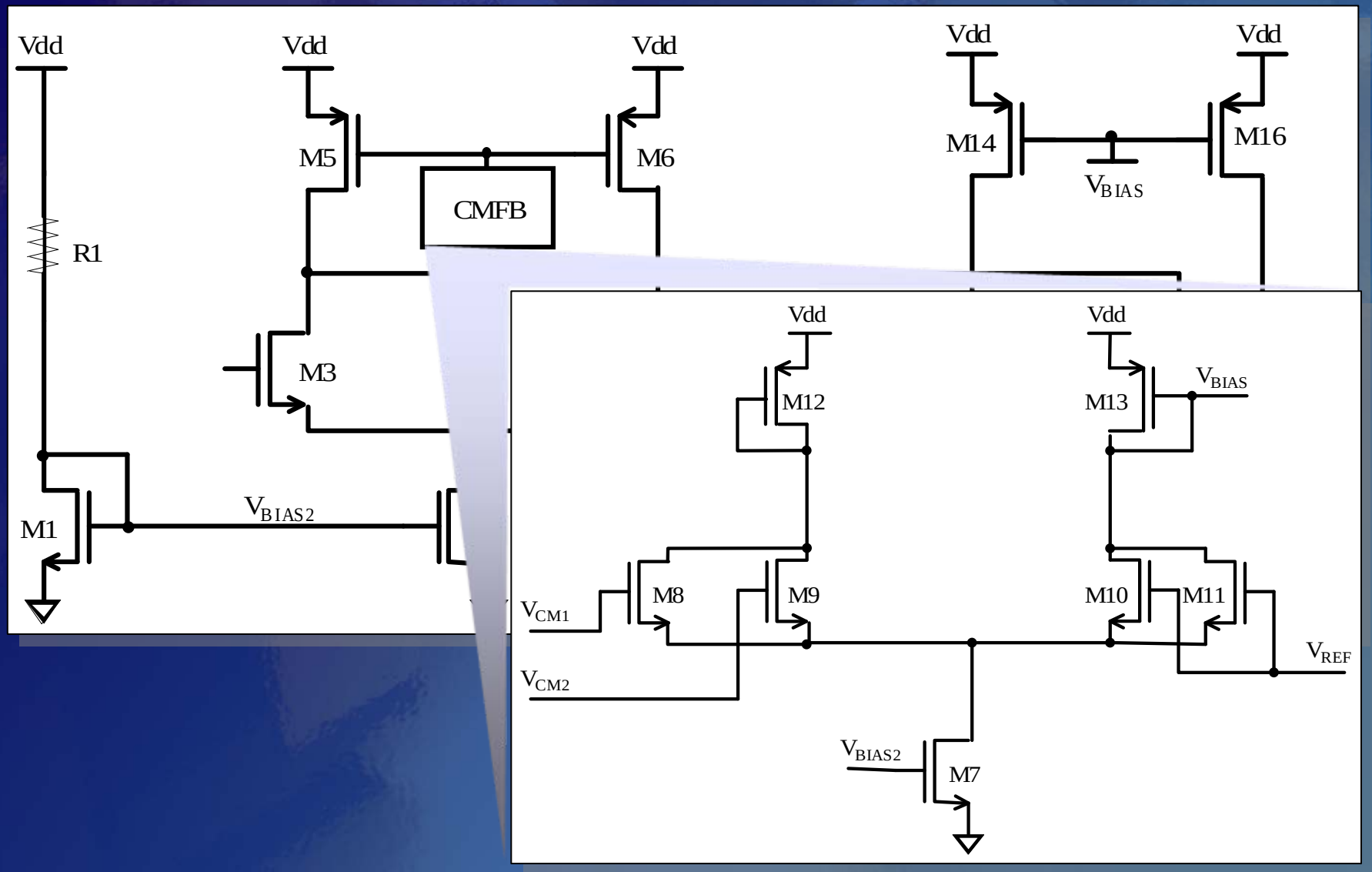
BLOQUE III: Diseño del amplificador operacional

- Proceso de diseño del amplificador
- Medida del amplificador
- Rediseño del amplificador
- Medida y verificación del circuito

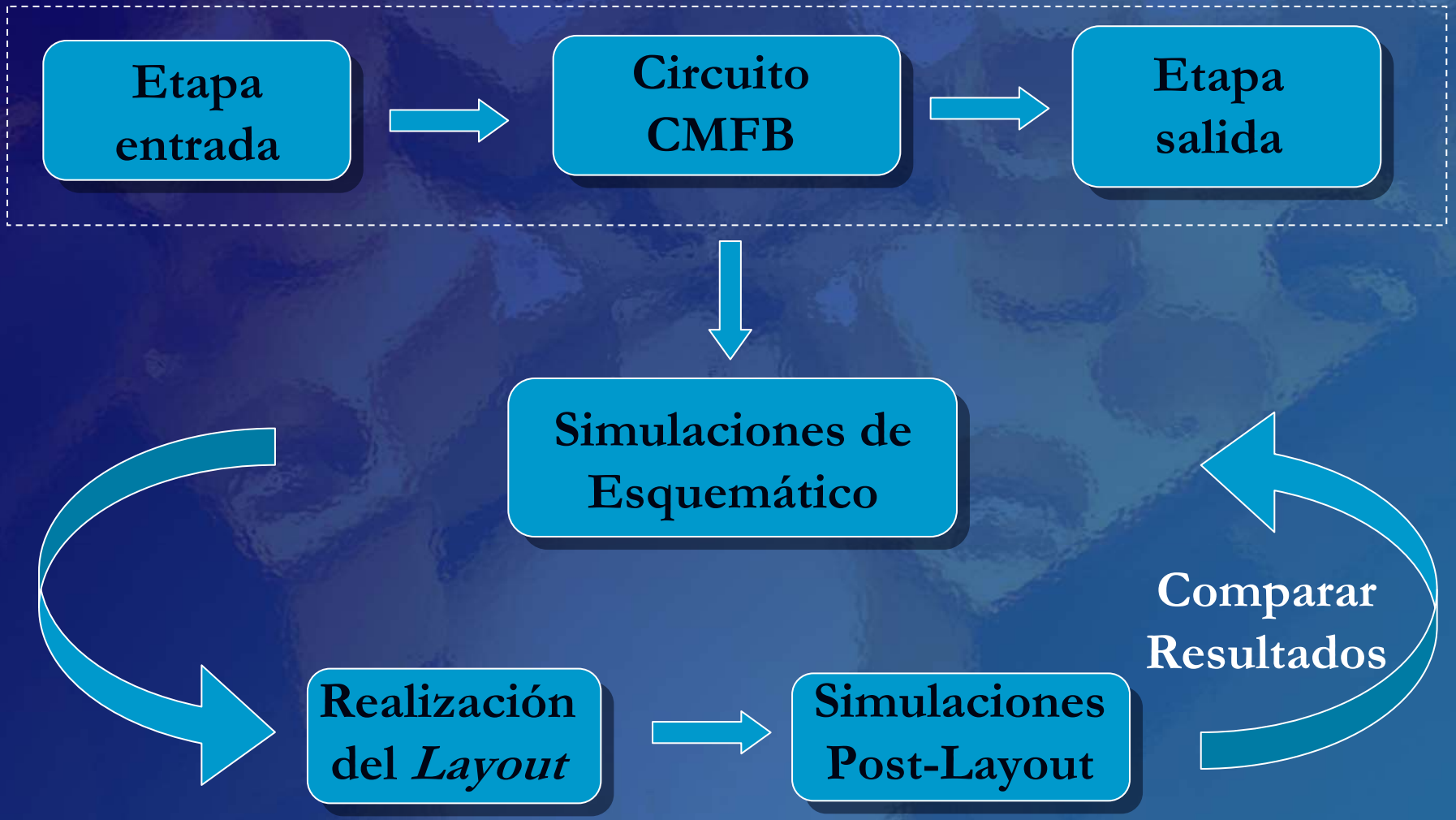
BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

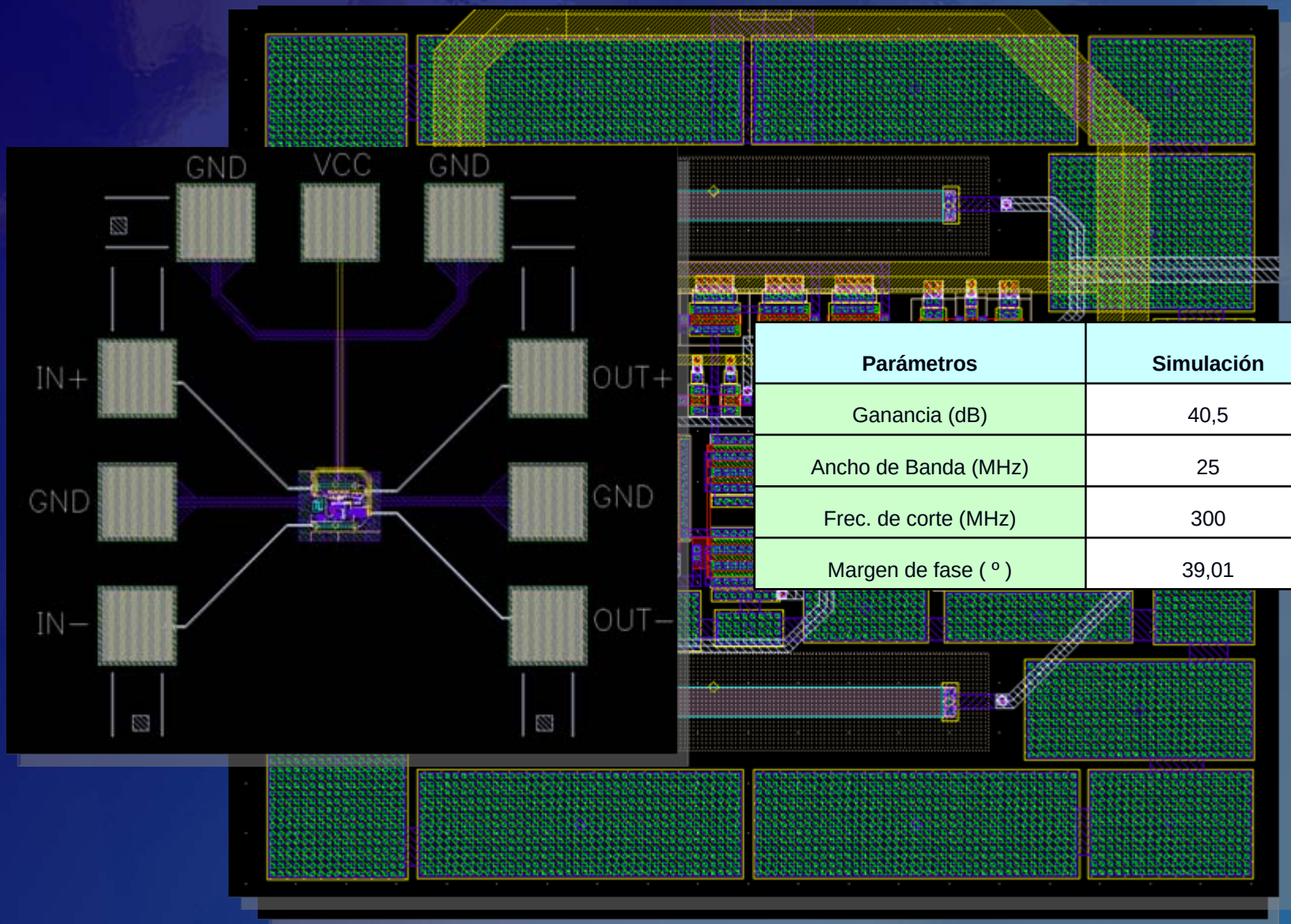
Amplificador operacional



Diseño del amplificador operacional



Layout del amplificador



Parámetros	Simulación
Ganancia (dB)	40,5
Ancho de Banda (MHz)	25
Frec. de corte (MHz)	300
Margen de fase (º)	39,01

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

BLOQUE III: Diseño del amplificador operacional

- Proceso de diseño del amplificador
- Medida del amplificador
- Rediseño del amplificador
- Medida y verificación del circuito

BLOQUE IV: Integración del mezclador y el amplificador

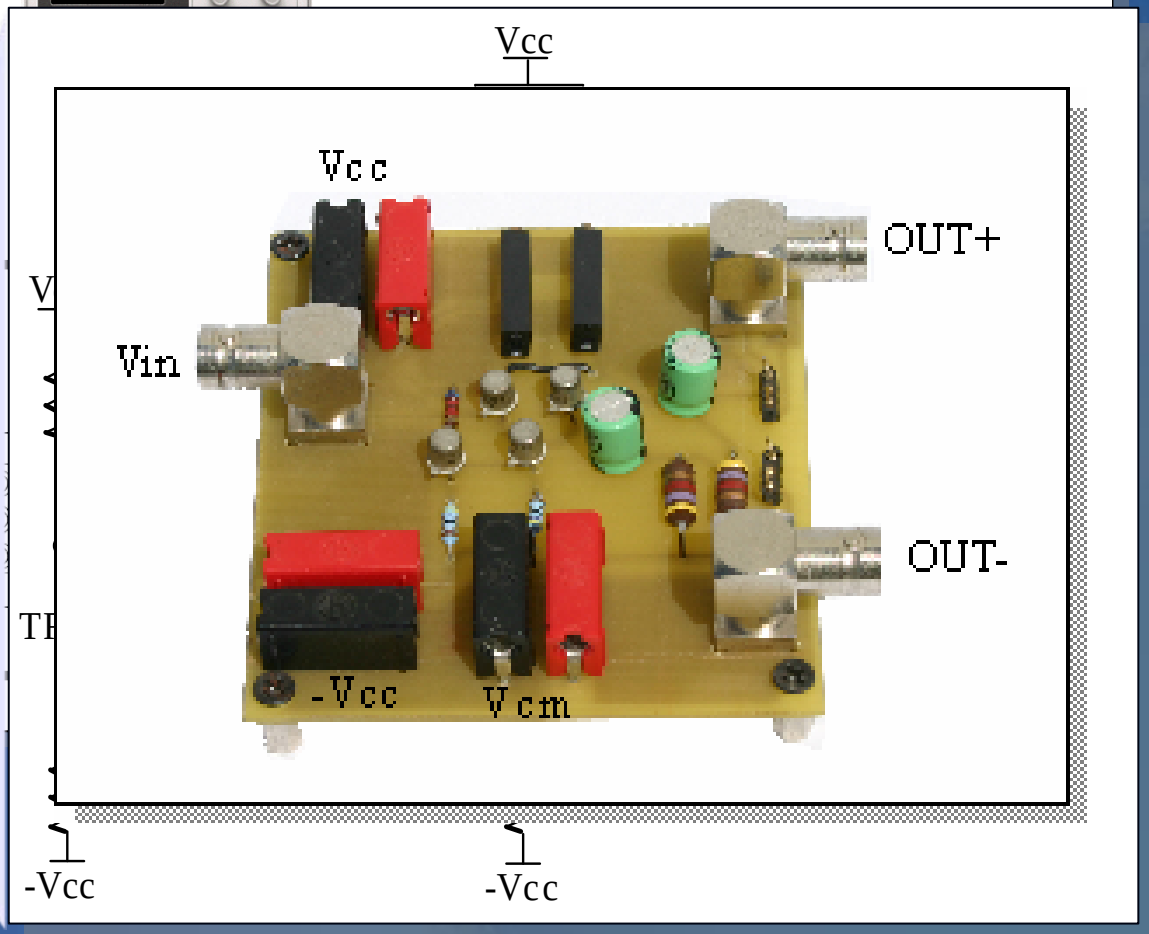
BLOQUE V: Conclusiones y presupuesto

Medida del amplificador operacional

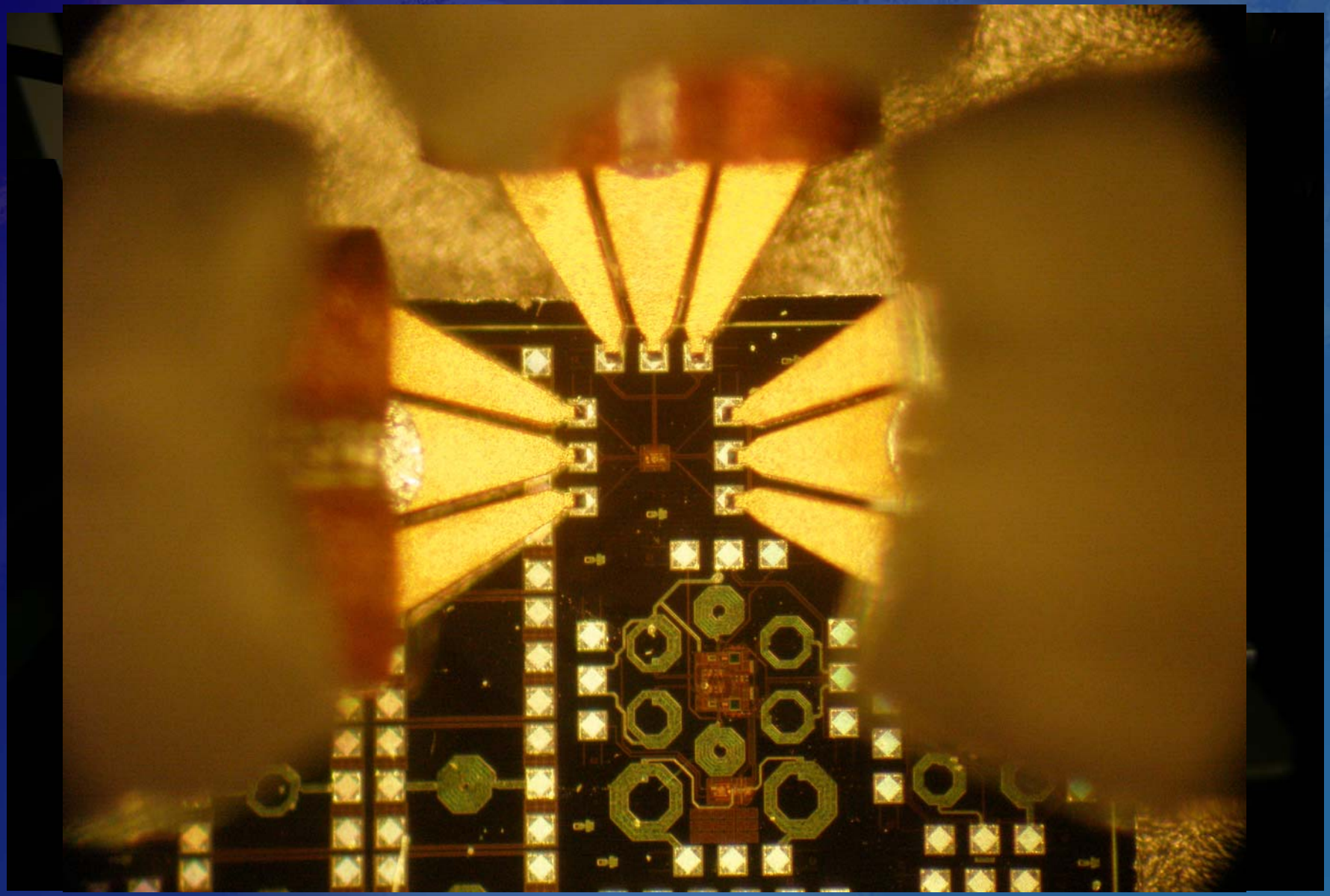
FUENTE DE ALIMENTACION

GENERADOR DE FUNCIONES

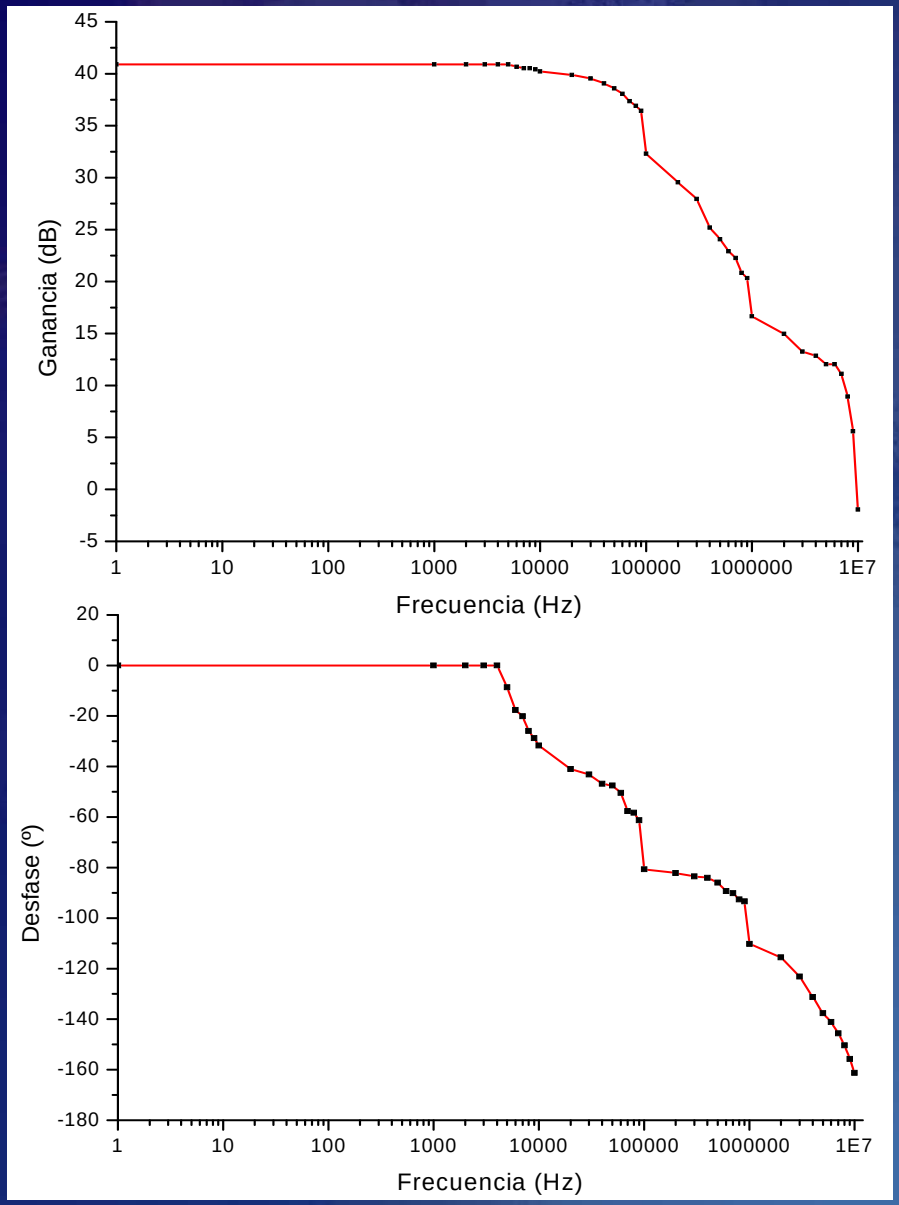
Conversor
Asim./Dif.

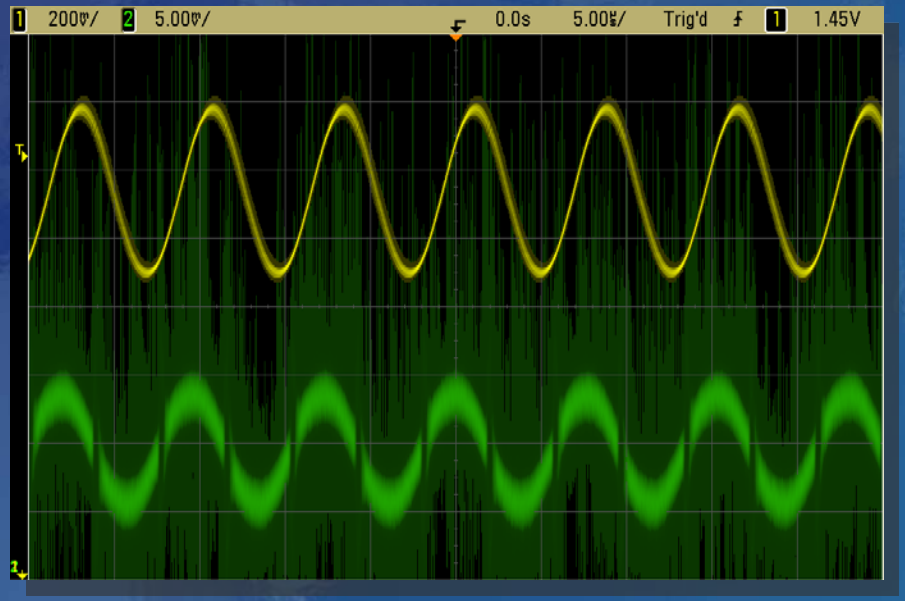


Medida del amplificador operacional (Cont)



Medida del amplificador operacional (Cont)





Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

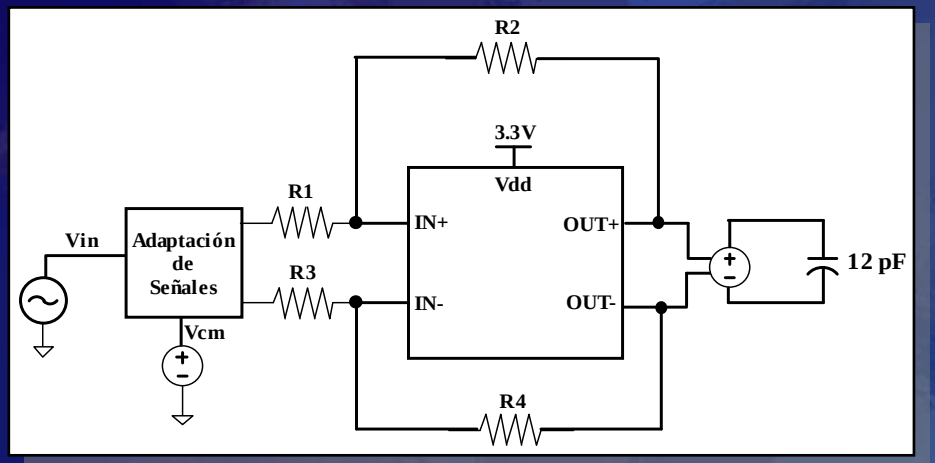
BLOQUE III: Diseño del amplificador operacional

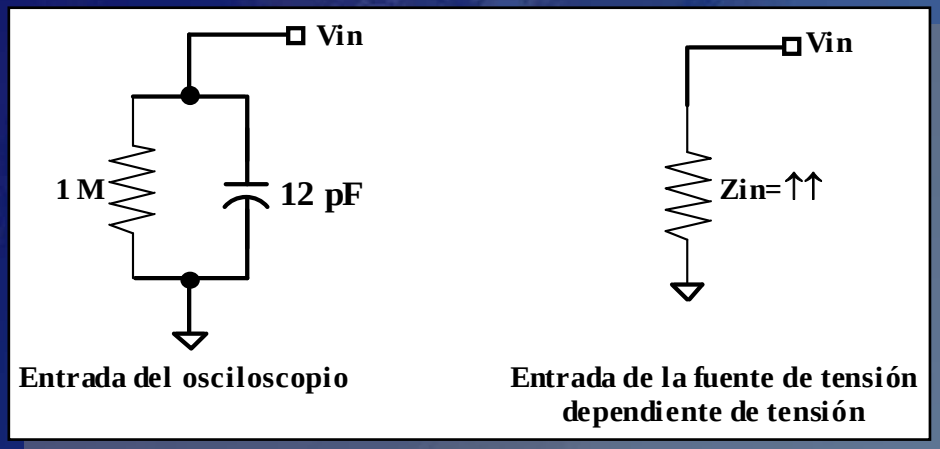
- Proceso de diseño del amplificador
- Medida del amplificador
- Rediseño del amplificador
- Medida y verificación del circuito

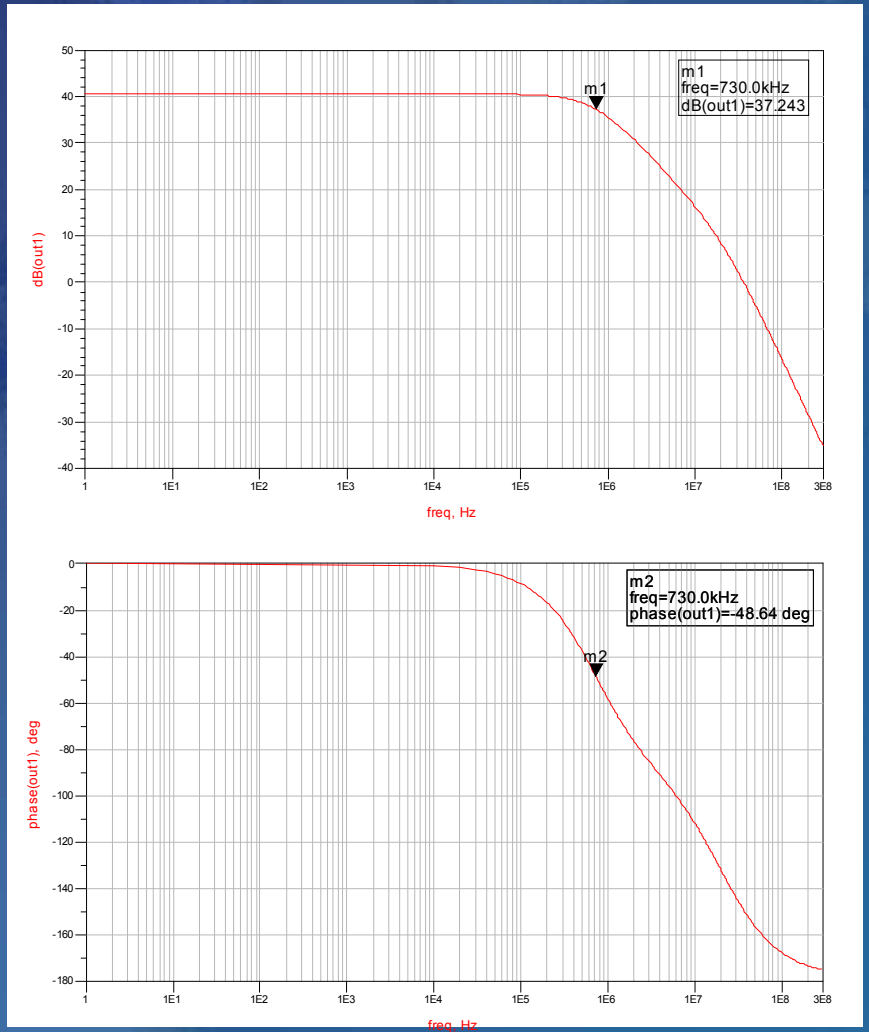
BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

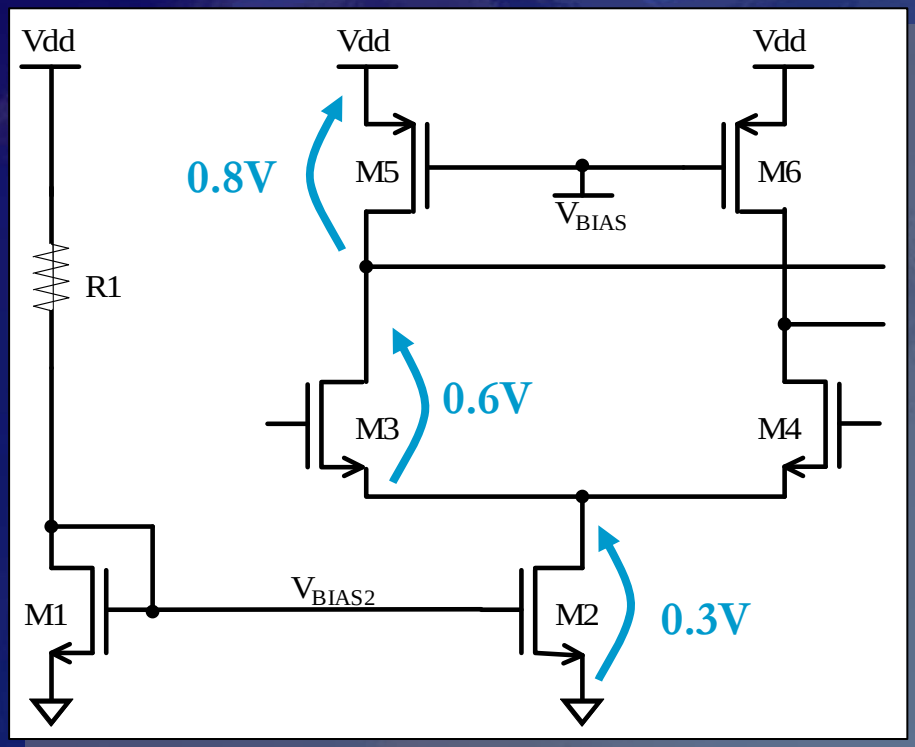
Detección de errores







Etapa de entrada del amplificador



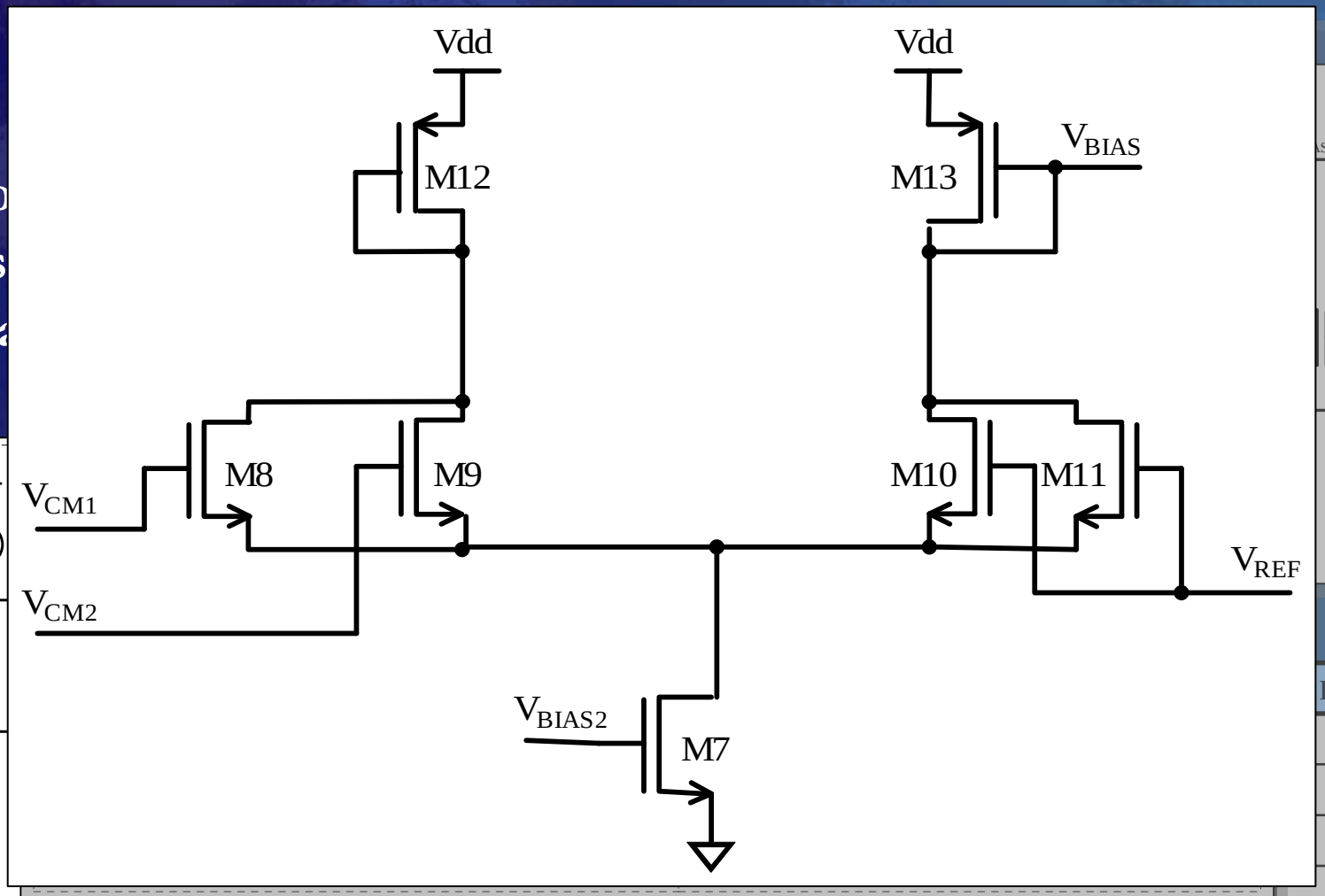
$$V_{DSAT}=V_{GS}-V_T$$

$$I_D = \frac{\mu_n . C_{OX}}{2} . \frac{W}{L} (V_{GS} - V_T)^2$$

Transistor	Tensión (V_{GS})	W (µm)	L (µm)
M1	0.8	2	0.6
M2	0.8	90	0.6
M3 – M4	1.1	14,5	2
M5 – M6	1.4	4.55	1

Circuito CMFB

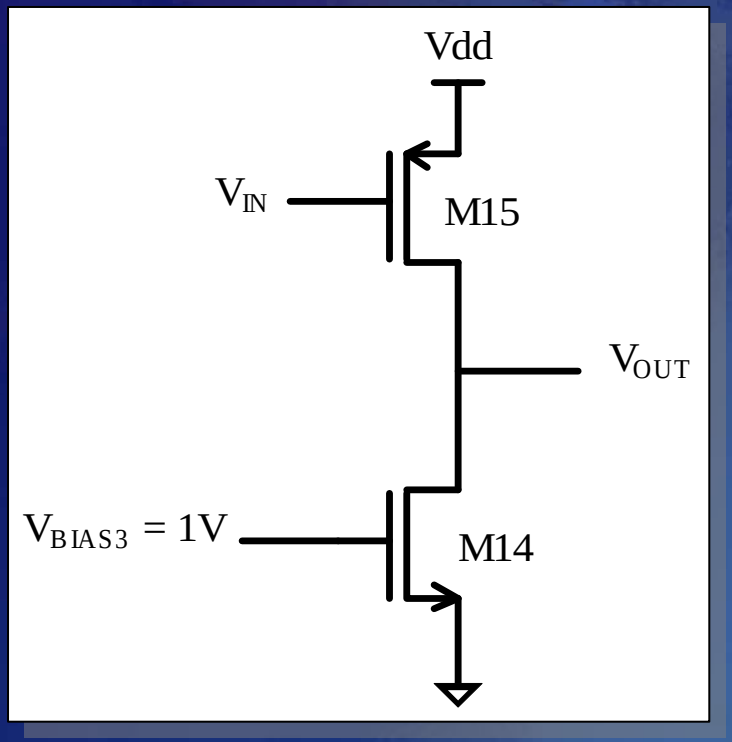
- (Co
  - s
  - desa



L (µm)
0.6
1
1
1

Etapa de salida

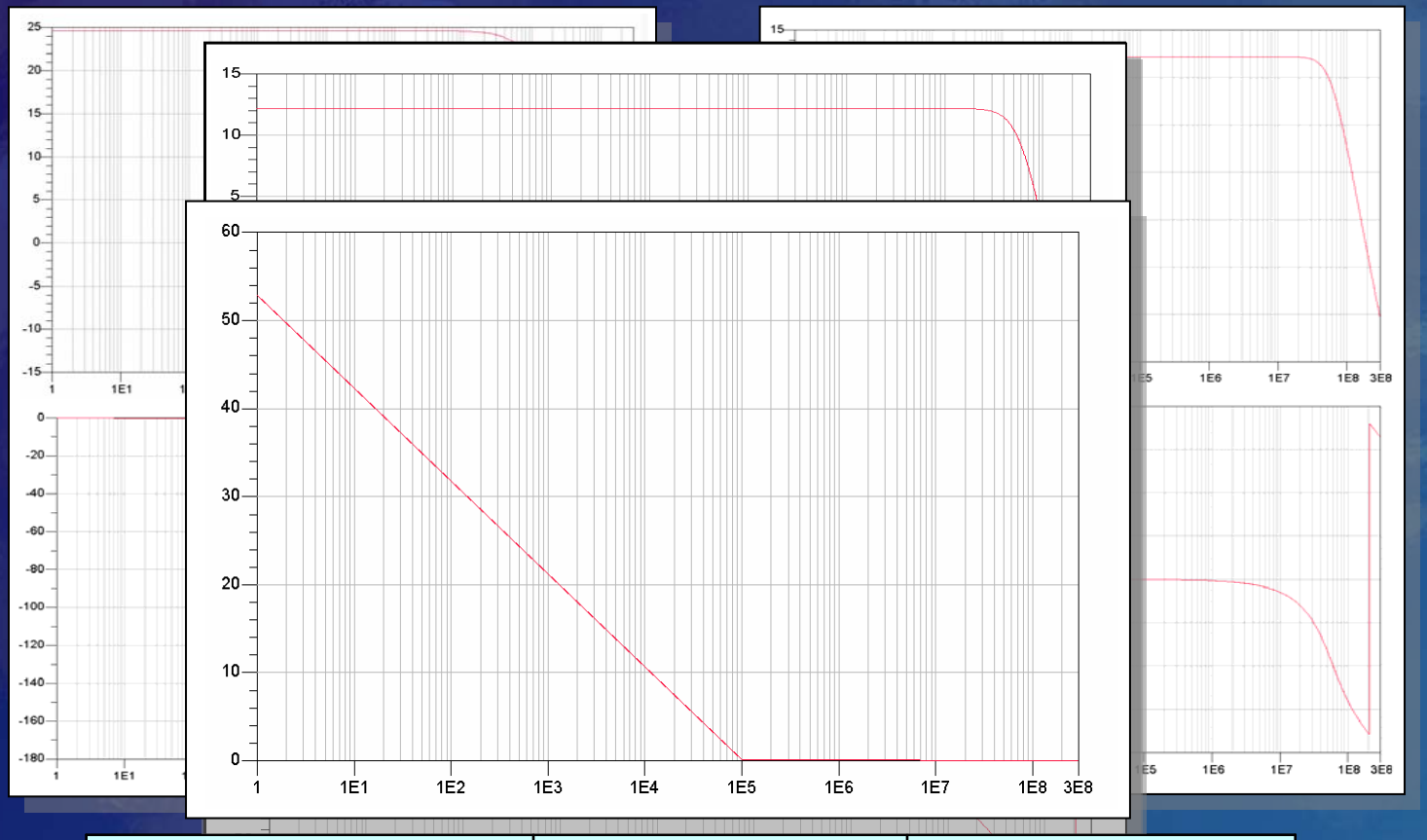
- La etapa de salida del amplificador debe presentar un buen rango dinámico así como un ancho de banda suficiente para no interferir en la señal de salida de la etapa anterior.



- El proceso de dimensionado se ha hecho de igual forma que en los casos anteriores

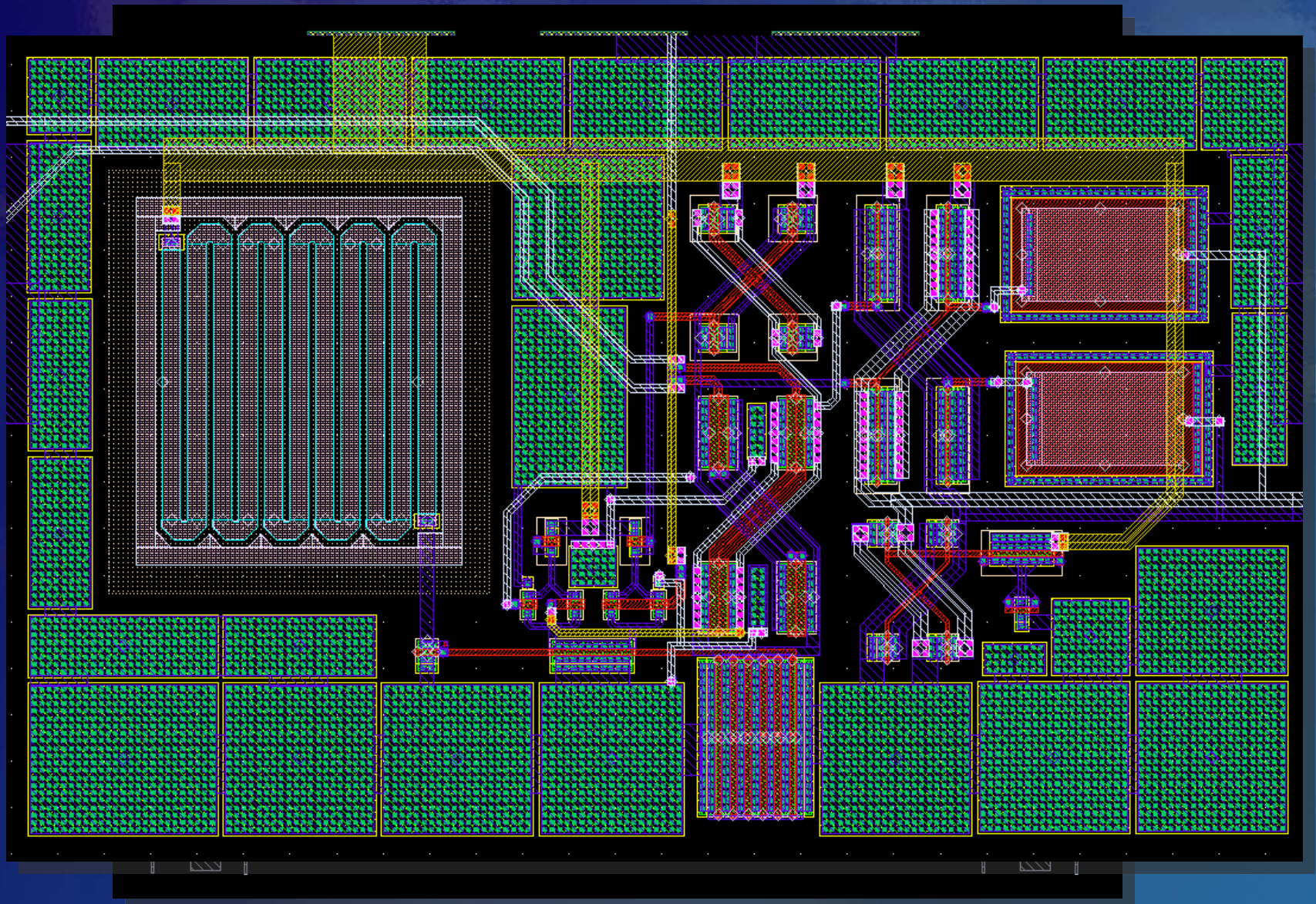
Transistor	Tensión (V_{GS})	W (µm)	L (µm)
M14	1	5	0.35
M15	1	20	0.35

Simulaciones a nivel de esquemático

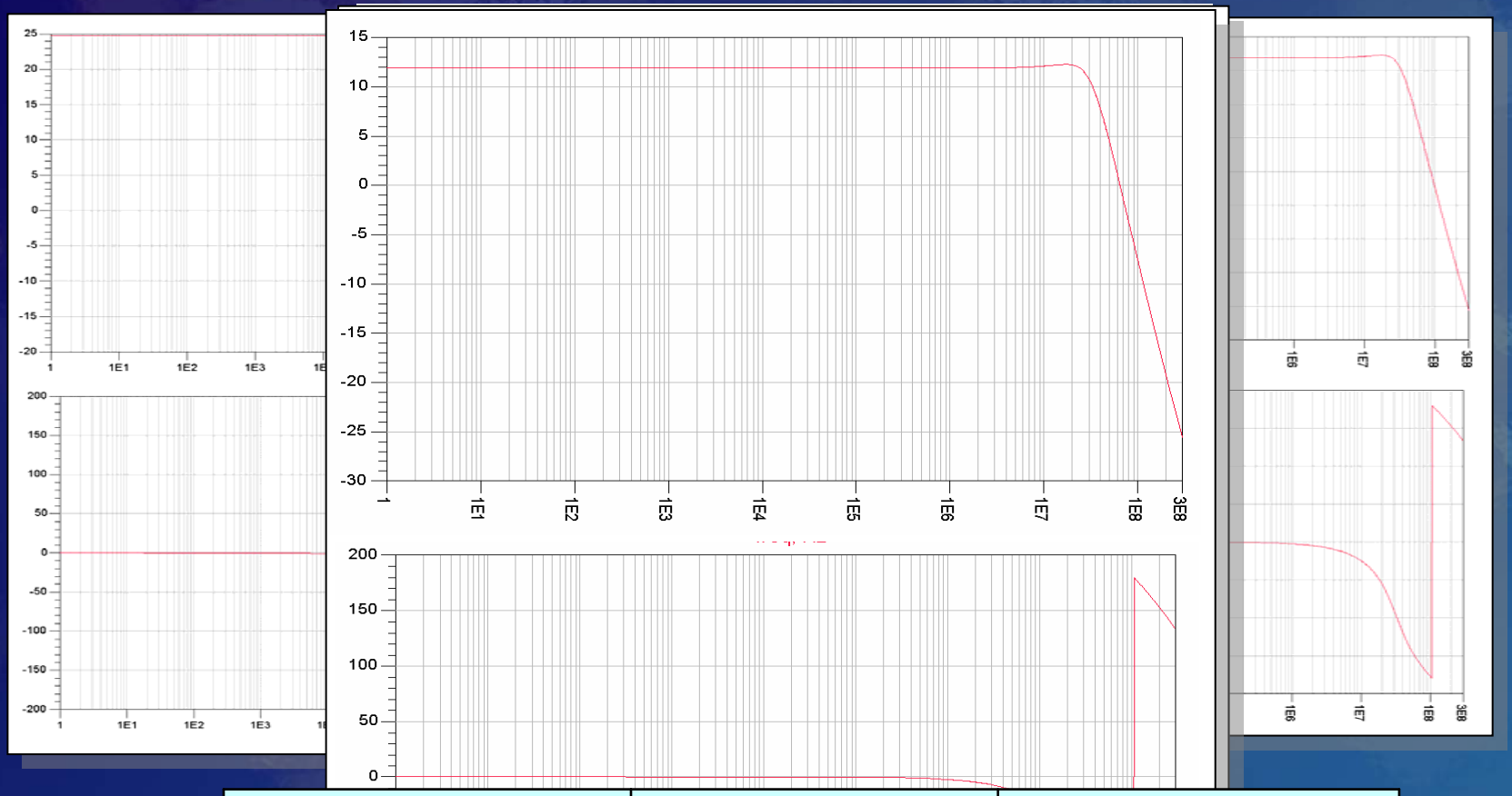


Parámetros	Lazo abierto	Lazo cerrado, 2KΩ
Ganancia (dB)	24,63	12,50
Ancho de Banda (MHz)	8,5	59,8
Frec. de corte (MHz)	87,7	117,6
Margen de fase (º)	40	29,41
Consumo (mW)	7,85	10,89

Layout del amplificador



Simulaciones *post-layout*



Parámetros	Lazo abierto	Lazo cerrado R=2KΩ
Ganancia (dB)	24,76	11,90
Ancho de Banda (MHz)	6,3	45,20
Frec. de corte (MHz)	70,8	92,50
Margen de fase (º)	39,01	30
Consumo (mW)	8,45	3,50

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

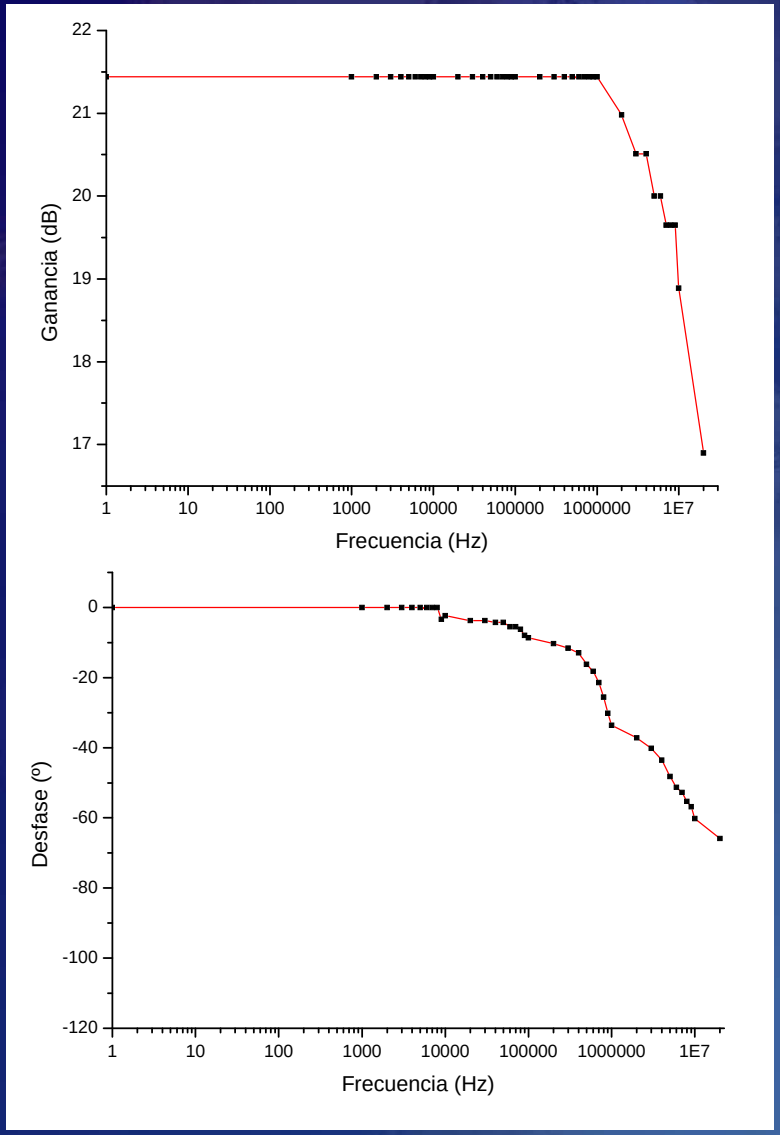
BLOQUE III: Diseño del amplificador operacional

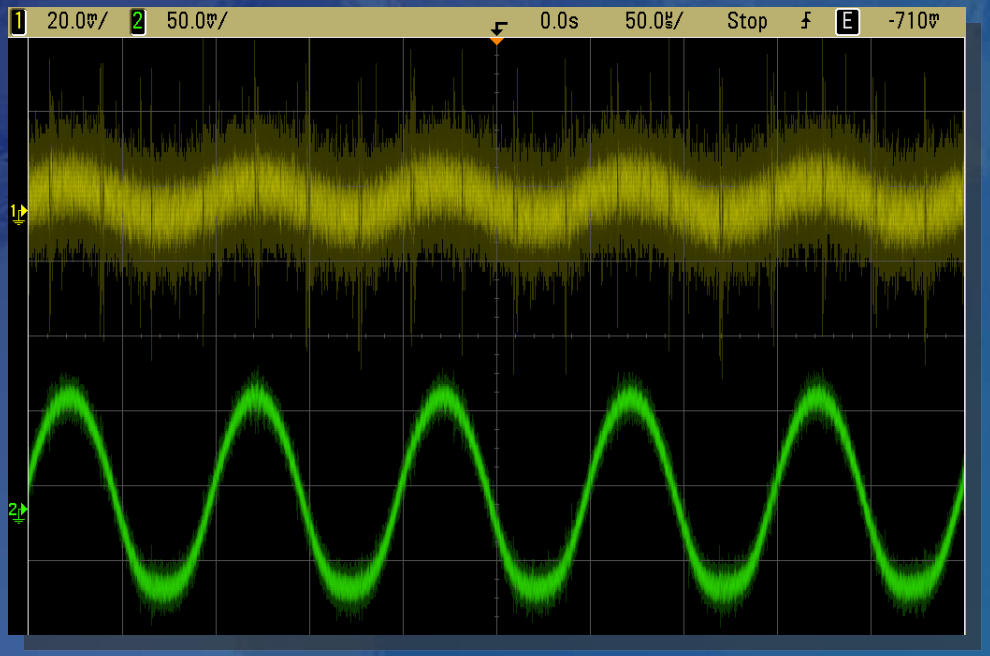
- Proceso de diseño del amplificador
- Medida del amplificador
- Rediseño del amplificador
- Medida y verificación del circuito

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

Medida del amplificador operacional





Índice

BLOQUE I: Estudios teóricos preliminares

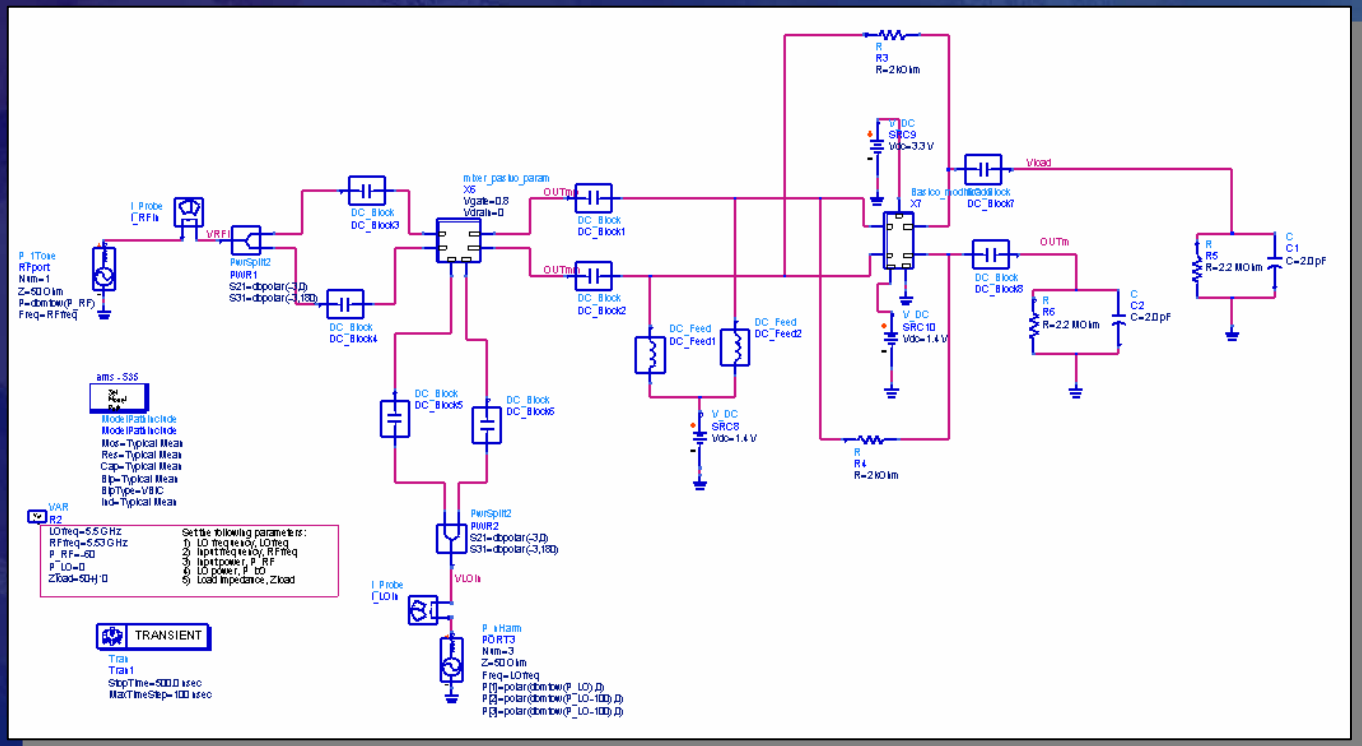
BLOQUE II: Diseño del mezclador pasivo

BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

Unión del mezclador y el amplificador



Parámetros	Tipical Mean	Worst Speed	Worst Power
Ganancia (dB)	12,23	11,48	6,77
VSWR RF	3,26	3.26	3,26
VSWR LO	3,66	4,67	2,84
NF SSB (dB)	35,49	33,88	42,08
NF DSB (dB)	32,47	30,85	39,07
IIP3 (dBm)	45(aprox.)	43(aprox.)	40(aprox.)
OIP3 (dBm)	57(aprox.)	54(aprox.)	47(aprox.)

Índice

BLOQUE I: Estudios teóricos preliminares

BLOQUE II: Diseño del mezclador pasivo

BLOQUE III: Diseño del amplificador operacional

BLOQUE IV: Integración del mezclador y el amplificador

BLOQUE V: Conclusiones y presupuesto

Comparativa

- A continuación se muestra una comparativa del mezclador pasivo desarrollado con otros trabajos similares

Mezclador	IUMA	Juan Melendez	Yuan-Kai Chu
Tecnología	SiGe 0.35 um	CMOS 0.35 um	CMOS 0,18 um
Vdd (V)	3,3	3,3	1,8
Consumo (mW)	0,2	0,3	10,8
Frec. RF (GHz)	5,5	1,575	5,5
Frec. IF (MHz)	30	3	280
Ganancia (dB)	-22	-30.5	-4,5
IIP3 (dBm)	16,5	19,7	8,56
NF (dB)	19,3	33,3	14,6
Año	2006	2001	2004

Comparativa (cont)

- A continuación se muestra una comparativa del mezclador pasivo con la etapa de amplificación con otros trabajos similares

Mezclador	IUMA	Chakraborty	Yo-Sheng Lin
Tecnología	SiGe 0,35 um	SiGe 0,24 um	SiGe 0,35 um
Vdd (V)	3,3	3,1	3
Consumo (mW)	10,6	32	15,6
Frec. RF (GHz)	5,5	5,5	3
Frec. IF (MHz)	20	20	300
Ganancia (dB)	12,2	9,23	7,3
IIP3 (dBm)	45	6	0.5
NF (dB)	35,4	19,5	18
Año	2006	2002	2005

Conclusiones

- A lo largo del proyecto se ha llevado a cabo el flujo de diseño completo de un circuito integrado de radiofrecuencia.

- Este proyecto se encuentra dentro de una línea de investigación más amplia y puede tener continuidad en trabajos como:

  * Integración en la cadena de recepción completa

  * Desarrollo de mezcladores para etapas de transmisión

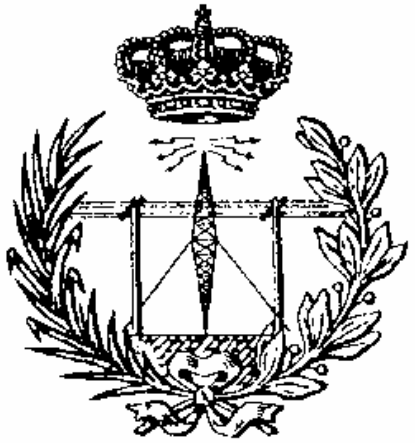
  * Desarrollo del VCO y el PLL

Presupuesto

- A continuación se muestra el coste total del proyecto desglosado en sus diferentes partes.

Descripción	Gastos
Costes de recursos humanos	209,15€
Costes de ingeniería	32.256€
Costes de amortización	237,8€
Costes de fabricación	591,28€
Costes de medida	1921€
Otros costes	151,00€
PRESUPUESTO FINAL	**35.366,23€**
TOTAL (IGIC 5%)	**37.134,54€**

Diseño, medida y verificación de un mezclador en CMOS 0.35 μm para un receptor basado en el estándar IEEE 802.11a.



Titulación: Ingeniería Electrónica

Tutores: Francisco Javier del Pino Suárez

Sunil Lalchand Khemchandani

Autor: Roberto Díaz Ortega

Fecha: Octubre 2006