



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN Y ELECTRÓNICA



TRABAJO FIN DE GRADO

**DISEÑO DE UN FILTRO POLIFÁSICO PARA UN RECEPTOR IEEE 802.15.4
EN TECNOLOGÍA CMOS 0.18 μM**

**Titulación: Grado en ingeniería en Tecnologías de la
Telecomunicación**

Autor: D. Daniel Mayor Duarte

**Tutores: Dr. D. Francisco Javier del Pino Suárez
Dr. D. Sunil Lalchand Khemchandani**

Fecha: Junio de 2016



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN Y ELECTRÓNICA



TRABAJO FIN DE GRADO

DISEÑO DE UN FILTRO POLIFÁSICO PARA UN RECEPTOR IEEE 802.15.4
EN TECNOLOGÍA CMOS 0.18 μM

Firma de los tutores

Fdo. Dr. D. Francisco Javier del
Pino Suárez

Fdo. Dr. D. Sunil Lalchand
Khemchandani

Firma del alumno

Fdo. D. Daniel Mayor Duarte

Fecha: Junio 2016



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN Y ELECTRÓNICA



TRABAJO FIN DE GRADO

DISEÑO DE UN FILTRO POLIFÁSICO PARA UN RECEPTOR IEEE 802.15.4
EN TECNOLOGÍA CMOS 0.18 μM

HOJA DE EVALUACIÓN

Calificación: _____

Presidente

Secretario

Vocal

Fdo.: _____

Fdo.: _____

Fdo.: _____

Fecha: Junio de 2016

Agradecimientos

Este agradecimiento va dirigido a los que han hecho que venir todos los días a la universidad sea más llevadero. Ellos han ayudado a que esta sea una de las mejores etapas de mi vida.

Querría agradecer a mi familia, el estar ahí siempre, aguantándome tanto en los buenos como en los malos momentos.

A mis tutores Javier y Sunil y al resto de compañeros del Laboratorio 102 por el apoyo prestado, su disponibilidad constante y sus valiosas aportaciones.

Finalmente, a mis amigos Mario, Dani y Sergio por los buenos momentos, pero sobre todo, por ser mis chóferes. Gracias por todo.

Índice general

I Memoria	1
1. Introducción	3
1.1. Antecedentes	3
1.2. Receptor	4
1.3. Objetivos	6
1.4. Contenido de la memoria	7
2. Teoría general sobre filtros integrados	9
2.1. Clasificación según la función que desempeñan	9
2.2. Clasificación según los componentes que lo forman	11
2.2.1. Filtros pasivos	12
2.2.2. Filtros activos	12
2.2.3. Efectos de segundo orden	14
2.2.3.1. DC-offset	14
2.2.3.2. Ruido	14
2.2.3.3. Distorsión	15
2.3. Resumen	16
3. Diseño de filtros pasivos	17
3.1. Teoría general sobre filtros	17
3.2. Aproximación del filtro paso bajo ideal	18
3.2.1. Aproximación por el método de Butterworth o máximamente plano	19
3.2.2. Aproximación por el método de Chebyshev o igual rizado	22
3.2.3. Aproximación por el método de Chebyshev inverso	26

3.2.4.	Aproximación por el método Elíptico o de Cauer	26
3.2.5.	Aproximación por el método Bessel-Thomson	28
3.3.	Aproximación del filtro paso bajo ideal mediante la herramienta ADS	32
3.3.1.	Aproximación por el método Butterworth	32
3.3.2.	Aproximación por el método de Chebyshev	35
3.3.3.	Aproximación por el método de Chebyshev inverso	37
3.3.4.	Aproximación por el método Elíptico o de Cauer	38
3.3.5.	Aproximación por el método de Bessel-Thomson	40
3.4.	Comparación entre las distintas aproximaciones	42
3.5.	Resumen	43
4.	Filtros activos Gm-C	45
4.1.	OTA básico	45
4.2.	Circuitos básicos con OTAs	46
4.3.	Filtros de primer y segundo orden	48
4.4.	Filtros de orden superior	51
4.5.	Implementación del filtro gm-C	51
4.6.	Resumen	54
5.	OTAs reales: OTA de Nauta	57
5.1.	Transconductor de Nauta	57
5.2.	Metodología Gm/ID	60
5.2.1.	El Transistor MOS	61
5.2.1.1.	Funcionamiento	61
5.2.1.2.	Niveles de Inversión del Transistor	65
5.2.2.	Introducción a la metodología gm/ID	66
5.2.3.	La curva gm/ID vs. ID/(W/L)	68
5.3.	Diseño del transconductor de Nauta	70
5.4.	Obtención de los parámetros del transconductor de Nauta a partir de simulaciones	71
5.5.	Realización del filtro activo paso bajo con el transconductor de Nauta	74
5.6.	Resumen	77

6. Filtro polifásico ideal	79
6.1. Teoría sobre filtros polifásicos	79
6.2. Implementación del filtro polifásico	84
6.3. Resumen	86
7. Filtro polifásico con OTAs reales	87
7.1. Realización del filtro polifásico activo	87
7.1.1. Cálculo de OTAs para ramas integradoras	87
7.2. Rediseño de los OTAs integradores	91
7.3. Simplificación de las ramas I y Q	93
7.4. Resumen	95
8. Receptor completo y simulaciones	97
8.1. Cabezal de recepción	97
8.1.1. Amplificador de bajo ruido	98
8.1.2. Mezclador	99
8.1.3. Amplificador de transimpedancia (TIA)	102
8.2. Receptor completo	104
8.3. Resumen	111
9. Conclusiones y líneas futuras	113
9.1. Conclusiones	113
9.2. Líneas futuras	117
II Bibliografía	119
Bibliografía	121
III Presupuesto	123
P.1. Trabajo tarifado por tiempo empleado	125
P.2. Amortización del inmovilizado material	126
P.2.1. Amortización del material hardware	126

P.2.2. Amortización del material software	127
P.3. Redacción del trabajo	127
P.4. Derechos de visado del COITT	128
P.5. Gastos de tramitación y envío	129
P.6. Material fungible	129
P.7. Aplicación de impuestos y coste total	129
IV Anexo 1	131
A. Setups de simulación	133
V Anexo 2	135
A. Polinomios de las distintas aproximaciones de filtros	137
VI Anexo 3	139
A. Paper	141

Índice de figuras

1.1. Diagrama de bloques de un transceptor	4
1.2. Esquema general de un receptor de radiofrecuencia	5
1.3. Representación gráfica de la aparición de la frecuencia imagen en la banda deseada	5
1.4. Representación gráfica de la acción de un filtro de rechazo de imagen	6
2.1. Respuesta en frecuencia de los cuatro tipos básicos de filtros. Las líneas continuas son la función ideal y las líneas discontinuas la función real.	9
2.2. Especificaciones prácticas de la atenuación del filtro.	10
2.3. Funciones de transferencia típicas para filtros de cuatro polos.	11
2.4. Clasificación de los filtros según el rango de frecuencias de funcionamiento.	14
2.5. Distorsión producida por la no-linealidad en un filtro (medida con el THD)(a). Distorsión producida por la intermodulación (medida con el IP3)(b).	15
3.1. Ejemplo de respuesta que cumple las especificaciones de un filtro paso bajo	17
3.2. Respuesta de la amplitud de un filtro paso bajo ideal.	19
3.3. Polos de un filtro Butterworth para n=4.	21
3.4. Filtro Butterworth de cuarto orden realizado mediante la herramienta ADS.	22
3.5. Diagrama de los polinomios Chebyshev de grados n=1, 2 y 3.	23
3.6. Posición de los polos de Butterworth y de los normalizados de Chebyshev.	25
3.7. Comparación de la respuesta en magnitud del filtro Chebyshev de tercer orden paso bajo de 1 y 3 dB de rizado con el correspondiente filtro Butterworth.	25
3.8. Comparación de la respuesta en magnitud del filtro Chebyhhev de tercer orden paso bajo de 1 y 3 dB de rizado con el correspondiente filtro Butterworth.	26
3.9. Respuesta de un filtro elíptico de tercer orden.	27

3.10. Respuesta en magnitud en magnitud (a) y en fase (b) de los tres primeros filtros Bessel de orden impar.	30
3.11. Respuesta en magnitud de un filtro Butterworth paso bajo de tercer orden, su correspondiente filtro Chebyshev (con un rizado de 1dB) y por último el filtro Bessel.	30
3.12. Respuesta en fase de los filtros de tercer orden Butterworth, Bessel y Chebyshev (con un rizado de 1dB).	31
3.13. Respuesta en escalón de los filtros Bessel, Butterworth y Chebyshev de tercer orden.	31
3.14. Ventana donde se realizan los esquemáticos y se muestra el menú de "Design Guide".	32
3.15. Ventana donde se realizan los esquemáticos y se muestra el menú de "Design Guide".	33
3.16. Símbolo de ADS de un filtro paso bajo de Butterworth.	33
3.17. <i>Ladder</i> realizado por el ADS a partir de los datos propuestos en el asistente.	34
3.18. Esquema del filtro de Butterworth para la simulación en parámetros S.	34
3.19. Respuesta de un filtro de Butterworth.	34
3.20. Ventana del asistente para el diseño de filtros de Chebyshev.	35
3.21. Filtro Chebyshev.	35
3.22. <i>Ladder</i> realizado por el ADS a partir de los datos propuestos en el asistente.	36
3.23. Esquema del filtro de Chebyshev para la simulación en parámetros S.	36
3.24. Respuesta de un filtro de Chebyshev.	36
3.25. Ventana del asistente para el diseño de filtros de Chebyshev Inverso.	37
3.26. Filtro de Chebyshev Inverso.	37
3.27. <i>Ladder</i> o esquema del filtro de Chebyshev Inverso.	38
3.28. <i>Setup</i> para simulación en parámetros S del filtro de Chebyshev Inverso.	38
3.29. Respuesta de un filtro de Chebyshev Inverso.	38
3.30. Ventana del asistente para el diseño de filtros Elípticos o de Cauer.	39
3.31. Filtro Elíptico o de Cauer.	39
3.32. <i>Ladder</i> o esquema del filtro Elíptico o de Cauer.	40
3.33. <i>Setup</i> para simulación en parámetros S del filtro Elíptico o de Cauer.	40
3.34. Respuesta de un filtro Elíptico o de Cauer.	40
3.35. Ventana del asistente para el diseño de filtros de Bessel-Thomson.	41
3.36. Filtro Bessel-Thomson.	41
3.37. <i>Ladder</i> o esquema del filtro Bessel-Thomson.	42

3.38. <i>Setup</i> para simulación en parámetros S del filtro de Bessel-Thomson.	42
3.39. Respuesta de un filtro de Bessel-Thomson.	42
3.40. Representación de la ganancia en magnitud de los filtros de Butterworth, Chebyshev, Chebyshev Inverso, Elíptico y de Bessel Thomson.	43
3.41. Representación de la ganancia en fase de los filtros de Butterworth, Chebyshev, Chebyshev Inverso, Elíptico y de Bessel Thomson.	43
4.1. Símbolos de los OTA asimétrico (a) y diferencial (b) con sus circuitos equivalentes en pequeña señal.	45
4.2. Resistencias simuladas con OTA: conectada a tierra (a), flotante (b) y diferencial (c).	46
4.3. Integradores simulados con OTAs: asimétrico (a), asimétrico con carga resistiva (filtro de primer orden) (b), diferencial con carga resistiva con dos condensadores puestos a tierra (c) y diferencial con carga resistiva con condensador flotante (d).	46
4.4. Giradores simulados con OTAs: implementación de una bobina conectada a tierra mediante OTAs asimétricos (a), implementación de una bobina conectada a tierra mediante OTAs diferenciales (b), implementación de una bobina flotante mediante OTAs asimétricos (c) e implementación de una bobina flotante mediante OTAs diferenciales (d).	47
4.5. Conversión de dos condensadores en uno diferencial(a), representación del condensador parásito (b), forma correcta de conectar el condensador parásito en un condensador conectado a tierra (c) y conexión recomendada de un condensador flotante de valor C (d).	48
4.6. Filtro gm-C de primer orden universal asimétrico (a) y diferencial (b).	48
4.7. Filtro gm-C de segundo orden (bicuadrático) asimétrico (a) y diferencial (b).	50
4.8. Diseño de un filtro de orden tercer conectando en cascada una etapa de primer orden y otra etapa de segundo orden (a), y simulando un circuito pasivo en escalera (b).	51
4.9. Ventana del asistente de diseño.	52
4.10. Esquemático resultante.	53
4.11. OTA ideal (fuente de corriente controlada por tensión ideal proporcionada por ADS).	53
4.12. Filtro paso bajo activo realizado con OTAs ideales.	54
4.13. Respuesta del filtro tanto para su versión pasiva (bobinas y condensadores) como para su versión activa ideal (OTAs ideales y condensadores).	54
5.1. OTA de Nauta en ADS.	60
5.2. Corte esquemático y símbolo de los transistores MOS.	62

5.3. Transistor en corte.	63
5.4. Transistor en región lineal.	63
5.5. Transistor en saturación.	64
5.6. Efecto de la modulación de la longitud del canal.	64
5.7. Curva característica ID vs. VG.	65
5.8. Etapa de ganancia intrínseca.	67
5.9. Flujo para diseñar usando metodología gm/ID.	68
5.10. Esquema para extraer curvas del transistor tipo N.	68
5.11. Esquema para extraer curvas del transistor tipo P.	69
5.12. Curva para distintas relaciones de aspecto en un transistor tipo N.	69
5.13. Curva para distintas relaciones de aspecto en un transistor tipo P.	69
5.14. Símbolo del transconductor de Nauta.	71
5.15. Banco de test para el transconductor.	71
5.16. Respuesta en magnitud del transconductor de Nauta:línea = simulación; circular = modelo.	73
5.17. Respuesta en fase del transconductor de Nauta:línea = simulación; circular = modelo.	73
5.18. Fuente de tensión aplicada al OTA diseñado.	73
5.19. Fuente de tensión controlada por tensión.	75
5.20. "Balun", transforma la señal asimétrica a diferencial.	75
5.21. Filtro paso bajo activo realizado con OTAs reales.	76
5.22. Simulaciones obtenidas del filtro paso bajo activo realizado con OTAs reales (rosa) y filtro paso bajo pasivo (azul).	77
5.23. Fuente de tensión aplicada al filtro.	77
6.1. Representación en el dominio complejo de la arquitectura de rechazo de la frecuencia imagen.	80
6.2. Traslación de frecuencia de una señal y su imagen con un mezclador en cuadratura y efecto del filtrado complejo.	80
6.3. Implementación práctica del rechazo de la frecuencia imagen de la arquitectura de la Figura 6.2.	81
6.4. Conversión de un filtro paso bajo a uno polifásico centrado en ω_{FI} . Representación compleja (a), implementación mediante digrama de bloques (b).	82

6.5. Filtro C-L-C (a), implementación gm-C (b) e implementación gm-C polifásica (c).	83
6.6. Filtro polifásico a partir de OTAs ideales.	85
6.7. Resultados de la simulación del filtro polifásico implementado mediante transconductores ideales para la salida en fase (izquierda) y en cuadratura (derecha).	86
7.1. Símbolo del OTA correspondiente al integrador central.	88
7.2. Símbolo del OTA correspondiente a las ramas I, Q y ramas verticales restantes.	89
7.3. Filtro polifásico con OTAs de Nauta.	90
7.4. Respuestas en fase y cuadratura del filtro polifásico con OTAs reales.	91
7.5. Consumo del filtro polifásico con OTAs de Nauta.	91
7.6. Estructura del OTA de Nauta.	92
7.7. Respuesta del filtro mejorada.	92
7.8. Consumo del filtro mejorado.	93
7.9. OTA de Nauta (N) y OTA clase A-B (SN).	93
7.10. Respuesta del filtro polifásico final.	94
7.11. Consumo del filtro polifásico final.	94
7.12. Filtro polifásico final.	95
8.1. Estructura del LNA.	98
8.2. Diagrama de bloques de un mezclador ideal.	100
8.3. Estructura del mezclador.	101
8.4. Estructura del TIA.	103
8.5. Estructura del inversor.	104
8.6. Esquemático del receptor completo.	105
8.7. Adaptación de entrada.	107
8.8. Ganancia y NF para toda la banda del estándar 802.15.4.	107
8.9. NF para un canal.	108
8.10. Respuesta en frecuencia del receptor.	109
8.11. NF máxima frente a la potencia de entrada de un receptor para el estándar 802.15.4.	110
8.12. Punto de intercepción IIP ₃ del receptor	111
9.1. Respuesta del filtro polifásico final.	114

9.2. Respuesta en frecuencia del receptor. 114

Índice de tablas

1.1. Especificaciones del filtro	7
3.1. El polinomio $D_n(s)$ y sus primeras cinco raíces	29
4.1. Guía para el diseño de un filtro biquadrático	50
5.1. Parámetros de los transistores del OTA	70
5.2. Parámetros del transconductor de Nauta diseñado	72
7.1. Parámetros de los transistores de los OTAs con gm_{CL}	88
7.2. Parámetros de los transistores de los OTAs con gm_{C1} y gm_{C2}	88
8.1. Consumo de los elementos	106
8.2. Ganancia y NF del receptor para distintas configuraciones	109
9.1. Resultados del receptor (<i>FE: Front-End o Cabezal de RF; BB: Banda Base</i>)	115
9.2. Comparación del receptor con otros recogidos en la bibliografía	116
P.1. Precios y costes de amortización del hardware.	126
P.2. Precios y costes de amortización del software.	127
P.3. Presupuesto incluyendo trabajo tarifado y amortización del inmovilizado material.	128
P.4. Presupuesto incluyendo trabajo tarifado, amortización y redacción del trabajo.	128
P.5. Costes de material fungible	129
P.6. Presupuesto total del Trabajo Fin de Grado.	130

Lista de Acrónimos

Acrónimo	Descripción
ADS	Advanced Design System
BB	Base Band o Banda Base
BPF	Band Pass Filter
CG	Common Gate
CMOS	Complementary Metal Oxide Semiconductor
COIT	Colegio Oficial de Ingenieros Técnicos de Tele- comunicación
CS	Common Source
DC	Direct Current
FI	Frecuencia Intermedia
HB	Harmonic Balance
IEEE	Institute of Electrical and Electronic Engineers
IF	Intermediate Frequency
LNA	Low Noise Amplifier
LO	Local Oscillator
LPF	Low Pass Filter
OIP3	Output Third-order Intercept
OL	Oscilador Local
OTA	Trans-Conductance Amplifier

Acrónimo	Descripción
PGA	Programmable Gain Amplifier
PLL	Phase Locked Loop
RF	Radio Frequency o Radio Frecuencia
TFG	Trabajo Fin de Grado
TIA	Trans-Impedance Amplifier
TOI	Third-Order Intercept point
UMC	United Microelectronics Corporation
VCO	Voltage Controlled Oscillator
VCVS	Voltage Controlled Voltage Source

Parte I

Memoria

Capítulo 1

Introducción

1.1. Antecedentes

La implementación de transceptores CMOS de bajo consumo que trabajan para la banda de 2,4 GHz ha cobrado gran importancia en los últimos años debido a la demanda que existe a este tipo de dispositivos, que se caracterizan por ser de bajo coste y deben poseer baterías de larga duración. Pese a que en dicha banda de trabajo podemos encontrar otros estándares como Bluetooth o IEEE 802.11, el estándar 802.15.4 cumple con los requisitos de bajo coste y reducido consumo en el desarrollo de transceptores de baja tasa binaria. El estándar IEEE 802.15.4 permite trabajar en tres bandas de frecuencia: en la banda de 868 MHz para Europa, en la banda de 915 MHz en América y en la banda de 2,4 GHz a nivel global. La tasa de datos del estándar varía desde los 20 a los 250 kb/s en función de la banda en que se opere. En cuanto a las aplicaciones de este estándar, se destaca la automoción, domótica, aplicaciones industriales, sistemas médicos, aplicaciones comerciales, etcétera. Todas las aplicaciones tienen una característica común, la batería debe durar entre varios meses o incluso años sin ser remplazada.

Un transceptor se puede dividir en varios bloques claramente diferenciados. En primer lugar, hay dos bloques principales como son el receptor y el transmisor. Dentro de cada uno de estos bloques se puede distinguir un bloque denominado cabezal. El cabezal (de recepción o de transmisión) trabaja en la frecuencia de RF y es el encargado de adaptar la señal tras ser recibida, o para ser transmitida. Tras el cabezal se encuentra la etapa de filtrado, que permite al receptor o al transmisor quedarse con la banda de frecuencia deseada. Por otra parte, dentro de un transceptor se encuentra el sintetizador de frecuencias. Este bloque incluye el oscilador local que genera la señal necesaria para convertir la señal de entrada a una frecuencia determinada, a través de un mezclador. En la Figura 1.1 se muestra el diagrama de bloques de un transceptor, en el cuál se pueden apreciar los distintos elementos que se han mencionado.

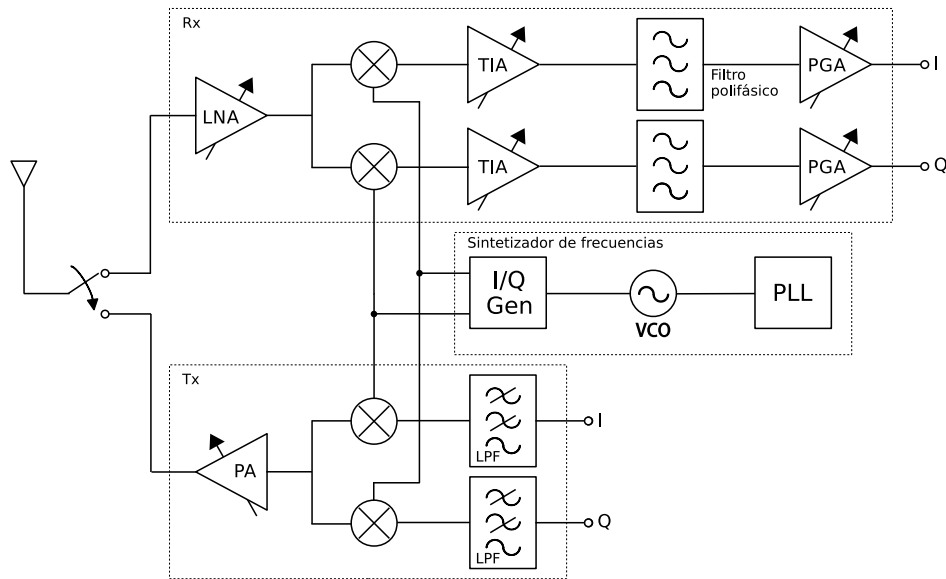


Figura 1.1: Diagrama de bloques de un transceptor

Este Trabajo Fin de Grado está enfocado en el diseño del segundo bloque de recepción y en específico del filtro polifásico, el cual se encargará de solucionar los problemas relacionados con la presencia de frecuencias imágenes que aparecen durante la etapa de mezclado que se produce en el cabezal de recepción. Tal y como se puede ver en la Figura 1.1, este filtro se encuentra entre el amplificador de transimpedancia (TIA) y el amplificador de ganancia programable (PGA). A continuación se dará una explicación general sobre receptores [1].

1.2. Receptor

Un receptor es un equipo de radiocomunicaciones que procesa una determinada señal de entrada como información útil, tratando de añadir la mínima distorsión posible.

La integración de una cadena de recepción, generalmente llamada *front-end*, ofrece numerosas ventajas sobre la conexión discreta de los distintos bloques que la componen, estas ventajas incluyen:

- **Reducción de los efectos parásitos:** reduciendo la longitud de las pistas metálicas en los circuitos integrados con varios niveles de metalización, se consiguen menos capacidades parásitas.
- **Disminución del área:** se puede optimizar el área colocando los dispositivos fabricados muy próximos y en un mismo chip.
- **Reducción del consumo:** debido al propio escalado del nivel de integración.
- **Disminución del coste de fabricación** al necesitar menos intervención humana en el montaje del circuito.

El esquema general de un receptor es el que se muestra en la Figura 1.2 .

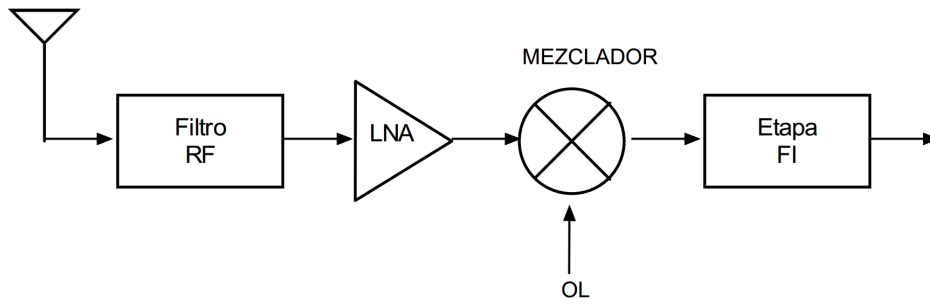


Figura 1.2: Esquema general de un receptor de radiofrecuencia

El filtro de RF a la entrada del receptor es el encargado de eliminar la señal no deseada obteniendo a su salida la banda útil (w_{RF}). A continuación, la señal se amplifica gracias a la acción del amplificador de bajo ruido (LNA) y se convierte a una frecuencia más baja (w_{IF}) para trabajar más cómodamente con ella . Un circuito llamado mezclador es el encargado de este cambio de frecuencias de w_{RF} a w_{IF} . Para ello necesita, además de la señal proveniente del LNA, una señal de frecuencia fija proporcionada por un oscilador local en la que $w_{LO}=w_{RF}-w_{IF}$. El resultado de esta operación son dos bandas, una centrada alrededor de w_{IF} y otra en $2w_{RF}-w_{IF}$. Un filtro paso bajo será el encargado de eliminar esta última componente, manteniendo únicamente la banda deseada en w_{IF} .

Debido a que el mezclador no conserva la polaridad de la diferencia entre sus entradas, traslada a la frecuencia w_{IF} tanto la banda superior como la inferior, produciéndose entonces una degradación de la señal deseada. Ese efecto conocido como frecuencia imagen (w_{IM}), se puede ver de forma gráfica en la Figura 1.3 .

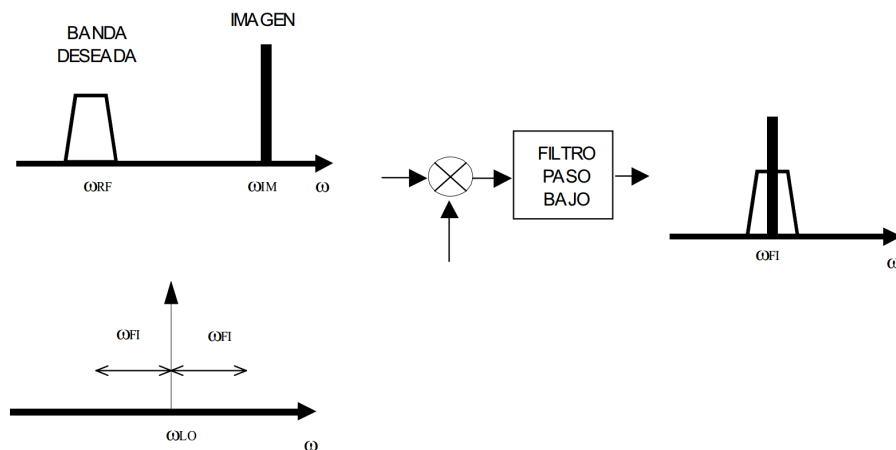


Figura 1.3: Representación gráfica de la aparición de la frecuencia imagen en la banda deseada

Existen diferentes técnicas que permiten eliminar la frecuencia imagen. La más común se basa en el uso de un filtro de rechazo de imagen (ver Figura 1.4) el cual se diseña para tener una atenuación grande en la banda imagen y unas pérdidas relativamente pequeñas en la banda deseada, dos requisitos que pueden ser simultáneamente resueltos si $2w_{IF}$ es suficientemente grande.

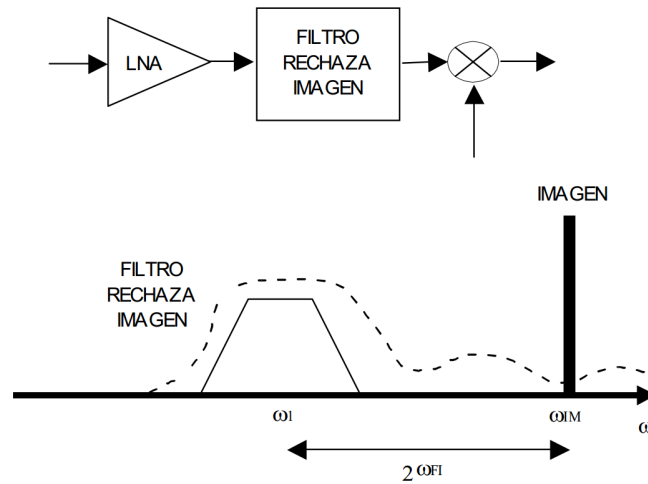


Figura 1.4: Representación gráfica de la acción de un filtro de rechazo de imagen

No obstante, el problema que se da al usar este tipo de arquitecturas es que el filtro de rechazo de imagen por lo general no puede ser integrado. Al tener que situarse fuera del chip, obliga al amplificador de bajo ruido a presentar una impedancia de salida de 50Ω haciendo que sea más difícil alcanzar los requerimientos de ruido, linealidad, ganancia y consumo de potencia del amplificador. Además, los filtros de rechazo de imagen son caros y voluminosos, lo cual dificulta el diseño de terminales de pequeño tamaño y bajo coste.

Otro método para reducir la degradación sufrida por la señal debida a la componente imagen se basa en el empleo de arquitecturas de rechazo de imagen basadas en multiplicadores activos. La idea de estas arquitecturas es procesar la señal y la frecuencia imagen de forma distinta, permitiendo la cancelación de la imagen mediante las réplicas negativas. La diferenciación entre la señal y la imagen es posible dado que las dos caen en diferentes lados de la frecuencia del oscilador local. Las arquitecturas de rechazo de imagen más conocidas son la Hartley y la Weaver [2] y su principal inconveniente es que aumentan considerablemente la complejidad del terminal, ya que incluyen dos o más multiplicadores así como filtros paso bajo y sumadores de señal.

Como alternativa a estas estructuras, la opción que se toma actualmente es la sustitución del filtro paso bajo situado al final del cabezal por un filtro polifásico. Este tipo de filtros, también llamados filtros complejos, permiten el rechazo de la frecuencia imagen a frecuencias bajas y suponen sólo un pequeño aumento de la complejidad de los filtros paso bajo que, de cualquier modo, hay que situar antes de los convertidores analógico digital (ADC)[1][3].

1.3. Objetivos

El objetivo principal del presente Trabajo Fin de Grado consiste en diseñar un filtro polifásico utilizando la metodología gm-C para el estándar IEEE 802.15.4 usando la tecnología CMOS $0.18\ \mu\text{m}$.

Para ello, se utilizará la herramienta software *Advanced Design System*, más comúnmente cono-

cida como ADS de la empresa *Keysight*. Esta herramienta es una de las más potentes y más utilizadas para el diseño de circuitos de radiofrecuencia. Este software posee una gran cantidad de librerías y opciones de simulación lo cual lo convierte en una herramienta idónea para realizar los distintos diseños que forman parte de este TFG.

Para poder utilizar los distintos componentes de la tecnología CMOS 0.18 μ m es necesario instalar la librería o kit de diseño (*Design Kit*) de la tecnología del fabricante correspondiente, en este caso *United Microelectronics Corporation* (UMC).

Las especificaciones del filtro polifásico vienen definidas por el estándar IEEE 802.15.4 y son las que se encuentran en la siguiente tabla:

Parámetros	Especificaciones
Frecuencia canal adyacente	± 5 MHz
Frecuencia canal alterno	± 10 MHz
Rechazo canal adyacente	0 dB
Rechazo canal alterno	30 dB
Ancho de banda	3 MHz

Tabla 1.1: Especificaciones del filtro

1.4. Contenido de la memoria

Esta memoria se compone de tres Partes y tres Anexos, cuyos contenidos se detallarán a continuación:

- **Parte I: Memoria.** Esta Parte es la memoria en sí, y se divide en 9 capítulos:
 - **Capítulo 1: Introducción.** En este capítulo se realiza una introducción de los antecedentes de este trabajo y se definen los objetivos marcados para el Trabajo Fin de Grado.
 - **Capítulo 2: Teoría general sobre filtros integrados.** En este capítulo se realiza una introducción teórica a los filtros integrados. En él se realizan distintas clasificaciones según el tipo de filtro, banda en la que actúan y elementos que lo componen. Finalmente se habla de ciertos efectos que pueden afectar al funcionamiento del filtro.
 - **Capítulo 3: Diseño de filtros pasivos.** En este capítulo se profundiza en los distintos tipos de filtro. Para ello se explica tanto de forma cualitativa como cuantitativa su funcionamiento. Finalmente se introduce el filtro paso bajo pasivo a partir del cual se partirá en el diseño del filtro polifásico.
 - **Capítulo 4: Filtros activos gm-C.** En este capítulo se realiza una descripción general de la topología gm-C para el diseño de filtros y se sustituyen las bobinas del filtro pasivo del capítulo anterior por circuitos formados por transconductores ideales.

- **Capítulo 5: OTAs de Nauta.** En este capítulo se explica el tipo de OTA que se va a utilizar, conocido como transconductor de Nauta. A continuación se explica la metodología que se va a utilizar para dimensionar los transistores de los OTAs y se realizarán comprobaciones de este con un banco de *test*. Finalmente se sustituyen los OTAs ideales del capítulo anterior por transconductores reales.
 - **Capítulo 6: Filtro polifásico ideal.** En este capítulo se introduce la teoría de filtros polifásicos y se realiza el filtro polifásico con OTAs ideales a partir del filtro paso bajo desarrollado en el Capítulo 3.
 - **Capítulo 7: Filtro polifásico con OTAs reales.** En este capítulo se realiza el filtro polifásico con OTAs reales a partir del filtro paso bajo desarrollado en el Capítulo 4. Para ello, previamente se calculan los transconductores restantes para poder formar las ramas integradoras que desplazarán en frecuencia la respuesta, convirtiendo así un filtro paso bajo en uno paso banda complejo. Finalmente se aplicarán una serie de técnicas para mejorar el funcionamiento del filtro.
 - **Capítulo 8: Receptor completo y simulaciones.** En este capítulo se adjunta el filtro polifásico y un cabezal de recepción diseñado de forma paralela a este proyecto. Con estos componentes tenemos el receptor completo, al que se le realizarán una serie de simulaciones.
 - **Capítulo 9: Conclusiones y líneas futuras.** En este capítulo se analizan los resultados obtenidos tanto del filtro polifásico como del receptor completo del que se habla en el capítulo anterior.
-
- **Parte II: Bibliografía.** En esta Parte se muestran las distintas fuentes consultadas a lo largo del desarrollo del TFG.
 - **Parte III: Presupuesto.** En el presupuesto se desglosan los costes de elaboración del presente TFG.
 - **Parte IV. Anexo 1: Setups de simulación del receptor.** En este Anexo se pueden encontrar los esquemáticos de los circuitos diseñados y los distintos *setups* de simulación elaborados.
 - **Parte V. Anexo 2: Polinomios** En este anexo se encuentra una tabla con polinomios de las distintas aproximaciones de filtros.
 - **Parte VI. Anexo 3 Paper del receptor..:** En este Anexo se encuentra el *paper* presentado en la XXX Conferencia en Diseño de Circuitos y Sistemas Integrados (DCIS: Design of Circuits and Integrated Systems)

Capítulo 2

Teoría general sobre filtros integrados

Un filtro es un dispositivo diseñado para dejar pasar todas las frecuencias dentro de un rango especificado (banda de paso) y rechazar todas las frecuencias fuera de ese rango (banda de rechazo). Idealmente, un filtro tiene pérdidas cero en la banda de paso y pérdidas infinitas en la banda de rechazo, no causando ninguna distorsión a la señal que pasa a través de él. Existen diferentes criterios para definir los filtros, los cuales se explicarán a medida que se avance en el capítulo[1][3].

2.1. Clasificación según la función que desempeñan

De acuerdo a la función que realizan, los filtros se clasifican como: paso bajo (LPF), paso alto (HPF), paso banda (BPS) y rechazo banda (SBF). En la Figura 2.1 se puede observar un ejemplo de ellos.

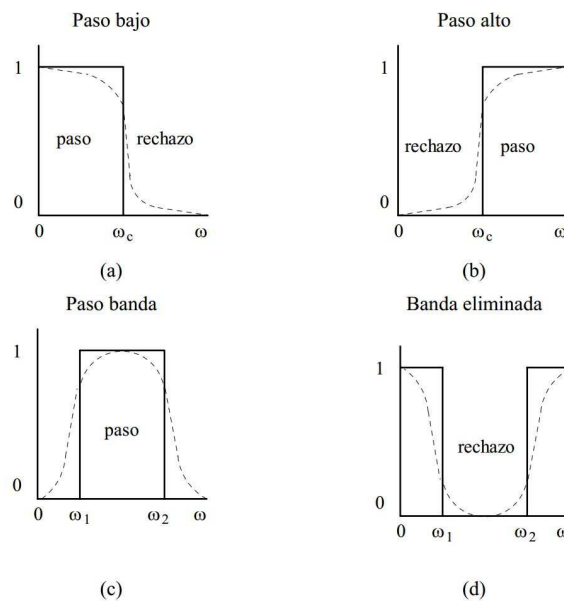


Figura 2.1: Respuesta en frecuencia de los cuatro tipos básicos de filtros. Las líneas continuas son la función ideal y las líneas discontinuas la función real.

Dado que resulta imposible realizar filtros con características ideales, es decir, con cambios bruscos entre la banda de paso y la banda de rechazo, los filtros generalmente se hacen dentro de ciertas tolerancias en términos de la atenuación (α) en las bandas de paso (pérdidas de inserción) y de rechazo (véase la Figura 2.2).

Existen diferentes aproximaciones que nos permiten diseñar filtros con características parecidas a los filtros ideales, normalmente a expensas de otros parámetros. Las aproximaciones más importantes son:

- Butterworth
- Chebyshev
- Bessel-Thomson
- Elíptico (igual rizado)
- Elíptico (máximamente plano)

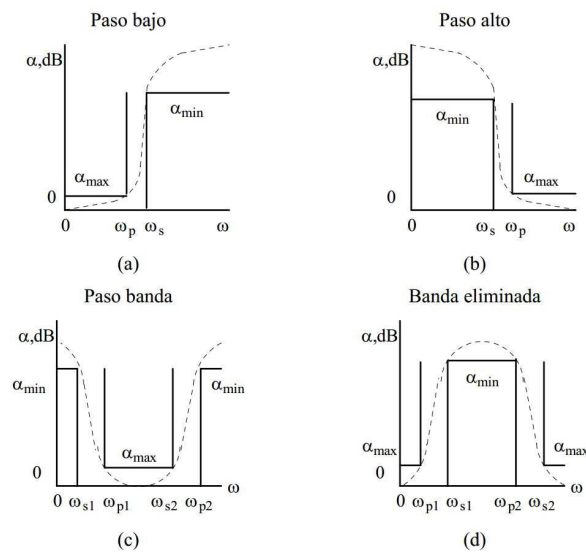


Figura 2.2: Especificaciones prácticas de la atenuación del filtro.

Los filtros Butterworth (en la Figura 2.3 (a)) están diseñados para producir la respuesta más plana posible en la banda de paso. Esto significa que el valor de las pérdidas de inserción de este tipo de filtros es igual a las pérdidas de inserción máximas en el centro de la banda de paso y aumenta hasta un valor determinado en el borde de la banda de transición. A partir de este punto las pérdidas de inserción aumentan mucho más rápidamente que en la banda de paso. Debido a que la respuesta es plana en la banda de paso, este tipo de filtros tiende a manifestar una baja distorsión de amplitud y fase. Como contrapartida, los filtros Butterworth presentan un rechazo fuera de la banda de paso no tan bueno como el de otros tipos de filtro.

La respuesta de los filtros Chebyshev (en la Figura 2.3 (c)) presenta un rizado en la banda de paso, es decir, las pérdidas de inserción varían entre un mínimo y un máximo a lo largo de toda la banda de paso. Esto implica que la distorsión de amplitud y fase de estos filtros es mayor pero, como compensación, las características de rechazo de los filtros de este tipo son superiores a las de los filtros de tipo Butterworth. De esta forma, con pocos componentes y, a pesar de tener una distorsión en amplitud y fase más alta, se puede conseguir que las pérdidas de inserción sean las especificadas en la banda de rechazo.

Los filtros de Bessel-Thomson (Figura 2.3 (b)) son una aproximación lineal en fase, es decir, tienen una fase aproximadamente lineal. Fuera de la banda de paso, las pérdidas de inserción aumentan gradualmente. En la banda de rechazo no tiene una respuesta tan buena como en los filtros de Butterworth o de Chebyshev, (la pendiente de bajada tiene un valor de $6n$ dB/octava, donde n es el orden del polinomio de Bessel en la aproximación paso bajo). Las respuestas elípticas máximamente plana y de igual rizado son idénticas en la banda de paso a la de los filtros Butterworth y de Chebyshev, respectivamente (ver Figura 2.3 (d)). Sin embargo, hay una diferencia muy importante en la banda de rechazo, y es que las pérdidas de inserción alcanzan un valor infinito en una o más frecuencias de la misma banda. La ventaja de este tipo de filtros es que la transición es mucho más rápida, aunque su estructura sea un poco más compleja.

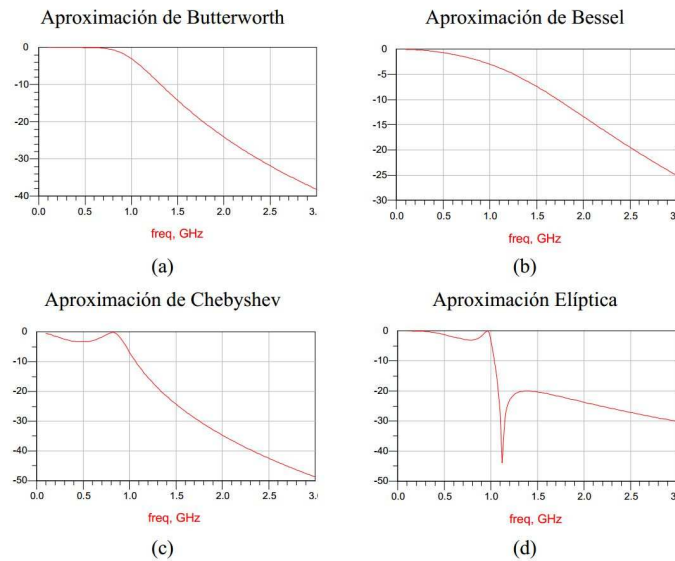


Figura 2.3: Funciones de transferencia típicas para filtros de cuatro polos.

2.2. Clasificación según los componentes que lo forman

De acuerdo con la naturaleza de los componentes usados para implementar el filtro podemos distinguir entre dos tipos principales de filtros: los filtros pasivos y los filtros activos.

2.2.1. Filtros pasivos

Un filtro pasivo es básicamente un filtro que no posee ningún elemento que amplifica (transistores, amplificadores operacionales, etc.). En términos del número de componentes necesarios, los filtros pasivos son la implementación más simple de una función de transferencia dada. Estos filtros tienen otras ventajas como:

- Debido a que no tienen ningún componente activo, no precisan ninguna fuente de alimentación.
- Su respuesta no está acotada por las limitaciones en ancho de banda de amplificadores operacionales o cualquier otro tipo de circuito activo y, por tanto, pueden trabajar bien con alta frecuencia.
- Los filtros pasivos se pueden utilizar en aquellas aplicaciones que implican corrientes o tensiones elevadas.
- Generan poco ruido en comparación con los circuitos que usan elementos activos.
- El ruido que producen es simplemente ruido térmico de los componentes resistivos y, si se diseña correctamente, la amplitud de este ruido puede ser muy baja.

Sin embargo, presentan algunas desventajas importantes para según que aplicaciones:

- Al no utilizar ningún elemento activo, no proporcionan ganancia.
- Además, para la síntesis de la mayoría de filtros pasivos son necesarios varios inductores y el coste que implica su uso en circuitos integrados puede ser prohibitivo en términos de área.

2.2.2. Filtros activos

Los filtros activos emplean elementos que amplifican, especialmente amplificadores operacionales (OA) y amplificadores operacionales transconductores (OTA), junto con resistencias y condensadores en sus lazos de realimentación. Existe una serie de ventajas asociadas a este tipo de filtros:

- Pueden tener ganancia y además sus impedancias de entrada y salida se puede ajustar a los valores deseados (en general esto no es siempre posible con los filtros pasivos).
- Son más fáciles de diseñar que los filtros pasivos (sobre todo si los comparamos con los distribuidos).
- Su cualidad más importante, es posiblemente que carecen de inductores, de tal modo que se eliminan los problemas asociados a estos componentes.

No obstante, al igual que los pasivos también poseen una serie de desventajas:

- El funcionamiento en alta frecuencia está limitado por el producto ganancia-ancho de banda de los elementos que amplifican.
- Los filtros activos generan ruido debido a la circuitería de amplificación, aunque haciendo un diseño cuidadoso y usando amplificadores de bajo ruido esto se puede reducir al mínimo.

En [4] se puede encontrar una descripción detallada de los filtros activos basados en OA.

Otro tipo de filtros, llamados filtros de condensadores o capacidades conmutadas, solventa algunos de los problemas inherentes a los filtros activos comunes y añade algunas nuevas cualidades interesantes. Este tipo de filtros no necesita de ningún condensador o inductor externo y su frecuencia de corte se puede fijar en un amplio rango con una exactitud muy alta mediante el uso de una frecuencia de reloj externa. Esto posibilita hacer diseños robustos y con alta repetibilidad, con el coste reducido de osciladores baratos controlados por un cristal. Un detalle a tener en cuenta de este tipo de filtros es su baja sensibilidad a cambios de temperatura.

La principal diferencia entre los filtros de capacidades conmutadas y los filtros activos convencionales es que trabajan con datos muestreados, es decir, trabajan en tiempo discreto en lugar de en tiempo continuo. El funcionamiento de los filtros de capacidades conmutadas se fundamenta en la posibilidad de simular el funcionamiento de resistencias mediante el uso de condensadores integrados y conmutadores MOS. Si bien la tolerancia en el valor absoluto de las capacidades integradas es alta, su tolerancia con respecto a otros condensadores del chip se puede ajustar muy bien, dando por resultado filtros integrados cuyas frecuencias de corte son proporcionales y determinadas únicamente por la frecuencia del reloj externo.

El inconveniente principal de los filtros conmutados es que presentan mucho más ruido a su salida (tanto ruido aleatorio como del propio reloj) que los circuitos activos convencionales. Además, su frecuencia máxima de operación está limitada por el ancho de banda de los dispositivos activos [5]. Debido a esta limitación, la aproximación de capacidades conmutadas no se suele utilizar para el filtrado en alta frecuencia, por lo que la solución más común es utilizar los filtros activos basados en OTA.

La mayoría de los OA se basan en la conexión en cascada de dos o más etapas de amplificación. Esta configuración proporciona una ganancia elevada pero convierte al circuito en inestable. Para evitar esta inestabilidad, se suele usar por lo general una red de realimentación de compensación, la cual disminuye el producto ganancia-ancho de banda (GBW) del OA. Un OTA no es más que un OA sin la segunda etapa. Esto significa que hay menos nodos internos en el circuito y, por tanto, hay un aumento en el ancho de banda del circuito.

Por esta razón, los filtros activos basados en OTA están especialmente enfocados a la realización de filtros integrados de alta frecuencia. Esta técnica de diseño utiliza solamente transconductores y condensadores y se denominan filtros gm-C. Aunque la aplicación fundamental de este método de

diseño son los filtros de alta frecuencia, los circuitos gm-C se pueden utilizar también para el diseño de filtros integrados en frecuencias bajas.

La Figura 2.4 muestra una clasificación de los filtros según el rango de frecuencias de funcionamiento. Como se puede apreciar, la aproximación gm-C es el método más conveniente para el diseño de filtros de frecuencia intermedias (FI).

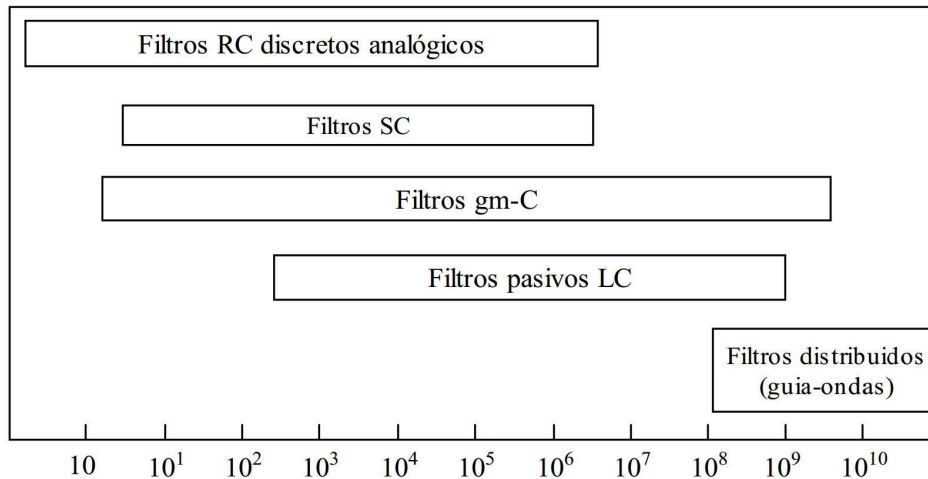


Figura 2.4: Clasificación de los filtros según el rango de frecuencias de funcionamiento.

2.2.3. Efectos de segundo orden

2.2.3.1. DC-offset

Los offsets de continua pueden corromper la señal y, en el peor caso, podrían saturar las etapas siguientes. Este efecto es más importantes en filtros paso bajo puesto que los paso banda no usan la frecuencia cero. En caso necesario habrá que compensar este efecto mediante sistemas que permitan el calibrado.

2.2.3.2. Ruido

El ruido generado por los dispositivos semiconductores está presente en la salida de cualquier filtro construido con componentes activos. En la mayoría de los casos, las últimas etapas del filtro eliminan el ruido presente en la banda de rechazo generado por las etapas precedentes, pero no hacen lo mismo con el ruido de la banda de paso. En la mayoría de los sistemas el ruido presenta pocos problemas ya que los filtros de FI están conectados generalmente a un convertidor analógico digital (ADC) y la magnitud del ruido raramente excede el valor del bit menos significativo. Sin embargo, si se pretende mejorar la exactitud de los datos deberemos reducir el ruido tanto como sea posible.

2.2.3.3. Distorsión

Si los circuitos activos de los que se compone el filtro presentan no-linealidades, a la salida aparecerán componentes armónicas de la frecuencia de la señal de entrada. Estos armónicos se convierten en entradas al convertidor analógico-digital, que los transforma a digital con el resto de la señal. Igual que sucede con el ruido, cada etapa del filtro paso bajo elimina las componentes de la distorsión de la banda de rechazo que genera la etapa anterior. El nivel de distorsión varía con la frecuencia de la señal de entrada, la amplitud, la función de transferencia y la frecuencia de corte.

La distorsión armónica total (THD) es una especificación usada a menudo como representación numérica de la distorsión presente en la salida de un circuito activo. La THD es la suma del valor eficaz de las distorsiones armónicas individuales (es decir 2º, 3º...etc.) creada por la no-linealidad de los componentes activos y pasivos en el circuito cuando es atacado por una entrada sinusoidal pura con una amplitud y una frecuencia dadas. Su medida precisa una entrada sinusoidal de muy baja distorsión, la eliminación de la componente correspondiente a la frecuencia fundamental de la salida y la medida de amplitud de los armónicos restantes que son, típicamente, de 60 dB a 140 dB menos que el fundamental.

En filtros activos, la THD se especifica generalmente en dBc (dB relativo a la amplitud de la componente fundamental) en una frecuencia y amplitud específicas (por ejemplo $10V_{p-p}$ para una frecuencia de 1 KHz).

La figura de mérito que relaciona el ruido y la distorsión es el rango dinámico (DR). El DR se define generalmente como el nivel de entrada máximo que el circuito puede tolerar respecto al mínimo nivel de entrada para el cual el circuito proporciona una calidad razonable de señal. En un filtro activo, las no linealidades definen el extremo superior (típicamente: la tensión de entrada máxima para tener un THD del 1%) y el ruido el extremo inferior.

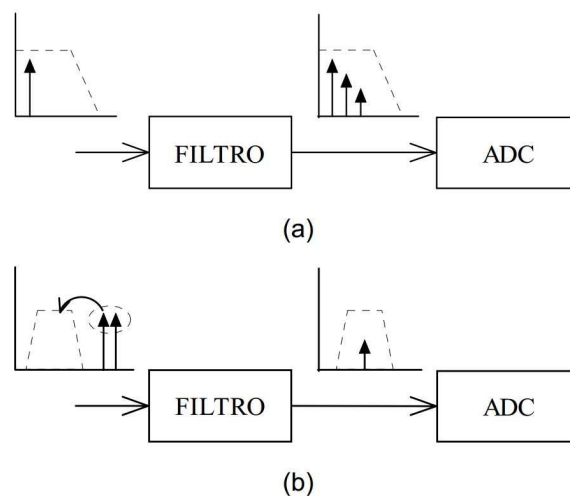


Figura 2.5: Distorsión producida por la no-linealidad en un filtro (medida con el THD)(a). Distorsión producida por la intermodulación (medida con el IP3)(b).

Las no-linealidades en un filtro paso bajo se pueden medir mediante el THD (véase la Figura 2.5(a)). Sin embargo, en el caso de un circuito paso banda, la medida más adecuada es la intermodulación de tercer orden, creada por dos tonos en la banda o combinaciones de dos tonos en la banda de rechazo que producen espurios en la banda de paso Figura 2.5((b)). Esta no-linealidad es caracterizada por el punto de intercepción de tercer orden (IP3). Cuando la definición del rango dinámico se basa en el comportamiento de la intermodulación, el rango dinámico se llama rango dinámico libre de espurios (SFDR). [4].

2.3. Resumen

A lo largo de este capítulo se han mostrado diferentes clases de filtros, desde los ideales, que nunca se implementarán debido a sus cambios imposibles de señal, hasta los filtros reales, que se clasifican de dos maneras, según la función a desempeñar o según los componentes que lo forman.

Según la función que vayan a desempeñar pueden ser filtros paso bajo (LPF), paso alto (HPF), paso banda (BPF) o rechazo banda (SBF), realizándose a partir de una de las cinco aproximaciones que creamos conveniente (Butterworth, Chebyshev, Chebyshev inverso o Elíptico).

Según los componentes que lo conforman pueden ser filtros pasivos, formados por componentes que no ofrecen ganancia, o filtros activos, creados por amplificadores y transconductores que limitan su ancho de banda en alta frecuencia pero más sencillos de diseñar.

Antes de iniciar el diseño del filtro polifásico, en el próximo capítulo se hablará sobre las características de las distintas aproximaciones para la creación de filtros. De esa forma, será posible apreciar sus diferencias desde el punto de vista teórico.

Capítulo 3

Diseño de filtros pasivos

Una vez comentados los tipos de filtros, en este capítulo se procederá a crearlos a partir de la base teórica de cada uno de ellos [6]. Este capítulo será meramente teórico, dado que como se verá, para el diseño de filtros se utilizará una herramienta software [1][3][7].

3.1. Teoría general sobre filtros

En la práctica, las especificaciones de los filtros se dan en términos de la frecuencia (o frecuencias) de corte (ω_c), la desviación o error máximo permitido en la banda de paso A_p , la frecuencia o frecuencias límite de la banda de rechazo (ω_s) y la atenuación mínima en la banda de rechazo (A_r). En base a estas especificaciones se podrá representar un diagrama en magnitud de la respuesta en frecuencia del filtro. En la Figura 3.1 se puede ver la respuesta de un filtro paso bajo y como esta cumple las especificaciones al estar dentro de los límites impuestos en el diagrama.

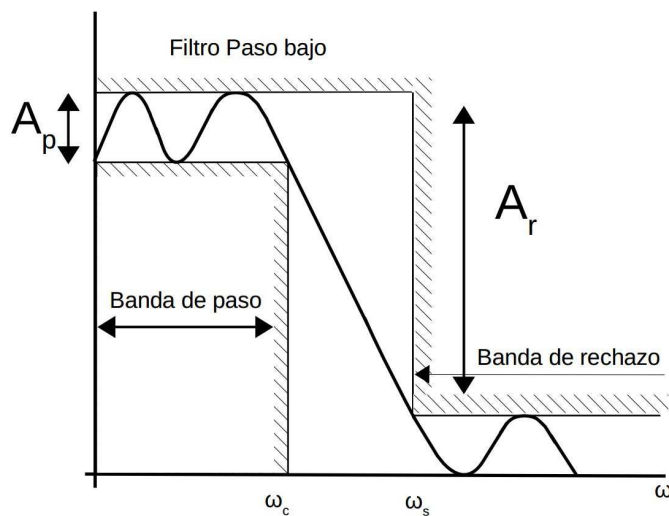


Figura 3.1: Ejemplo de respuesta que cumple las especificaciones de un filtro paso bajo

Normalmente, se trabaja con funciones paso bajo debido a la simplicidad de estas, ya que las

respuestas de otro tipo de filtros (BPF, HPF y SBF) pueden extraerse a partir de filtros paso bajo a través de una transformación en frecuencia.

La dificultad radica en dar con una respuesta $F(s)$ en magnitud y/o fase que se ajuste a la curva predefinida. El problema de esta aproximación es que es una aproximación, pero esto ha sido superado por varias vías matemáticas, siendo las funciones más conocidas las de:

- Butterworth (máximamente plano)
- Chebyshev (igual rizado)
- Bessel-Thomson
- Elíptico igual rizado o Cauer
- Elíptico máximamente plano

3.2. Aproximación del filtro paso bajo ideal

En la Figura 3.2 se representa la respuesta en amplitud de un filtro paso bajo ideal con una frecuencia de corte normalizada $\Omega_c = 1$. Si se acepta un pequeño error en la banda de paso y una banda de transición no muy abrupta, se puede buscar una función $F(s)$ donde la magnitud de la misma se aproxime lo máximo posible a la respuesta ideal. Una función genérica que cumple estas características puede ser la siguiente:

$$|F(jw)| = M(w) = \frac{1}{[1 + \varepsilon^2 w(w)^2]^{1/2}}$$

Donde ε es una constante con un valor comprendido entre cero y uno ($0 \leq \varepsilon \leq 1$), dependiendo del error estipulado para la banda de paso, y $w(w^2)$ es una función de w^2 tal que:

- Para $(0 \leq \omega \leq 1) \rightarrow 0 \leq (w)w^2 \leq 1)$
- Para $w > 1 \rightarrow w(w^2) \gg 1$

Por lo general, el numerador de $M(w)$ puede tener otra constante distinta a la unidad, que correspondería con la ganancia (o atenuación) en $w = 0$ (es decir, en DC).

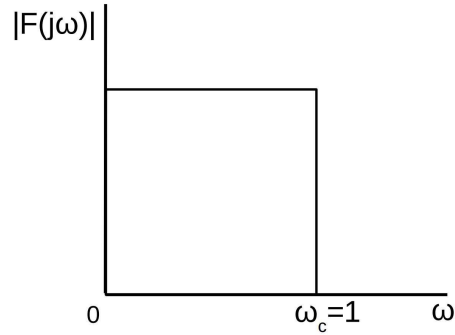


Figura 3.2: Respuesta de la amplitud de un filtro paso bajo ideal.

3.2.1. Aproximación por el método de Butterworth o máximamente plano

Si en la función genérica mostrada previamente, se fuerza $\varepsilon = 1$ y $w(w^2) = w^{2n}$ siendo n un número entero, real y positivo, se obtiene la siguiente ecuación para la amplitud:

$$|M(w)| = \frac{1}{[1 + w^{2n}]^{1/2}}$$

Se puede observar que $M(0) = 1$ y que $M(\omega)$ decrece con ω .

Para $\omega_c = 1$:

$$M(1) = \frac{1}{\sqrt{2}} = 0,707$$

$$20\log M(1) = -10\log 2 = -3,01dB$$

En otras palabras, para $\omega_c = 1$, la amplitud estará 3dB por debajo de su valor en DC. Ésta será la frecuencia de corte del filtro, la cual no depende del orden del mismo (n). El orden del filtro determina cuanto se aproxima la función $M(w)$ a la ideal.

En la función de $M(1)$ se muestra la respuesta en amplitud de los filtros Butterworth. La aproximación de Butterworth es también conocida como aproximación máximamente plana debido a que las primeras $2n - 1$ derivadas de $M(w)$ son cero en $w = 0$. El error en la banda de paso es cero en $w = 0$ y máximo en la frecuencia de corte (3dB). Entre $w = 0$ y $w = 1$, el error toma valores intermedios aumentando a medida que crece w . Para valores de $w \gg 1$, $M(w)$ se comporta aproximadamente como:

$$M(1) = \frac{1}{w^n}$$

Es decir, cae alrededor de 20n dB/décadas.

$$20\log M(w) = -20n\log w$$

Para buscar una función de red $F(s)$ cuya magnitud con $s = jw$ sea $M(w)$, se hará lo siguiente:

$$M^2(w) = |F(jw)|^2 = F(jw)F(-jw) = \frac{1}{1 + w^{2n}}$$

Sustituyendo jw por s queda:

$$F(s)F(-s) = \frac{1}{1 + w^{2n}}$$

Definiendo una función $P(s^2)$ tal que cumpla que:

$$P(s^2) = F(s)F(-s)$$

Y que

$$M^2(s) = P(-w^2)$$

entonces, puesto que se conoce $P(-w^2)$ a partir de $M^2(w)$, se puede obtener $P(s^2)$ cambiando $-w^2$ por s^2 en la ecuación de $M^2(w)$. Si se expresa $P(s^2)$ en la forma definida en la última ecuación, se puede observar que los polos de $F(s)$ son simétricos a los de $F(-s)$ sobre el eje jw . Dado que $F(s)$ debe ser una función estable, sus polos son idénticos a los de $P(s^2)$ pero con la parte real negativa. Los polos de $P(s^2)$ son las raíces de la ecuación:

$$1 + (-1)^n s^{2n} = 0$$

Se puede demostrar que la solución es la siguiente:

$$s_k = \sigma_k + jw_k = \text{sen}\left(\frac{2k-1}{2n}\pi\right) + j\text{cos}\left(\frac{2k-1}{2n}\pi\right)$$

Donde k puede tomar los valores $k = 1, 2, \dots, 2n$.

Los n polos de $F(s)$ se obtienen a partir de la ecuación anterior. Todos ellos tienen una magnitud igual a la unidad y caen de forma equidistante sobre la circunferencia unidad.

Por ejemplo, considerando el caso para $n = 4$, tenemos:

$$M^2(w) = \frac{1}{1 + w^8}$$

con ello podemos decir que:

$$P(s^2) = \frac{1}{1 + s^8}$$

Los polos de $P(s^2)$ se obtienen de la ecuación de s_k para $k = 1, 2, \dots, 8$, y se observa que se sitúan en la circunferencia unidad tal y como se muestra en la Figura 3.3.

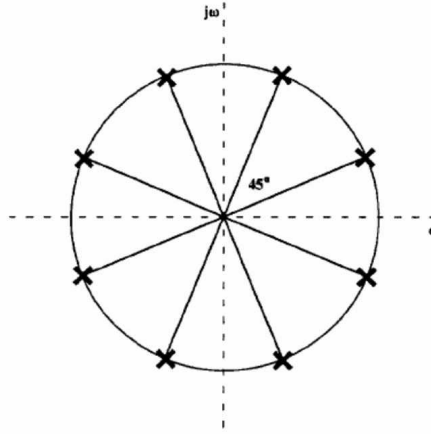


Figura 3.3: Polos de un filtro Butterworth para n=4.

De estos polos, los primeros cuatro ($k = 1, 2, 3, 4$) se asignan a $F(s)$ puesto que deben caer en la mitad izquierda del plano s. Estos son:

$$s_1 = -0,3827 + j0,9239$$

$$s_2 = -0,9239 + j0,3827$$

$$s_3 = -0,9239 - j0,3827$$

$$s_4 = -0,3827 - j0,9239$$

Por lo tanto, la función de cuarto orden de un filtro Butterworth paso bajo es:

$$F(s) = \frac{1}{(1 - s_1)(1 - s_2)(1 - s_3)(1 - s_4)}$$

Agrupando los términos complejos conjugados tenemos:

$$F(s) = \frac{1}{(s^2 + 0,7654s + 1)(s^2 + 1,8478s + 1)}$$

Y al multiplicarlos entre sí:

$$F(s) = \frac{1}{s^4 + 2,613s^3 + 3,414s^2 + 2,613s + 1}$$

El denominador de esta función se conoce como el polinomio de Butterworth. En la Figura 3.4 se muestra la respuesta del filtro expresado por la función $F(s)$.

Los primeros diez polinomios de Butterworth se pueden observar en la Tabla A.1 del Anexo 2.

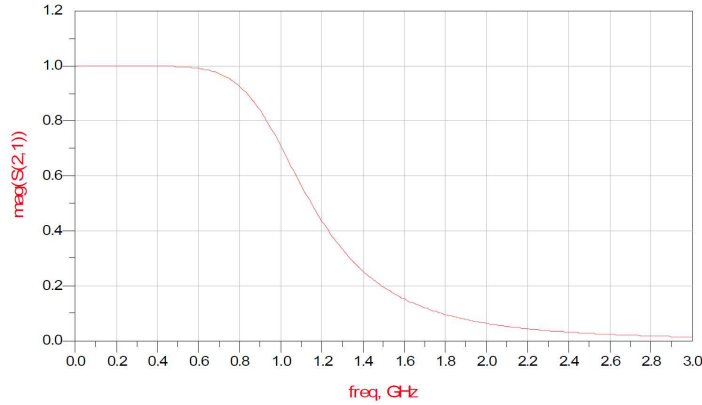


Figura 3.4: Filtro Butterworth de cuarto orden realizado mediante la herramienta ADS.

3.2.2. Aproximación por el método de Chebyshev o igual rizado

Se parte de la siguiente ecuación:

$$|F(jw)|^2 = M^2(w) = \frac{1}{1 + \varepsilon^2 C_n^2(w)}$$

Donde ε sigue teniendo un valor comprendido entre cero y uno ($0 \leq \varepsilon \leq 1$) y $C_n(w)$ es el polinomio de Chebyshev de grado n , cuyo valor vendrá dado por:

$$C_n(w) = \begin{cases} \cos(ncos^{-1}w) & \text{para } (0 \leq |w| \leq 1) \\ \cosh(ncosh^{-1}w) & \text{para } (|w| > 1) \end{cases}$$

$C_n(w)$ variará entre +1 y -1 en la banda de paso ($0 \leq |w| \leq 1$), mientras que su valor absoluto aumenta rápidamente con w por encima de $w = 1$. Como consecuencia de ello $M(w)$ varía entre 1 y $(1 + \varepsilon^2)^{-1/2}$ en la banda de paso, tomando un error con un rizado de $20\log(1 + \varepsilon^2)^{1/2} = 10\log(1 + \varepsilon^2)$ dB. De esta forma, el valor de ε determina el error en la banda de paso. El polinomio de Chebyshev se puede obtener a partir de la siguiente fórmula recursiva:

$$C_{n+1}(w) = 2wC_n(w) - C_{n-1}(w)$$

Con $C_0(w) = 1$ y $C_1(w) = w$.

En la Figura 3.5 se ofrece la representación de los polinomios Chebyshev con $n=1, 2, 3$.

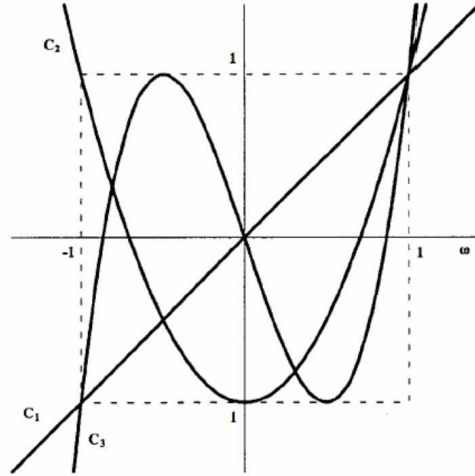


Figura 3.5: Diagrama de los polinomios Chebyshev de grados $n=1, 2$ y 3 .

Por lo tanto en DC ($w = 0$) tendremos:

$$f(n) = \begin{cases} 1 & \text{para } n \text{ impar} \\ -(1 + \epsilon^2)^{-1/2} & \text{para } n \text{ par} \end{cases}$$

Fuera de la banda de paso y para $w \gg 1$, $M(w)$ se comporta aproximadamente como $(\epsilon 2^{n-1} w^n)^{-1}$, es decir, la atenuación para $w \gg 1$ será:

$$20 \log(\epsilon 2^{n-1} w^n) = 20 \log \epsilon + 20 \log 2^{n-1} + 20 \log w^n = 20 \log \epsilon + 6(n-1) + 20 n \log w_d \text{ dB}$$

Que si se compara con los $20 n \log w$ de la función Butterworth, para $\epsilon \gg 1$, la aproximación de Chebyshev tiene una ventaja de $20 \log(\epsilon + 6(n-1))$ dB sobre la primera (aproximación de Butterworth). Sin embargo, cuando $\epsilon < 1$ esta ventaja es menos relevante debido a que el $\log(\epsilon)$ tienen valores negativos.

Por un procedimiento similar al del caso del tipo Butterworth, se hallan los polos de la función del filtro Chebyshev de la siguiente forma:

$$s_k = \sigma_k \pm j w_k$$

Donde:

$$\sigma_k = \sinh \beta_k \sin\left(\frac{2k-1}{2n} \pi\right)$$

$$w_k = \cosh \beta_k \cos\left(\frac{2k-1}{2n} \pi\right)$$

y

$$\beta_k \frac{1}{n} \operatorname{senh}^{-1} \frac{1}{\varepsilon}$$

para $k=1, 2, \dots, 2n$.

Estos polos se sitúan sobre la elipse definida por la siguiente ecuación:

$$\frac{\sigma_k^2}{\operatorname{senh}^2 \beta_k} + \frac{w_k^2}{\operatorname{cosh}^2 \beta_k} = 1$$

El semieje mayor de la elipse cae en el eje kw , siendo su longitud $\pm \operatorname{cosh} \beta_k$. Mientras que la longitud del semieje menor es $\pm \operatorname{senh} \beta_k$.

Los puntos de intersección entre la elipse y el eje kw definen la frecuencia a -3dB (frecuencia a potencia mitad), los cuales coinciden con $\pm \operatorname{cosh} \beta_k$. Si se comparan con los de Butterworth se puede ver que las frecuencias de estos son siempre $w_c = \pm 1$.

Dividiendo s_k entre $\operatorname{cosh} \beta_k$ se pueden normalizar las funciones de los polos de Chebyshev de forma que se puede obtener la frecuencia a potencia mitad en $w_c = 1$. La normalización de los polos se hará de la siguiente forma:

$$s'_k = \frac{s_k}{\operatorname{cosh} \beta_k} = \sigma_k \pm jw'_k$$

Con

$$\sigma'_k = \operatorname{tanh} \beta_k \operatorname{sen} \left(\frac{2k-1}{2n} \pi \right)$$

$$w'_k = \operatorname{cos} \left(\frac{2k-1}{2n} \pi \right)$$

Comparando s'_k con los correspondientes polos de la función de Butterworth se puede observar que tienen idénticas partes imaginarias, mientras que sus partes reales se diferencian en un factor $\operatorname{tanh} \beta_k$. La posición relativa en el plano s de los polos de Butterworth y de los polos normalizados de Chebyshev para $n = 3$ se muestran en la Figura 3.6. Para el caso de $\varepsilon = 0$, cuando $\beta_k = \infty$ y $\operatorname{tanh} \beta_k = 1$, los polos de Butterworth y Chebyshev coinciden.

Los coeficientes de la función del filtro de Chebyshev, así como sus polos, se pueden buscar fácilmente en una tabla creada con varios valores de rizado, desde 0.1, 0.5, ..., hasta 3dB. Algunos de estos datos están recogidos en la Tabla A.2 del Anexo 2, pero no son funciones normalizadas.

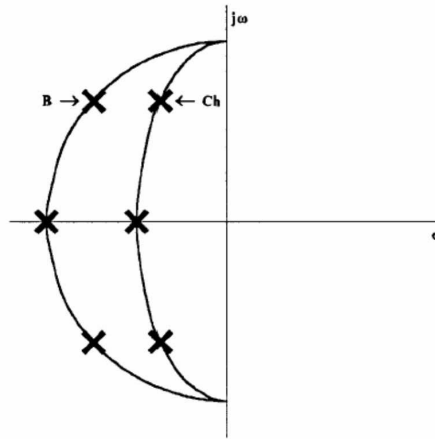


Figura 3.6: Posición de los polos de Butterworth y de los normalizados de Chebyshev.

Las respuestas en amplitud de una función paso bajo Chebyshev de tercer orden para 1 y 3 dB son los siguientes:

$$F_{1dB}(s) = \frac{0,491}{s^3 + 0,988s^2 + 1,238s + 0,491}$$

$$F_{3dB}(s) = \frac{0,2506}{s^3 + 0,597s^2 + 0,928s + 0,2506}$$

En la Figura 3.7 se muestra la comparación entre ambas respuestas con la del filtro Butterworth. En ella se observa que los filtros Chebyshev tienen una respuesta de igual rizado en la banda de paso y cae de forma monótona fuera de ella.

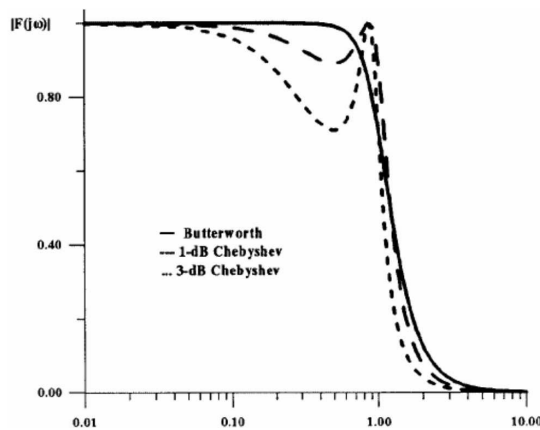


Figura 3.7: Comparación de la respuesta en magnitud del filtro Chebyshev de tercer orden paso bajo de 1 y 3 dB de rizado con el correspondiente filtro Butterworth.

3.2.3. Aproximación por el método de Chebyshev inverso

Los polinomios de Chebyshev también se usan para obtener las funciones inversas de los filtros Chebyshev, su magnitud es la siguiente:

$$M^2(w) = \frac{\varepsilon^2 C_n^2\left(\frac{1}{w}\right)}{1 + \varepsilon^2 C_n^2\left(\frac{1}{w}\right)}$$

Las propiedades de esta función son las complementarias a las funciones del tipo Chebyshev, en el sentido de que estas presentan un máximo plano en la banda de paso y tiene igual rizado en la banda de rechazo. Además, la respuesta en fase es mejor que la del filtro Chebyshev. En la Figura 3.8, podemos ver la diferencia en magnitud entre los filtros Chebyshev y Chebyshev inverso de tercer orden.

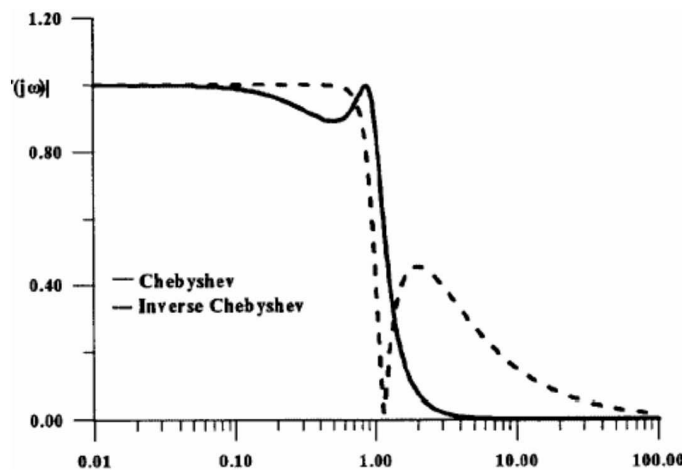


Figura 3.8: Comparación de la respuesta en magnitud del filtro Chebyshev de tercer orden paso bajo de 1 y 3 dB de rizado con el correspondiente filtro Butterworth.

3.2.4. Aproximación por el método Elíptico o de Cauer

Los filtros examinados hasta ahora tienen todos los ceros en el infinito. Sin embargo, en algunos casos, se necesita que la banda de transición caiga más rápidamente. En otras palabras, se necesita una atenuación muy alta cerca de la frecuencia de corte. Este requisito obliga a usar funciones de aproximaciones elípticas y es, por esta razón, que estos filtros se les llame filtros elípticos o de Cauer.

Estos filtros presentan un rizado constante tanto en la banda de paso como en la de rechazo. En la Figura 3.9 se muestra la respuesta en magnitud típica de un filtro elíptico de tercer orden cuya función es:

$$F(s) = \frac{K(s^2 + w_0^2)}{(s + \alpha)(s^2 + \beta s + \gamma)}$$

Los parámetros que determinan un filtro elíptico son:

- El error máximo en la banda de paso, dado como atenuación máxima ($A_{m\acute{a}x}$) en la banda paso
- La mínima atenuación en la banda de rechazo ($A_{m\acute{a}x}$)
- La frecuencia a la cual comienza la banda de rechazo w_s
- Frecuencia de corte de la banda de transición w_c

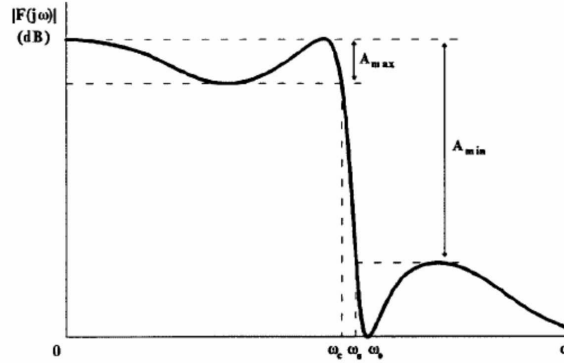


Figura 3.9: Respuesta de un filtro elíptico de tercer orden.

En el caso de los filtros elípticos, se parte de la siguiente ecuación:

$$F(jw)^2 = \frac{1}{1 + \varepsilon^2 R_n(w^2)}$$

Donde R_n , dependiendo de si n es par o impar, se obtiene:

$$R_n = \frac{w(w_1^2 - w^2)(w_2^2 - w^2) \dots (w_k^2 - w^2)}{(1 - w_1^2 w^2)(1 - w_2^2 w^2) \dots (1 - w_k^2 w^2)}$$

para n impar ($n=2k+1$),

$$R_n = \frac{(w_1^2 - w^2)(w_2^2 - w^2) \dots (w_k^2 - w^2)}{(1 - w_1^2 w^2)(1 - w_2^2 w^2) \dots (1 - w_k^2 w^2)}$$

para n par ($n=2k$).

Se puede extraer a partir de las ecuaciones anteriores que:

$$R_n\left(\frac{1}{w}\right) = \frac{1}{R_n(w)}$$

Esto significa que el valor de $R_n(w)$ a una frecuencia w' en la banda de $0 \leq w \leq 1$ es recíproco a su valor en la frecuencia $1/w'$ en la banda comprendida entre $1 < w < \infty$. Por lo tanto, si se encuentran las frecuencias críticas que ofrecen un comportamiento de rizado plano en la banda de

paso, automáticamente la función tendrá el mismo comportamiento en la banda de rechazo. Dado que $|F|^2$ está limitado, los polos de $F(s)$ no pueden caer en el eje iw . Además, como $|F(jw)|^2$ no puede ser cero dentro de la banda de paso, sus ceros deberían estar situados fuera de ella. No obstante, los ceros de $|F(jw)|^2$ son los polos de $R_n(w)$, así que todos los polos de $R_n(w)$ deberían ser mayor que la unidad. Es decir, que los ceros de $R_n(w)$ deberían estar todos dentro de la banda $0 \leq w < 1$.

Existen tablas que dan los polos, los ceros y las frecuencias w_s para varias combinaciones de valores de $A_{m\acute{a}x}$ y $A_{m\acute{i}n}$. En dichas tablas el rizado de la banda de paso viene dado normalmente en términos del coeficiente de reflexión ρ , el cual se relaciona con $A_{m\acute{a}x}$ según la siguiente expresión:

$$A_{m\acute{a}x} = -10\log(1 - \rho^2)dB$$

Se debe tener en cuenta que, si se conoce $A_{m\acute{a}x}, A_{m\acute{i}n}, w_s$ y w_c , la solución del problema de aproximación por medio de filtros elípticos es la que menor orden requiere, con lo que este tipo de filtros se pueden fabricar con un bajo de coste y, debido a ello, son los más utilizados en la práctica.

En la Tabla A.3 del Anexo 2 se muestran algunas funciones de estos filtros para varios valores de atenuación máxima $A_{m\acute{a}x}$ en la banda de paso. Claramente, para la selección del filtro elíptico apropiado, las especificaciones deben incluir los valores de $A_{m\acute{a}x}, A_{m\acute{i}n}, \Omega_s = (w_s/w_c)$ y n . Por el contrario, en los filtros de Butterworth solo se necesitaba el orden n , mientras que en los filtros de Chebyshev era necesario especificar los valores de n y ε (o $A_{m\acute{a}x}$).

3.2.5. Aproximación por el método Bessel-Thomson

Para realizar este tipo de aproximaciones se procederá de forma similar tomando como función $F(s)$:

$$F(s) = \frac{K}{D_n(s)}$$

Donde K es una constante y $D_n(s)$ es un polinomio de orden n que está relacionado con los polinomios de Bessel $G_n(s)$ a través de la siguiente relación:

$$F_n(s) = G_n\left(\frac{1}{s}s^n\right)$$

Los polinomios de Bessel se definen de la siguiente forma:

$$G_n\left(\frac{1}{s}\right) = \sum \frac{(n+k)!}{(n-k)!k!(2s)^k}$$

Puede demostrarse que todos los ceros de $D_n(s)$ están situados en la parte izquierda del plano s y que existe al menos un cero en el semieje real negativo.

La fórmula para hallar $D_n(s)$ para cualquier n , junto con sus dos primeros polinomios son los siguientes:

$$D_0 = 1$$

$$D_1(s) = s + 1$$

$$D_n(s) = (2n - 1)D_{n-1}(s) + s^2D_{n-2}(s)$$

En la siguiente tabla se pueden ver los 5 primeros polinomios de $D_n(s)$:

n	$D_n(s)$	Raíces de $D_n(s)$
1	$s+1$	-1
2	$s^2 + 3s + 3$	$-1.5 \pm j0.867$
3	$s^3 + 6s^2 + 15s + 15$	$-2.322, -1.839 \pm j1.754$
4	$s^4 + 10s^3 + 45s^2 + 105s + 105$	$-2.896 \pm j0.867, -2.104 \pm j2.657$
5	$s^5 + 15s^4 + 105s^3 + 420s^2 + 945s + 945$	$-3.647, -3.352 \pm j1.743, -2.325 \pm j3.571$

Tabla 3.1: El polinomio $D_n(s)$ y sus primeras cinco raíces

Las funciones $F(s)$ conseguidas por este método se conocen como filtros de Bessel o Thomson, siendo su retraso prácticamente ideal de acuerdo con el criterio de máximo plano.

Su respuesta en amplitud es paso bajo con una frecuencia de corte dada por la siguiente fórmula aproximada (para ≥ 3):

$$w_{3dB} = \sqrt{(2n - 1) \ln 2}$$

Esto se puede comprobar en la Figura 3.10 , en la cual se muestra la respuesta en magnitud y fase de los tres primeros filtros Bessel de orden impar. Podemos observar que el ancho de banda en el que la respuesta en fase es lineal aumenta a medida que aumenta n .

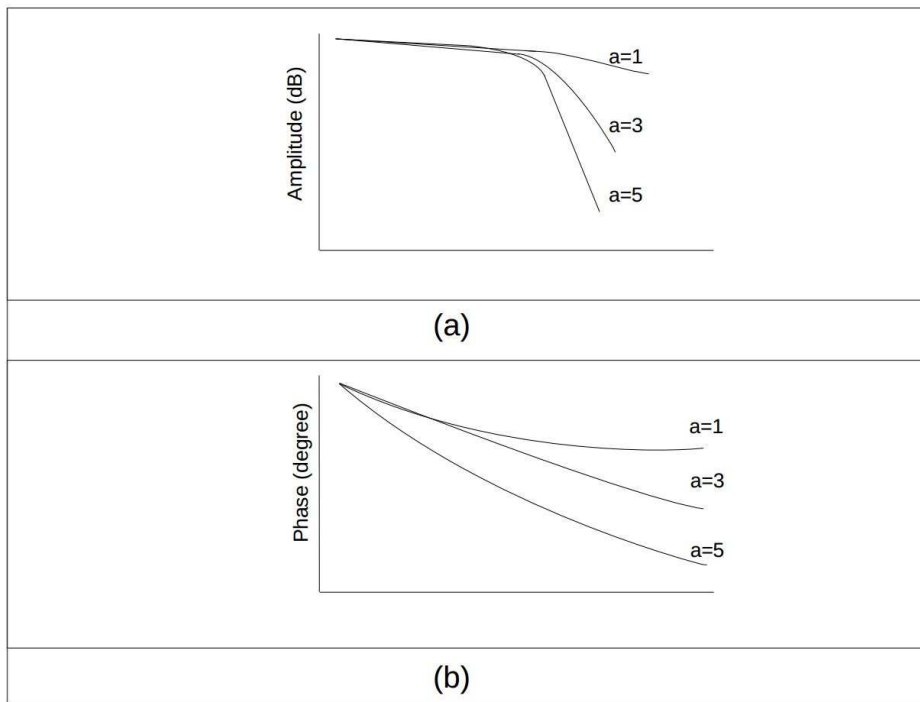


Figura 3.10: Respuesta en magnitud en magnitud (a) y en fase (b) de los tres primeros filtros Bessel de orden impar.

En las Figuras 3.11 y 3.12 se pueden observar las diferencias de la respuesta en magnitud y fase de un filtro Bessel de tercer orden con las los filtros Butterworth y Chebyshev del mismo orden.

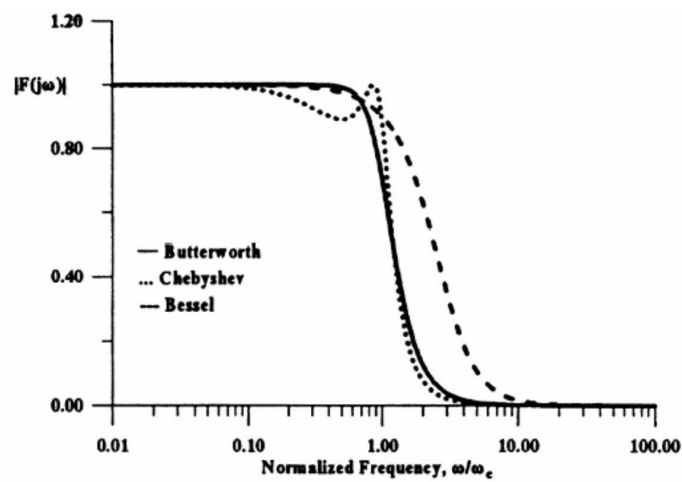


Figura 3.11: Respuesta en magnitud de un filtro Butterworth paso bajo de tercer orden, su correspondiente filtro Chebyshev (con un rizado de 1dB) y por último el filtro Bessel.

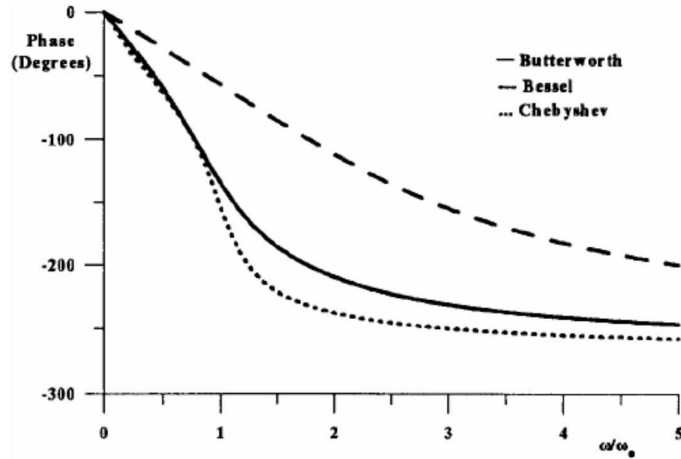


Figura 3.12: Respuesta en fase de los filtros de tercer orden Butterworth, Bessel y Chebyshev (con un rizado de 1dB).

Se puede apreciar que, desde el punto de vista de la selectividad, el filtro de Bessel está en desventaja, pero su respuesta en fase, por lo que a su linealidad se refiere, es bastante superior, sobretodo cuando se compara con la respuesta en fase del filtro Chebyshev.

Como consecuencia de ello, la respuesta temporal de los filtros Bessel-Thomson muestra un mejor funcionamiento en cuanto a la fidelidad de las formas de onda de la entrada, comparado con la de los otros filtros paso bajo. En otras palabras, transmiten pulsos cuadrados con menos distorsión que los otros tipos de filtros. En la Figura 3.13 podemos ver la respuesta a un escalón de los tres filtros considerados anteriormente. Claramente, el tiempo de subida, el tiempo de estacionamiento y el sobreimpulso son menores en el filtro de Bessel que en los otros dos filtros.

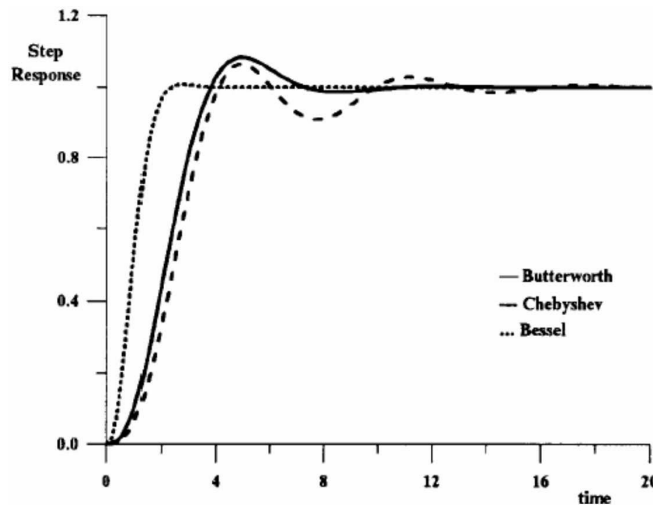


Figura 3.13: Respuesta en escalón de los filtros Bessel, Butterworth y Chebyshev de tercer orden.

3.3. Aproximación del filtro paso bajo ideal mediante la herramienta ADS

Como se ha visto en los apartados anteriores, se ha conseguido mediante distintos métodos teóricos, una aproximación bastante acertada de los filtros paso bajo ideales. Sin embargo, actualmente a la hora de diseñar el filtro pasivo prototipo, se usan herramientas software pudiendo elegir entre una amplia gama de programas de ayuda al diseño. En este caso, se diseñarán nuevos filtros basados en esas aproximaciones con la ayuda del software de diseño ADS (Advanced Design System). Concretamente, se empleará el programa de diseño de filtros que incorpora ADS denominado *Filter Design Guide*, (véase la Figura 3.14)

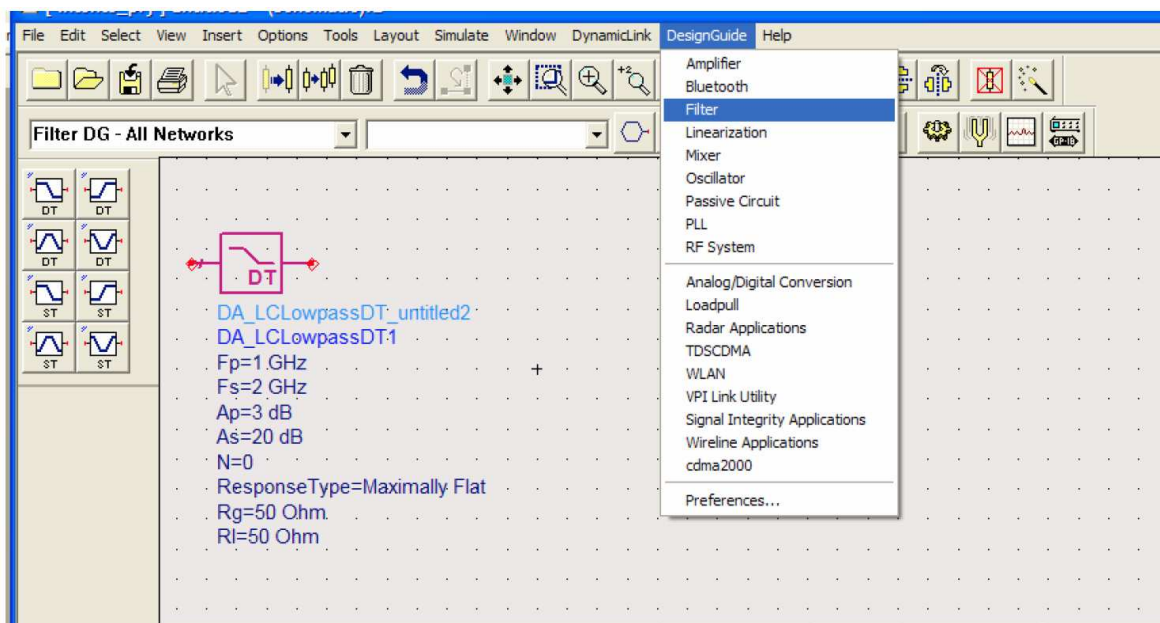


Figura 3.14: Ventana donde se realizan los esquemáticos y se muestra el menú de "Design Guide".

3.3.1. Aproximación por el método Butterworth

En la Figura 3.15 se puede ver la ventana principal, donde se indican las características que debe tener el filtro. Los parámetros a definir son las frecuencias donde debe estar la banda de paso ($F_p=1\text{GHz}$) y la banda de rechazo ($F_s=2\text{GHz}$), las impedancias de entrada ($\text{Source}=50\Omega$) y salida ($\text{Load}=50\Omega$), la amplitud en dB en las bandas de paso ($A_p=3\text{dB}$) y rechazo ($A_s=20\text{dB}$) y, por último, el tipo de respuesta del filtro. En este caso, queremos diseñar un filtro Butterworth, por lo que elegiremos una respuesta máximamente plana (Figura *Maximally Flat*).

Al colocar todos estos parámetros en el asistente, este nos devolverá el orden del filtro que tal y como se puede ver en este caso es cuatro.

Si lo que se precisa es un orden concreto y los parámetros introducidos no son logrados, se

tendrán que modificar los datos y definir un nuevo filtro o utilizar otro método.

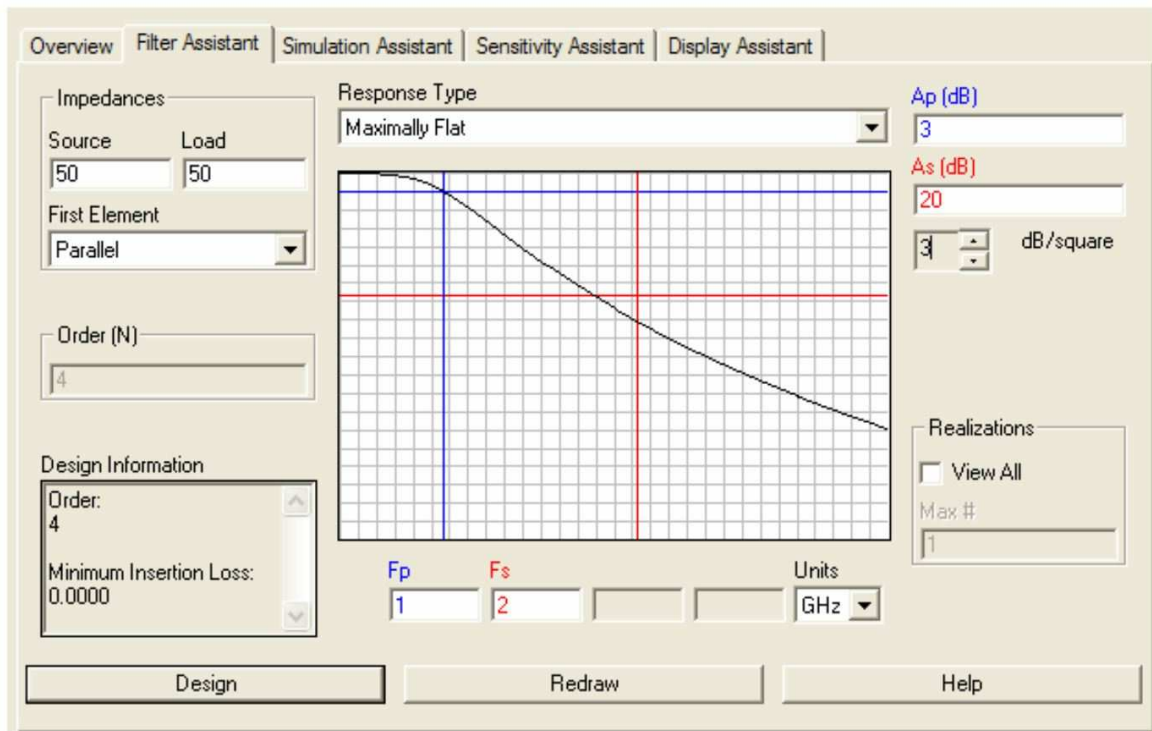


Figura 3.15: Ventana donde se realizan los esquemáticos y se muestra el menú de "Design Guide".

Tomando la opción de diseño (Design), la herramienta proporciona el circuito que implementa el filtro pero, para trabajar de forma más cómoda, lo representa mediante un símbolo en el que se presentan las características del filtro tal y como se puede ver en la Figura 3.16

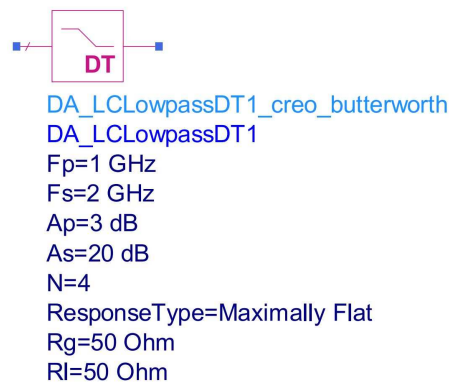


Figura 3.16: Símbolo de ADS de un filtro paso bajo de Butterworth.

Una vez hecho esto, se puede ver el *ladder* o filtro pasivo propiamente dicho. El esquemático correspondiente a este filtro se muestra a continuación.

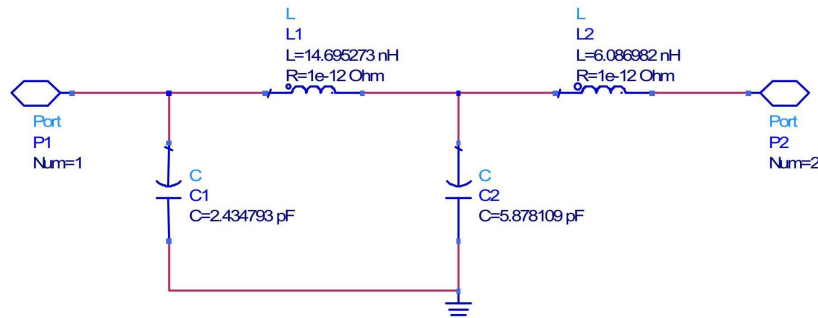


Figura 3.17: Ladder realizado por el ADS a partir de los datos propuestos en el asistente.

Para observar el comportamiento del filtro se pueden hacer dos cosas: o bien se simula dentro del asistente de diseño (Simulation Assistant) de donde se obtiene la respuesta en frecuencia de varios parámetros del filtro junto con otras pruebas que el software realiza automáticamente, o bien se puede colocar el circuito como se encuentra en la Figura 3.18 y simular obteniendo los parámetros S. En este caso se ha optado por la segunda opción, ya que simulará solo la ganancia del filtro ($S_{2,1}$).

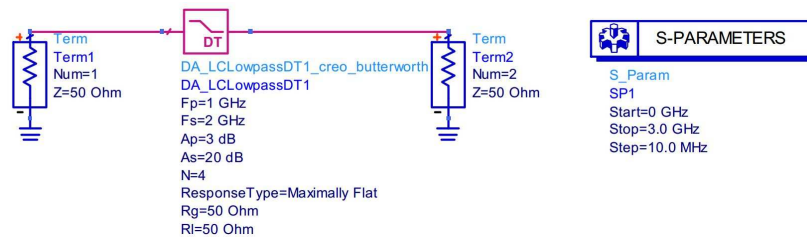


Figura 3.18: Esquema del filtro de Butterworth para la simulación en parámetros S.

La respuesta en magnitud de la ganancia de un filtro Butterworth de tercer orden viene representada en la Figura 3.19.

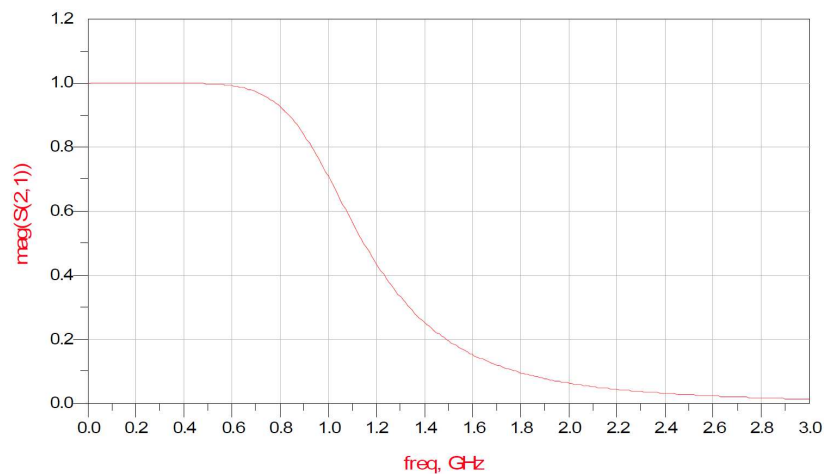


Figura 3.19: Respuesta de un filtro de Butterworth.

3.3.2. Aproximación por el método de Chebyshev

Para el diseño de filtros de Chebyshev se seguirán los mismos pasos comentados en el ejemplo de filtros de Butterworth. En la Figura 3.20 se muestra el asistente de la guía de diseño de filtros. En ella se puede apreciar que el único cambio con respecto a la aproximación por Butterworth es el tipo de respuesta elegida. En este caso se corresponde con la de un filtro de tipo Chebyshev, para el cual el asistente devuelve un filtro de orden tres. Al seleccionar la opción *Design*, se genera el filtro paso bajo con las características propias de un Chebyshev (Figura 3.21) y, de igual forma que para el caso anterior, se dispone tanto del símbolo como del esquemático (Figura 3.22).

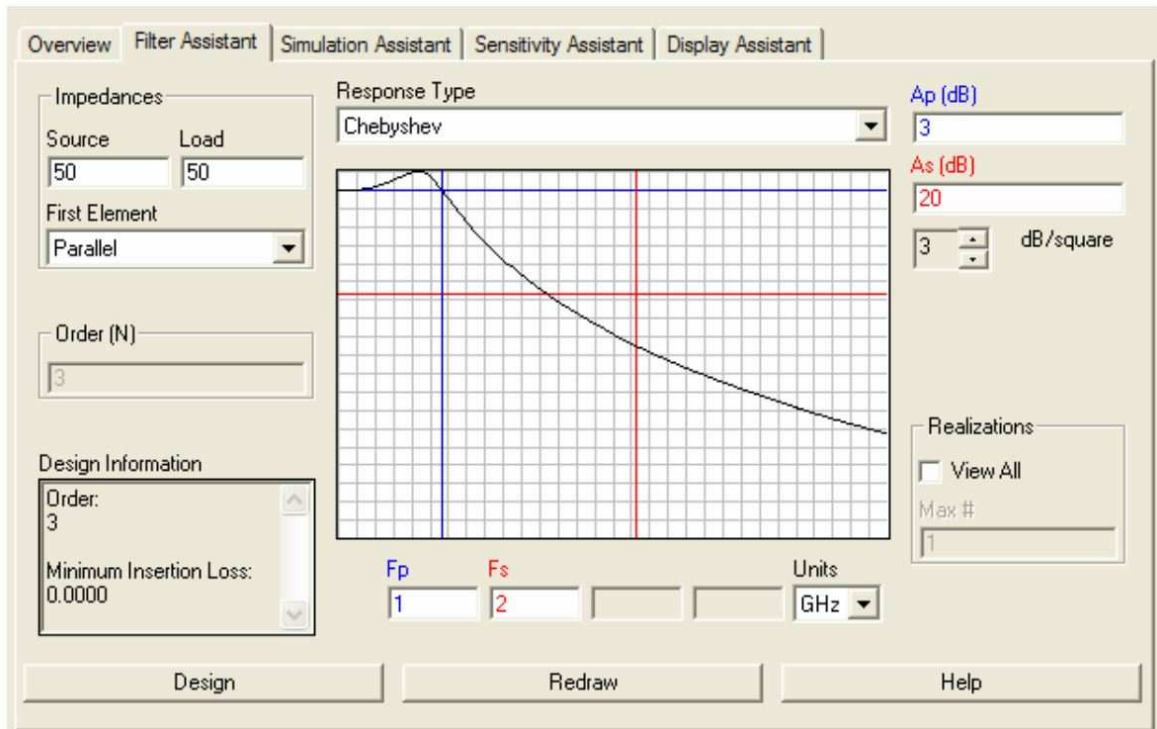


Figura 3.20: Ventana del asistente para el diseño de filtros de Chebyshev.

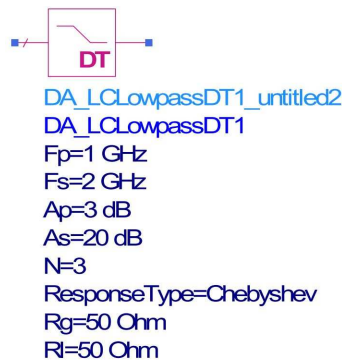


Figura 3.21: Filtro Chebyshev.

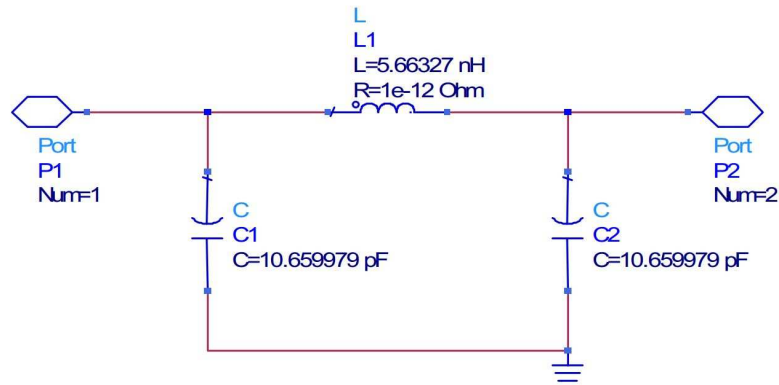


Figura 3.22: Ladder realizado por el ADS a partir de los datos propuestos en el asistente.

El siguiente paso será comprobar la ganancia. Una forma sencilla es hacerla mediante el análisis de parámetros S. Para ello se conectará el filtro como en la Figura 3.23 .

Los terminales usados a la entrada y salida del filtro sirven para definir la impedancia y poder realizar la simulación en corriente alterna de dichos parámetros.

En la Figura 3.24 se muestra la magnitud del $S_{2,1}$ representando así la respuesta en frecuencia del filtro Chebyshev.

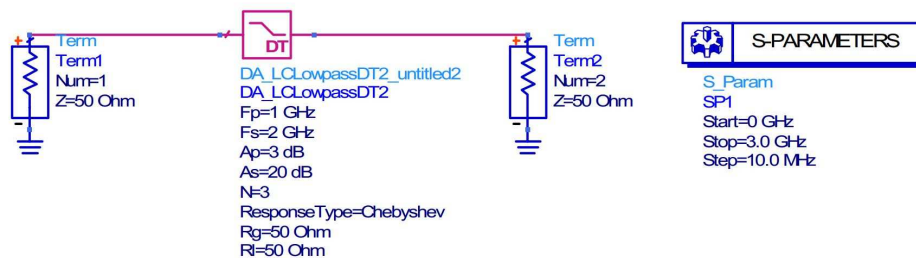


Figura 3.23: Esquema del filtro de Chebyshev para la simulación en parámetros S.

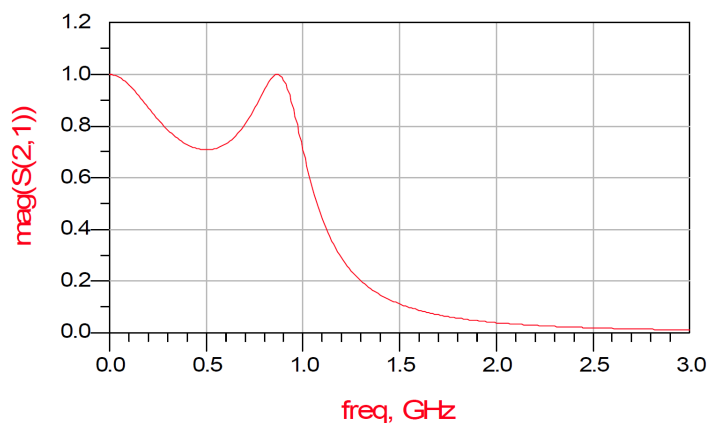


Figura 3.24: Respuesta de un filtro de Chebyshev.

3.3.3. Aproximación por el método de Chebyshev inverso

Al igual que en los casos anteriores, se parte de la herramienta de diseño de filtros (Figura 3.25), en la cual se cambia el tipo de respuesta por la de Chebyshev Inverso (Inverse Chebyshev). De esta forma, el filtro resultante proporcionado por el asistente es de orden 3.

Una vez hecho esto, se presiona el botón *Design*, obteniendo el símbolo que se corresponde con el filtro (Figura 3.26) y también el esquemático equivalente (Figura 3.27).

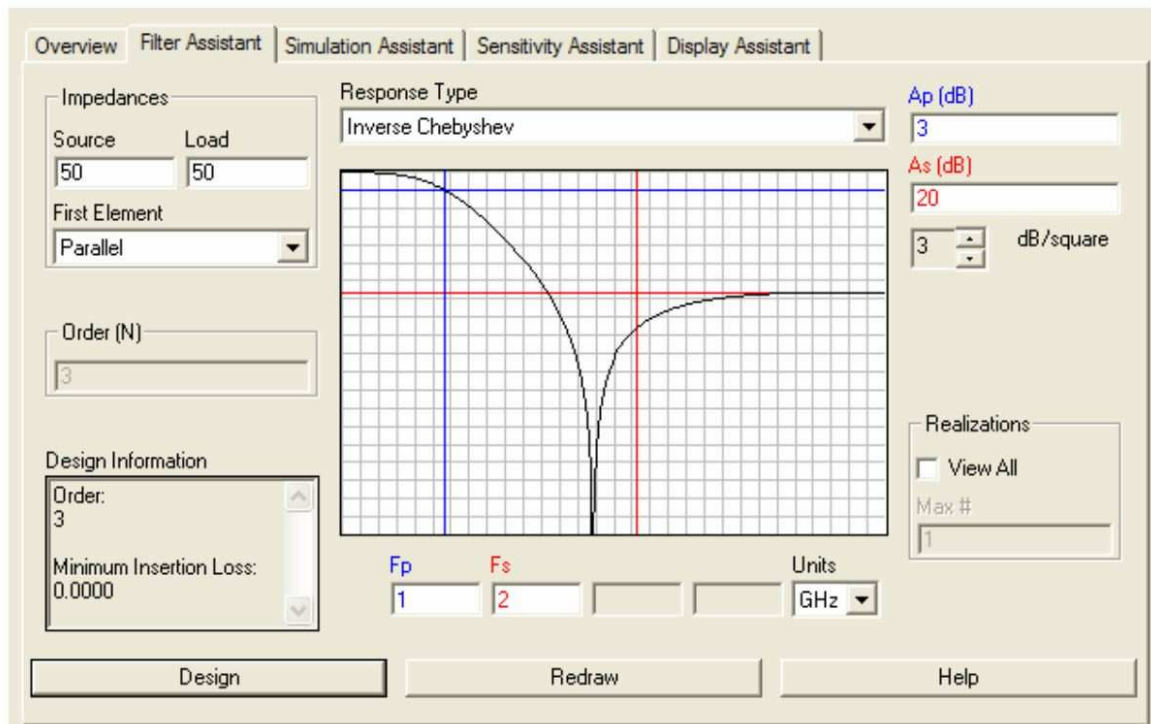


Figura 3.25: Ventana del asistente para el diseño de filtros de Chebyshev Inverso.

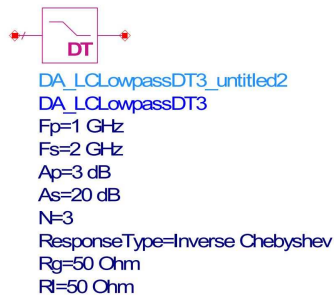


Figura 3.26: Filtro de Chebyshev Inverso.

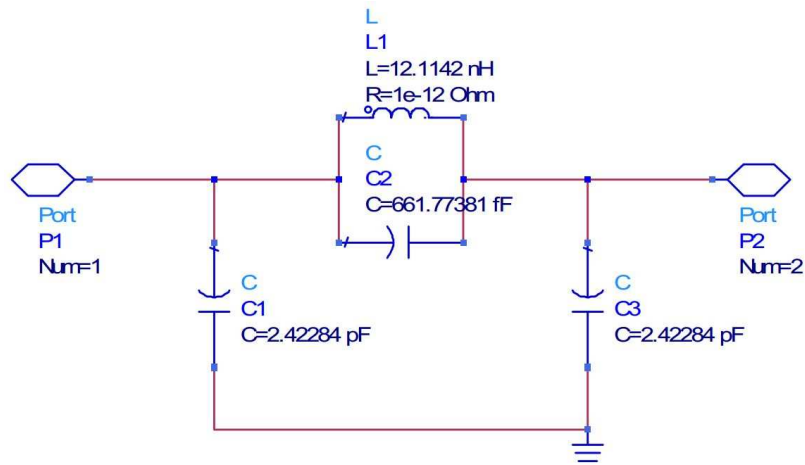


Figura 3.27: Ladder o esquema del filtro de Chebyshev Inverso.

Tal y como se ha procedido hasta ahora, para obtener la respuesta en frecuencia de este circuito (Figura 3.28) se realizará una simulación mediante parámetros S (Figura 3.29).

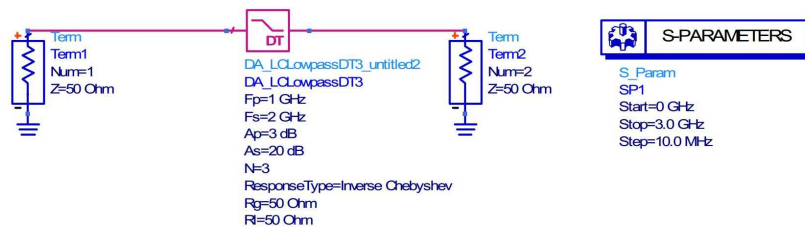


Figura 3.28: Setup para simulación en parámetros S del filtro de Chebyshev Inverso.

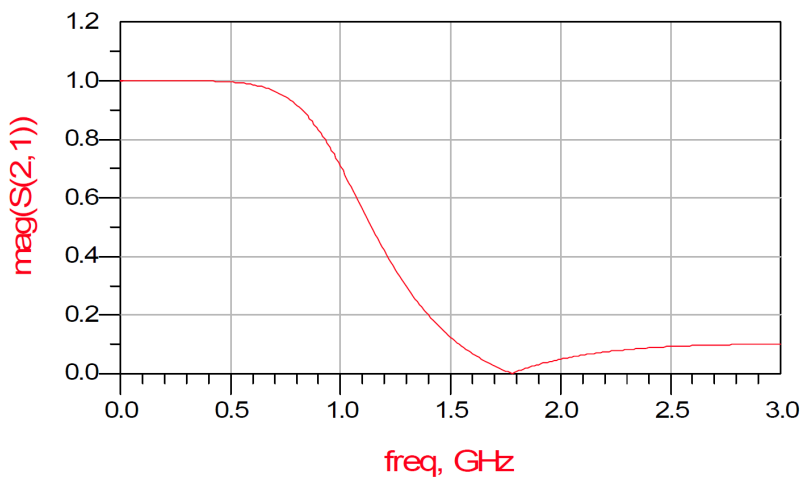


Figura 3.29: Respuesta de un filtro de Chebyshev Inverso.

3.3.4. Aproximación por el método Elíptico o de Cauer

Siguiendo con el mismo orden que en la explicación teórica, la siguiente aproximación a realizar es la Elíptica o de Cauer.

Como en los casos anteriores, primero se debe consultar la guía de diseño. En ella se pueden ver los huecos destinados para colocar los parámetros característicos de los filtros. Como en el caso anterior, lo único que se debe cambiar es el tipo de respuesta a elíptica con respecto a los casos anteriores, ya que los parámetros son iguales.

Tras hacer esto, el asistente devuelve un filtro de tercer orden (Figura 3.30).

Tal y como ocurría en los casos que preceden a este, ahora se dispone tanto del símbolo (Figura 3.31) como del esquemático (Figura 3.32).

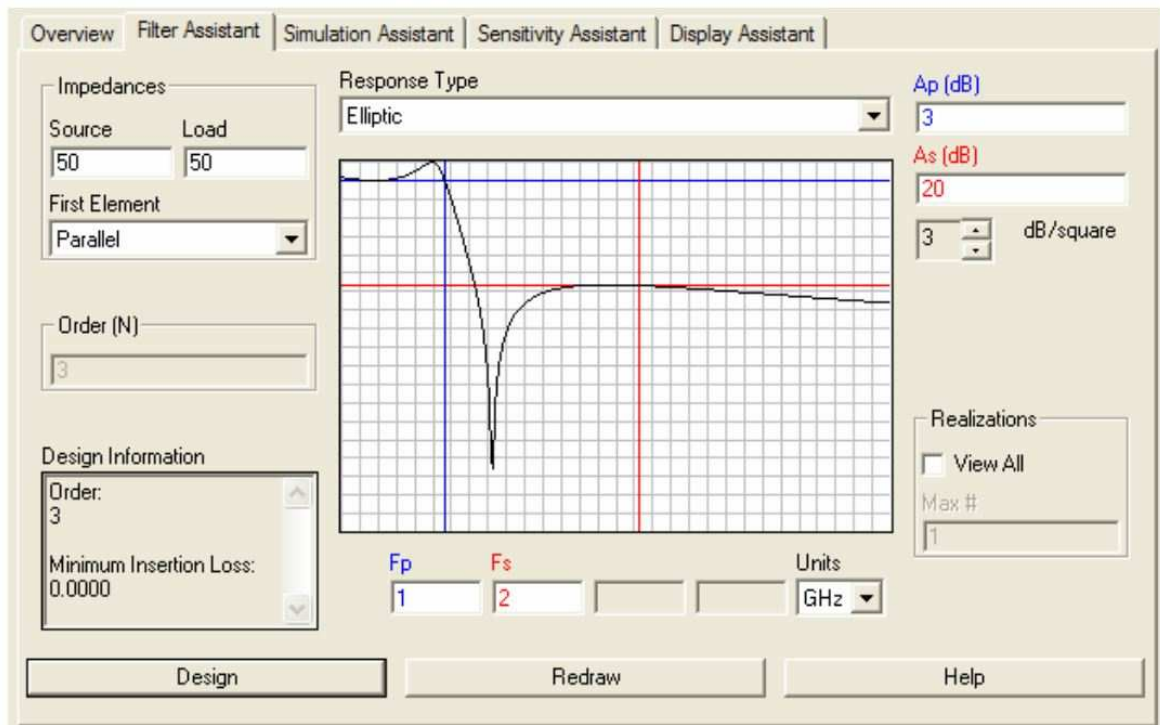


Figura 3.30: Ventana del asistente para el diseño de filtros Elípticos o de Cauer.

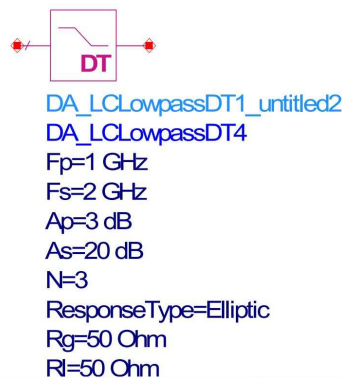


Figura 3.31: Filtro Elíptico o de Cauer.

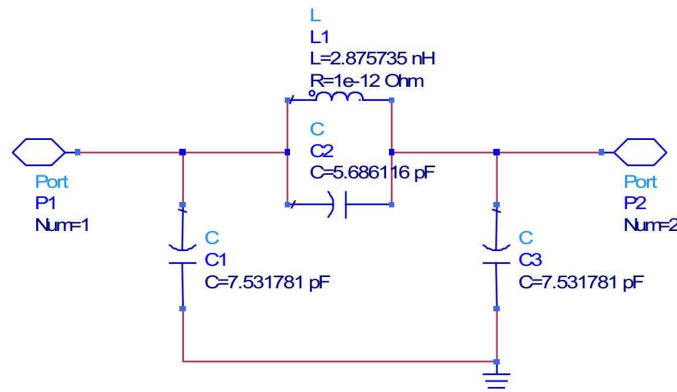


Figura 3.32: Ladder o esquema del filtro Elíptico o de Cauer.

A continuación, se le realizará a este filtro la misma simulación en parámetros S que para los casos anteriores (Figura 3.33) y se podrá observar la respuesta en frecuencia (Figura 3.34).

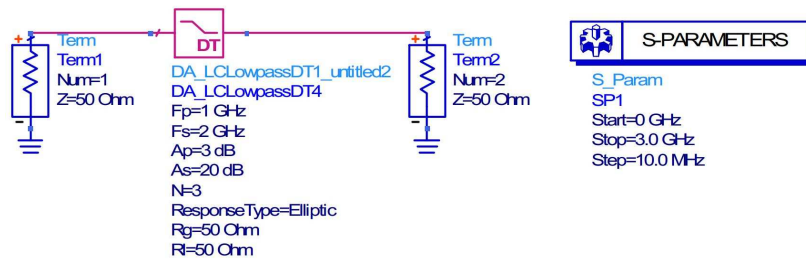


Figura 3.33: Setup para simulación en parámetros S del filtro Elíptico o de Cauer.

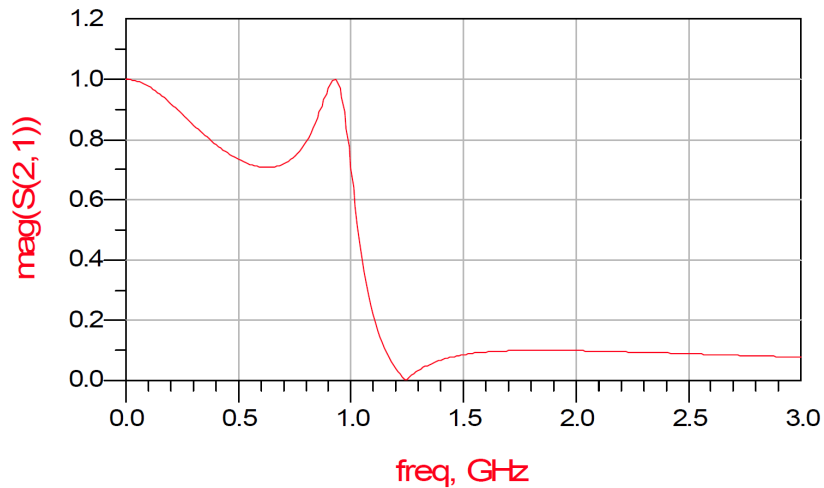


Figura 3.34: Respuesta de un filtro Elíptico o de Cauer.

3.3.5. Aproximación por el método de Bessel-Thomson

Este es el último caso sobre el que se va a hablar y se trata de la aproximación de Bessel-Thomson. Siguiendo el mismo proceso que se siguió en los casos anteriores, se abrirá la herramienta de diseño

de filtros de ADS y en ella se colocará los parámetros del filtro y el tipo de respuesta a Bessel-Thomson.

Tal y como se ha visto en los apartados anteriores, es el asistente el que nos proporciona el orden del filtro, pero, en el caso de Bessel-Thomson, ADS permite el orden de este tipo de filtros como un parámetro más. Para que haya concordancia con el resto de circuitos ya creados por el mismo método se optará por un filtro de tercer orden (Figura 3.35).

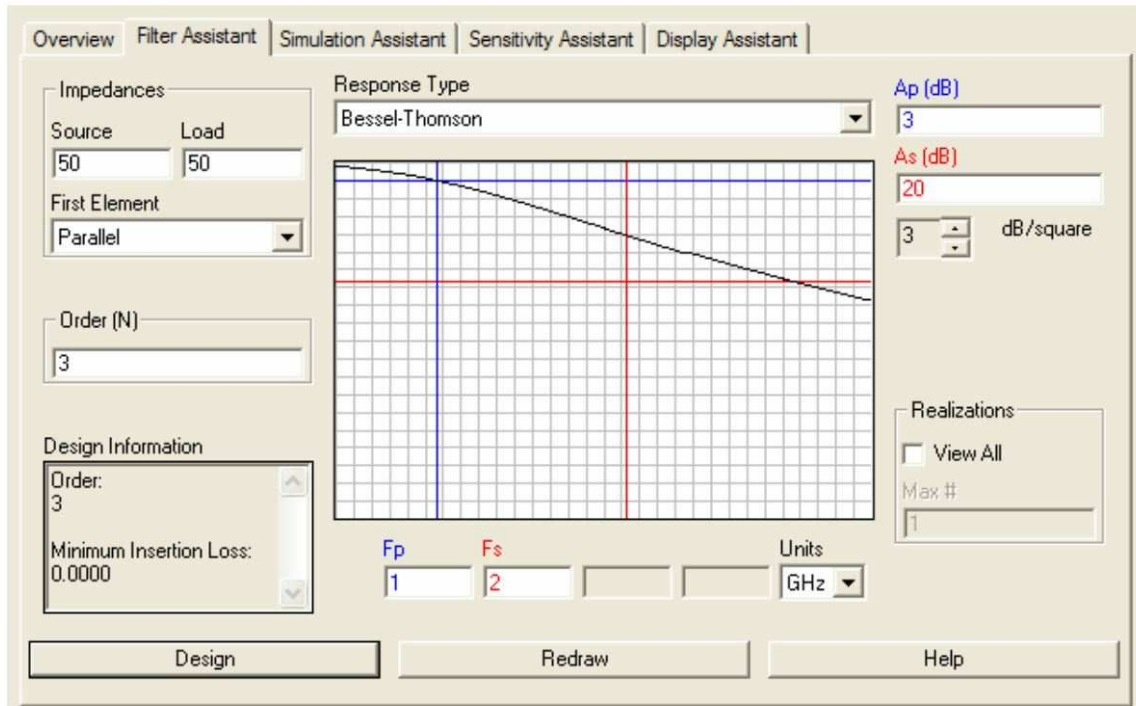


Figura 3.35: Ventana del asistente para el diseño de filtros de Bessel-Thomson.

Una vez completado este último campo, se pulsa en *Design* y se obtiene el símbolo y esquemático del filtro (Figura 3.36 y Figura 3.37).

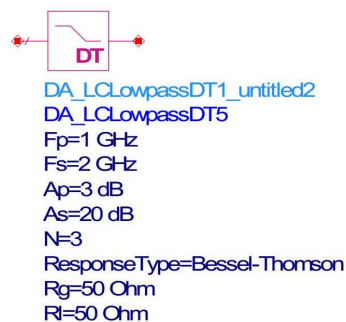


Figura 3.36: Filtro Bessel-Thomson.

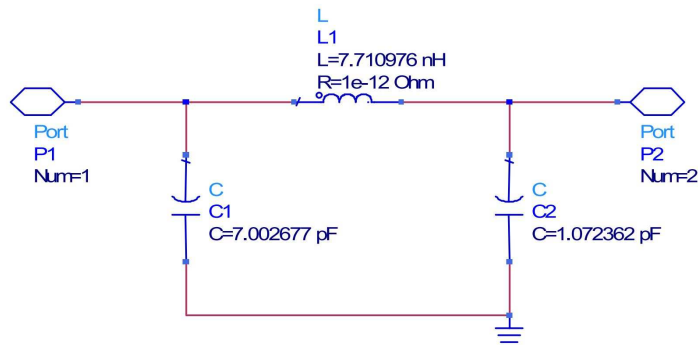


Figura 3.37: Ladder o esquema del filtro Bessel-Thomson.

Por último, se realiza la simulación en parámetros S (Figura 3.38) para obtener la respuesta en frecuencia (Figura 3.39).

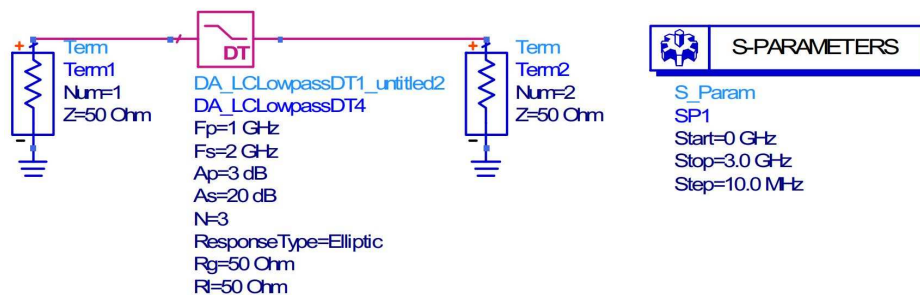


Figura 3.38: Setup para simulación en parámetros S del filtro de Bessel-Thomson.

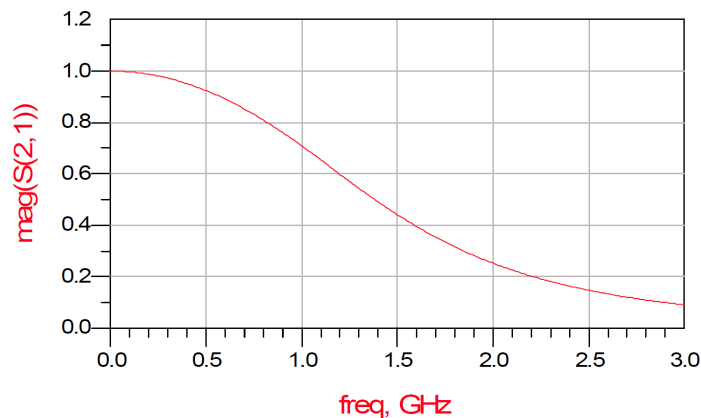


Figura 3.39: Respuesta de un filtro de Bessel-Thomson.

3.4. Comparación entre las distintas aproximaciones

En este apartado se procederá a incluir todas las respuestas en frecuencias de los distintos tipos de filtros tratados en este capítulo en una misma gráfica. Para ello se realizará la representación en magnitud (Figura 3.40) y fase (Figura 3.41), y así se podrán apreciar claramente sus diferencias.

Los filtros quedan representados por distintos colores que coinciden en ambas gráficas. De este modo, se tiene que el filtro Butterworth viene representado por el color rojo, el Chebyshev por el azul, el Chebyshev Inverso por el negro, el filtro Elíptico será de color verde y el de Bessel-Thomson por la línea rosa.

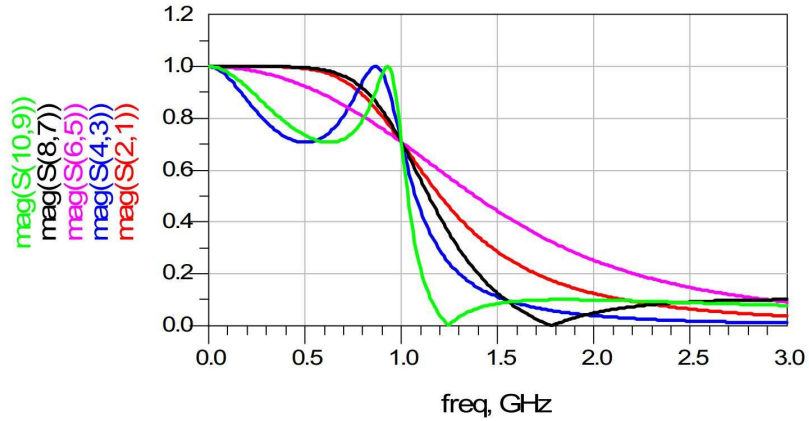


Figura 3.40: Representación de la ganancia en magnitud de los filtros de Butterworth, Chebyshev, Chebyshev Inverso, Elíptico y de Bessel Thomson.

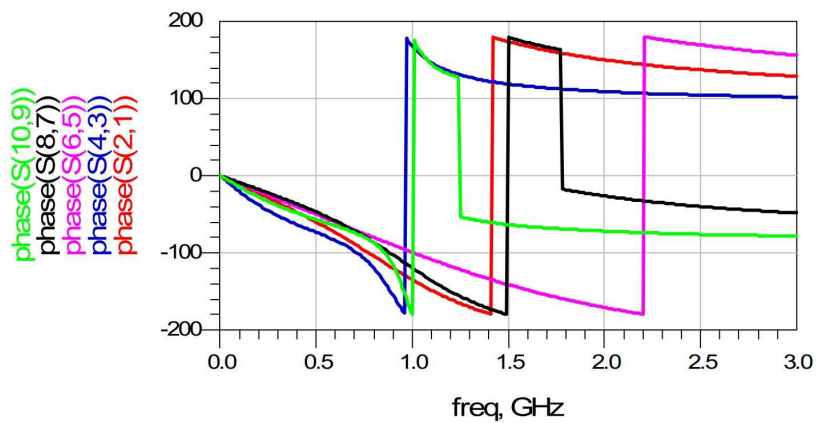


Figura 3.41: Representación de la ganancia en fase de los filtros de Butterworth, Chebyshev, Chebyshev Inverso, Elíptico y de Bessel Thomson.

3.5. Resumen

En este capítulo se ha demostrado que existen numerosos tipos de aproximaciones para crear un filtro. De ellas, cinco son las más recurridas y, por ello, son objeto de estudio en este capítulo. Se ha realizado un estudio de las características más relevantes, prestando especial atención al estudio de sus funciones de transferencia. Se ha comprobado que el diseño atendiendo al cálculo de los polos y los ceros de dichas funciones es una tarea repetitiva y, por ello, puede ser reemplazado por herramientas software, como ADS, que automatizan dicho trabajo.

Una vez diseñado el filtro, el problema que se presenta es que no todos los valores de los ele-

mentos pasivos que lo forman están disponibles. El problema se agrava si lo que se pretende es diseñar un filtro integrado en el que el área es aún más limitada. La solución que se plantea es sustituir los elementos pasivos por otros generados a partir de circuitos activos como pueden ser los transconductores (OTAs).

En el siguiente capítulo se estudiará como conectando convenientemente varios OTAs y modificando su transconductancia podemos simular un componente pasivo determinado.

Capítulo 4

Filtros activos Gm-C

Tal y como se reflejó en el segundo capítulo del presente documento, los filtros gm-C están compuestos principalmente por OTAs (amplificadores de transconductancia) y condensadores. En este capítulo, se presentarán los conceptos básicos referidos a este tipo de filtros [1][3]. Si el lector lo precisa, puede encontrar una descripción más detallada en [5] y [2].

4.1. OTA básico

Un OTA o amplificador de transconductancia, en el caso ideal, no es más que una fuente de corriente controlada por tensión con ancho de banda infinito y con también posee impedancia de entrada y salida infinitas. El símbolo utilizado para referenciar a un OTA es el que se muestra en la Figura 4.1, en la que también se incluye el circuito equivalente en pequeña señal.

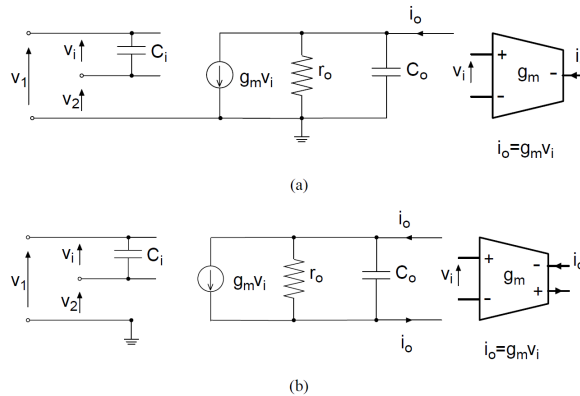


Figura 4.1: Símbolos de los OTA asimétrico (a) y diferencial (b) con sus circuitos equivalentes en pequeña señal.

4.2. Circuitos básicos con OTAs

No es la intención de este documento la de realizar una descripción detallada de todos los circuitos basados en amplificadores de transconductancia. Por ello, se insta a leer las referencias ya comentadas previamente ([5] y [2]) si se quiere tener un mayor conocimiento de este tipo de circuitos. No obstante, en las Figuras 4.2, 4.3 y 4.4 se muestran algunos circuitos básicos que se pueden implementar con transconductores: resistencias simuladas, integradores y giradores. Las fórmulas o expresiones y esquemas que describen a estos circuitos se pueden ver a continuación:

Para la resistencia:

$$R = \frac{V}{I} = \frac{V}{gm \cdot V} = \frac{1}{gm}$$

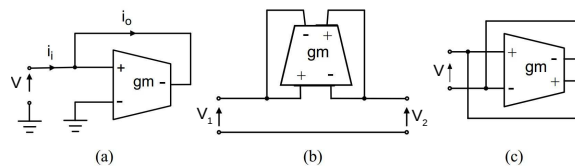


Figura 4.2: Resistencias simuladas con OTA: conectada a tierra (a), flotante (b) y diferencial (c).

Para el integrador:

$$\frac{V_o}{V_i} = \frac{gm}{sC}$$

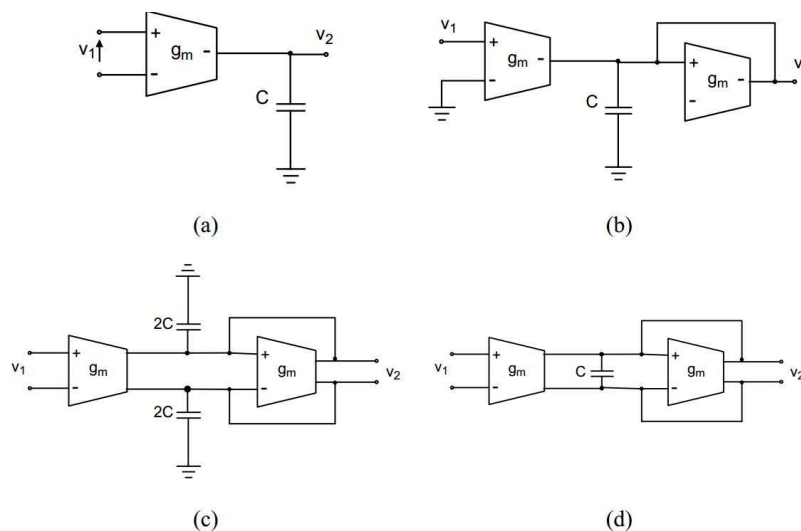


Figura 4.3: Integradores simulados con OTAs: asimétrico (a), asimétrico con carga resistiva (filtro de primer orden) (b), diferencial con carga resistiva con dos condensadores puestos a tierra (c) y diferencial con carga resistiva con condensador flotante (d).

Para el girador:

$$Z = \frac{V}{I} = \frac{sC}{gm^2} \rightarrow L = \frac{C}{gm^2}$$

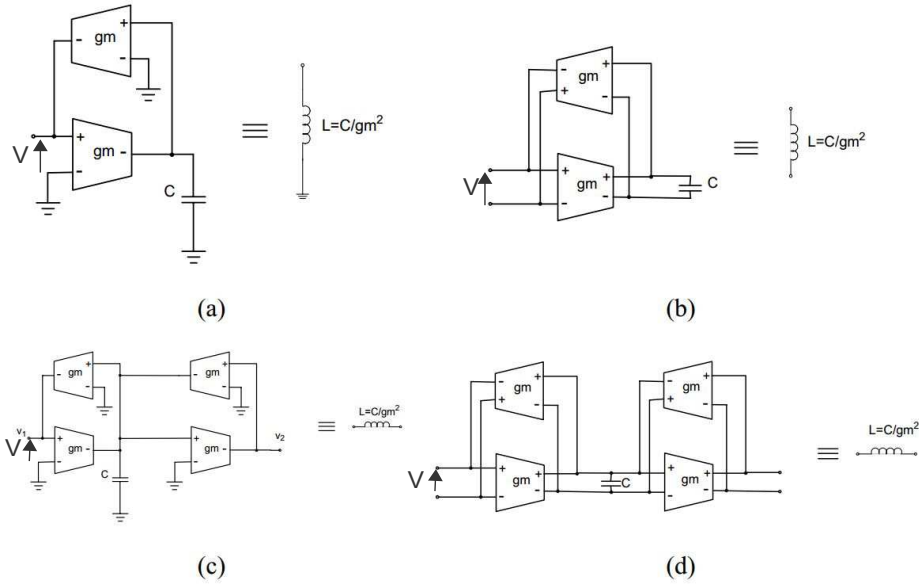


Figura 4.4: Giradores simulados con OTAs: implementación de una bobina conectada a tierra mediante OTAs asimétricos (a), implementación de una bobina conectada a tierra mediante OTAs diferenciales (b), implementación de una bobina flotante mediante OTAs asimétricos (c) e implementación de una bobina flotante mediante OTAs diferenciales (d).

Tal y como se refleja en las Figuras 4.3 y 4.4, existen dos formas de diseñar un integrador o un girador completamente diferenciales. La primera está basada en el uso de dos condensadores puestos a tierra y de valor $2C$. La segunda se basa en el uso de un único condensador flotante de valor C . Esto significa que si se conecta el condensador de forma diferencial, se ahorraría tres cuartos del área del condensador (se necesitaría 1 condensador ($1C$) en lugar de cuatro ($4C$)). No obstante, la conexión diferencial tiene una desventaja. En la fabricación de condensadores integrados, la placa inferior, la que está situada al lado del substrato, está conectada a este a través de un condensador parásito cuyo valor no es despreciable (su valor es del orden del 10 % del valor del condensador)(ver Figura 4.5(b)). Desde el punto de vista del integrador o del filtro completo, estas capacidades parásitas influyen en el comportamiento del circuito. Para eliminar este efecto, el condensador C debería tener su placa inferior conectada a tierra (Figura 4.5(c)). Si se conecta el condensador de forma diferencial para ahorrar área de silicio, el diseñador debería conectar dos condensadores de valor $C/2$ en paralelo con las placas inferiores invertidas tal y como se muestra en la Figura 4.5(d). De esta forma, los condensadores $C_g/2$ todavía están presentes pero se mantiene la simetría y el equilibrio del circuito.

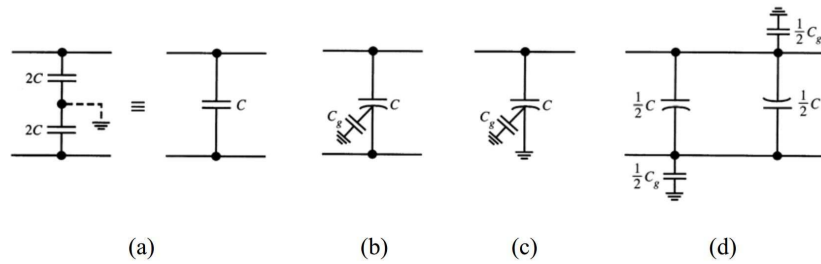


Figura 4.5: Conversión de dos condensadores en uno diferencial(a), representación del condensador parásito (b), forma correcta de conectar el condensador parásito en un condensador conectado a tierra (c) y conexión recomendada de un condensador flotante de valor C (d).

4.3. Filtros de primer y segundo orden

El filtro gm-C de primer orden universal se muestra en la Figura 4.6. Este circuito queda descrito por la siguiente función de transferencia:

$$\frac{V_2}{V_1} = \frac{a \cdot sC + gm_1}{sC + gm_2}$$

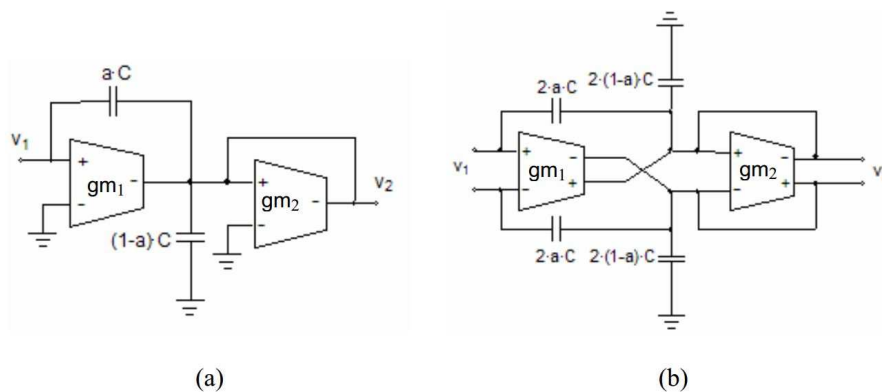


Figura 4.6: Filtro gm-C de primer orden universal asimétrico (a) y diferencial (b).

Algunas de las características principales de este tipo de filtros son:

- Se puede obtener un filtro paso alto de primer orden a partir de este circuito si se hace $gm_1 = 0$, por lo que se eliminará del circuito el transconductor correspondiente.
- La transconductancia gm_1 puede ser negativa si se eliminan los cables cruzados y se conecta la salida inversora de gm_1 con los condensadores superiores y la salida no inversora con los inferiores.

- El valor de a puede variar entre $0 \leq a \leq 1$, permitiendo ajustar el coeficiente de s en el numerador. Por ello, se puede hacer que los ceros de la función de transferencia puedan estar en cualquier lado sobre el eje real.
- Para hacer un integrador ideal basta con eliminar la transconductancia gm_2 .
- Si $gm_1 = -gm_2$ y $a = 1$ se obtiene un filtro paso todo de primer orden que se puede utilizar para realizar correcciones de fase.
- Finalmente, si se intercambian las conexiones de $+$ y $-$ de los condensadores $2 \cdot a \cdot C$ de la entrada de gm_1 se puede modificar el signo de la función de transferencia, convirtiendo el circuito en inversor.

En la Figura 4.7 se muestra el filtro gm-C de segundo orden universal. Se puede observar que los dos condensadores $2(1 - a)C$ y los dos condensadores $2(1 - b)C$ en la implementación diferencial pueden ser sustituidos en el caso de la implementación asimétrica por un condensador de valor $(1 - a)C$ y $(1 - b)C$, respectivamente. De igual forma ocurre con los condensadores $2 \cdot a \cdot C$ y $2 \cdot b \cdot C$. A continuación se presenta la función de transferencia que define el funcionamiento del circuito:

$$T(s) = \frac{V_0}{V_i} = \frac{s^2(b \cdot \frac{V_4}{V_i}) + s(b \cdot \frac{gm}{C_1} \frac{V_4}{V_i} - a \cdot \frac{gm}{C_2} \frac{V_3}{V_i}) + (\frac{gm_1}{gm} \cdot \frac{V_1}{V_i}) \cdot \frac{gm_2}{C_1 \cdot C_2}}{s^2 + s \frac{gm}{C_1} + \frac{gm^2}{C_1 \cdot C_2}} =$$

$$= \frac{\alpha \cdot s^2 + \beta \cdot s + \omega_z^2}{s^2 + s \cdot \omega_0/Q + \omega_0^2}$$

donde

$$\omega_0 = \frac{gm}{\sqrt{C_1 \cdot C_2}}; \quad Q = \sqrt{\frac{C_1}{C_2}}; \quad \omega_z = \sqrt{\frac{gm_1 \cdot V_1}{gm \cdot V_i}}$$

Esta función de transferencia describe una función bicuadrática, la cual puede tener ceros en cualquier lugar, dependiendo de los valores de tensión V_{1-4} que se elijan. Asimismo, las transconductancias gm_2 , gm_3 y gm_4 son iguales ($gm_2 = gm_3 = gm_4 = gm$). La transconductancia gm_1 se puede ajustar por separado para hacer $\omega_z \neq \omega_0$. Teniendo en cuenta que la relación entre los condensadores es Q^2 , se podrían presentar dificultades en la implementación práctica si Q es grande. Las ecuaciones de diseño para los dos condensadores son las siguientes:

$$C_1 = \frac{gm}{\omega_0} \cdot Q; \quad C_2 = \frac{gm}{\omega_0} \cdot \frac{1}{Q}$$

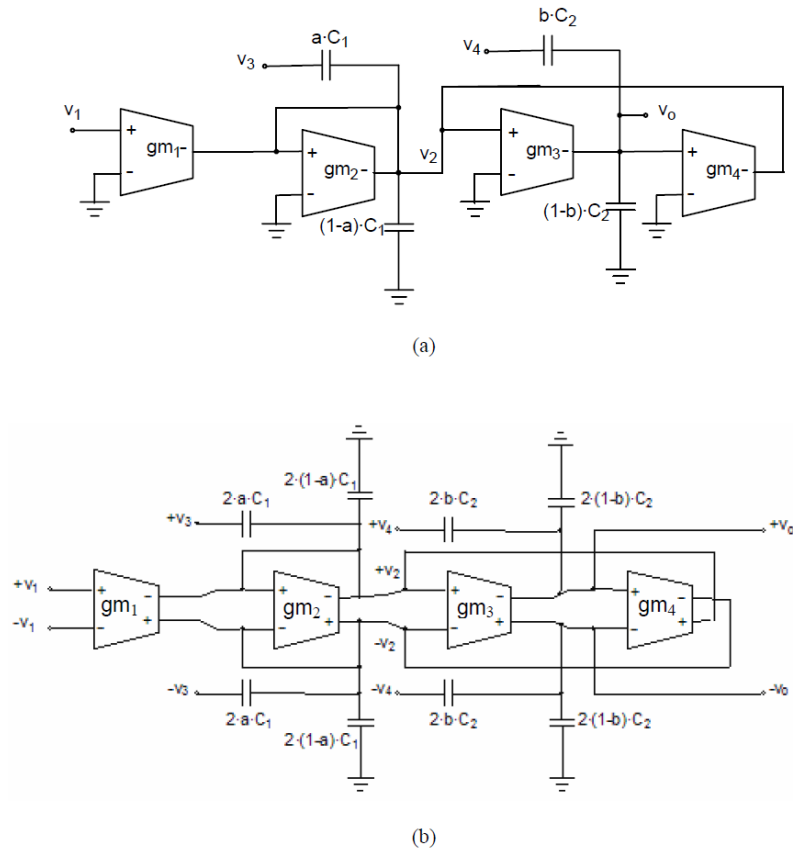


Figura 4.7: Filtro gm-C de segundo orden (bicuadrático) asimétrico (a) y diferencial (b).

La siguiente tabla permite construir de forma sencilla cualquier filtro bicuadrático:

Tipo de filtro ^(a)	V_1	V_3	V_4	a	b	gm_1	$H(0)$	$H(\infty)$
LP	V_i	0	0	0	0	$H(0) \cdot gm$	gm_1/gm	0
BP ^(b)	0	V_i	0	H_M/Q^2	0	0	0	0
HP	0	V_i	V_i	a	aQ^2	0	0	$b = aQ^2$
BR ^(c)	V_i	V_i	V_i	a	aQ^2	$H(0) \cdot gm$	gm_1/gm	$b = aQ^2$
AP	V_i	V_i	V_i	$2Q^2$	1	G_m	1	$b = 1$

Tabla 4.1: Guía para el diseño de un filtro bicuadrático

- ^(a) V_3 y/o V_4 deben ser iguales a $-V_i$ para una cierta libertad adicional en la selección de los signos de los coeficientes
- ^(b) H_M es la ganancia a la mitad de banda
- ^(c) Si $gm_1/gm = b$ se obtiene un filtro de rechazo banda (notch), si $gm_1/gm > b$ un paso bajo, y si $gm_1/gm < b$ uno paso alto de rechazo de banda
- Nota: LP= Low Pass; BP= Band Pass; HP= High Pass; BR= Band Rejection; AP= All Pass

4.4. Filtros de orden superior

Se pueden diseñar filtros gm-C de orden superior de dos formas:

- Conectar varias estructuras de primer y segundo orden en cascada (Figura 4.8(a)).
- Simulación de filtros pasivos en escalera (ladder)(Figura 4.8(b)).

La segunda técnica se basa en diseñar primero el filtro pasivo que cumple con las especificaciones requeridas y luego sustituir las bobinas por giradores. Este método suele ser el más sencillo, puesto que diseñar un filtro pasivo es relativamente sencillo gracias a la disponibilidad existente de programas de ayuda al diseño de los mismos [7][8][9][10]. Además, los filtros desarrollados siguiendo este método son más robustos frente a las tolerancias de los componentes con los que están diseñados [5]

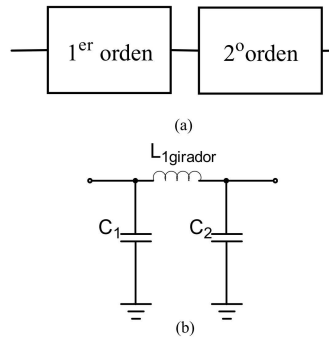


Figura 4.8: Diseño de un filtro de orden tercer conectando en cascada una etapa de primer orden y otra etapa de segundo orden (a), y simulando un circuito pasivo en escalera (b).

4.5. Implementación del filtro gm-C

El primer paso para diseñar cualquier filtro es conocer bien las especificaciones de diseño del mismo. En este caso, el objetivo de este proyecto es de realizar un filtro polifásico paso banda cuyas características son:

- Ancho de banda de 3 MHz
- Frecuencia central de 2.5 MHz
- Rechazo de 0 dB en el canal adyacente ($\pm 5MHz$)
- Rechazo de 30 dB en el canal alterno ($\pm 10MHz$)

Para completar el diseño del filtro polifásico, hay que definir una serie de pasos previos. El primero consiste en realizar un filtro paso bajo pasivo prototipo a partir de bobinas y condensadores. Una vez hecho esto, se transformará dicho filtro en uno activo basado en gm-C con las técnicas explicadas previamente.

Dado que un filtro paso bajo es igual que uno paso banda pero centrado en el origen, como primer paso se diseñará un filtro paso bajo con las siguientes características.

- Ancho de banda de 1.5MHz
- Rechazo de 0 dB en el canal adyacente
- Rechazo de 30 dB en el canal alterno

Como se reflejó en el capítulo anterior, a la hora de diseñar el filtro prototipo pasivo, se pueden emplear numerosas herramientas diferentes. En este caso, se ha utilizado la herramienta ADS (proporcionada por Keysight), *Filter Design Guide*. Se puede observar en la Figura 4.9 la ventana principal donde se indica a este asistente las características del filtro a diseñar. El proceso que se debe seguir es el mismo que se mostró en el capítulo anterior. Esto es, definir las frecuencias donde debe estar la banda de paso y la banda de rechazo ($F_p = 1.5$ MHz y $F_s = 7.5$ MHz), las impedancias de entrada y salida ($R_{source} = R_{load} = 12$ K Ω (esta elección se explicará en el Capítulo 5), la amplitud en dB de la banda de paso y rechazo ($A_p = 3$ dB y $A_s = 30$ dB) y el tipo de respuesta del filtro, que en este caso será Butterworth (o Maximally Flat).

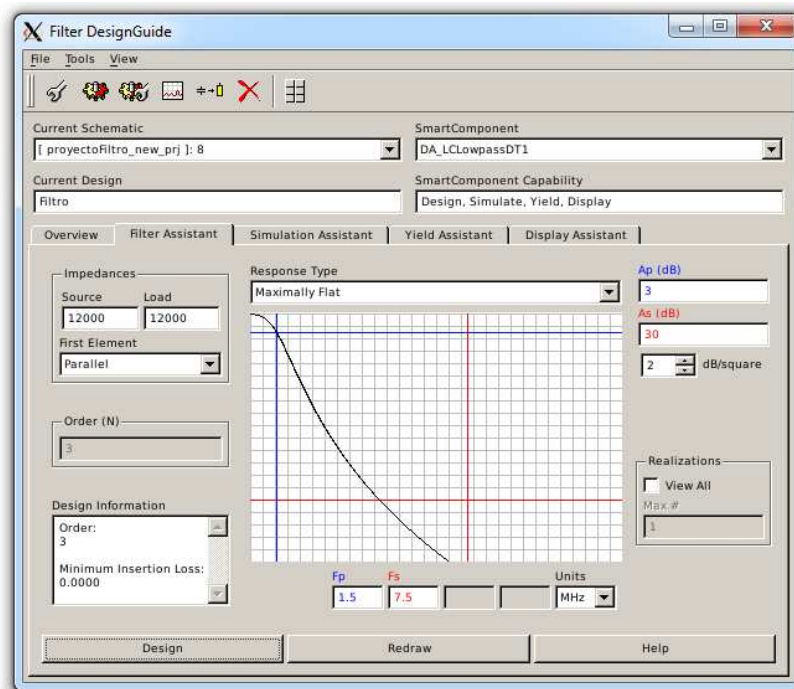


Figura 4.9: Ventana del asistente de diseño.

Se ha seleccionado un filtro de tipo Butterworth porque los criterios de rechazo en Zigbee no son

muy exigentes. A pesar de que los filtros tipo Butterworth precisan de un orden mayor para cumplir dichos requisitos, esto no va a ser un problema debido a esta característica del estándar. Además, este tipo de filtros proporcionan una respuesta muy plana en la banda de paso, característica muy beneficiosa para el objetivo de este filtro.

A continuación se observa el esquemático proporcionado por la herramienta (Figura 4.10).

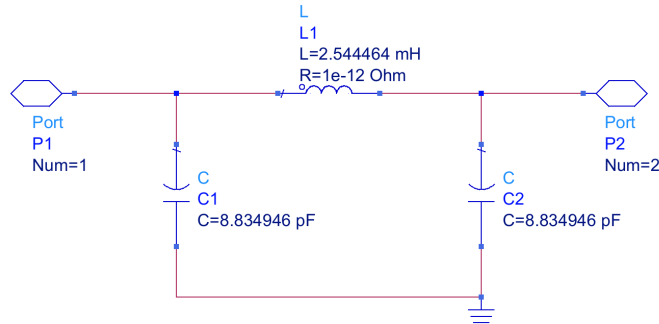


Figura 4.10: Esquemático resultante.

A continuación se presenta el OTA ideal (Figura 4.11). A través del procedimiento explicado al inicio de este capítulo, se sustituye la bobina presente en el circuito de la Figura 4.10 por un girador formado por transconductores ideales, quedando el circuito que se muestra en la Figura 4.12.

Para calcular el valor de la transconductancia que deben poseer los OTAs ideales que formarán el girador que sustituirá a la bobina se ha utilizado la siguiente fórmula:

$$g_m = \sqrt{\frac{C_L}{L}}$$

donde:

$$L = 2.54 \text{ mH}$$

$$C_L = 10 \text{ pF (Valor seleccionado por el diseñador)}$$

Una vez aplicada la fórmula, se obtiene que el valor de la transconductancia $g_m = 63\mu S$. Este valor será importante a la hora de calcular el OTA real en el siguiente capítulo.

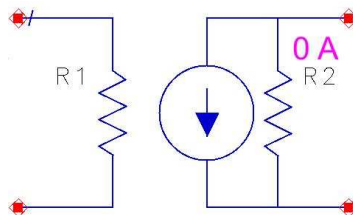


Figura 4.11: OTA ideal (fuente de corriente controlada por tensión ideal proporcionada por ADS).

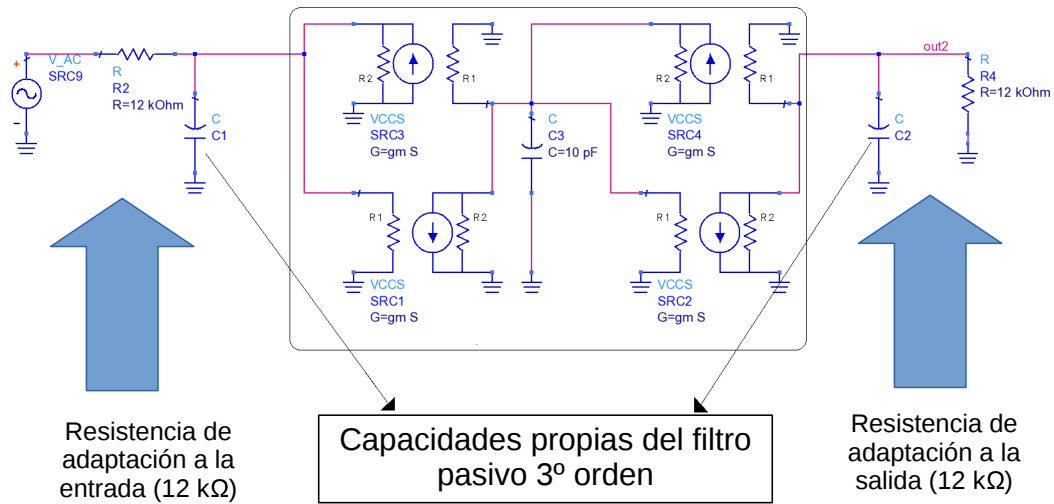


Figura 4.12: Filtro paso bajo activo realizado con OTAs ideales.

La respuesta del circuito, tanto en su versión pasiva como en su versión activa (con OTAs ideales), se muestra en la Figura 4.13. Se puede apreciar como ambas respuestas se solapan perfectamente, manteniéndose los valores de ganancia y frecuencia de corte en los valores especificados. Ambos tienen pérdidas de 6 dB en la banda de paso, que serán corregidas a la hora de implementar el filtro con OTAs reales.

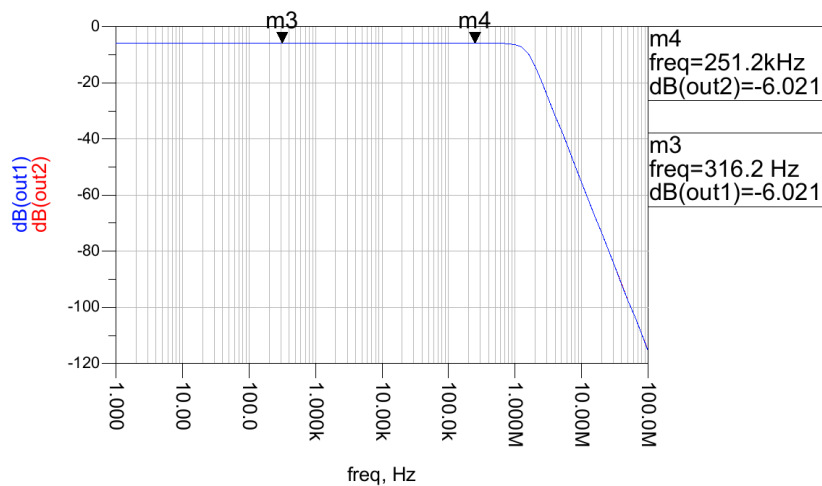


Figura 4.13: Respuesta del filtro tanto para su versión pasiva (bobinas y condensadores) como para su versión activa ideal (OTAs ideales y condensadores).

4.6. Resumen

Tal y como se ha comentado, los transconductores (OTAs) son uno de los componentes activos más empleados a la hora de realizar circuitos básicos. Los OTAs poseen un único parámetro, la transconductancia (g_m), la cual puede ser variada dependiendo de las necesidades del diseño.

Estos dispositivos, junto con condensadores, forman los filtros gm-C cuya característica principal es la robustez de sus diseños y versatilidad para usarlos en un vasto rango de frecuencias.

Si se pretende realizar filtros de primer o segundo orden a partir de OTAs, solo se tendrá que consultar las tablas con las condiciones de diseño. No obstante, si se pretende diseñar filtros de orden superior, se pueden construir de dos formas: Mediante la agrupación de filtros en cascada o bien, mediante la simulación de filtros pasivos en escalera (ladder simulation).

A partir de la segunda opción, se ha desarrollado el filtro paso bajo activo con OTAs ideales. Tal y como se puede comprobar, al compararlo con el filtro pasivo paso bajo prototipo, mantiene la misma respuesta. Aprovechando esto, el siguiente paso será convertir el filtro paso bajo con OTAs ideales en su equivalente con OTAs reales. Dicha tarea se abordará en el siguiente capítulo.

Capítulo 5

OTAs reales: OTA de Nauta

El siguiente paso será el de sustituir los transconductores ideales por transconductores reales que puedan ser implementados físicamente. Para ello, en este capítulo se explicará de forma teórica el transconductor seleccionado, conocido como OTA de NAUTA [11]. Además, se explicará la metodología a utilizar para el diseño de los mismos, conocida como metodología Gm-Id [12].

Finalmente, se procederá a diseñar los transconductores necesarios para que sustituyan a los ideales en el filtro paso bajo obtenido en capítulo anterior. Para comprobar que los transconductores diseñados cumplen las especificaciones deseadas, se simularán en un *testbench*.

5.1. Transconductor de Nauta

El transconductor es el bloque principal en el diseño de los filtros gm-C. Es por esto que resulta primordial que el OTA diseñado posea las prestaciones deseadas. Tal y como se comprobó en el capítulo anterior, un transconductor ideal es una fuente de corriente controlada por tensión ideal. Además, se le considera un ancho de banda infinito y unas impedancias de entrada y salida, a su vez, infinitas. No obstante, este tipo de especificaciones son imposibles de obtener en un circuito real. Por tanto, se tendrá que trabajar con especificaciones más moderadas.

Como norma general, la ganancia en DC del transconductor debe ser de al menos 40 dB y el ancho de banda debe ser suficiente para cubrir el rango de trabajo del filtro final [13].

En cuanto a la transconductancia, el valor de gm dependerá de la inductancia mínima requerida y la capacidad seleccionada. Por ejemplo, si la capacidad es de 1 pF, para una inductancia de 15 μH se necesitará una gm de 250 μS . Esto viene dado por la siguiente expresión:

$$gm = \sqrt{\frac{C}{L}}$$

Una vez se conocen los valores de ganancia y transconductancia, la r_o se puede calcular usando la siguiente expresión:

$$r_o \geq \frac{\Delta V(DC)}{\text{transconductancia}}$$

Durante las últimas décadas se han desarrollado un gran número de transconductores y, tanto su diseño como sus circuitos se pueden encontrar en la literatura. En [14] se muestra un amplio repaso a las arquitecturas de los transconductores basadas en tecnologías CMOS que más se han usado en las últimas décadas y que aún se siguen empleando. El transconductor que se ha seleccionado para implementar el filtro que compete al presente proyecto es el denominado de Nauta [11]. Se trata de un circuito diferencial basado en el uso de inversores CMOS. Este tipo de OTAs presenta un área reducida y es especialmente apropiado para aplicaciones de baja tensión de alimentación. Entre sus características más importantes se encuentran las siguientes:

- El esquema del transconductor de Nauta se muestra en la Figura 5.1. Tal y como se puede observar está formado por seis inversores. Los inversores I_1 e I_2 (inversores que se ven en la parte superior e inferior en la 5.1) son los responsables de generar la transconductancia, mientras que el resto se encarga de garantizar la estabilidad en modo común y proporcionar una resistencia de salida alta en modo diferencial.
- Este transconductor posee una arquitectura diferencial y, por tanto, es simétrico con respecto a los inversores que lo forman.
- El transconductor carece de nodos internos, excepto "gnd" y " V_{dd} ", lo cual abre la posibilidad de combinar las capacidades del transconductor con las propias del filtro. Esto permite la implementación de filtros a frecuencias altas, o bien, filtros de orden alto para operar a frecuencias bajas.
- Si se definen las transconductancias de los inversores como gm_i y las conductancias parásitas de salida como gd_i , las resistencias de salida en modo común (R_{cm}) y en modo diferencial (R_{dm}) serán respectivamente:

$$R_{cm} = \frac{1}{gd_1 + gd_5 + gd_6 + gm_5 + gm_6}$$

$$R_{dm} = \frac{1}{gd_1 + gd_5 + gd_6 + gm_6 - gm_5}$$

- Si por simplicidad se supone que tanto las transconductancias gm_i como gd_i son iguales a gm y a gd respectivamente, las ganancias en modo común y en modo diferencial serán:

$$A_{cm} = \frac{gm}{3 \cdot gd + 2 \cdot gm}$$

$$A_0 = \frac{gm}{3 \cdot gd}$$

Este resultado implica que el circuito es estable respecto al modo común (A_{cm} es menor que uno) y que el valor numérico de A_0 dependerá de los valores de g_m y g_d . Para aplicaciones a frecuencias altas, los transistores deberán tener longitudes de canal pequeñas, lo cual implica una A_0 pequeña. En esos casos, habría que aumentar la g_m mediante un incremento de la tensión de polarización del inversor I_6 , para tener $g_{m6} \approx g_{m5} - (g_{d1} + g_{d5} + g_{d6})$.

- Suponiendo que todos los transistores trabajan en la región de saturación, la transconductancia resultante es una función lineal de la tensión de entrada. Es fácil demostrar que el circuito será lineal si se satisfacen las siguientes desigualdades:

$$\Delta V \leq V_T/2$$

$$\Delta V \leq (V_{dd}/2) - V_T$$

donde la ΔV es la excursión de la señal a la entrada/salida del OTA y V_T es la tensión umbral de los transistores. Estas restricciones implican que el valor mínimo de V_{dd} es de $3 \cdot V_T$ y, por tanto, el circuito puede funcionar con una tensión de alimentación mucho menor que la del chip.

- Por lo general, los inversores de salida suelen tener el mismo tamaño que los de entrada. Sin embargo, esto es innecesario ya que la finalidad de los inversores de salida es, como se acaba de reflejar, la de proporcionar una resistencia de salida alta en modo diferencial. Además, deben garantizar la estabilidad respecto al modo común mediante la minimización de la resistencia de salida en modo común [15]. En el capítulo 7 se saca provecho de este aspecto, consiguiendo un aumento de la ganancia modo diferencial al disminuir ligeramente el tamaño de los transistores de los inversores Inv4 e Inv6 con respecto a aquellos que forman los Inv3 e Inv5. Entre las ventajas de reducir la transconductancia de salida se encuentra, en primer lugar, la reducción del consumo de potencia. De igual modo, el área de los inversores disminuirá. Otra ventaja es la relación señal a ruido a la salida, que también se verá mejorada ya que al disminuir la corriente de los inversores de salida se producirá menos ruido.

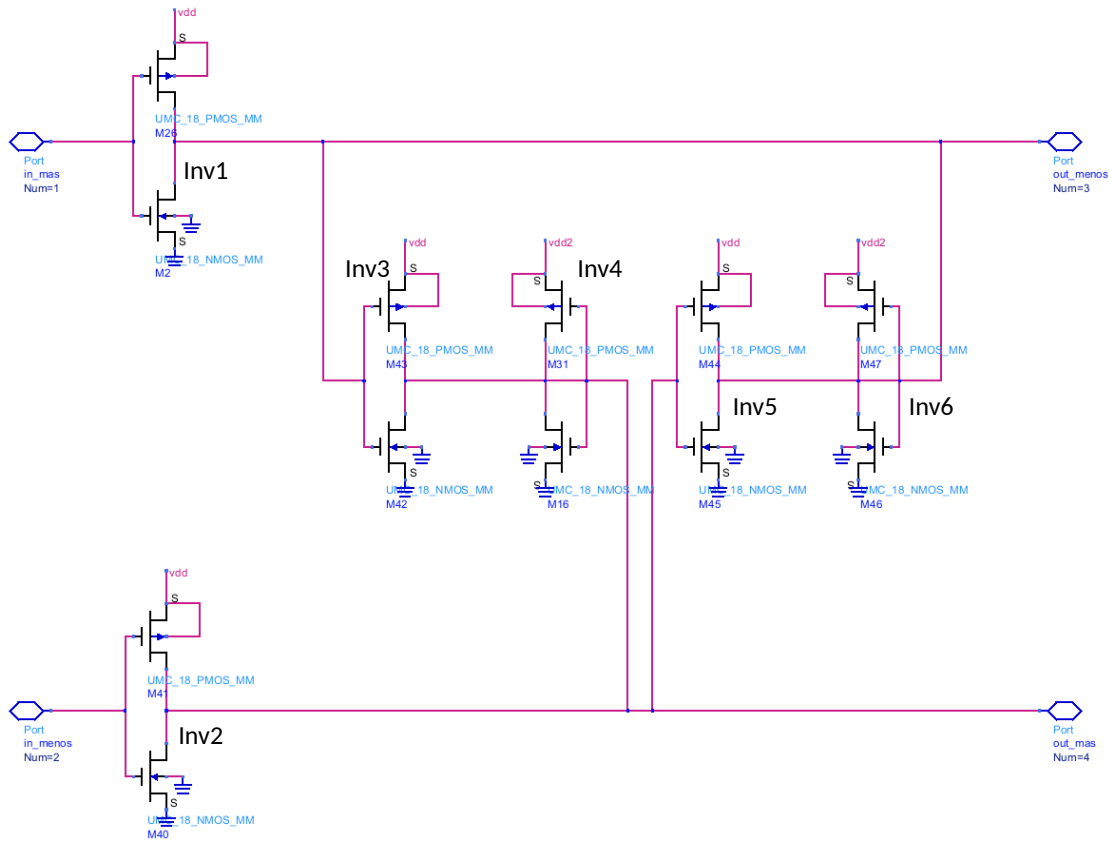


Figura 5.1: OTA de Nauta en ADS.

A continuación se explicará de forma teórica la metodología de diseño a utilizar para dimensionar los transistores que componen dicho OTA.

5.2. Metodología G_m/I_D

A causa de los avances que últimamente se han producido en los procesos de fabricación de circuitos integrados, las dimensiones de los transistores se han reducido notablemente. Esta tendencia a la miniaturización ha supuesto una ventaja en los circuitos digitales, ya que ha permitido una mayor densidad de integración. Sin embargo, en el caso del diseño analógico también ha dado lugar a problemas debido a la reducción de las tensiones de alimentación y, de igual forma, a la reducción del rango dinámico, ganancias, etc.

Esto influye notablemente en el diseño de circuitos como los amplificadores de transconductancia, siendo estos los más delicados a la hora de diseñar un filtro polifásico con topología gm-C. La tecnología de $0,18\mu m$ permite alimentar con tensiones de hasta 1.8V, aunque en este caso se utilizará tensiones de 1.4V por motivos que se comentarán en el siguiente capítulo.

Tal y como ya se ha reflejado, se va a utilizar la metodología G_m/I_d para el diseño de los OTAs que conforman el filtro polifásico. Esta metodología tiene en cuenta el funcionamiento de los transistores en todas las regiones de inversión, por ello, se puede reducir bastante el consumo del mismo

y mejorar sus prestaciones.

Antes de explicar la metodología se realizará una breve explicación del funcionamiento de los transistores MOS [12].

5.2.1. El Transistor MOS

Hoy en día, la tecnología CMOS (*Complementary Metal Oxide Semiconductor*) está bastante asentada, siendo empleada tanto en circuitos analógicos como digitales, proporcionando grandes densidades de integración, permitiendo realizar sistemas cada vez más rápidos y, a su vez, más complejos.

El principio de funcionamiento de los transistores MOS se basa en el uso de un campo eléctrico para la creación de un canal de conducción, por donde circulará la corriente en forma de electrones o huecos.

5.2.1.1. Funcionamiento

El transistor MOS es un dispositivo de cuatro terminales denominados drenador (D, del inglés Drain), puerta (G, del inglés Gate), surtidor o fuente (S, del inglés Source) y sustrato (B, del inglés Bulk). La corriente (electrones o huecos) en el interior del dispositivo, circula desde la fuente hasta el drenador y es controlada por la puerta. Al terminal del sustrato se le aplica una tensión constante que fijará la tensión umbral del transistor.

En estos transistores, bajo el terminal de puerta existe una capa de óxido (SiO_2) que impide prácticamente el paso de corriente; por lo que el control de la puerta se establece en forma de tensión. La calidad y estabilidad con que es posible fabricar estas finas capas de óxido es la principal causa de éxito de este tipo de transistores.

Existen dos tipos de transistores MOS, dependiendo de que el paso de corriente sea por huecos o electrones: NMOS y PMOS. El corte esquemático y símbolo de estos transistores se muestra en la Figura 5.2.

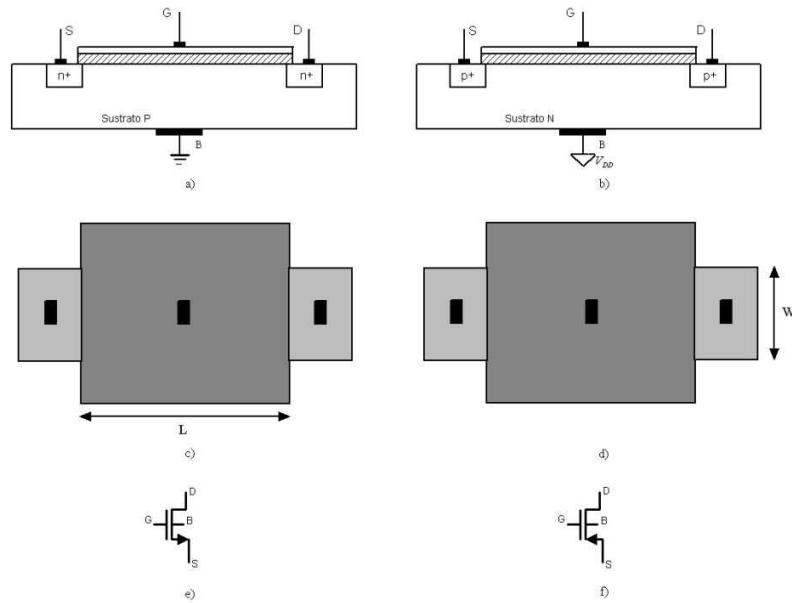


Figura 5.2: Corte esquemático y símbolo de los transistores MOS.

A continuación se analizará el comportamiento de un transistor NMOS, siendo esta explicación extensible a los transistores PMOS con los correspondientes cambios de signo en las tensiones y corrientes [12].

Cuando se aplica una tensión positiva al terminal de puerta de un transistor NMOS, se crea un campo eléctrico bajo la capa de óxido que incide perpendicularmente sobre la superficie del semiconductor. Este campo atrae a los electrones hacia la superficie bajo el óxido, repeliendo los huecos hacia el sustrato. Si el campo eléctrico es muy intenso, se logra crear en dicha superficie una región muy rica en electrones, denominada canal N, que permite el paso de corriente de la fuente al drenador. Cuanto mayor sea la tensión de puerta, mayor será el campo eléctrico y, por tanto, la carga en el canal. Una vez creado este canal, la corriente se origina aplicando una tensión en el drenador positiva respecto a la de la fuente.

La tensión de puerta necesaria para que se produzca el canal se conoce como tensión umbral, V_T . Normalmente, se considera que por debajo de la tensión umbral la corriente de drenador es nula.

La operación de los transistores MOS se puede dividir en tres regiones principales de operación, dependiendo de las tensiones en sus terminales. Cada región se regirá por una ecuación diferente.

Región de corte

Cuando la tensión de la puerta es idéntica a la del sustrato (Figura 5.3), el transistor está en estado de no conducción: ninguna corriente fluye entre fuente y drenador aunque se aplique una diferencia potencial entre ambos.

$$V_{GS} \leq V_T; V_{DS} > 0 \Rightarrow I_D = 0$$

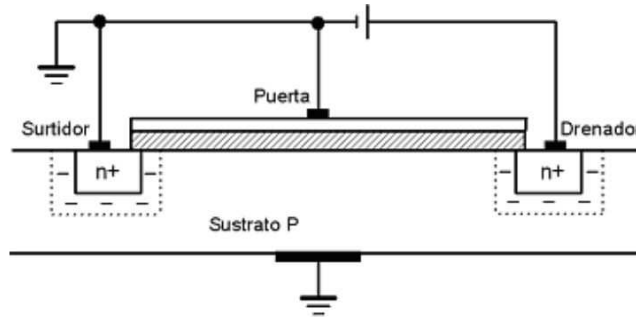


Figura 5.3: Transistor en corte.

Región lineal u óhmica

Al polarizarse la puerta con una tensión, el transistor pasa entonces a estado de conducción (Figura 5.4), de modo que una diferencia de potencial entre fuente y drenador dará lugar a una corriente.

$$V_{GS} > V_T; 0 < V_{DS} \leq V_{GS} - V_T \Rightarrow I_D = \frac{K \cdot W}{L} \left[(V_{GS} - V_T) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right]$$

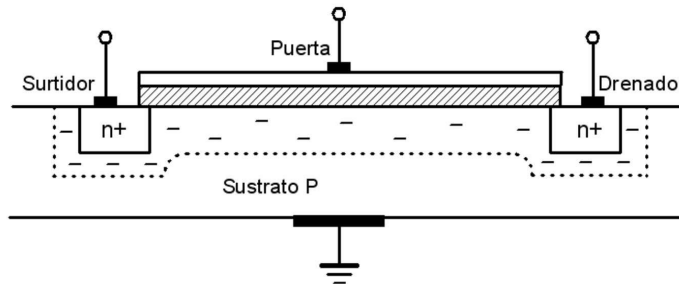


Figura 5.4: Transistor en región lineal.

Región de saturación

Cuando la tensión entre drenador y fuente supera cierto límite, se produce un estrangulamiento del canal y la corriente entre fuente y drenador se hace independiente de la diferencia de potencial entre ambos terminales, tal y como se muestra en la Figura 5.5.

$$V_{GS} > V_T; V_{DS} > V_{GS} - V_T \Rightarrow I_D = \frac{k}{2} \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2$$

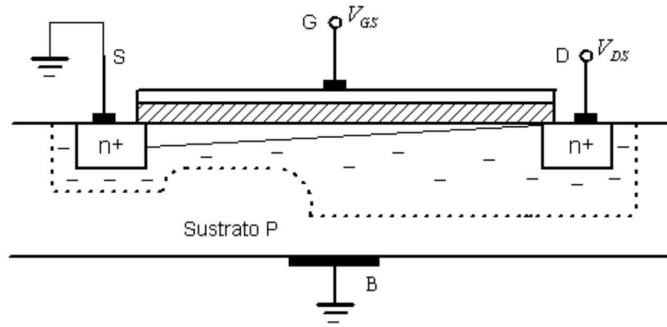


Figura 5.5: Transistor en saturación.

Donde V_T es la tensión umbral, W y L la anchura y longitud del canal respectivamente, y k es el llamado parámetro de transconductancia, cuyo valor viene dado por la siguiente ecuación.

$$k = \mu_n \cdot C_{ox}$$

donde μ_n es la movilidad de los electrones y C_{ox} es la capacidad de la puerta por unidad de área.

Estas ecuaciones, no obstante, no modelan varios aspectos importantes para el diseño de circuitos integrados analógicos, ya que no tienen en cuenta la modulación de la longitud del canal y, además, consideran que cuando la tensión de puerta es inferior a la tensión umbral la corriente de drenador es cero.

Realmente, cuando el transistor opera en la región de saturación, la corriente de drenador no es independiente del voltaje entre drenador y la fuente, sino que a medida que aumenta V_{DS} la corriente crece ligeramente. Este efecto se denomina modulación de la longitud del canal o efecto Early. El parámetro que modela esto es λ . Para tener en cuenta esta discrepancia con el modelo ideal, basta con multiplicar la ecuación I_D por el factor $(1 + \lambda \cdot V_{DS})$. La presencia de λ en la ecuación de la corriente de drenador produce una ligera pendiente de la I_D con respecto a V_{DS} como se muestra en la Figura 5.6.

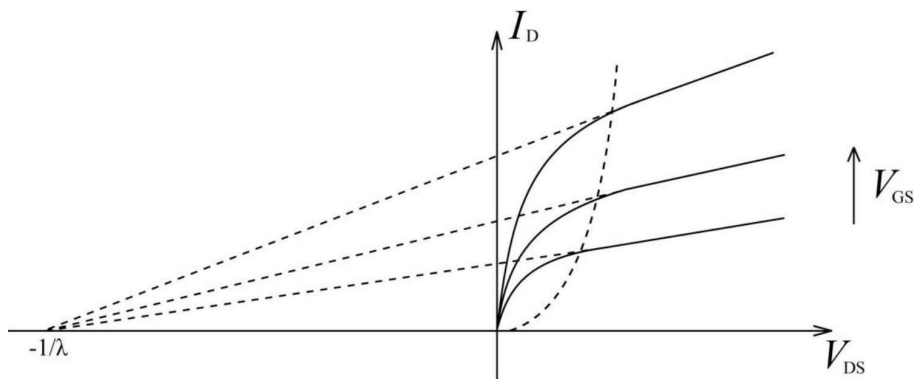


Figura 5.6: Efecto de la modulación de la longitud del canal.

Además, cuando la tensión de puerta es no nula e inferior a la tensión umbral, existe una corriente dependiente de dicha tensión que permitirá distinguir diferentes niveles de inversión del transistor como se verá a continuación.

5.2.1.2. Niveles de Inversión del Transistor

El modelo y ecuaciones planteadas hasta ahora consideran que al acercarse la tensión de puerta a la tensión umbral, teniendo un valor por debajo de la misma, la corriente de drenador es cero. Sin embargo, al analizar la curva característica logarítmica I_D vs V_{GS} (Figura 5.7), se observa que por debajo de la tensión umbral la corriente no es nula y que tiene una dependencia exponencial con la tensión de puerta.

Según la tensión de puerta, se pueden dar tres niveles diferentes de inversión que vendrán determinados por el número de electrones o huecos que conformen el canal: débil, fuerte o moderada (Figura 5.7).

Cuando se está en inversión débil, el canal es muy pequeño y la corriente que se encuentra es la de difusión, por lo que la corriente será exponencial con respecto a la tensión de puerta. En inversión fuerte, la corriente dominante es la de arrastre (la corriente de saturación sigue una ley cuadrática respecto a la tensión de puerta). Finalmente, en la región de inversión moderada se encuentra la corriente de difusión y de arrastre en equilibrio y, por lo tanto, no es una región en la que sea sencillo modelar con una ecuación. Sin embargo, es una región que presenta muchas ventajas puesto que en ella se puede conseguir un buen compromiso entre velocidad y consumo.

Por lo tanto, para el diseño analógico de bajo consumo, se deben tener en cuenta los diferentes niveles de inversión del transistor. Para ello, en el siguiente apartado se introduce la metodología g_m/I_D , la cual permite diseñar los transistores según la región en la que se quiera trabajar.

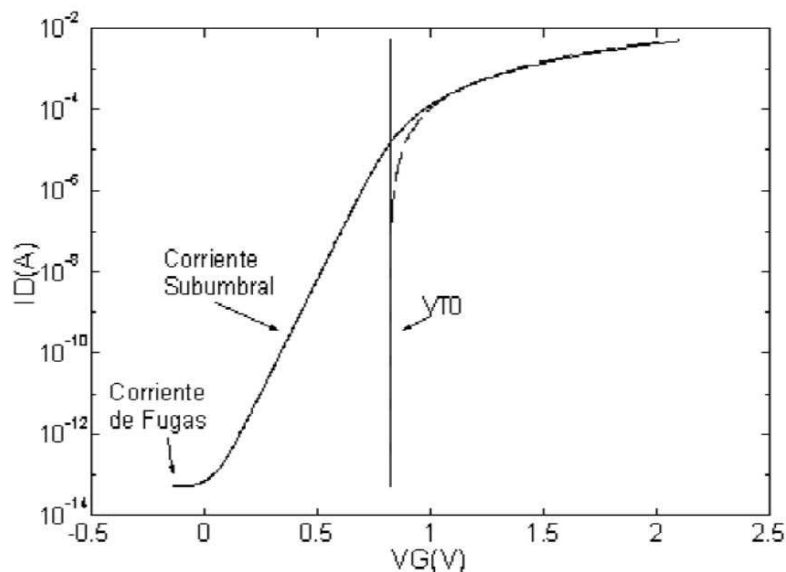


Figura 5.7: Curva característica I_D vs. V_G .

5.2.2. Introducción a la metodología gm/ID

Hasta ahora, a la hora de diseñar circuitos analógicos siempre se suponía una corriente de drenador nula cuando la tensión de puerta era inferior a la tensión umbral y una corriente con dependencia cuadrática con la tensión cuando la tensión de puerta es superior a la tensión umbral. Es decir, se consideraba siempre al transistor en inversión fuerte. Sin embargo, tal y como se acaba de ver, si se analiza la curva característica $I_D - V_{GS}$ (Figura 5.7) se puede observar que por debajo de la tensión umbral la corriente no es nula y que, además, posee una dependencia exponencial con la tensión de puerta. Si se tiene en cuenta esta corriente, se pueden diseñar circuitos analógicos de muy bajo consumo.

La metodología que se va a emplear en el diseño de los circuitos va a permitir trabajar en cualquiera de la regiones de operación de los transistores. Esta metodología explota la relación existente entre la transconductancia y la corriente de drenador (g_m/I_D). Esta relación es una potente herramienta a la hora de llevar a cabo el dimensionamiento de los transistores. Un buen compromiso entre área, consumo y velocidad se puede conseguir cuando los transistores trabajan en la región de inversión moderada [12].

Este método explota el hecho de que tanto la transconductancia como la corriente de drenador varían con el ancho de puerta y, por ello, la relación g_m/I_D no dependerá del mismo. Por este motivo, las corrientes de drenador para conseguir un producto ganancia por ancho de banda dado se podrá derivar de la siguiente ecuación, donde el numerador es la transconductancia del mismo y el denominador es la relación g_m/I_D del transistor derivada de un transistor similar cuyo ancho de puerta W^* y longitud L^* son conocidos.

$$I_D = \frac{g_m}{\left(\frac{g_m}{I_D}\right)^*}$$

Conociendo las corrientes de drenador, los anchos siguen la siguiente ecuación:

$$W = W^* \cdot \frac{I_D}{(I_D)^*}$$

Estas dos ecuaciones ayudarán a determinar la corriente de drenador y el ancho de puerta para un producto de ganancia por ancho de banda fijado por g_m . La clave de esta metodología se encuentra en el denominador de la primera ecuación. Para explicarlo mejor, se considerará como ejemplo la llamada "etapa de ganancia intrínseca" (Figura 5.8) que consiste en un transistor en configuración fuente común. Se llamará VA a la tensión de Early, la cual controla la conductancia de salida del transistor ($G_D = I_D/VA$). Por lo tanto, se tiene que la frecuencia de ganancia unidad y la ganancia en DC vendrán dadas respectivamente por las ecuaciones:

$$\omega_T = \frac{g_m}{C}$$

$$A_{DC} = -\frac{g_m}{g_d} = -\frac{g_m}{I_D} \cdot V_A$$

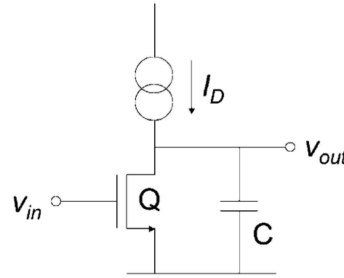


Figura 5.8: Etapa de ganancia intrínseca.

Se puede ver la relación g_m/I_D con el modo de operación del transistor en la siguiente ecuación, donde se ve que g_m/I_D es igual a la derivada del logaritmo de I_D con respecto a V_G [12][16].

$$\frac{g_m}{I_D} = \frac{1}{I_D} \frac{\partial(\ln I_D)}{\partial V_G} = \frac{\partial\{\ln[\frac{I_D}{W/L}]\}}{\partial V_G}$$

Esta derivada será máxima cuando el transistor se encuentre en la región de inversión débil, donde la dependencia de I_D frente a V_G es exponencial.

Otra característica interesante de esta metodología es que tanto la relación g_m/I_D como la corriente normalizada ($I_D/(W/L)$) son independientes del tamaño de los transistores. Por lo tanto, la relación entre g_m/I_D y la corriente normalizada es una característica única para todos los transistores del mismo tipo (NMOS o PMOS) de una tecnología determinada, aunque esta afirmación deberá ser revisada cuando se trabaja con transistores de canal corto.

Por tanto, la curva g_m/I_D frente a la corriente normalizada ($I_D/(W/L)$) se empleará durante la realización de los diseños. A partir de unas especificaciones dadas para un determinado diseño, y una vez que un par de valores de g_m e I_D son obtenidos a partir de las especificaciones del diseño, se podrá determinar la relación de aspecto (W/L) de los transistores. En la Figura 5.9 se muestra el flujo que indica la forma de llevar a cabo esta metodología.

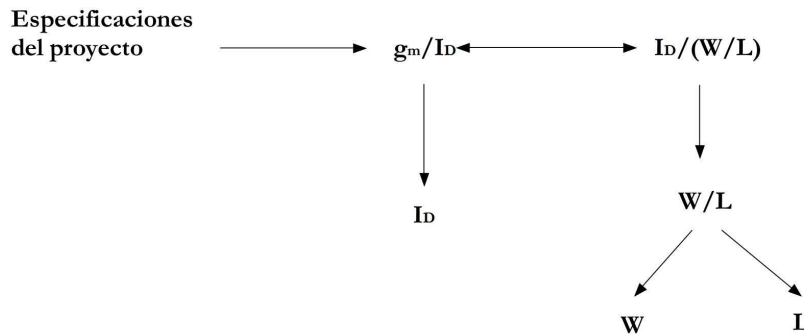


Figura 5.9: Flujo para diseñar usando metodología gm/ID.

5.2.3. La curva gm/ID vs. ID/(W/L)

Como se acaba de ver, la curva g_m/I_D frente $(I_D/(W/L))$ puede usarse en la fase de diseño para determinar la relación de aspecto de los transistores (W/L) . Se puede obtener dicha curva de dos formas distintas: experimental o analíticamente. La primera forma se puede llevar a cabo realizando medidas sobre un transistor cuyo ancho y longitud son conocidos, lo cual permite derivar la relación g_m/I_D de las características I_D/V_{GS} de dicho transistor. El otro método emplea expresiones analíticas para la relación g_m/I_D . Estas expresiones se obtienen de modelos matemáticos como puede ser el modelo EKV [16]. Con estos modelos matemáticos se podrán hacer cálculos a mano o empleando programas de cálculo, tales como Matlab.

En este caso se llevará a cabo el primer método, pero para obtener la curva experimental serían necesarias varias medidas de transistores típicos de la tecnología que aquí se va emplear ($0,18\mu\text{m}$ de UMC). Como no se dispone de dichos dispositivos físicos, se ha optado por realizar simulaciones de dichos transistores en ADS [7]. A continuación se explica el proceso que se sigue para extraer dichas curvas.

En ADS [7], se realizará una simulación DC de los circuitos de la Figura 5.10 y la Figura 5.11 para los transistores tipo N y tipo P respectivamente, haciendo un barrido de la tensión de puerta (V_{GS}) de 0 a 1.8V. Este barrido se realiza alimentando el transistor a analizar con una tensión (V_{DS}) de 1.8V.

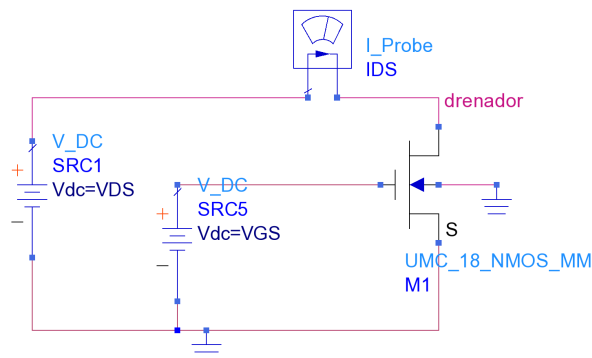


Figura 5.10: Esquema para extraer curvas del transistor tipo N.

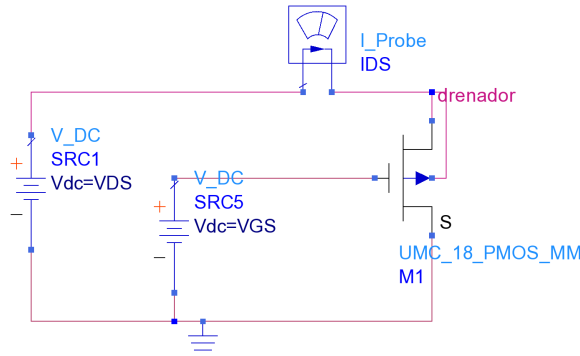


Figura 5.11: Esquema para extraer curvas del transistor tipo P.

Al realizar dicho barrido para distintos valores de relación de aspecto de los transistores, se comprueba que tanto para los transistores tipo N como para los tipo P, se cumple que la curva g_m/I_D frente $(I_D/(W/L))$ es siempre la misma, tal y como se puede ver en las Figuras 5.12 y 5.13. Esta característica es la que propicia que estas curvas puedan ser utilizadas para dimensionar los transistores siempre que se siga el proceso explicado en la Figura 5.9.

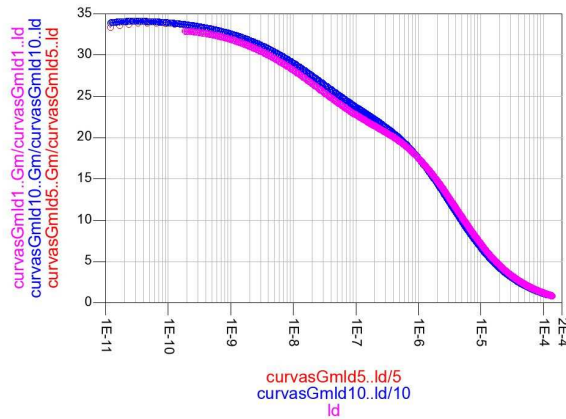


Figura 5.12: Curva para distintas relaciones de aspecto en un transistor tipo N.

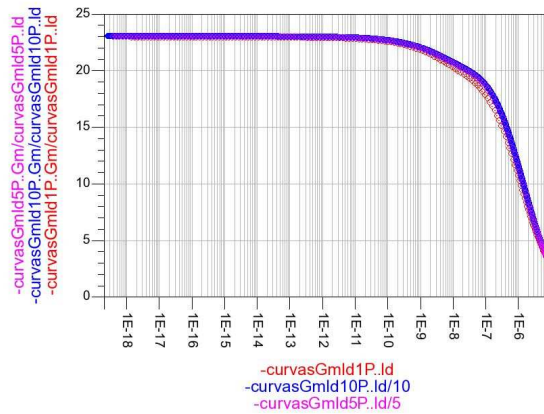


Figura 5.13: Curva para distintas relaciones de aspecto en un transistor tipo P.

Otros parámetros de gran utilidad para el diseño también pueden ser extraídos de esta simulación. Estos parámetros son la transconductancia (g_m), capacidad de puerta (C_{GS}) o impedancia de salida (r_0) entre otros.

5.3. Diseño del transconductor de Nauta

El diseño del transconductor de Nauta se realizará con la ayuda de la metodología g_m/I_d . Para ello, se parte del esquema resultante (Figura 4.10) al introducir las especificaciones del filtro en el asistente de diseño. Tal y como se reflejó en el Capítulo 4, se observa que el valor de la transconductancia venía dada por la siguiente fórmula:

$$g_m = \sqrt{\frac{C_L}{L}}$$

Siendo los valores de condensador y bobina conocidos. De ella se extrae que el valor de transconductancia del OTA debía ser de $63\mu S$. Una vez que se obtiene este valor, se puede empezar a aplicar la metodología de la forma que se muestra en la Figura 5.9. En este caso, se explicará como extraer el valor del transistor tipo N. El valor del transistor tipo P se extrae de la misma forma, solo que aplicando la curva que corresponde a este tipo de transistores.

Como se reflejó, se desea que lo transistores que conforman nuestros transconductores trabajen en la región moderada ($g_m/I_d \approx 20$) para tener una buena relación entre características y consumo. Por lo tanto, al observar la Figura 5.12 se ve que en el eje Y se debe situar en un valor igual a 20. En este momento, se sabe tanto el valor de g_m como el valor de la relación g_m/I_d . Por lo tanto, se puede extraer fácilmente el valor de la corriente de drenador I_d que pasará por nuestros transistores. Una vez conocidos estos valores, se observa el valor correspondiente al eje X de la Figura 5.12. Este valor se corresponde con $I_d/(W/L)$. Al conocer el valor de este cociente y el de la corriente de drenador, se puede extraer el valor de la relación de aspecto (W/L). Una vez hecho esto, fijando el valor de la longitud (L) se puede extraer el ancho de puerta del transistor (W) y ya se habría dimensionado el transistor tipo N. Aplicando este procedimiento, se dimensionan los transistores tipo N y tipo P mediante metodología g_m/I_d . En este caso, se obtuvieron los siguientes valores:

Parámetro	Tipo N	Tipo P
W	0.24 μm	2.49 μm
L	0.36 μm	0.36 μm
Número de fingers	1	1

Tabla 5.1: Parámetros de los transistores del OTA

El siguiente paso será verificar que el transconductor proporciona las características deseadas.

5.4. Obtención de los parámetros del transconductor de Nauta a partir de simulaciones

El siguiente paso es simular el transconductor diseñado con la ayuda de ADS. Para facilitar el uso del OTA, en lugar de emplear el circuito completo (Figura 5.1), se utilizará solo su diagrama de bloques (ver Figura 5.14). Para obtener los parámetros característicos del transconductor se va a emplear un circuito creado en ADS para este fin (Figura 5.15). Gracias a este banco de test se puede generar un modelo equivalente del transconductor que será útil para realizar comparaciones con el OTA una vez implementado físicamente.

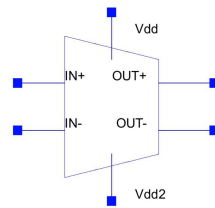


Figura 5.14: Símbolo del transconductor de Nauta.

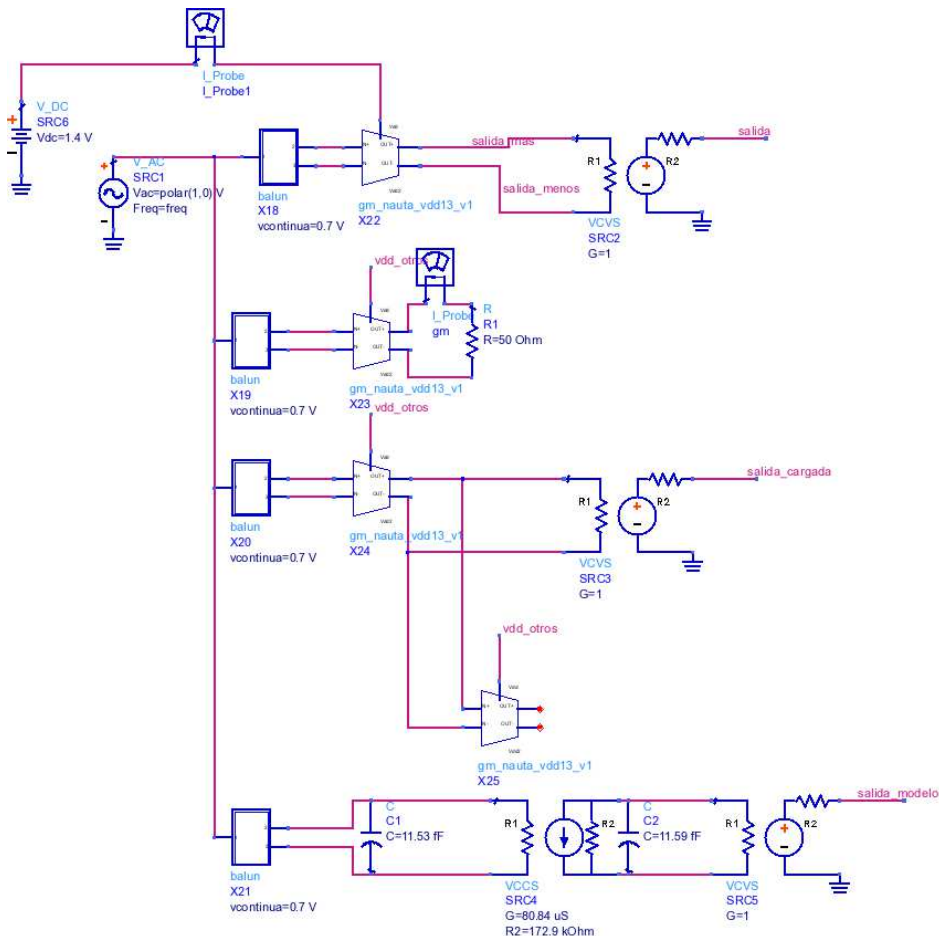


Figura 5.15: Banco de test para el transconductor.

El parámetro principal que se va a calcular es la transconductancia. Se sabe que $g_m = \frac{I_{out}}{V_{in}}$. Dado que se le aplica una simulación tipo AC, si a la entrada de un transconductor se le aplica 1V, su g_m tendrá el mismo valor que la corriente de salida. El segundo circuito de la Figura 5.15 se ha creado especialmente para calcular la corriente de salida del transconductor siendo este el valor de la transconductancia.

Una vez conocido este parámetro, se puede calcular la resistencia de salida del OTA. Para ello se utiliza la respuesta en magnitud de la ganancia que resulta del primer circuito de la Figura 5.15, ya que $r_0 = \frac{AV_{DC}}{g_m}$, dato recogido en la Tabla 5.2

De la gráfica de la Figura 5.16 (respuesta en magnitud del transconductor) se pueden obtener más datos, como el valor de la ganancia en continua (AV_{DC}) y la frecuencia a la que cae 3dB con respecto al valor máximo (f_{3dB}). Representando la misma pero en fase, se puede calcular el margen de fase del transconductor de Nauta (Figura 5.17).

Por último, queda calcular las capacidades. El cálculo más sencillo es el de la capacidad de salida, ya que los coeficientes usados en la siguiente fórmula $C_0 = \frac{1}{(2 \cdot \pi \cdot r_0 \cdot f_{3dB})}$ son conocidos.

La medida de la capacidad de entrada es más complicada que la de salida. En este caso se utiliza el tercer circuito de la Figura 5.15. Al fijarse en él se observa que la conexión de los transconductores de Nauta ofrecen una salida cargada con las capacidades de entrada y salida del transconductor. Por tanto, mediante la expresión $C_i = \frac{1}{(2 \cdot \pi \cdot r_0 \cdot f_{3dB_{cargada}})} - C_0$ se puede hallar el último parámetro representado en la Tabla 5.2, donde $f_{3dB_{cargada}}$ es la frecuencia a partir de la cual la señal cae 3dB en esta "salida cargada".

AV_{DC}	f_{3dB}	Margen de fase	gm	r_0	C_0	C_i
43.53 dB	6.31MHz	86.88 °	63 uS	2.350 MΩ	10.73 fF	23.21 fF

Tabla 5.2: Parámetros del transconductor de Nauta diseñado

Siguiendo el procedimiento explicado en los párrafos anteriores, se obtienen los parámetros representados en la Tabla 5.2. Estos parámetros sirven para crear el modelo del transconductor mostrado en el cuarto circuito de la Figura 5.15. La respuesta en frecuencia, tanto en magnitud como en fase del circuito real y su modelo usando los parámetros de la Tabla 5.2, se muestran en las Figuras 5.16 y 5.17. Se puede observar que prácticamente coinciden, lo cual confirma que se ha modelado correctamente nuestro transconductor.

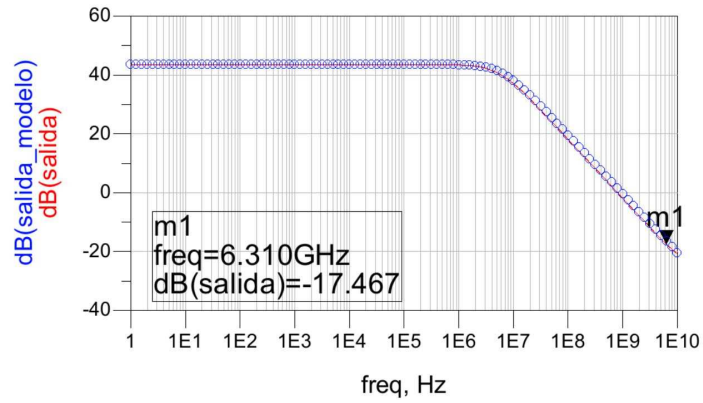


Figura 5.16: Respuesta en magnitud del transconductor de Nauta:línea = simulación; circular = modelo.

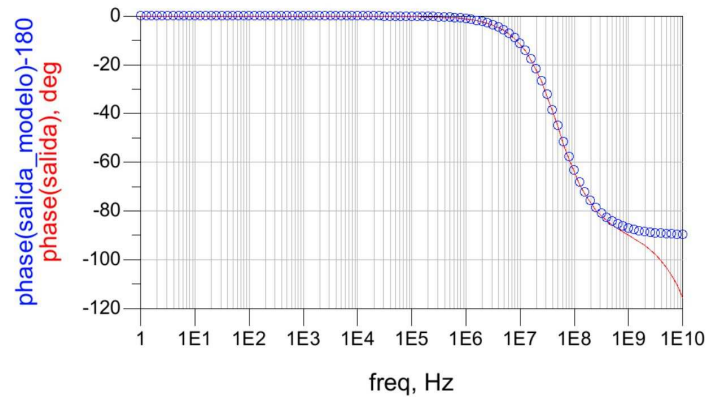


Figura 5.17: Respuesta en fase del transconductor de Nauta:línea = simulación; circular = modelo.

Por último, se calculará el consumo de potencia del OTA diseñado. Para ello, se selecciona la opción "Annotate DC Solution" en ADS. El resultado de esto se puede apreciar en la Figura 5.18. Se puede comprobar que cada OTA consume 48,8 μ A.

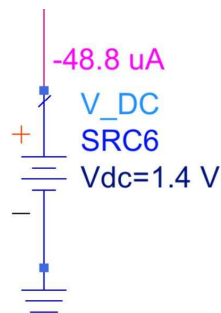


Figura 5.18: Fuente de tensión aplicada al OTA diseñado.

5.5. Realización del filtro activo paso bajo con el transconductor de Nauta

En este apartado se transformará el circuito del filtro realizado con OTAs ideales de la Figura 4.12 en el circuito con transconductores reales de la Figura 5.21. A la hora de hacer esta transformación se deberá tener en cuenta las siguientes consideraciones:

- El valor de los condensadores que simulan las inductancias vienen dados por: $C_L = L \cdot gm^2$.
- Las resistencias de adaptación han sido generadas de forma interna. Estas poseen un valor de $12k\Omega$ debido a que $R = \frac{1}{gm}$. Esta es la razón de elegir las impedancias de entrada y salida de este valor (Capítulo 4).
- Se han añadido dos transconductores en paralelo a la entrada con objeto de aumentar la ganancia en banda de paso y no tener las pérdidas típicas de los filtros pasivos.
- Dado que el transconductor de Nauta es un circuito diferencial, se han añadido al filtro paso bajo dos componentes que, por un lado, harán posible la medida del circuito a la salida y, por el otro, facilitarán la colocación de una fuente senoidal a la entrada. Estos componentes transformarán la señal de entrada de asimétrica a diferencial y de forma inversa a la salida. Para este último caso, se ha usado una fuente de tensión controlada por tensión o VCVS (Figura 5.19), mientras que para la entrada se han empleado dos fuentes como la anterior conectadas tal y como se muestra en la Figura 5.20. Para trabajar de forma más cómoda en el filtro paso bajo, ha sido representado mediante un símbolo llamado "Balun"(ver Figura 5.21)
- Para crear el filtro paso bajo con transconductores de Nauta se ha partido del filtro creado con transconductores ideales del capítulo anterior. Este filtro se basaba en transconductores ideales asimétricos, con lo que, a la hora de sustituirlos por los transconductores de Nauta, que son diferenciales, se debe prestar especial atención a su conexionado.
- Por último, destacar que el transconductor de Nauta se ha diseñado para trabajar a una tensión de alimentación de 1.4V en vez de los 1.8V que permite la tecnología. Esta decisión se tomó para posibilitar que el filtro tuviera una mayor vida útil, dado que la caída de tensión en la batería de 1.8V no le afectará de igual forma. Además, en un futuro se pretende añadir un circuito de *tuning*, cuya función será la de ajustar la tensión de alimentación a un valor de 1.4V independientemente de que la batería menos de 1.8V. De esta forma, se puede asegurar que su funcionamiento será siempre el deseado al no sufrir variaciones en la tensión de alimentación.

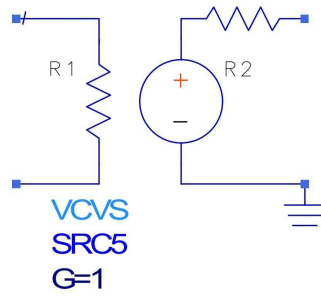


Figura 5.19: Fuente de tensión controlada por tensión.

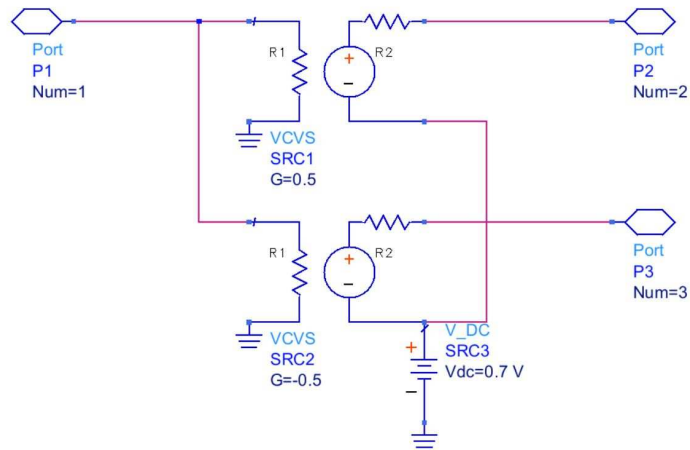


Figura 5.20: "Balun", transforma la señal asimétrica a diferencial.

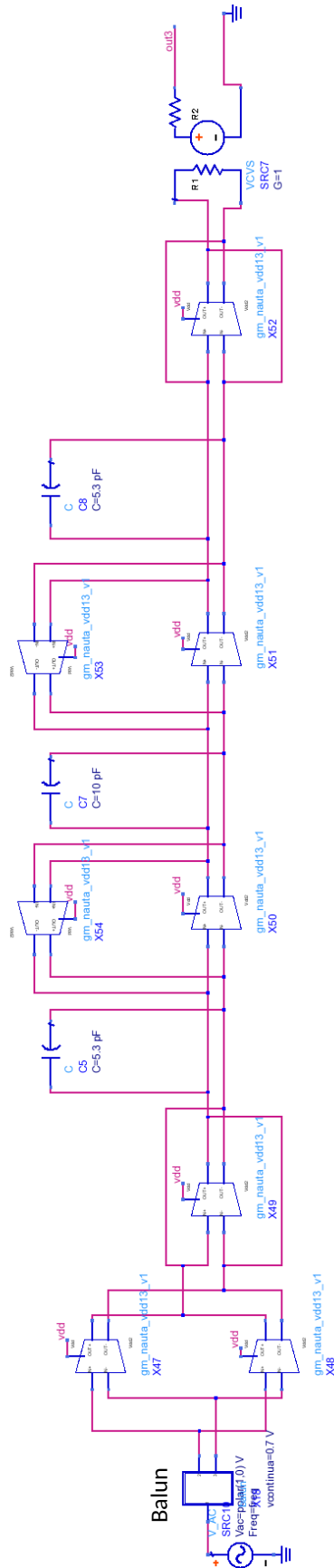


Figura 5.21: Filtro paso bajo activo realizado con OTAs reales.

Los resultados obtenidos se muestran en la Figura 5.22. Se ve que ambos filtros presentan una respuesta similar. La única diferencia radica en la ganancia. Esto se debe a que, como era de esperar, en la versión activa gracias a la inclusión de los dos transconductores en paralelo, la entrada es 6dB mayor que la versión pasiva.

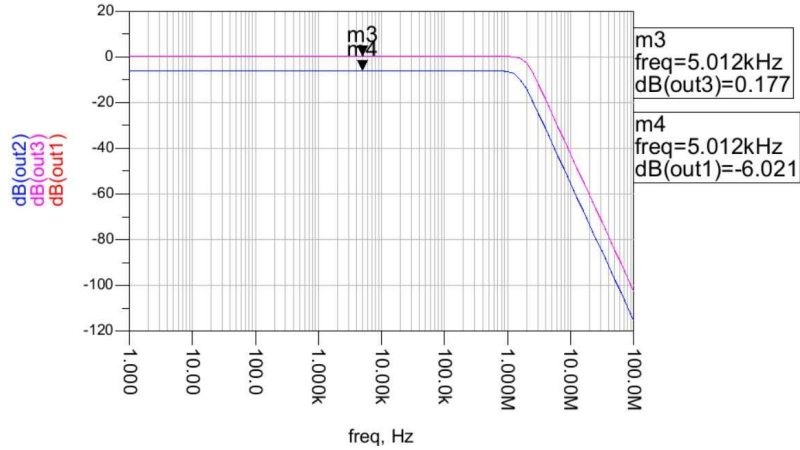


Figura 5.22: Simulaciones obtenidas del filtro paso bajo activo realizado con OTAs reales (rosa) y filtro paso bajo pasivo (azul).

Para finalizar, se realiza el cálculo de la corriente consumida por el filtro paso bajo real. Se vuelve a realizar la simulación "Annotate DC Solution", obteniendo el resultado representado en la Figura 5.23. Se puede comprobar que el consumo es de 391 μ A.

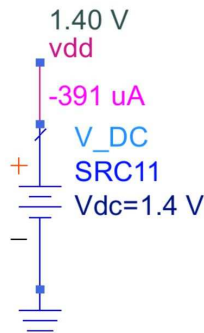


Figura 5.23: Fuente de tensión aplicada al filtro.

5.6. Resumen

Como ya se ha visto, un transconductor ideal es una fuente de corriente controlada por tensión con un ancho de banda infinito y con unas impedancias de entrada y salida infinitas. Obviamente, el transconductor de Nauta al ser un transconductor real, no puede ofrecer estas especificaciones. No obstante, ofrece otras ventajas que lo hacen una elección atractiva para el diseñador. Por ejemplo, la carencia de nodos internos evita la aparición de capacidades parásitas elevadas, lo cual permite que se pueda trabajar con él a frecuencias relativamente altas.

Por otro lado, se ha introducido la metodología de diseño G_m/I_d , que explota el hecho de que los transistores trabajen en la región de inversión moderada. Tras realizar una introducción a la teoría de transistores MOS, se presenta dicha metodología y las curvas que posibilitan diseñar a partir de la misma. Una vez hecho esto, se procedió al diseño filtro paso bajo con OTAs reales y se realizaron simulaciones para comprobar tanto su funcionamiento como su consumo.

Capítulo 6

Filtro polifásico ideal

Como se vio en el Capítulo 1, existen diferentes técnicas que permiten eliminar la frecuencia imagen. Entre las más empleadas se encuentran el uso de filtros de rechazo de imagen o la implementación de arquitecturas de rechazo de imagen mediante multiplicadores activos tales como las arquitecturas Hartley o Weaver [2]. Estos tipos de soluciones presentan una serie de problemas como la no integrabilidad de los filtros necesarios o el aumento considerable de la complejidad de los terminales.

Una alternativa a estas estructuras consiste en la sustitución del filtro paso bajo situado al final del cabezal de RF por un filtro polifásico. Esto supone solo un pequeño aumento en la complejidad de los filtros paso bajo necesarios al final del cabezal y elimina convenientemente el problema de la frecuencia imagen [3].

6.1. Teoría sobre filtros polifásicos

Los filtros polifásicos se utilizan para rechazar la señal imagen en receptores de RF de FI baja. Para entender cómo son capaces de rechazar la señal imagen, se considera la representación compleja del esquema de bloques del receptor mostrado en la Figura 6.1. Con objeto de simplificar el análisis, se supondrá que solo están presentes en la entrada del mezclador la señal deseada y su imagen. De esta forma, las frecuencias de la señal y de la señal imagen serán $\omega_{OL} + \omega_{FI}$ y $\omega_{OL} - \omega_{FI}$ respectivamente. Después de eliminar los términos en $2 \cdot \omega_{OL}$ (el mezclador lleva implícita una característica paso-bajo), el resultado de mezclar las señales OL y RF en el dominio complejo es:

$$B = G_{mezclador} \cdot (\chi_{señal} e^{j \cdot \omega_{FI} \cdot t} + \chi_{imagen} e^{-j \cdot \omega_{FI} \cdot t}) = B_I + j \cdot B_Q$$

donde B_I y $j \cdot B_Q$ son las partes real e imaginaria de la salida del mezclador y se pueden expresar como:

$$B_I = G_{mezclador} \cdot (\chi_{señal} \cdot \cos(\omega_{FI} \cdot t) + \chi_{imagen} \cdot \cos(\omega_{FI} \cdot t))$$

$$B_Q = G_{mezclador} \cdot (\chi_{señal} \cdot \sin(\omega_{FI} \cdot t) - \chi_{imagen} \cdot \sin(\omega_{FI} \cdot t))$$

donde la $G_{mezclador}$ es la ganancia de mezclador.

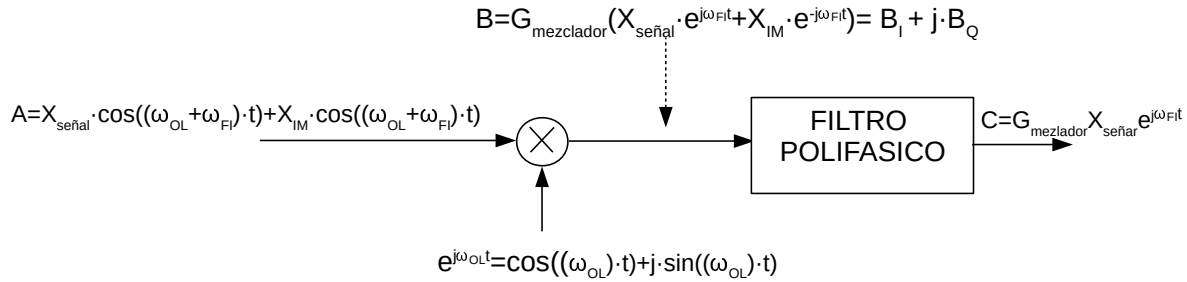


Figura 6.1: Representación en el dominio complejo de la arquitectura de rechazo de la frecuencia imagen.

En las ecuaciones anteriores, tanto la señal deseada como la imagen en la rama I están desfasadas 90° con respecto a sus equivalentes en la rama Q. La Figura 6.2 muestra de forma gráfica el proceso de mezclado complejo de la señal deseada y su imagen. Después de la conversión se mantiene la separación entre la señal y la imagen ($2 \cdot \omega_{FI}$). El filtro de selección de canal complejo no es más que una versión desplazada en frecuencia de un filtro paso bajo. Esto significa que el filtro deja pasar la señal $\omega = \omega_{FI}$, mientras que atenúa la señal $\omega = -\omega_{FI}$.

Dado que el filtro tiene una respuesta asimétrica alrededor del eje $j\omega$, su respuesta en el dominio del tiempo es compleja. Este comportamiento difiere del de los filtros reales, en los que los polos complejos son siempre conjugados. En los filtros complejos es posible tener polos complejos simples (de ahí su nombre), de forma que la respuesta en frecuencia de los filtros complejos es simétrica alrededor de ω_{FI} y no alrededor de 0.

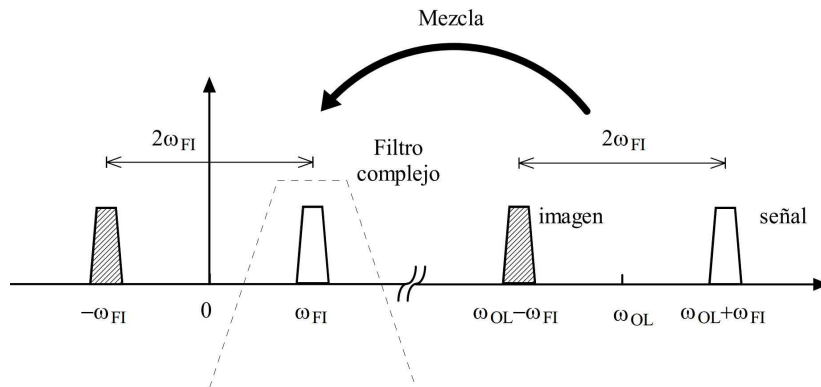


Figura 6.2: Traslación de frecuencia de una señal y su imagen con un mezclador en cuadratura y efecto del filtrado complejo.

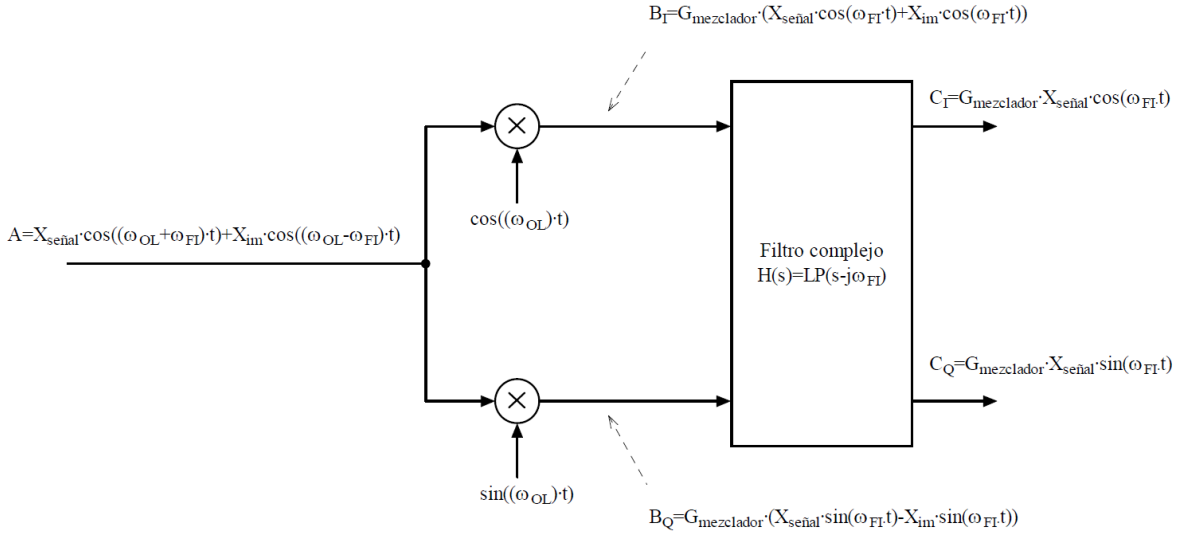


Figura 6.3: Implementación práctica del rechazo de la frecuencia imagen de la arquitectura de la Figura 6.2.

Estas operaciones complejas se realizan en la práctica de la siguiente forma: Mediante un mezclador en cuadratura, que consiste básicamente en dos mezcladores cuyas entradas OL están desfasadas 90° (ver la Figura 6.3), se lleva a cabo una multiplicación de la señal real de RF por $e^{j \cdot \omega_{FI} \cdot t}$. En la representación compleja de la Figura 6.1, la señal deseada a la salida del mezclador se localiza a una frecuencia FI positiva mientras que la señal imagen está localizada a una frecuencia FI negativa. En la implementación real en la Figura 6.3, la señal deseada (o la imagen) en la rama I está desfasada 90° de la rama Q.

Tal y como se comentó anteriormente, un filtro polifásico (complejo) es capaz de hacer la distinción entre la señal y la imagen basándose en la diferencia entre la fase de la rama I y la de la rama Q. En el dominio complejo, un filtro paso banda polifásico es una versión desplazada de un filtro paso bajo. Para convertir un LPF en un BPF polifásico centrado en ω_{FI} se debe modificar cada elemento dependiente de la frecuencia en el LPF para que sea una función de " $s - j\omega_{FI}$ " en lugar de " s " [2]. El elemento básico en un filtro dependiente de la frecuencia es el integrador. Si se considera el caso más simple para convertir un LPF de primer orden (frecuencia de corte ω_{LP}) a un filtro BPF polifásico (centrado en ω_{FI}), para desplazar en frecuencia la respuesta del LPF se debe insertar un lazo de realimentación tal y como se muestra en la Figura 6.4(a). La relación compleja entre la entrada y la salida viene dada por:

$$\chi_0 = \frac{\omega_0}{s + \omega_{LP} - j \cdot \omega_{FI}} \cdot \chi_i$$

donde $\chi_i = \chi_{iI} + j \cdot \chi_{iQ}$ y $\chi_o = \chi_{oI} + j \cdot \chi_{oQ}$. Teniendo en cuenta estas definiciones, esta ecuación se puede representar de la siguiente manera:

$$\chi_{oI} = \frac{\omega_0}{s + \omega_{LP}} \cdot \left(\chi_{iI} - \frac{\omega_{FI}}{\omega_o} \cdot \chi_{iQ} \right)$$

$$\chi_{0Q} = \frac{\omega_0}{s + \omega_{LP}} \cdot \left(\chi_{iQ} - \frac{\omega_{FI}}{\omega_0} \cdot \chi_{oI} \right)$$

Esta distinción entre la componente en fase y en cuadratura se hace en la práctica tal y como se muestra en la Figura 6.4(b).

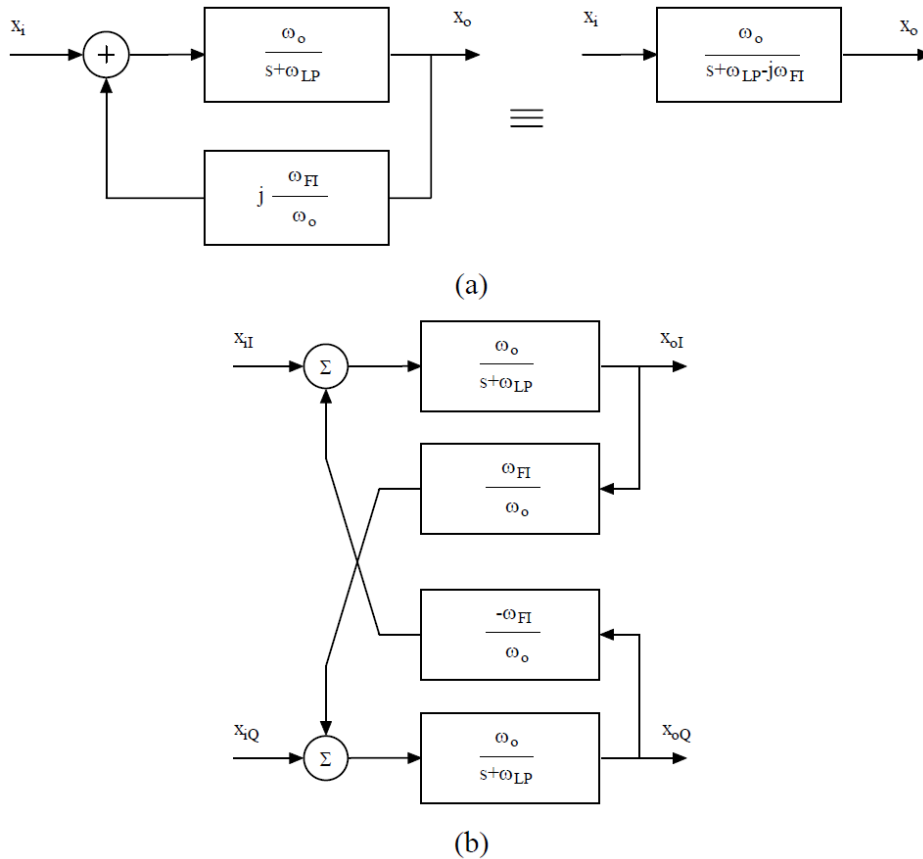


Figura 6.4: Conversión de un filtro paso bajo a uno polifásico centrado en ω_{FI} . Representación compleja (a), implementación mediante digrama de bloques (b).

La traslación en frecuencias

$$H(s) \rightarrow H(s - j \cdot \omega_{FI})$$

o lo que es lo mismo

$$H(j \cdot \omega) \rightarrow H(j(\omega - j \cdot \omega_{FI}))$$

se puede usar de forma directa para generar la estructura de un filtro paso banda polifásico basado en la técnica gm-C, ya que dicha traslación se puede aplicar a cada elemento reactivo en el filtro pasivo paso bajo protipo. De esta forma, un condensador C cualquiera se convierte a :

$$j \cdot \omega \cdot C \rightarrow j(\omega - j\omega_{FI}) \cdot C = j \cdot \omega \cdot C - j \cdot \omega_{FI} \cdot C$$

donde $\omega_{FI} \cdot C$ es una conductancia con un valor independiente de la frecuencia. Esta traslación se podrá hacer solo si tenemos señales en cuadratura tal y como se ha comentado previamente.

En la Figura 6.5 se muestra un ejemplo de la utilización de esta técnica. El filtro paso bajo C-L-C de la Figura 6.5(a) se convierte en un filtro gm-C paso bajo en la Figura 6.5(b). La versión polifásica del filtro se muestra en la Figura 6.5(c), la cual está compuesta por dos filtros como el de la Figura 6.5(b) más los circuitos de traslación.

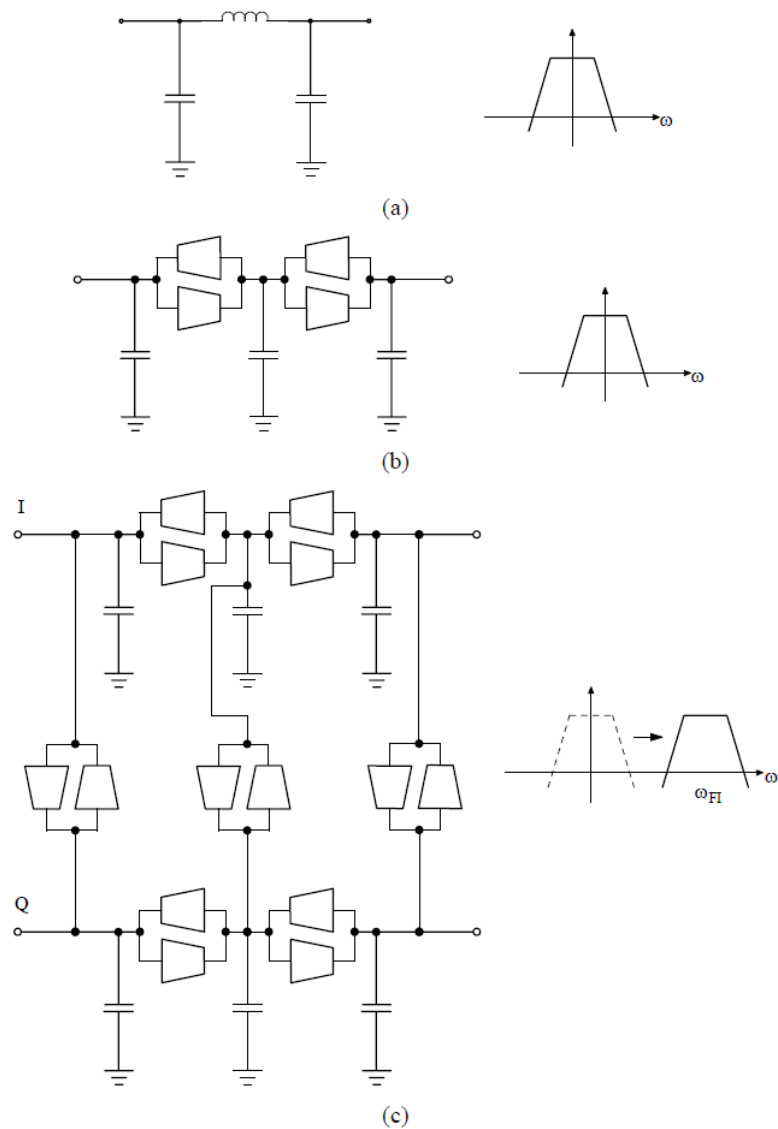


Figura 6.5: Filtro C-L-C (a), implementación gm-C (b) e implementación gm-C polifásica (c).

6.2. Implementación del filtro polifásico

En este apartado se explica el proceso de diseño del filtro polifásico para el receptor de 802.15.4. Las especificaciones, tal y como ya se ha comentado, son las siguientes:

- Ancho de banda de 3MHz
- Frecuencia central de 2.5MHz
- Rechazo de 0 dB en el canal adyacente ($\pm 5MHz$)
- Rechazo de 30 dB en el canal alterno ($\pm 10MHz$)

En el Capítulo 4 se comenzó el proceso de diseño al realizar un filtro activo gm-C con OTAs ideales. Una vez hecho esto, se pasa a su transformación en un filtro activo polifásico paso banda con OTAs ideales mediante la transformación $H(s) \rightarrow H(s - j \cdot \omega_{FI})$.

En la Figura 6.6 se muestra el filtro polifásico implementado mediante transconductores ideales. Tal y como se comentó previamente, este circuito está compuesto por dos filtros paso bajo más los transconductores encargados de hacer la transformación $H(s) \rightarrow H(s - j \cdot \omega_{FI})$, también conocidos como ramas cruzadas. Estos últimos se diseñan atendiendo a la siguiente ecuación:

$$gm_i = 2 \cdot \pi \cdot f_c \cdot C_i$$

Donde gm_i es la transconductancia del OTA ideal, f_c la frecuencia de corte del filtro y C_i el valor del condensador del filtro paso bajo pasivo. Para saber la transconductancia que necesita cada OTA, se les darán nombres distintos para diferenciarlas.

Partiendo de la base de que la herramienta de diseño de filtros proporciona $C_1 = C_2 = 8,8pF$ y que se impuso que $C_L = 10pF$, se obtienen los siguientes resultados:

- Cálculo de "gm_{CL}":

$$gm_{CL} = 2 \cdot \pi \cdot f_c \cdot C_L$$

donde $C_L = 10pF$ y $f_c = 2,5MHz$. Por tanto:

$$gm_{CL} = 2 \cdot \pi \cdot 2,5MHz \cdot 10pF = 157\mu S$$

- Cálculo de "gm_{C1}" y "gm_{C2}":

Al ser $C_1 = C_2$, el cálculo será válido para ambos transconductores.

$$gm_{C1} = 2 \cdot \pi \cdot f_c \cdot C_1$$

donde $C_1 = C_2 = 8,8pF$ y $f_c = 2,5MHz$. Por tanto:

$$gm_{C1} = gm_{C2} = 2 \cdot \pi \cdot 2,5MHz \cdot 8,8pF = 138\mu S$$

En la Figura 6.7 se muestran los resultados obtenidos a partir del diseño anterior. En ella se ven representadas las salidas del filtro en fase y cuadratura. Se puede apreciar que, idealmente, este circuito tiene una ganancia máxima de -6.021 dB, una frecuencia central de 2.5 MHz y el ancho de banda se corresponde con los 3 MHz pretendidos. Además, también se puede apreciar como los requerimientos de rechazo son conseguidos, superando los 30 dB de rechazo en el canal alterno ($\pm 10MHz$).

Cabe destacar que las pérdidas de 6.021 dB serán corregidas a la hora de implementar el filtro polifásico con OTAs reales.

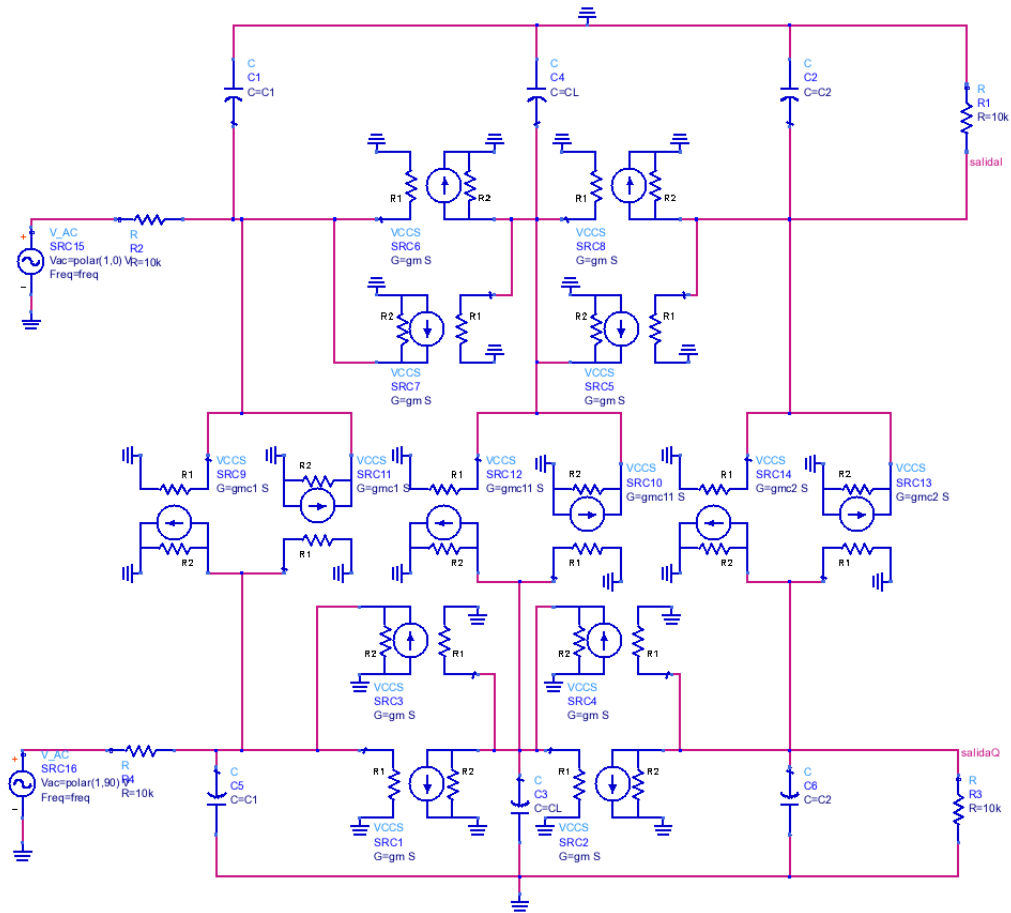


Figura 6.6: Filtro polifásico a partir de OTAs ideales.

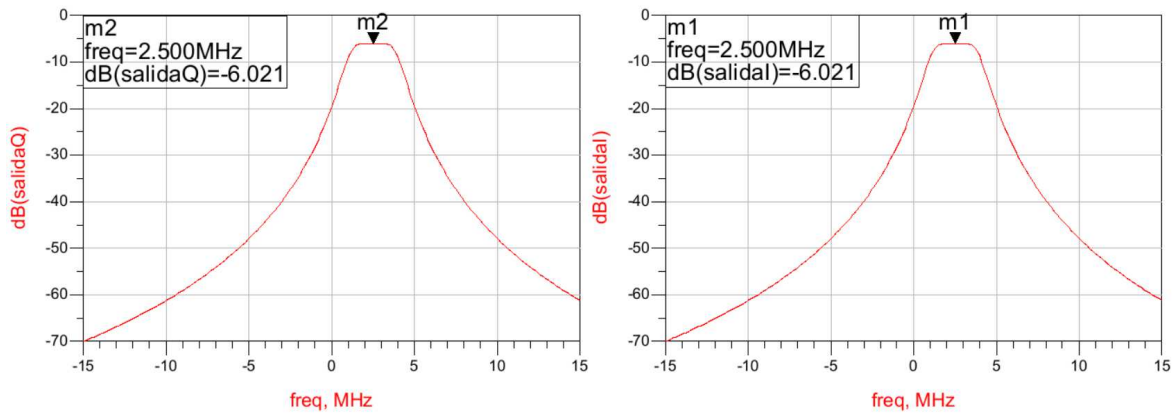


Figura 6.7: Resultados de la simulación del filtro polifásico implementado mediante transconductores ideales para la salida en fase (izquierda) y en cuadratura (derecha).

6.3. Resumen

En este capítulo se ha introducido una demostración teórica del desplazamiento en frecuencias, a partir de la cual se logró convertir el filtro paso bajo ideal, desarrollado durante el Capítulo 4, en un filtro polifásico con implementación gm-C también ideal. La respuesta del mismo es la pretendida con respecto a las especificaciones iniciales.

En el siguiente capítulo, se buscará implementar el filtro polifásico a partir de los transconductores de Nauta. Además, se implementarán una serie de técnicas con las cuales mejorar el funcionamiento del mismo.

Capítulo 7

Filtro polifásico con OTAs reales

Una vez introducida la teoría de filtros polifásicos y presentado el filtro polifásico con transconductores ideales, se procederá a diseñar el filtro polifásico esta vez con OTAs reales. Para ello, se empezará diseñando los transconductores necesarios para formar los circuitos integradores encargados de desplazar en frecuencia la respuesta del filtro. Una vez hecho esto, se formará el filtro polifásico y se simulará su respuesta.

Tras diseñar este filtro se aplicarán una serie de técnicas para mejorar sus prestaciones. Con estas técnicas se pretende mejorar tanto la respuesta como el consumo del mismo.

7.1. Realización del filtro polifásico activo

7.1.1. Cálculo de OTAs para ramas integradoras

En el Capítulo 5 ya se calculó el filtro paso bajo con OTAs reales. Tal y como ya se ha comentado, un filtro polifásico está compuesto por dos filtros paso bajo cuyas entradas están desfasadas 90° , formando así dos ramas. Estas ramas, conocidas como I y Q, están conectadas verticalmente por las ramas integradoras, encargadas de realizar el desplazamiento a la frecuencia deseada.

Para poder conformar estas ramas integradoras, es necesario diseñar los transconductores que satisfagan los valores de transconductancia que se calcularon en el capítulo anterior. Estos valores fueron los siguientes.

$$gm_{CL} = 157\mu S$$

$$gm_{C1} = gm_{C2} = 138\mu S$$

El siguiente paso será aplicar la metodología gm/Id de la forma que se explicó en el Capítulo 5 para diseñar los OTAs que conformarán las ramas verticales (ramas integradoras).

Una vez se ha aplicado la metodología, se obtienen las dimensiones de los transistores que forman los OTAs:

- Para el transconductor con $gm_{CL} = 157\mu S$

Parámetro	Tipo N	Tipo P
W	0.67 μm	4.43 μm
L	0.3 μm	0.3 μm
Número de fingers	1	1

Tabla 7.1: Parámetros de los transistores de los OTAs con gm_{CL}

- Para los transconductores con $gm_{C1} = gm_{C2} = 138\mu S$

Parámetro	Tipo N	Tipo P
W	0.59 μm	3.9 μm
L	0.3 μm	0.3 μm
Número de fingers	1	1

Tabla 7.2: Parámetros de los transistores de los OTAs con gm_{C1} y gm_{C2}

En este punto, ya se tienen todos los componentes necesarios para construir el filtro polifásico con transconductores reales. Cabe destacar que dos OTAs distintos más son necesarios para completar el filtro, lo que sumado al diseñado para las ramas I y Q hacen un total de tres transconductores distintos. Por un lado se tiene el transconductor correspondiente a $gm_{CL} = 157\mu S$, que irá colocado en la rama vertical central (ver Figura 7.1) y por otro lado, las otras dos ramas integradoras estarán formadas por el transconductor correspondiente a $gm_{C1} = gm_{C2} = 138\mu S$ (ver Figura 7.2).

A continuación se muestran los símbolos correspondientes a cada transconductor:

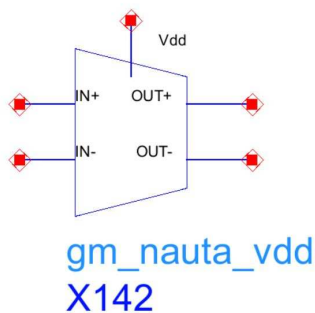


Figura 7.1: Símbolo del OTA correspondiente al integrador central.

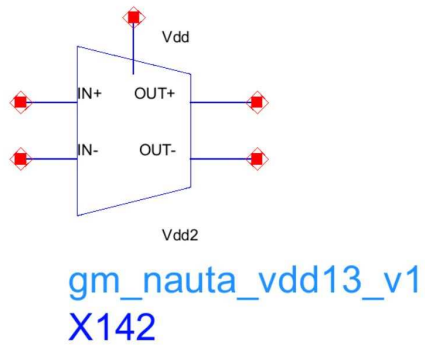


Figura 7.2: Símbolo del OTA correspondiente a las ramas I, Q y ramas verticales restantes.

El esquemático del filtro polifásico con OTAs reales se muestra en la Figura 7.3 (esta imagen se puede ver ampliada en el Anexo 1). Cabe destacar que al igual que en el proceso de transformación de filtro paso bajo con transconductores ideales a filtro paso bajo con transconductores reales, se debe tener especial cuidado en el conexionado, ya que los OTAs reales que se implementaron son puramente diferenciales.

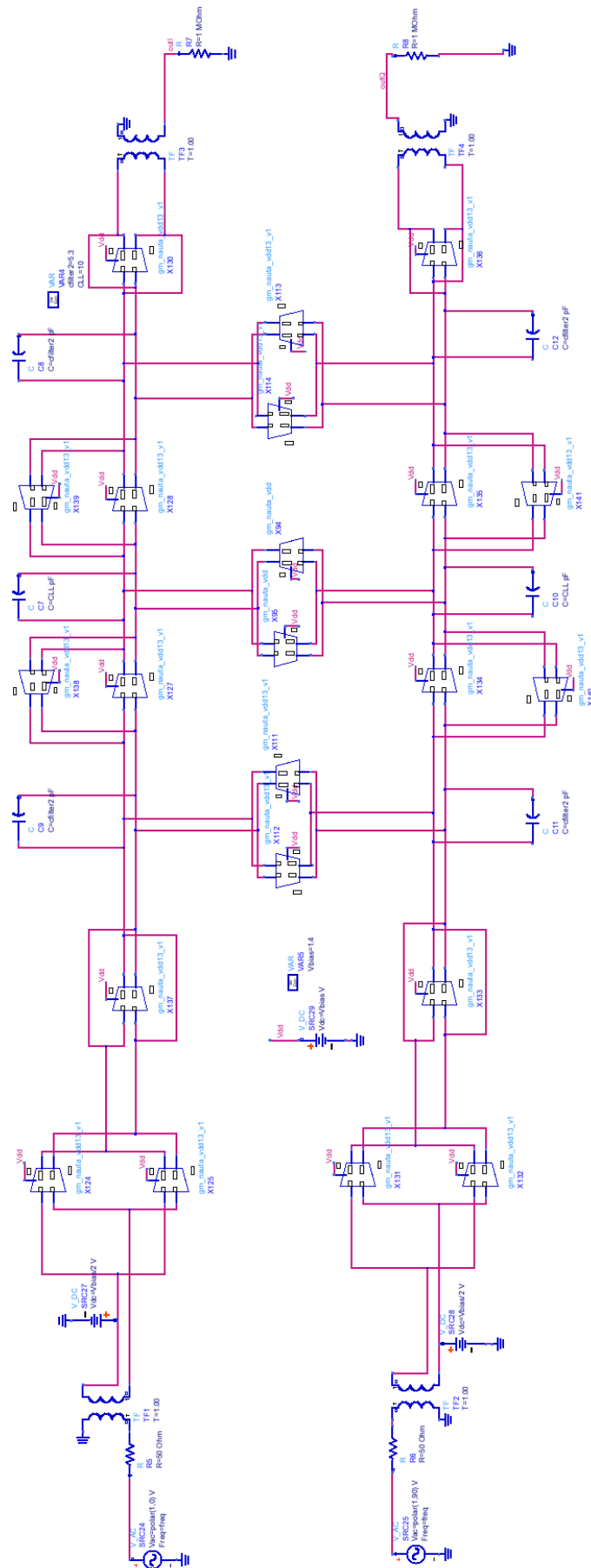


Figura 7.3: Filtro polifásico con OTAs de Nauta.

El siguiente paso consiste en estudiar la respuesta del filtro polifásico implementado para ver si cumple con las especificaciones que se pretendían del mismo. En la Figura 7.4 se puede observar las respuestas en fase y cuadratura del filtro polifásico con OTAs reales. Tal y como se puede apreciar, la respuesta está centrada en la frecuencia de 2,5 MHz y tiene un ancho de banda de 3 MHz, lo cual concuerda con las especificaciones. No obstante, se tienen unas pérdidas en la banda de paso de 3,15 dB. Los resultados de rechazo de imagen son similares a los del filtro paso bajo del Capítulo 6.

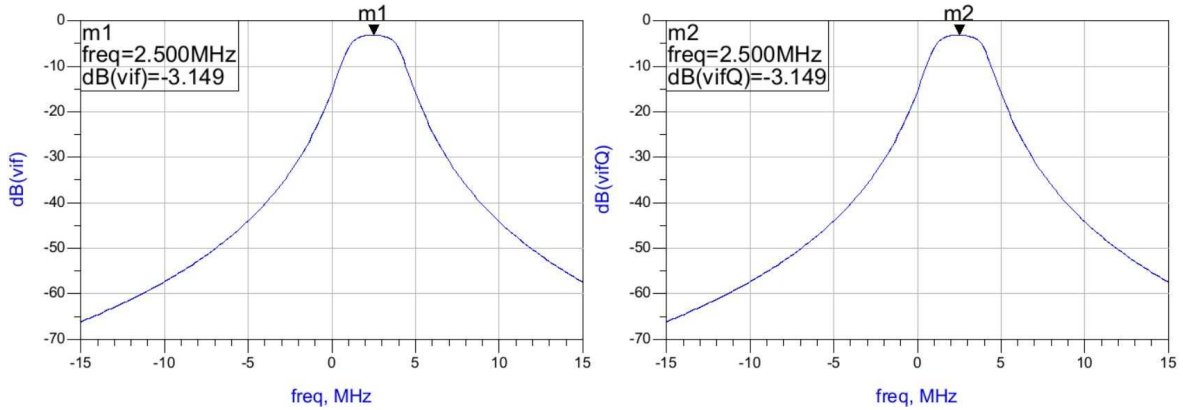


Figura 7.4: Respuestas en fase y cuadratura del filtro polifásico con OTAs reales.

Finalmente se muestra el consumo de corriente del filtro polifásico diseñado (Figura 7.5). Este consumo es de 1,39 mA para una tensión de alimentación de 1.40 V.

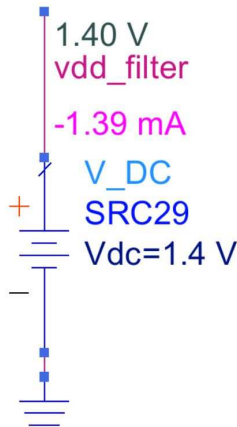


Figura 7.5: Consumo del filtro polifásico con OTAs de Nauta.

Si bien el filtro polifásico obtenido es acorde a las pretensiones iniciales del mismo, a continuación se aplicarán una serie de técnicas que buscan mejorar su funcionamiento.

7.2. Rediseño de los OTAs integradores

La primera técnica que se va a llevar a cabo busca aumentar la ganancia en modo diferencial del filtro. En la Figura 7.6 se tiene la estructura normal de un OTA de Nauta. En [15] se dice que si en

los OTAs que forman las ramas integradoras, los inversores considerados en la Figura 7.6 como Inv4 e Inv6 son diseñados con un tamaño ligeramente inferior al resto, la ganancia en modo diferencial del filtro aumenta considerablemente.

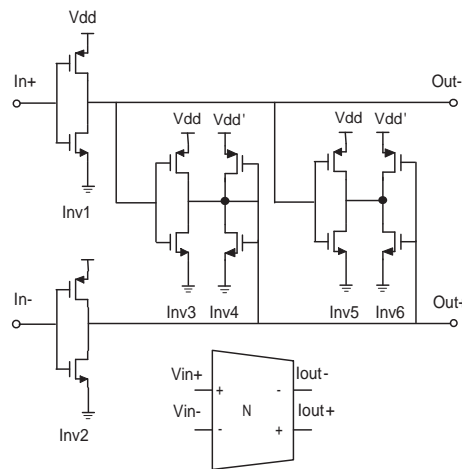


Figura 7.6: Estructura del OTA de Nauta.

En este caso, se decidió dimensionar dichos inversores con un tamaño que se corresponde con el 90 % del tamaño del resto de inversores. Una vez hecho esto, se simula nuevamente el filtro para comprobar la validez de esta medida. En la Figura 7.7 se puede comprobar como la banda de paso en este momento presenta una ganancia de 1,31 dB, lo que significa que se obtiene una mejora de unos 4,5 dB con respecto a la versión anterior del filtro polifásico.

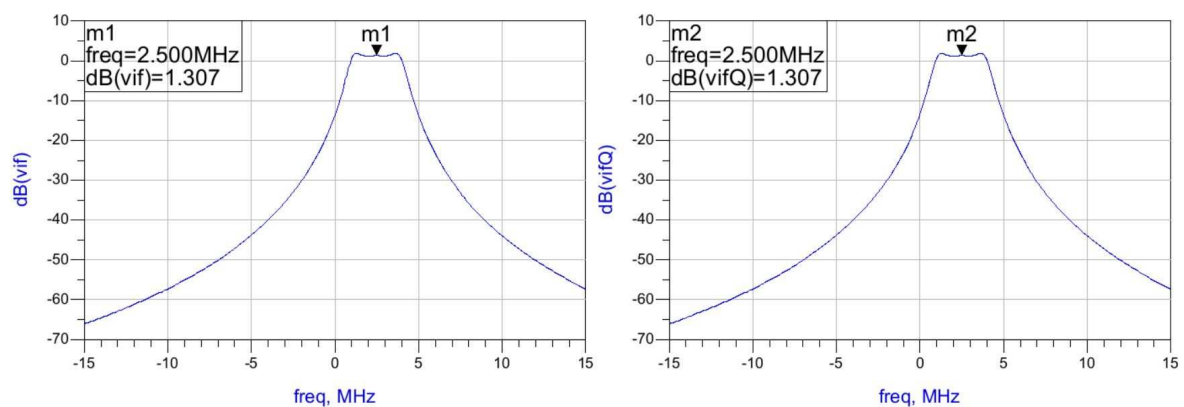


Figura 7.7: Respuesta del filtro mejorada.

En la Figura 7.8 se puede comprobar como estos cambios no han tenido gran influencia en el consumo de corriente del filtro. Aun así, se puede apreciar una ligera mejora pasando a ser de 1,36 mA para una tensión de alimentación de 1.40 V.

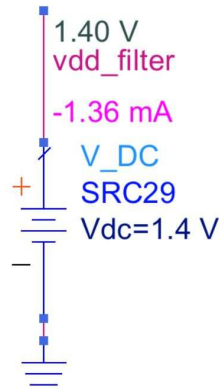


Figura 7.8: Consumo del filtro mejorado.

7.3. Simplificación de las ramas I y Q

En esta sección se pretende disminuir el consumo de corriente y el área del filtro sin que esto repercuta notoriamente en las prestaciones del mismo. En los OTAs de Nauta (Figura 7.6), los inversores Inv3, Inv4, Inv5 e Inv6 se colocan para mantener la estabilidad de modo común y establecer los niveles de continua. En [17] se expone que debido a la topología misma de los filtros polifásicos, estos niveles de continua pueden ser establecidos simplemente gracias a las ramas cruzadas (ramas integradoras). Es decir, solo se necesita disponer de los inversores Inv3, Inv4, Inv5 e Inv6 en estas ramas cruzadas para establecer los niveles de continua de todo el filtro polifásico. Como consecuencia, se consigue simplificar los OTAs que componen las ramas I y Q de la forma que se ve en la Figura 7.9, creándose así transconductores clase A-B.

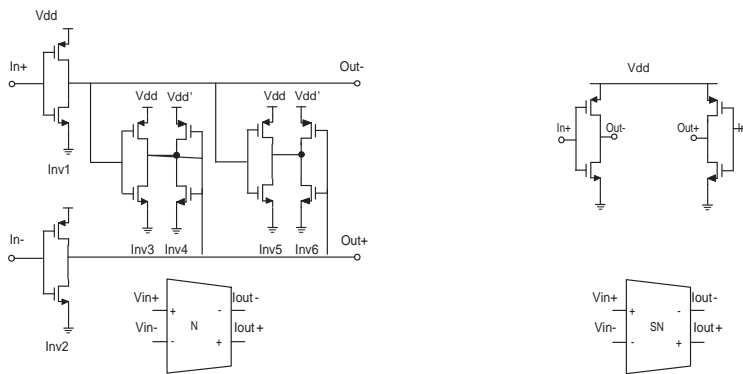


Figura 7.9: OTA de Nauta (N) y OTA clase A-B (SN).

A continuación se presentan la respuesta en frecuencia y el consumo del filtro polifásico utilizando estos transconductores.

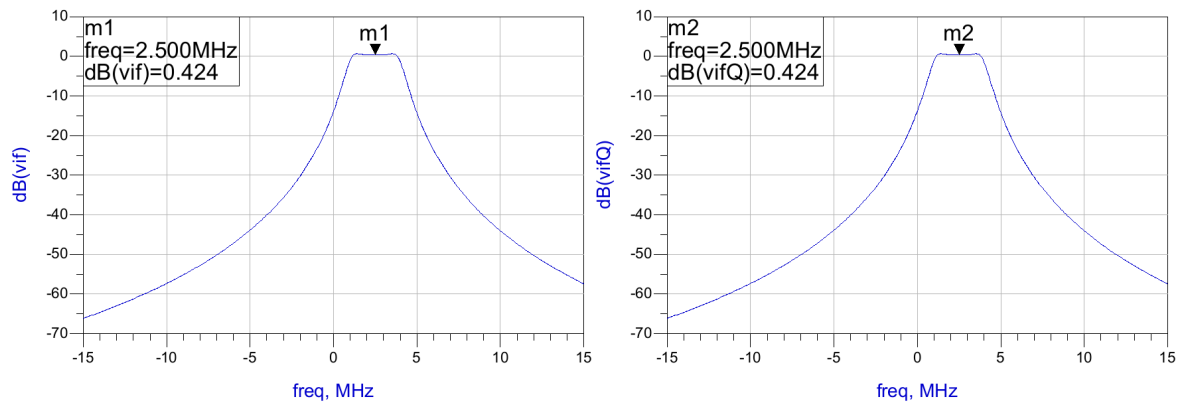


Figura 7.10: Respuesta del filtro polifásico final.

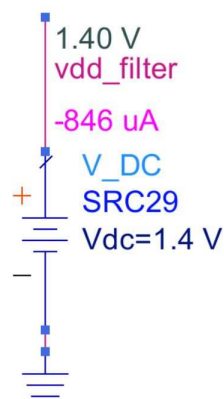


Figura 7.11: Consumo del filtro polifásico final.

En la Figura 7.10 se puede ver como la respuesta del filtro ha empeorado ligeramente con respecto a la versión anterior del mismo, dado que se ha pasado de tener una ganancia de 1,31 dB a 0,42. No obstante, esta pérdida es aceptable dado que ahora el filtro consume 0,846 mA (Figura 7.11) lo cual se traduce en una reducción de cerca del 40% si se compara con la versión anterior del mismo. Además, el área del circuito se reduce considerablemente al eliminar los inversores Inv3, Inv4, Inv5 e Inv6 de los transconductores que forman las ramas I y Q.

La versión final del filtro polifásico se muestra en la Figura 7.12.

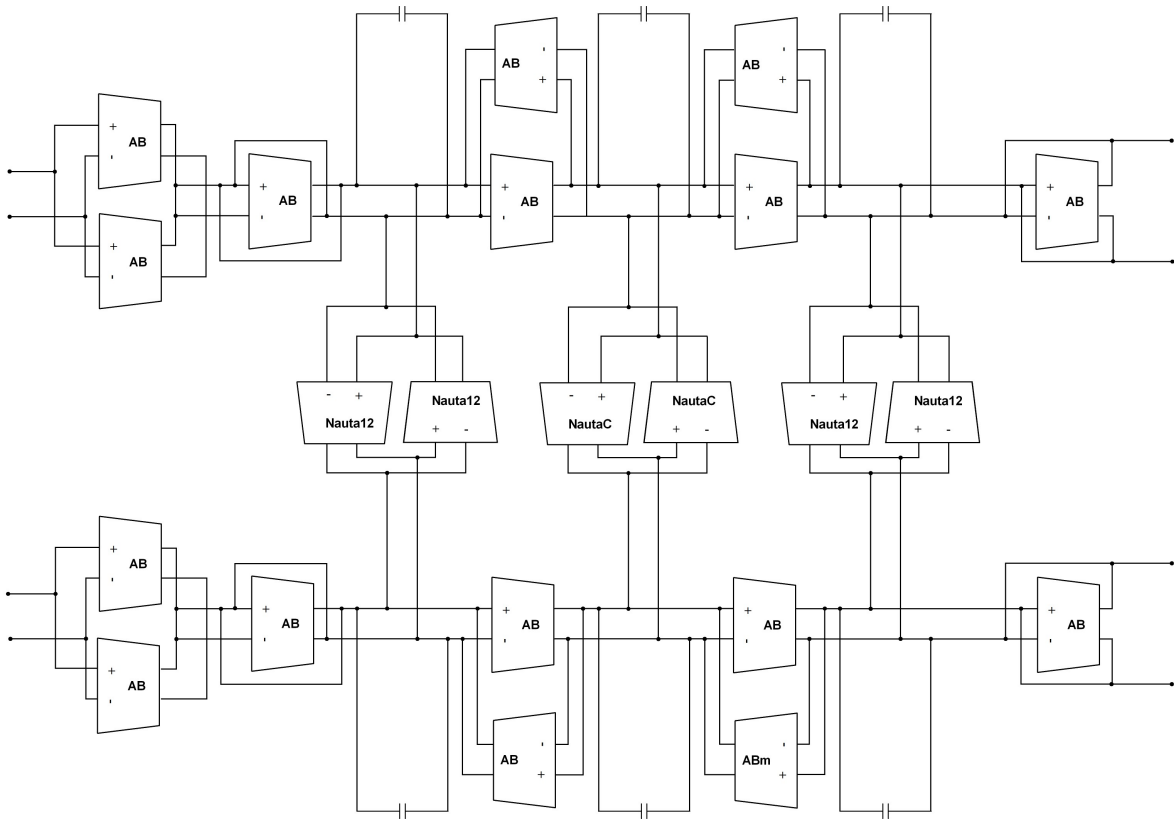


Figura 7.12: Filtro polifásico final.

7.4. Resumen

En este capítulo se ha finalizado el diseño del filtro polifásico con OTAs reales. Para ello, en primer lugar se diseñaron los distintos OTAs necesarios para completar las ramas integradoras del filtro. A continuación, se simuló el filtro y se calculó su consumo.

Por otro lado, se aplicaron una serie de técnicas que mejoraron notoriamente las prestaciones del filtro desarrollado. En el siguiente capítulo, se introducirá el cabezal de recepción [18] (desarrollado por otro alumno de forma paralela a este proyecto) y se presentarán los resultados de simulación del receptor formado por este cabezal de recepción y el filtro polifásico diseñado en este proyecto.

Capítulo 8

Receptor completo y simulaciones

Este trabajo fin de grado forma parte de un proyecto de mayor alcance que busca realizar un transceptor para el estándar 802.15.4. Específicamente, este filtro forma parte de la cadena de recepción. Este receptor está formado por el cabezal de recepción y un filtro polifásico, a los que se le añadirá posteriormente un amplificador de ganancia programable. Este capítulo tratará las simulaciones del receptor formado por el cabezal de recepción y el filtro polifásico.

Para abordar estas simulaciones, en primer lugar se realizará una explicación del cabezal de recepción implementado por otro compañero de forma paralela a este proyecto [18].

8.1. Cabezal de recepción

El cabezal de recepción se corresponde a la primera etapa de un receptor, donde se adapta la señal de entrada para su posterior tratamiento. Típicamente, un cabezal de recepción en un circuito de radiofrecuencia como el que se desea diseñar está compuesto por una serie de elementos. El primero de estos elementos es el amplificador de bajo ruido (LNA: Low Noise Amplifier), que es el encargado de adaptar la señal que proviene de la antena de recepción y amplificarla, introduciendo el menor ruido posible. El siguiente elemento es el mezclador, que es el encargado de mezclar la señal recibida de entrada con una señal generada por el oscilador local con el fin de llevar la señal desde una frecuencia de entrada (generalmente alta) a una frecuencia de trabajo (en los receptores, esta frecuencia es menor que la de entrada). Por último, el amplificador de transimpedancia (TIA) es el encargado de convertir la señal de corriente que sale del mezclador en tensión para ser procesada por el filtro.

En cuanto a la arquitectura del cabezal de recepción, se ha optado por una arquitectura del tipo Low-IF. Se ha seleccionado esta arquitectura por ser la más adecuada para aplicaciones de bajo coste y bajo consumo. Además, al usar este tipo de arquitecturas no es necesario implementar filtros con complejos sistemas de realimentación para eliminar problemas como el nivel de continua introducido. Finalmente también elimina posibles problemas por ruido Flicker ($1/f$ Noise). Sin embargo, este

tipo de arquitecturas presenta problemas con la frecuencia imagen, por lo que se precisa de un filtro polifásico a la salida del cabezal [1].

Cabe destacar que el LNA está alimentado con una tensión de 1.8V mientras que el TIA tiene una tensión de alimentación de 1.4V. Esto se debe a que, tal y como se ha comentado anteriormente, este circuito estará controlado por un circuito de regulación de tensión (Tuning circuit).

8.1.1. Amplificador de bajo ruido

La función principal del LNA es la de amplificar la señal de RF entrante introduciendo el menor ruido posible. Además, al ser la primera etapa de la cadena de recepción, cumple la función de adaptar la señal que viene de la antena. Teniendo esto en cuenta, un LNA se caracteriza por su baja figura de ruido (NF: Noise Figure) y una ganancia lo suficientemente alta para reducir la aportación de la NF en las siguientes etapas de la cadena de recepción. Un LNA también se caracteriza por su alta linealidad, lo cual permite trabajar con señales de entrada de alta frecuencia y con interferencias. Cabe destacar que un LNA debe tener una impedancia de entrada de 50Ω para una correcta adaptación, ya sea directamente con la antena o con algún componente adicional (un filtro de selección de canal o un conmutador entre transmisor y receptor, por ejemplo).

Entre las distintas topologías que se pueden escoger para diseñar un LNA, se optó por una topología de cascode con degeneración inductiva. Esta topología se caracteriza por tener salida asimétrica, por su alta ganancia, bajo ruido y un buen aislamiento entre la entrada y la salida [1]. Las principales razones por las que se ha escogido esta topología son, en primer lugar, que la corriente en continua disipada es menor que en una topología diferencial y, en segundo lugar, porque la linealidad (en concreto el IIP2) no es crítica para el estándar 802.15.4 en comparación con otros estándares inalámbricos [17]. En la Figura 8.1 se muestra un esquemático de la topología utilizada.

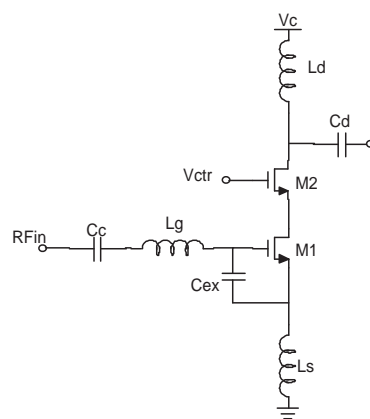


Figura 8.1: Estructura del LNA.

Al usar una topología con degeneración inductiva es posible obtener simultáneamente bajo ruido

y buena adaptación de entrada. Esto se debe a que al incluir la bobina L_s se genera una parte real en la impedancia de entrada lo cual disminuye las diferencias entre la impedancia de entrada óptima para bajo ruido y la impedancia del propio LNA. Si no se incluyera una degeneración, la impedancia de entrada no tendría parte real y, por ello, en ese caso habría discrepancias con la impedancia óptima para bajo ruido. Sin embargo, surge un problema al implementar la bobina de degeneración, y es que bajo condiciones de bajo consumo se necesita una bobina de un valor de inductancia elevado para conseguir simultáneamente bajo ruido y una buena adaptación de entrada. Esto significaría que la figura de ruido mínima (NF_{min}) sería bastante elevada. Para solventar este problema se ha incluido el condensador C_{ex} , tal y como se muestra en la Figura 8.1. El incluir este condensador permite utilizar una bobina L_s de bajo valor de inductancia para obtener simultáneamente bajo ruido y buena adaptación de entrada.

La impedancia de entrada del LNA vienen dada por la siguiente expresión:

$$Z_{in} = s \cdot (L_s + L_g) + \frac{1}{s \cdot C_t} + \frac{g_0 \cdot L_s}{C_t}$$

Donde la variable C_t hace referencia a la capacidad que existe entre la puerta y el surtidor del transistor M1. En este caso, esta capacidad sería la suma de C_{gs} y C_{ex} . Como se puede comprobar, el incluir el condensador C_{ex} modifica la parte imaginaria de la impedancia de entrada. Esto permite usar valores de inductancia menores en las bobinas L_s y L_g . También se reducen las resistencias parásitas de las bobinas, mejorando así la figura de ruido del LNA.

Por otra parte, en este LNA se permite la regulación de la ganancia. Para ello se varía la tensión en la puerta del transistor M2 mediante la tensión V_{ctr} . El circuito está alimentado con la tensión V_c que tiene un valor de 1.8 V. La tensión V_{ctr} se varía entre 0.5 V y 1.8 V para obtener menor o mayor ganancia. Esto se explicará en más detalle en el apartado de resultados.

8.1.2. Mezclador

El mezclador es el circuito encargado de coger la señal entrante de RF, una vez ha sido amplificada por el LNA, y trasladarla a la frecuencia intermedia deseada. Esto se realiza sin modificar las características de frecuencia de la señal a trasladar (ancho de banda, relación de amplitudes, etc.). En este caso, la señal de RF se encuentra a una frecuencia de 2.4 GHz, mientras que la frecuencia intermedia es de 2.5 MHz. Por tanto, el mezclador es el encargado de trasladar la señal desde los 2.4 GHz a los 2.5 MHz. Este tipo de mezclador se denomina "down-conversion" ya que se pasa de una frecuencia más alta a una más baja. Es por ello que este tipo de mezclador se encuentra en los receptores. Por otro lado, existen los mezcladores de "up-conversion" que realizan la operación contraria, es decir, se pasa de una frecuencia baja a una más elevada. Este tipo de mezclador es característico de los transmisores.

Para trasladar la señal de una frecuencia a otra, un mezclador de frecuencias le suma o resta a la banda de frecuencia de la señal RF un valor de frecuencia constante denominado frecuencia del

oscilador local. A la salida del mezclador se obtiene la señal en la frecuencia intermedia deseada.

El mezclador ideal está formado por un multiplicador y un filtro paso banda, aunque en un receptor se puede emplear un filtro paso bajo, tal y como se muestra en la Figura 8.2.

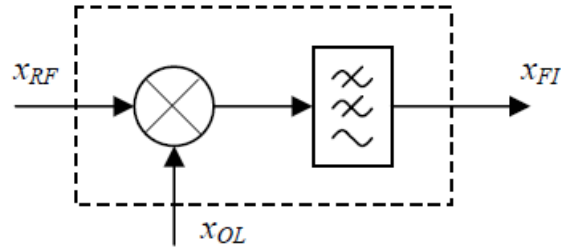


Figura 8.2: Diagrama de bloques de un mezclador ideal.

La señal de RF entrante se puede escribir como:

$$\chi_{RF} = g(t) \cdot \cos(\omega_{RF}t)$$

Y la señal del oscilador local como:

$$\chi_{OL} = A \cdot \cos(\omega_{OL}t)$$

Por tanto, a la salida del mezclador se obtiene:

$$\chi_{RF} \cdot \chi_{OL} = A \cdot g(t) \cdot \cos(\omega_{RF}t) \cdot \cos(\omega_{OL}t)$$

$$\chi_{RF} \cdot \chi_{OL} = \frac{1}{2}A \cdot g(t) \cdot [\cos(\omega_{RF} + \omega_{OL})t + \cos(\omega_{RF} - \omega_{OL})t]$$

Y después del filtro paso bajo se obtiene la señal de frecuencia intermedia:

$$\chi_{FI} = \frac{1}{2}A \cdot g(t) \cdot \cos(\omega_{RF} - \omega_{OL})t = \frac{1}{2}A \cdot g(t) \cdot \cos(\omega_{FI}t)$$

Por lo tanto, el mezclador realiza una operación claramente no lineal. El principal parámetro de un mezclador es la ganancia de conversión, que se puede definir como la relación entre la amplitud de la señal de FI y la amplitud de la señal de RF. Así mismo, hay otros parámetros que también definen el comportamiento del mezclador como son la figura de ruido, el margen dinámico, el aislamiento entre puertos, etc.[1]

Los mezcladores se pueden clasificar en dos tipos dependiendo de si los elementos que lo forman son activos (BJT, MOSFET) o pasivos (diodos o MOSFET actuando como resistencias no lineales).

Los primeros tienen ganancia de conversión superior a la unidad, mientras que los segundos poseen menor ruido y mayor margen dinámico.

Los mezcladores en los que las frecuencias ω_{OL} y ω_{RF} no aparecen antes del filtro de salida se denominan doblemente balanceados, si aparece una de las dos frecuencias se denominan balanceados respecto a la que no aparece, y si aparecen ambas se denominan no balanceados.

Para este cabezal de recepción se ha optado por utilizar un mezclador pasivo doble balanceado. Las principales razones por las cuales se ha decidido implementar este tipo de mezclador son, en primer lugar, que no disipa corriente de continua. Esto significa que, al no pasar corriente de continua por los transistores, la contribución del ruido flicker se minimiza. Además, este tipo de mezclador tiene una linealidad bastante alta y reduce las fugas del oscilador local hacia la entrada.

Este mezclador se trata de un circuito con entrada y salida diferencial. Una de las entradas está conectada a la salida del LNA mientras que la otra entrada está conectada a tierra a través del condensador C_{bp} , tal y como se muestra en la Figura 8.3. De esta forma se mantienen las ventajas de un circuito diferencial como son la minimización de la distorsión de segundo orden y las fugas del oscilador local. Es cierto que existe una cierta penalización en la ganancia del receptor, si bien esta es despreciable [17].

El mezclador diferencia entre fase y cuadratura y, por tanto, tiene una rama diferenciada para cada una. Realmente, un mezclador en cuadratura se puede considerar como dos mezcladores cuyas entradas del oscilador local están desfasadas 90 grados. Cada una de estas ramas tiene salida diferencial, a la cual se conectará un amplificador de transimpedancia o TIA. Además, al tratarse de un mezclador pasivo, no es necesario que posea una fuente de alimentación.

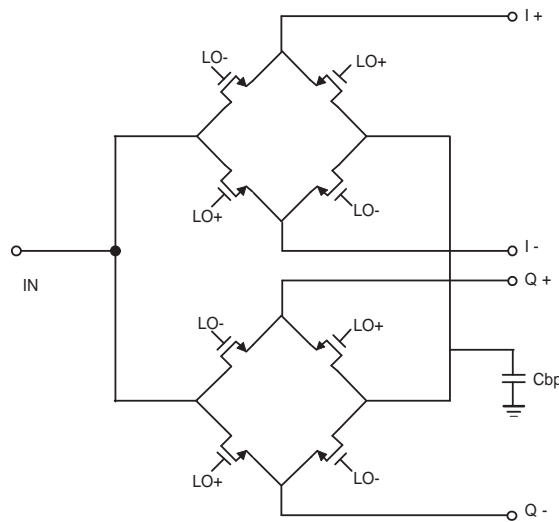


Figura 8.3: Estructura del mezclador.

En este circuito, la mezcla de señales se realiza mediante la conmutación de los transistores. Los transistores CMOS se caracterizan por ser buenos conmutadores. Por tanto, el tamaño de los transistores es un parámetro clave a tener en cuenta para obtener las mejores prestaciones del mezclador. La señal del oscilador local es otro parámetro clave en el funcionamiento del mezclador. Especialmente influyente es el nivel de continua en dicha señal proveniente del oscilador local.

Cabe destacar que existe una relación de compromiso entre el ruido del mezclador y la ganancia del LNA, la cual se debe tener en cuenta a la hora de dimensionar los transistores que actúan como conmutadores en el mezclador. Como ya se comentó en el apartado en el que se trataba la estructura del LNA, este circuito tiene un tanque que actúa como circuito resonante. La frecuencia de resonancia (de 2.4 GHz en este caso) se consigue modificando la bobina y el condensador que forman el tanque. Además, la inductancia de la bobina disminuye si la capacidad de conmutación del mezclador aumenta. Esto hace que la ganancia del LNA sea menor debido a que la impedancia de carga es menor [18].

8.1.3. Amplificador de transimpedancia (TIA)

En general, se pueden distinguir cuatro tipos de amplificadores en función de la señal de entrada que se desea amplificar (tensión o corriente) y la señal de salida (tensión o corriente).

El amplificador de tensión, como su propio nombre indica, se encarga de amplificar una señal de tensión a la entrada y suministrar una señal de tensión a la salida. Por otro lado, el amplificador de corriente, amplifica una señal de corriente a la entrada y proporciona una señal de corriente a la salida. En cuanto al amplificador de transconductancia, éste amplifica una señal de tensión a la entrada y proporciona una señal de corriente a la salida. Por último, el amplificador de transimpedancia es el encargado de amplificar una señal de corriente a la entrada y proporcionar una señal de tensión a la salida. Éste último tipo de amplificador es el que se ha incluido en el cabezal de recepción a la salida del mezclador. Esto se debe a que a la salida del mezclador existe una señal de corriente y los filtros que se incluyen en un receptor de RF trabajan con señales de tensión. Además, como ya se ha comentado anteriormente, el mezclador pasivo doble balanceado que se ha diseñado no posee ganancia y, por tanto, es necesaria la presencia de un TIA que compense esta carencia.

En este caso, se ha optado por realizar un amplificador de transimpedancia basado en inversores. Se ha incluido un amplificador para cada una de las dos ramas del mezclador (fase y cuadratura). Cada amplificador está constituido por dos inversores en paralelo y una red de realimentación resistiva. En la Figura 8.4 se muestra la estructura del TIA, en la que se puede apreciar que se trata de un circuito con entrada y salida diferencial. Cabe destacar que para mantener la estabilidad de tensión en modo común, se utilizan las resistencias R1 y R2. La resistencia equivalente efectiva viene dada por $\frac{R_1 R_2}{R_2 - R_1}$.

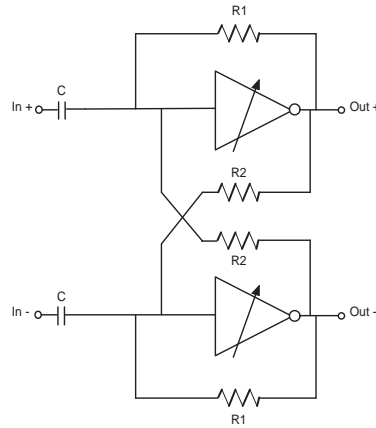


Figura 8.4: Estructura del TIA.

La resistencia efectiva constituida por las resistencias R1 y R2, junto con el condensador C forma un filtro paso alto. Este filtro permite eliminar los niveles de continua (DC offsets) producidos por el mezclador. El aumentar el valor de la resistencia equivalente permite utilizar una capacidad C de menor tamaño [19]. Esto se traduce en una reducción tanto del ruido producido como del área del circuito.

En cuanto a la ganancia del amplificador, esta se puede modificar variando la transconductancia de los inversores. El valor de la resistencia efectiva también influye en la ganancia del circuito, tal y como se muestra en la siguiente ecuación:

$$A_v = \frac{V_{out}}{V_{in} = 1 - (g_{MN} + g_{MP}) \frac{R_1 R_2}{R_2 - R_1}}$$

Para variar la transconductancia de los inversores, se puede modificar el tamaño de los transistores que lo forman. Sin embargo, tal y como se puede observar en la siguiente ecuación, la relación de aspecto de un transistor no es lo único que influye en su transconductancia. También afecta la tensión V_{GS} y por tanto, se debe de tener en cuenta:

$$g_m = K \cdot \frac{W}{L} \cdot (V_{GS} + V_T)$$

En esta expresión, K es la constante de transconductancia del transistor, W la anchura, L la longitud, V_{GS} la tensión entre la puerta y el surtidor y V_T la tensión umbral del transistor.

En la Figura 8.5 se muestra cómo es la estructura de cada inversor. Como se puede apreciar, está formado por dos ramas inversoras en paralelo, cada una controlada por un interruptor (*switch*). Esto permite que el TIA tenga la función de control de ganancia.

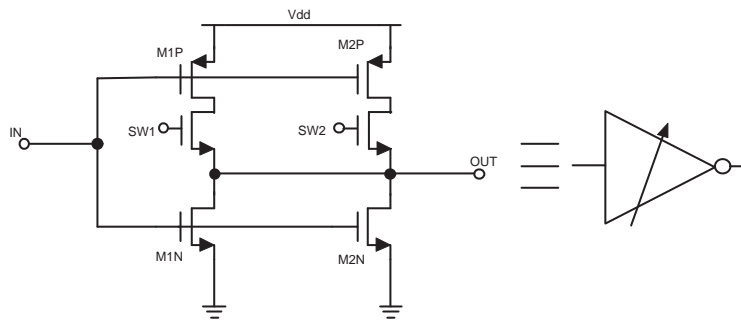


Figura 8.5: Estructura del inversor.

Como se puede observar, para ambas ramas, en la parte superior se coloca un transistor p-MOS mientras que en la parte inferior se sitúa un transistor n-MOS, siguiendo la estructura típica de un inversor. El inversor está diseñado para que los transistores de una de las ramas tengan un tamaño dos veces mayor que los de la otra rama. De esta forma, al activar una rama (mediante los *switch*) u otra, se obtendrá una ganancia máxima o una mínima. Teniendo en cuenta que, como se ha comentado anteriormente, el LNA también tiene una función de control de ganancia, el cabezal de recepción tendrá cuatro ganancias posibles. Estas cuatro ganancias irán en función de si, tanto el LNA como el TIA, actúan en modo de ganancia máxima o mínima.

8.2. Receptor completo

El receptor completo se ha obtenido uniendo al cabezal de recepción descrito en el apartado anterior el filtro diseñado en este trabajo fin de grado. Una vez hecho esto se procederá a realizar las simulaciones pertinentes [18].

Como generador de la señal de entrada del cabezal de recepción se ha incluido un generador de tonos de una potencia igual a -85 dBm, centrada en 2.4 GHz. Esto se ha decidido así puesto que la sensibilidad de un receptor para el estándar 802.15.4 está definida a ese valor. Es decir, el valor mínimo de potencia a la entrada para que el receptor funcione correctamente es de -85 dBm. A continuación se conecta el LNA, que es el primer elemento de la cadena de recepción. Como ya se ha comentado, el LNA tiene dos condensadores de desacoplo, uno para desacoplar el LNA con respecto a la entrada y otro con respecto al resto del circuito. Tras el LNA se encuentra el mezclador en cuadratura, con la señal del oscilador local que se ha comentado anteriormente. A la salida de cada una de las ramas del mezclador se conecta un TIA que convierte la señal en corriente a señal en tensión. Tras estos amplificadores se conecta el filtro polifásico descrito en el capítulo anterior. Este filtro, al igual que el TIA está alimentado con una tensión de 1.4V, puesto que como se ha comentado anteriormente, ambos circuitos estarán controlados por un circuito regulador (*tuning circuit*). En la Figura 8.6 se puede observar el esquemático del cabezal y el filtro polifásico, una vez que se han unido.

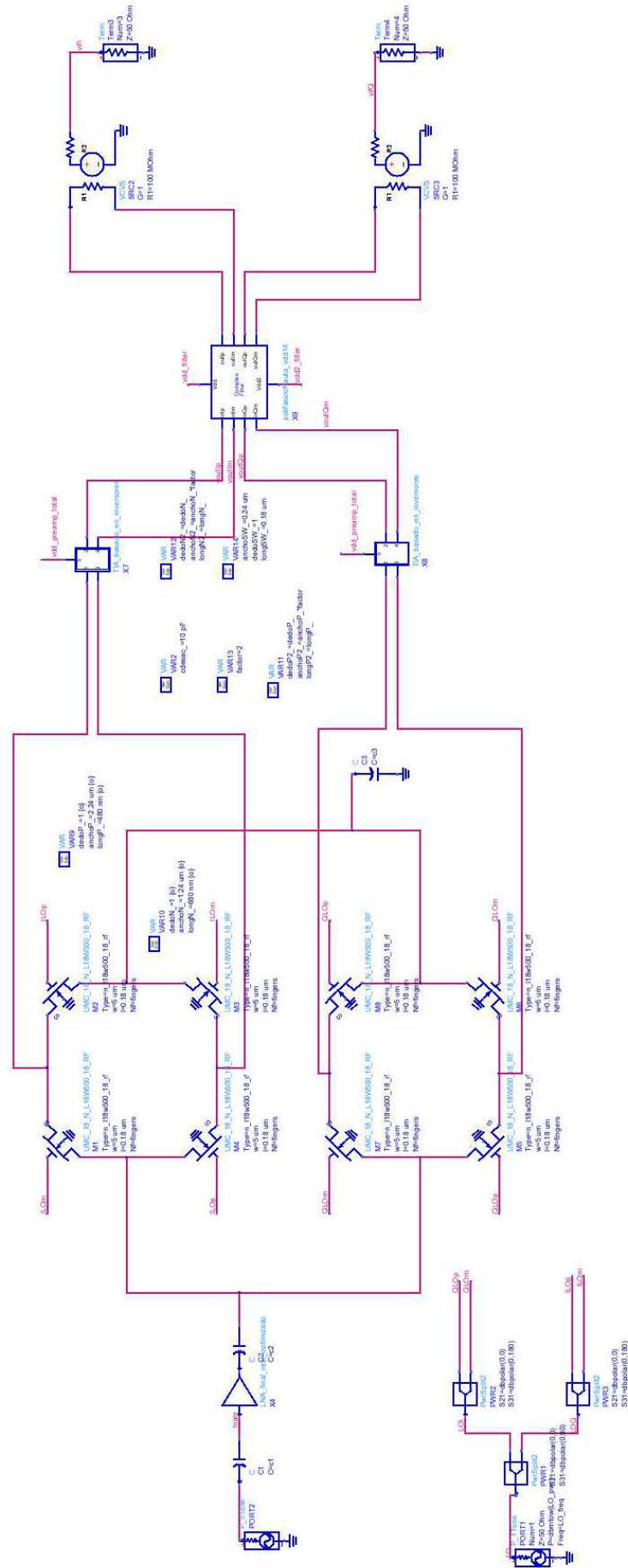


Figura 8.6: Esquemático del receptor completo.

Tras realizar todas las conexiones de los distintos elementos, ya se tiene el circuito preparado para realizar las simulaciones pertinentes y obtener los resultados para su posterior análisis.

En primer lugar se realizaron medidas del consumo del receptor. Para ello se calculó el consumo de cada uno de los elementos por separado y se sumaron para obtener el total. Para hallar el consumo de cada elemento se realizará la operación $P = V \cdot I$, donde V es la tensión de alimentación del dispositivo e I su consumo de corriente. Cabe destacar que el mezclador al ser pasivo no consume potencia 8.1.

Circuito	Tensión de alimentación (V)	Consumo de corriente (A)	Consumo de potencia (W)
LNA	1.8	1.70m	3.006m
TIA	1.4	60 μ	0.084m
FILTRO POLIFÁSICO	1.4	0.77m	1.19m
CIRCUITO COMPLETO	-	-	4.19m

Tabla 8.1: Consumo de los elementos

Una característica importante en un receptor de RF es la adaptación de entrada. Esta es llevada a cabo por el LNA, puesto que es el primer elemento del cabezal de recepción. Es común que el LNA esté conectado directamente a la antena, aunque a veces se implementa antes un filtro duplexor o un conmutador entre el bloque de recepción y el de transmisión de selección de canal antes. De cualquier manera, el LNA debe adaptar la señal entrante para que el cabezal de recepción pueda funcionar correctamente.

Para hallar la adaptación de entrada, se ha calculado el parámetro S_{11} que representa la adaptación de entrada de un circuito de RF. Si la entrada está adaptada significa que no debería haber potencia reflejada, y por tanto, $S_{11} = 0 + j0$. En este caso, se ha obtenido una adaptación de entrada calculada a 2.4 GHz de -11 dB, tal y como se muestra en la Figura 8.7. En el Anexo 1 se muestra el *set-up* utilizado para calcular este parámetro.

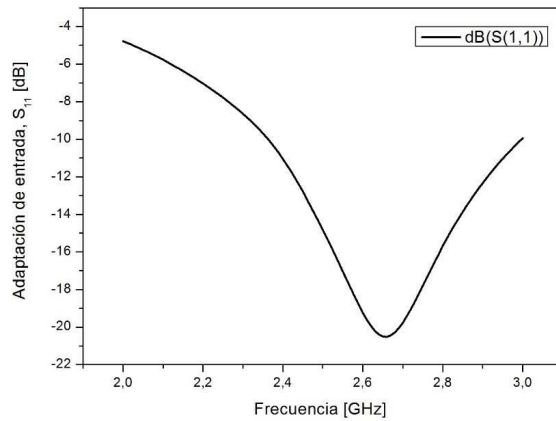


Figura 8.7: Adaptación de entrada.

En cuanto a la ganancia y la figura de ruido, se puede argumentar que son dos de los parámetros más importantes a la hora de diseñar un receptor de RF para tecnologías inalámbricas. Teniendo esto en cuenta, en primer lugar se halló tanto la ganancia como la NF para toda la banda de frecuencia del estándar 802.15.4, que va desde los 2.4 GHz hasta los 2.4835 GHz. Para ello se realizó una simulación de balance de armónicos (*Harmonic Balance*). Este tipo de simulación es ideal para simular circuitos no lineales y de radiofrecuencia. En este caso, además, se realizó un barrido de la frecuencia RF de entrada para toda la banda y se tomaron los datos de simulación en el centro de cada canal, ver en Anexo 1.

En la Figura 8.8 se pueden apreciar los valores obtenidos. Como se puede ver, la NF varía entre 10.3 y 12 dB a lo largo de toda la banda. Por otro lado, la ganancia se mantiene prácticamente constante alrededor de 44 dB.

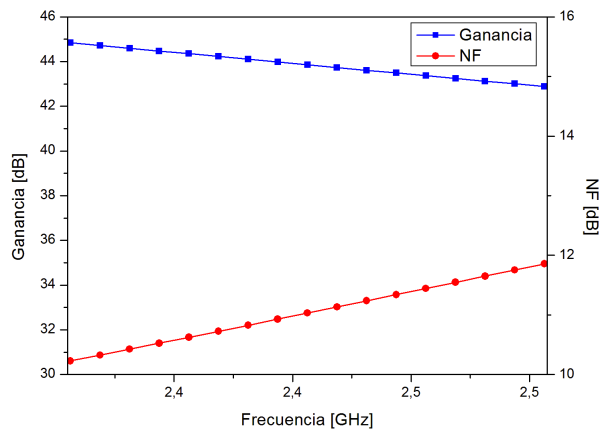


Figura 8.8: Ganancia y NF para toda la banda del estándar 802.15.4.

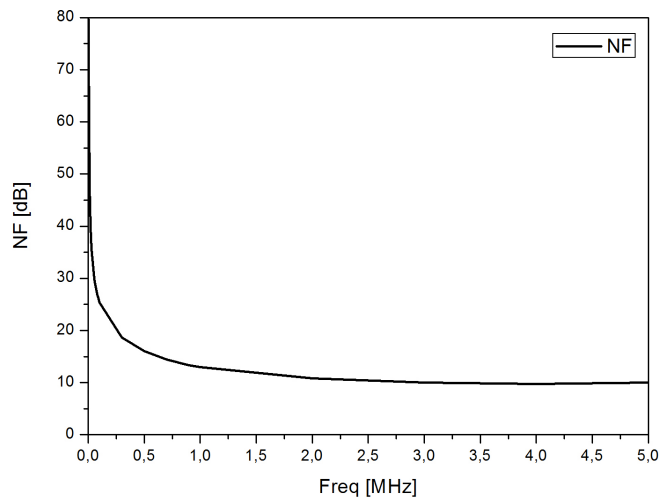


Figura 8.9: NF para un canal.

En cuanto al valor obtenido en simulación de la NF en un único canal, este se muestra representado en la Figura 8.9. Se puede observar como la NF es prácticamente constante, con un valor de 10.3 dB, hasta que hay un repunte en frecuencias muy bajas debido al ruido *flicker*. Como ya se ha comentado anteriormente, el ruido *flicker* aparece a frecuencias bajas, tal y como se aprecia en la Figura 8.9. Sin embargo, en este caso este ruido aparece por debajo de los 250 kHz, por lo que no es problemático. Esto se debe a que al usar un mezclador pasivo doble balanceado, el impacto del ruido *flicker* se minimiza bastante.

Para obtener estos datos, se realizó una simulación de balance de armónicos. Sin embargo, a diferencia de en el caso anterior, el barrido de la frecuencia RF entrante se realizó para un solo canal, concretamente para el primer canal. Para obtener un barrido con más puntos de simulación y, por tanto, más preciso, se realizaron tres barridos encadenados. Para frecuencias bajas el barrido que se realizó fue más fino (con pasos más pequeños), mientras que para las frecuencias más altas los puntos de simulación estaban más espaciados, ver en Anexo 1. Esto se debe a que a frecuencias mayores el valor de la NF apenas varía mientras que en las frecuencias más bajas el valor de la NF varía cada pocos Hz debido al ruido *flicker*.

Por otra parte en la Figura 8.10 se muestra la respuesta en frecuencia del receptor para un solo canal. En ella se puede comprobar que la ganancia en la banda de paso de aproximadamente 44 dB. Por otro lado, se puede apreciar que el rechazo de imagen se ajusta a lo pretendido por el estándar 802.15.4, siendo este de 34 dB, al ser este calculado como la diferencia de ganancia entre la banda de paso y la ganancia presente al restarle 5 MHz a la frecuencia central.

En el Anexo 1 se puede observar que para obtener la respuesta en frecuencia del receptor se realizó una simulación de balance de armónicos. En este caso se realizó un barrido de la frecuencia de IF entre -8 MHz y 8 MHz. De esta manera se calcula el valor de la ganancia para cada punto de

simulación entre las frecuencias mencionadas, obteniendo así la respuesta en frecuencia del receptor que se muestra en la Figura 8.10.

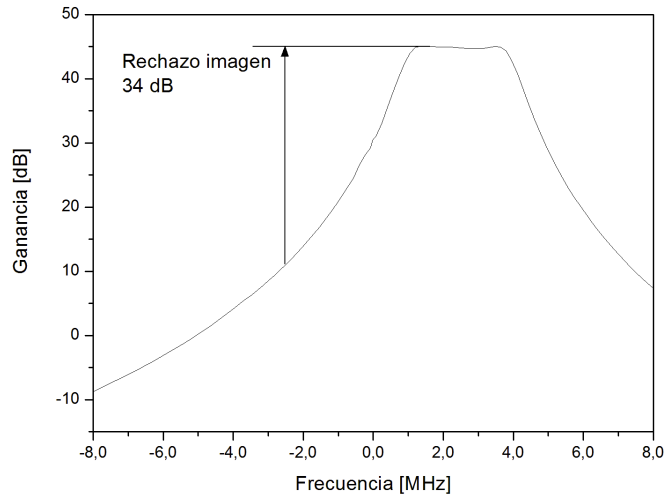


Figura 8.10: Respuesta en frecuencia del receptor.

Como ya se ha comentado, tanto el LNA como el TIA poseen una función de control de ganancia. Concretamente, ambos circuitos pueden variar entre una ganancia máxima y una ganancia mínima, lo que resulta en que el receptor posee cuatro modos de ganancia. El LNA, gracias a la tensión de control V_{ctr} , varía su ganancia entre 4 y 18 dB, tal y como se explicó en el apartado de diseño del LNA, donde se vio que a medida que se aumenta la tensión V_{ctr} (entre 0.5 y 1.8V), la ganancia aumenta mientras que la NF disminuye. En cuanto al TIA, la función de control de ganancia de este circuito se implementa con los interruptores que activan o desactivan cada rama inversora. Una de las ramas tiene los transistores con un tamaño el doble de grande que la otra rama. Por tanto, activando una rama u otra se obtendrá una ganancia mayor o menor. Los valores máximos y mínimos de esta ganancia son de 1 dB y 24 dB. En la Tabla 8.2 se muestra la ganancia total y la NF total del receptor en función de la aportación del LNA y el TIA. Como se puede observar, la ganancia total varía entre 6 y 44 dB, mientras que la NF lo hace entre 10.3 y 43 dB.

Ganancia del LNA [dB]	Ganancia del TIA [dB]	Ganancia del Receptor [dB]	NF del Receptor [dB]
4	1	6	43
18	1	21	28
4	24	30	25
18	24	44	10.3

Tabla 8.2: Ganancia y NF del receptor para distintas configuraciones

Se puede apreciar que la NF aumenta considerablemente cuando se implementan configuracio-

nes de baja ganancia. Sin embargo, estos valores elevados se encuentran dentro de los aceptables por el estándar 802.15.4 ya que a medida que aumenta la potencia de entrada, también lo hace la NF máxima admisible. Esto se puede apreciar en la Figura 8.11, donde se muestra la NF máxima admisible para que un receptor basado en el estándar 802.15.4 funcione correctamente, frente a la potencia de entrada. Según el estándar, la potencia de la señal de entrada puede variar entre un valor mínimo de -85 dBm (este valor marca la sensibilidad del receptor) y un valor máximo de -20 dBm. Por tanto, la NF máxima admisible variará entre 15.5 y 78 dB. Es decir, cuando la potencia de entrada es baja, es necesario utilizar la máxima ganancia posible y, por tanto, el ruido debe ser el menor posible. Por otra parte, a medida que se incrementa la potencia de entrada, no es necesario utilizar el modo de ganancia máxima y las condiciones de la NF no son tan restrictivas [18].

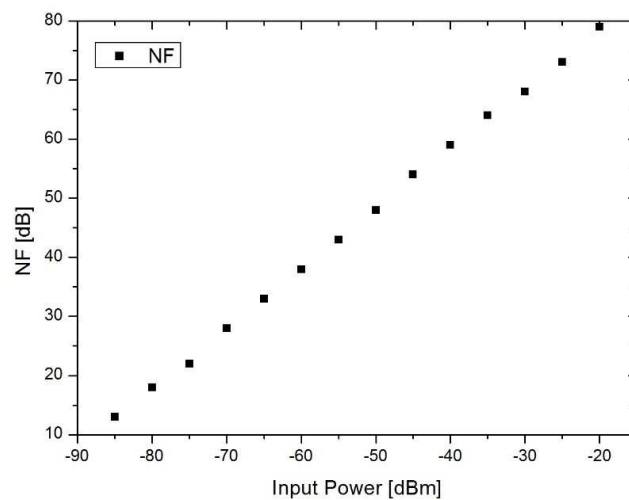


Figura 8.11: NF máxima frente a la potencia de entrada de un receptor para el estándar 802.15.4.

Por último, se estudió la linealidad del receptor, que es un parámetro clave en circuitos de RF. La linealidad de un receptor se basa, por definición, en que a la salida haya la menor distorsión posible. Un dispositivo se considera lineal si la señal a la salida sólo difiere de la de entrada en un factor de ganancia y en un retardo de tiempo.

Para hallar la linealidad del receptor se halló el IIP3. Este es el punto de intercepción de 3° orden y se trata de un punto teórico. Se trata de una extrapolación del punto donde se cruzan las curvas que representan la señal fundamental y la señal producto de la distorsión de tercer orden.

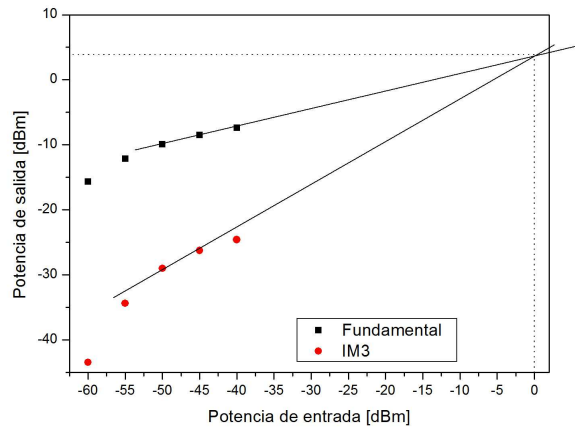


Figura 8.12: Punto de intercepción IIP₃ del receptor .

Para hallar el IIP₃ se aplican dos tonos a la entrada, se varía la potencia de entrada y se mide la potencia de la señal de salida y la de los productos de intermodulación Anexo 1. De esta forma, se pueden generar las curvas de la potencia de salida tanto de la señal fundamental como de la señal producto de la distorsión de tercer orden, lo cual permite hallar el punto de intercepción. En este caso se ha obtenido un IIP₃ de aproximadamente 0 dBm cuando se aplican a la entrada dos tonos espaciados 500 kHz con respecto al centro del canal, tal y como se muestra en la Figura 8.12.

En aplicaciones de RF, interesa que el valor del IIP₃ sea lo más alto posible ya que eso significa que el circuito deja de ser lineal para un valor de potencia de entrada elevado. Por tanto, el circuito será lineal para un mayor rango de potencia de entrada.

8.3. Resumen

En este capítulo, se habló acerca del receptor del que forma parte el filtro polifásico desarrollado en este trabajo de fin de grado. Para ello, se introdujeron los circuitos que forman el cabezal de recepción. Este cabezal de recepción está compuesto, a su vez, por un amplificador de bajo ruido, dos mezcladores en cuadratura y los amplificadores de transimpedancia. Tal y como ya se ha comentado, el cabezal fue diseñado por otro compañero de forma paralela a este proyecto [18]. Finalmente se unieron todos los circuitos conformando, de esa forma, el receptor.

A continuación, se realizaron una serie de simulaciones al receptor completo para ver las prestaciones que este ofrecía. Una vez hecho esto se analizaron los resultados obtenidos y se confirmó que el receptor cumplía las especificaciones del estándar.

Capítulo 9

Conclusiones y líneas futuras

En este capítulo se hablará de las conclusiones extraídas de este trabajo fin de grado. Además, se presenta un resumen de los resultados obtenidos y las posibles líneas futuras a abordar en trabajos posteriores.

9.1. Conclusiones

Una vez se ha analizado el filtro polifásico y se le han realizado simulaciones para comprobar su funcionamiento, es el momento de analizar los resultados obtenidos y extraer las conclusiones pertinentes.

El objetivo de este trabajo fin de grado, tal y como ya se ha dicho, era el de obtener un filtro polifásico para el estándar IEEE 802.15.4 usando la tecnología CMOS 0.18 μm . Este filtro debía estar centrado a 2.5 MHz y tener un ancho de banda de 3 MHz. Además, el rechazo en el canal adyacente debía ser de 0 dB y en el canal alterno de 30 dB. Dentro del receptor, este filtro se encarga del rechazo de las frecuencias imagen que surgen en las etapas de mezclado.

En cuanto al tipo de filtro a implementar, dentro de todos los explicados teóricamente en esta memoria, se optó por el filtro tipo Butterworth debido a su respuesta plana en la banda de paso. No obstante, este tipo de filtros requieren de un orden mayor para satisfacer los criterios de rechazo si se compara con otro tipo de filtros. Al ser estos criterios muy bajos en este estándar, esto no supuso ningún problema.

En cuanto a la topología que se utilizó para la implementación del filtro, destacar que se trata de la gm-C, la cual aboga por sustituir las bobinas por circuitos diseñados a partir de amplificadores de transconductancia y condensadores, conocidos como giradores. En cuanto a la metodología de diseño de transconductores, se optó por la Gm-Id, que consigue buenos resultados de ganancia con bajo consumo, explotando la región de inversión moderada de los transistores.

Finalmente, una vez diseñado el filtro paso bajo, se transformó en un filtro paso banda complejo o polifásico centrado en la frecuencia requerida. Para ello, se añadieron una serie de integradores

basados en transconductores entre las ramas I y Q del filtro paso bajo original. Tras construir el filtro polifásico se aplicaron una serie de técnicas que mejoraron su consumo y respuesta, tales como la simplificación de los transconductores utilizados en las ramas I y Q y la reducción de los tamaños de los inversores Inv4 e Inv6 en los OTAs de las ramas integradoras.

En cuanto a los resultados obtenidos, en las Figuras 9.1 y 9.2 se puede comprobar como los criterios de rechazo fueron logrados satisfactoriamente.

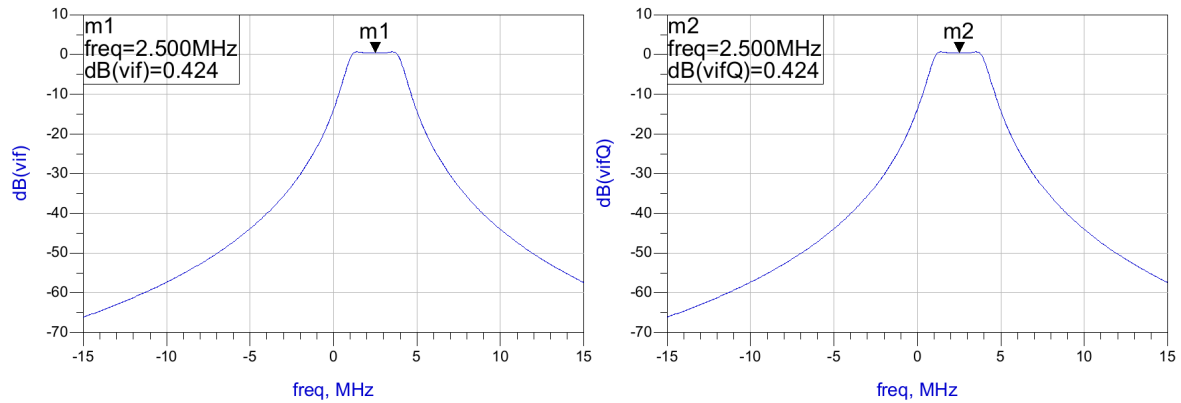


Figura 9.1: Respuesta del filtro polifásico final.

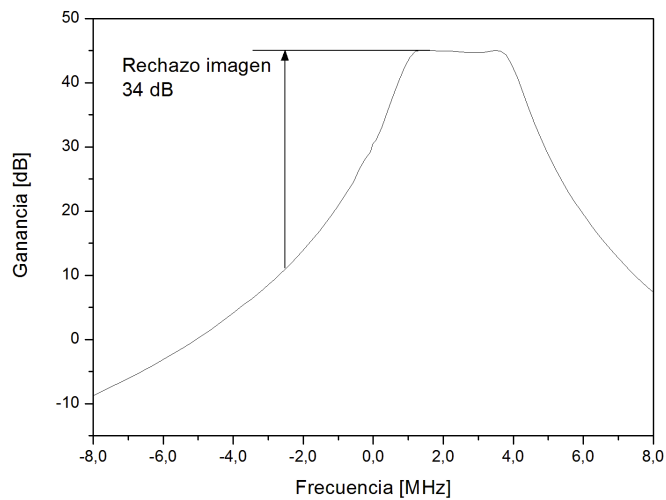


Figura 9.2: Respuesta en frecuencia del receptor.

En cuanto al receptor completo, se obtuvieron los resultados que se muestran en la tabla 9.1.

Parámetros	Especificaciones	Resultados
Consumo de potencia [mW]	El menor posible	4.19
Ganancia del receptor [dB]	$>30 (FE^1)$ $-[20.65] (BB^2)$	44 (FE^1) -
Variación de la ganancia [dB]	$65 (FE^1 + BB^2)$	38 (FE^1)
NF [dB]	<15.5	10.3
Rechazo imagen [dBc]	>20	34
IIP_3 [dBm]	>-32 para máxima ganancia >-10 para mínima ganancia	0 para máxima ganancia -
Sensibilidad [dB]	-85	-85

Tabla 9.1: Resultados del receptor (*FE: Front-End o Cabezal de RF; BB: Banda Base*)

Si se comparan los resultados obtenidos con las especificaciones del estándar 802.15.4 para receptores de RF, se puede apreciar que el receptor diseñado cumple con las especificaciones y, por tanto, posee un rendimiento adecuado para este tipo de circuito.

Por otro lado, para obtener una visión más global de los resultados obtenidos y del rendimiento del receptor diseñado, se ha realizado una comparación con otras soluciones propuestas para circuitos de este tipo, la cual se muestra en la Tabla 9.2. Los otros modelos con los que se ha comparado el receptor diseñado son soluciones propuestas anteriormente para el mismo estándar y con las mismas tecnologías. En [20], el modelo solo incluye el LNA y el mezclador en cuadratura. En [17] y [21], además del cabezal de recepción y el filtro, se ha incluido un amplificador de ganancia programable (PGA: Programmable Gain Amplifier). Estas diferencias se deben tener en cuenta a la hora de comparar los resultados obtenidos en cada caso.

Referencia	[17] (LNA+MIX+TIA +FILT+PGA)	[20] (LNA+MIX)	[21] (LNA+MIX+ PGA+FILT)	Este trabajo (LNA+MIX+ TIA+FILT)
Tecnología CMOS [μm]	0.18	0.18	0.18	0.18
Ganancia [dB]	86	30	-	44
NF [dB]	8.5	7.3	<10	10.3
IIP_3 [dB]	-8	-8	>-15	0
Consumo de potencia [mW]	12.63	6.3	10.8	4.19

Tabla 9.2: Comparación del receptor con otros recogidos en la bibliografía

Como se puede observar, todos los modelos que se muestran han sido diseñados con tecnología CMOS de 0.18 μm . El receptor diseñado es el que tiene mejor linealidad entre los modelos que se comparan (0 dBm frente -8 dBm en el mejor de los casos).

En cuanto a la ganancia, nuestro receptor se encuentra en un punto intermedio con respecto a las otras soluciones. Sin embargo, esto tiene sentido ya que en [20] simplemente se implementan un LNA y un mezclador en cuadratura mientras que en [17] y [4] existe un PGA que hace que sus ganancias sean considerablemente mayores. Respecto a la NF, nuestro receptor presenta un valor ligeramente superior al resto de modelos presentados, si bien se mantiene dentro de las especificaciones del estándar.

En cuanto al consumo de potencia, el receptor diseñado presenta un consumo considerablemente menor que el resto de modelos. Si comparamos con los circuitos presentados en [17] y [21], esto es lógico puesto que nuestro receptor no incluye el PGA. Sin embargo, si consideramos que un PGA típicamente consume unos 2.5 mW, podemos afirmar que nuestro receptor seguiría siendo mucho más eficiente que estos receptores. Por otro lado, nuestro receptor es también más eficiente desde el punto de vista energético que el receptor presentado en [20], ya que este tiene un mayor consumo aunque incluye menos componentes que el nuestro.

Por tanto, se puede concluir que los resultados obtenidos cumplen las especificaciones del estándar siendo además unos resultados altamente competitivos frente a los encontrados en la literatura. Una aportación importante de este trabajo ha sido la redacción de un artículo en inglés conjuntamente con otro alumno y los tutores, el cual describe de una manera resumida la estructura del receptor diseñado. Este artículo ha sido aceptado para su publicación en la XXX Conferencia en Diseño de Circuitos y Sistemas Integrados (DCIS: Design of Circuits and Integrated Systems). Además, el pasado Noviembre se presentó este artículo en dicho congreso. En el Anexo 3 se muestra el artículo que se menciona.

9.2. Líneas futuras

En un futuro se pretende diseñar un circuito de regulación de tensión (*Tuning circuit*) tal y como se comentó en el capítulo anterior. Este circuito, mediante realimentación, garantizará que la alimentación del filtro sea siempre de 1.4V, asegurando su correcto funcionamiento.

Una vez realizada esta tarea, se procederá a realizar el *layout* del circuito con el fin de comprobar si el diseño que se ha realizado hasta ahora en ADS seguirá funcionando en condiciones reales. Tras esto se procederá a la fabricación de los circuitos y a la realización de medidas de los mismos.

Como ya se ha dicho, este TFG forma parte de un proyecto de mayor alcance. En este proyecto se pretende diseñar un transceptor completo para el estándar 802.15.4. Es por ello, que el circuito presentado en este documento se unirá a otros circuitos desarrollados por otros compañeros como pueden ser el transmisor o el amplificador de ganancia programable.

Parte II

Bibliografía

Bibliografía

- [1] Francisco Javier del Pino Suárez. Apuntes de la Asignatura: Electrónica de Comunicación. Universidad de Las Palmas de Gran Canaria, 2015.
- [2] R. L. Geiger and E. Sánchez-Sinencio. Active Filter Design Using Operational Transconductance Amplifiers: A Tutorial. IEEE Circuits and Devices Magazine, Vol. 1, pp.20-32, March 1985.
- [3] Dolores Tamara Delgado Alemán. Diseño de un filtro polifásico activo en tecnología SiGe 0.35 μm para un receptor basado en el estándar IEEE 802.11a. Universidad de Las Palmas de Gran Canaria, Noviembre 2006.
- [4] T. Kugelstadt. Active Filter Design Techniques. <http://www.ti.com/lit/ml/sloa088/sloa088.pdf>. Texas Instruments SLOD006A, Última consulta: Febrero 2015.
- [5] R. Schaumann and M.E.V. Vlakenburg. Design of Analog Filters. Oxford University, 2001.
- [6] Yichuang Sun Deliyannis, Theodore L. and Kel Fidler J. Continuous-Time Active Filter Design. Boca Raton: CRC Press LLC, 1999.
- [7] ADS. Advanced Design System. <http://www.keysight.com/en/pc-1297113/advanced-design-system-ads?cc=ES&lc=eng>. Keysight, Última consulta: Febrero 2015.
- [8] Design an L-C Low pass or High pass Filter. http://www.wa4dsy.net/filter/hp_lp_filter.html. Última consulta: Febrero 2015.
- [9] Tony Fisher's. LC Filter Design. <http://www-users.cs.york.ac.uk/~fisher/lcfilter/>. Última consulta: Febrero 2015.
- [10] Circuit Sage. Filter Design and Analysis. <http://www.circuitsage.com/filter/ladder.zip>. Última consulta: Febrero 2015.
- [11] B. Nauta. A CMOS Transconductance-C Filter Technique for Very High Frequencies. IEEE Journal of Solid State Circuits, Vol. 27, NO. 2, pp. 142-153, February 1992.
- [12] Enara Ortega García. Diseño de un modulador sigma-delta en tiempo continuo para un PLL N-fraccional en tecnología UMC 90nm. Universidad de Las Palmas de Gran Canaria, Noviembre 2012.

- [13] S. Mattisson P. Andreani and B. Essink. A CMOS gm-C Polyphase Filter with High Image Rejection. In Proc. Custom Integrated Circuit Conference 2001.
- [14] E. Sánchez-Sinencio and J. Silva-Martinez. CMOS transconductance amplifiers architectures and active filters: a tutorial. IEEE Proc.-Circuits Devices Syst., Vol. 147, No. 1, February 2000.
- [15] Ramón González-Carvajal Carlos Muñiz-Montero and Alejandro Díaz-Sánchez. A Nauta's transconductor with continuous-time offset compensation. Conference: XIV IBERCHIP Workshop, At Puebla, Mexico, Jan. 2008.
- [16] Paul G. A. Jespers. The gm/ID methodology, a sizing tool for low-voltage analog CMOS Circuits. Springer, 2010.
- [17] Wang Haiyong Liu Wiyang, Chen Jingjing and Wu Nanjian. A low power 2.4 GHz traceiver for Zigbee applications. Journal of Semiconductors, Vol.34, No. 8, August 2013.
- [18] Sergio Mateos Angulo. Diseño de un cabezal de recepción para el estándar IEEE 802.15.4 en tecnología CMOS 0.18 μm . Universidad de Las Palmas de Gran Canaria, Julio 2015.
- [19] Sayers T Guthrie B, Hughes J. A CMOS gyrator low-IF filter for a dual-mode Bluetooth/Zigbee traceiver. IEEE J Solid-State Circuits, Vol. 40, No. 9, 2005.
- [20] T.K. Nguyen et al. A Low-Power RF Direct-Conversion Receiver/Transmitter for 2.4 GHz Band IEEE 802.15.4 Standard in 0.18 μm CMOS Technology. <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4020478>. 2006. Última consulta: Abril 2016.
- [21] A. Balankutty, S. A. Yu, Y. Feng and P. R. Kinget. 0.6-V Zero-IF/Low-IF Receiver With Integrated Fractional-N Synthesizer for 2.4-GHz ISM-Band Applications. IEEE Transactions on Microwaves Theory and Techniques, Vol. 55, No. 4, 2007.

Parte III

Presupuesto

Presupuesto

Este capítulo contiene el presupuesto que recoge los gastos generados por el presente Trabajo Fin de Grado. Dicho presupuesto se divide en las siguientes partes:

- Trabajo tarifado por tiempo empleado.
- Amortización del inmovilizado material.
 - Amortización del material hardware.
 - Amortización del material software.
- Redacción de la documentación.
- Derechos de visado del COITT.
- Gastos de tramitación y envío.

Una vez analizados cada uno de los criterios establecidos, se aplicarán los impuestos vigentes y se procederá a la obtención del coste total del presente TFG.

P.1. Trabajo tarifado por tiempo empleado

Este concepto contabiliza los gastos que corresponden a la mano de obra, según el salario correspondiente a la hora de trabajo de un graduado en ingeniería de telecomunicaciones. Se propone utilizar la siguiente fórmula:

$$H = 14,48 \times H_n + 20,27 \times H_e \quad \text{€} \quad (\text{P.1})$$

donde:

- H son los honorarios totales por el tiempo dedicado.
- H_n son las horas normales trabajadas dentro de la jornada laboral.
- H_e son las horas especiales trabajadas.

Se estima que para la realización del presente TFG se ha invertido un total de 300 horas, y que todas ellas se han realizado dentro del horario normal, por lo que el número de horas especiales es cero.

Teniendo en cuenta estos datos, el coste total de honorarios asciende a:

$$H = 14,48 \times 300 + 20,27 \times 0 = 4.344,00 \text{ €} \quad (\text{P.2})$$

El trabajo tarifado por tiempo empleado asciende a la cantidad de *cuatro mil trescientos cuarenta y cuatro euros*.

P.2. Amortización del inmovilizado material

En el inmovilizado material se consideran tanto los recursos hardware como software empleados para la realización de este TFG.

Se estipula el coste de amortización para un periodo de 3 años utilizando un sistema de amortización lineal, en el que se supone que el inmovilizado material se deprecia de forma constante a lo largo de su vida útil. La cuota de amortización anual se calcula haciendo uso de (P.3)

$$\text{Cuota anual} = \frac{\text{Valor de adquisición} - \text{Valor residual}}{\text{Número de años de vida útil}} \quad (\text{P.3})$$

donde el valor residual es el valor teórico que se supone que tendrá el elemento en cuestión después de su vida útil.

P.2.1. Amortización del material hardware

Dado que la duración de este TFG es de 4 meses y es inferior al periodo de 3 años estipulado para el coste de amortización, los costes serán los derivados de los primeros 4 meses.

En la tabla P.1 se muestra el hardware necesario para la realización del trabajo, indicando para cada elemento su valor de adquisición, valor residual y coste de amortización, teniendo en cuenta un tiempo de uso de 4 meses.

Elemento	Valor de adquisición	Valor residual	Coste de la amortización
Ordenador portátil Lenovo Z50-70 15.6 "	600,00 €	180,00 €	46,67 €
Ordenador de sobremesa Acer Aspire X1430	350,00 €	105,00 €	27,22 €
Total	950,00 €	285,00 €	73.89 €

Tabla P.1: Precios y costes de amortización del hardware.

El coste total del material hardware asciende a *setenta y tres euros con ochenta y nueve céntimos*.

P.2.2. Amortización del material software

Para el cálculo de los costes de amortización del material software se considerarán, al igual que con el material hardware, los costes derivados de los primeros 4 meses.

La tabla P.2 muestra los elementos software necesarios para la realización del trabajo, así como su valor de adquisición, valor residual y coste de amortización.

Elemento	Valor de adquisición	Valor residual	Coste de la amortización
Sistema Operativo Windows 7 Enterprise	0,00 €	0,00 €	0,00 €
Licencia anual de ADS 2009	1722,23 €	0,00 €	574,08 €
Texmaker v4.2	0,00 €	0,00 €	0,00 €
LibreOffice v4.3.1	0,00 €	0,00 €	0,00 €
Inkscape v0.47 v4.3.1	0,00 €	0,00 €	0,00 €
Microsoft Office 2013	0,00 €	0,00 €	0,00 €
Total	1.722,23 €	0,00 €	574,08 €

Tabla P.2: Precios y costes de amortización del software.

Por tanto, el coste total del material software asciende a la cantidad de *quinientos setenta y cuatro euros con ocho céntimos*.

P.3. Redacción del trabajo

Se utiliza (P.4) para determinar el coste asociado a la redacción de la memoria del trabajo.

$$R = 0,05 \times P \quad (\text{P.4})$$

donde:

- R son los honorarios por la redacción del trabajo.
- P es el presupuesto.

El valor del presupuesto P se calcula sumando los costes de las secciones anteriores correspondientes al trabajo tarifado por tiempo empleado y a la amortización del inmovilizado material, tanto hardware como software. Esta suma de los costes se muestra en la tabla P.3.

Dado este total, el coste derivado de la redacción del Trabajo Fin de Grado es de:

$$R = 0,07 \times 4.991,97 = 349,44 \text{ €} \quad (\text{P.5})$$

El coste de la redacción del trabajo asciende a *trescientos cuarenta y nueve euros con cuarenta y cuatro céntimos*.

Concepto	Coste
Trabajo tarifado por tiempo empleado	4344,00 €
Amortización del material hardware	73,89 €
Amortización del material software	574,08 €
Total (P)	4.991,97 €

Tabla P.3: Presupuesto incluyendo trabajo tarifado y amortización del inmovilizado material.

P.4. Derechos de visado del COITT

El COITT establece que para proyectos técnicos de carácter general, los derechos de visado en el año 2014 se calculan en base a (P.6).

$$V = 0,0035 \times P \times C \quad (\text{P.6})$$

donde:

- V es el coste de visado del trabajo.
- P es el presupuesto del proyecto.
- C es el coeficiente reductor en función del presupuesto.

El valor del presupuesto P se halla sumando los costes de las secciones anteriores correspondientes al trabajo tarifado por tiempo empleado, a la amortización del inmovilizado material, tanto hardware como software, y a la redacción del documento. Esta suma se muestra en la Tabla P.4. El coeficiente C para proyectos de presupuesto inferior a 30.050,00 € es de 1.

Concepto	Coste
Trabajo tarifado por tiempo empleado	4.344,00 €
Amortización del material hardware	73,89 €
Amortización del material software	574,08 €
Redacción del trabajo	349,44 €
Total (P)	5.341,41 €

Tabla P.4: Presupuesto incluyendo trabajo tarifado, amortización y redacción del trabajo.

Así, aplicando (P.6) con los datos de la tabla P.4 y el coeficiente especificado se obtiene:

$$V = 0,0035 \times 5.341,41 \times 1 = 18,69 \text{ €} \quad (\text{P.7})$$

Los costes por derechos de visado del presupuesto ascienden a *dieciocho euros con sesenta y nueve céntimos*.

P.5. Gastos de tramitación y envío

Los gastos de tramitación y envío están estipulados en *seis euros* (6,00 €) por cada documento visado de forma telemática.

P.6. Material fungible

Además de los recursos hardware y software, en este trabajo se han empleado otros materiales, como los folios y el tóner de la impresora entre otros, que quedan englobados como material fungible. En la tabla P.5 se muestran los costes derivados de estos recursos.

Concepto	Coste
Folios	10,00 €
Tóner de la impresora	30,00 €
Encuadernación	4,00 €
Tres CDs	6,00 €
Total (P)	50,00 €

Tabla P.5: Costes de material fungible

Los costes de material fungible ascienden a *cincuenta euros*.

P.7. Aplicación de impuestos y coste total

La realización del presente TFG está gravada por el Impuesto General Indirecto Canario, I.G.I.C., en un siete por ciento (7%). En la tabla P.6 se muestra el presupuesto final con los impuestos aplicados.

Concepto	Coste
Trabajo tarifado por tiempo empleado	4344,00 €
Amortización del material hardware	73,89 €
Amortización del material software	574,08 €
Redacción del trabajo	349,44 €
Derechos de visado del COITT	18,69 €
Gastos de tramitación y envío	6,00 €
Costes de material fungible	50,00 €
Total (Sin IGIC)	5.416,10 €
IGIC (7%)	379,13 €
Total	5.795,23 €

Tabla P.6: Presupuesto total del Trabajo Fin de Grado.

El presupuesto total del trabajo “*Diseño de un Filtro Polifásico para un Receptor IEEE 802.15.4 en Tecnología CMOS 0.18 μ m*” asciende a *cinco mil setecientos noventa y cinco euros con veintitrés céntimos*.

El ingeniero proyectista

Fdo: D. Daniel Mayor Duarte
En Las Palmas de Gran Canaria a 8 de Junio de 2016

Parte IV

Anexo 1

Apéndice A

***Setups* de simulación**

Parte V

Anexo 2

Apéndice A

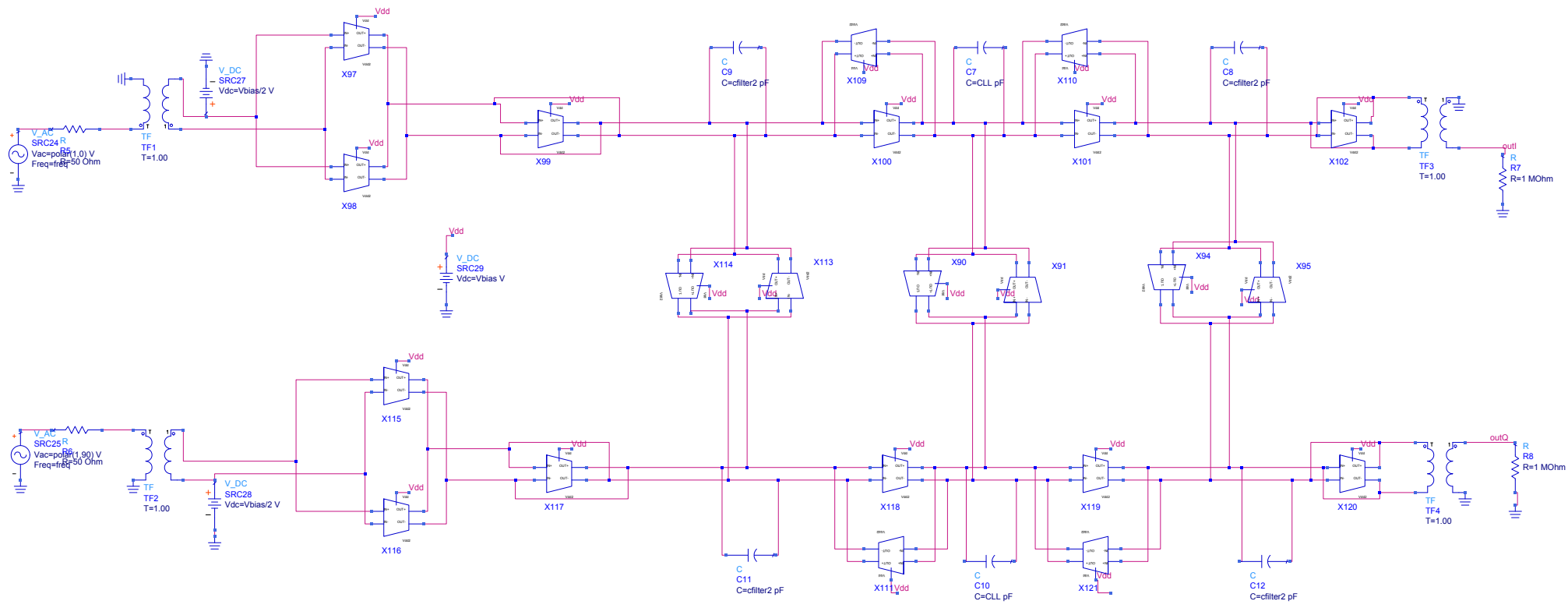
Polinomios de las distintas aproximaciones de filtros

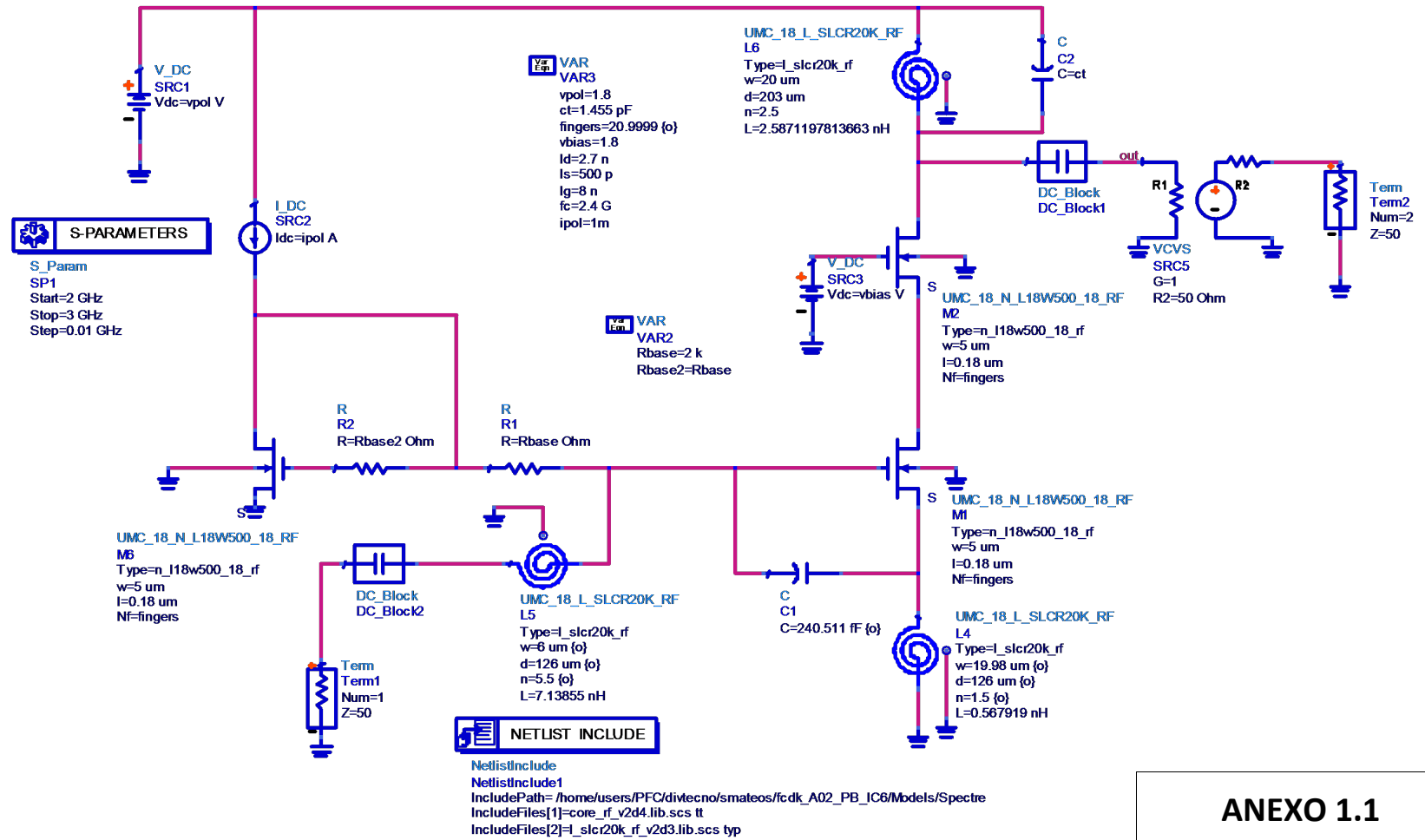
Parte VI

Anexo 3

Apéndice A

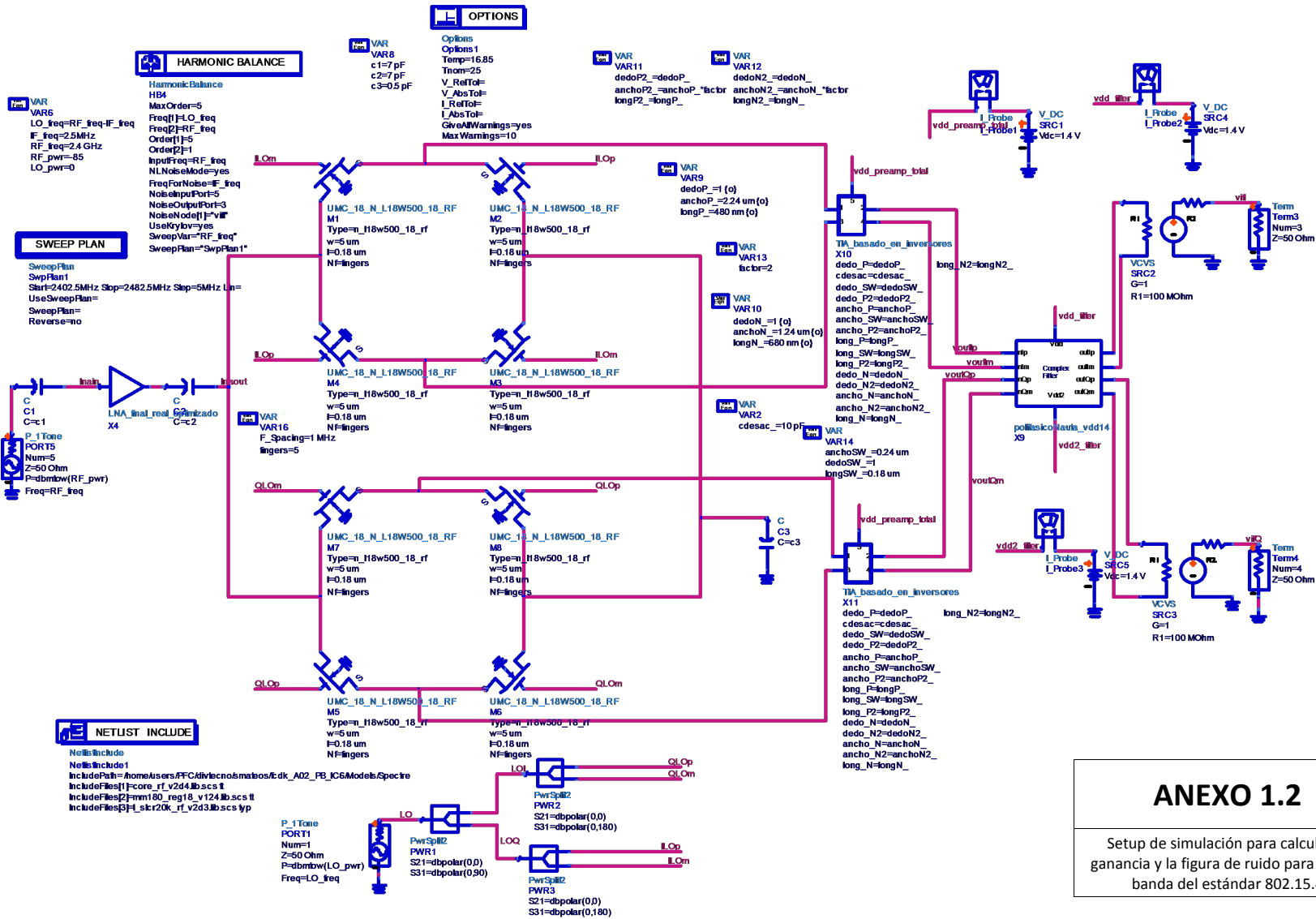
Paper





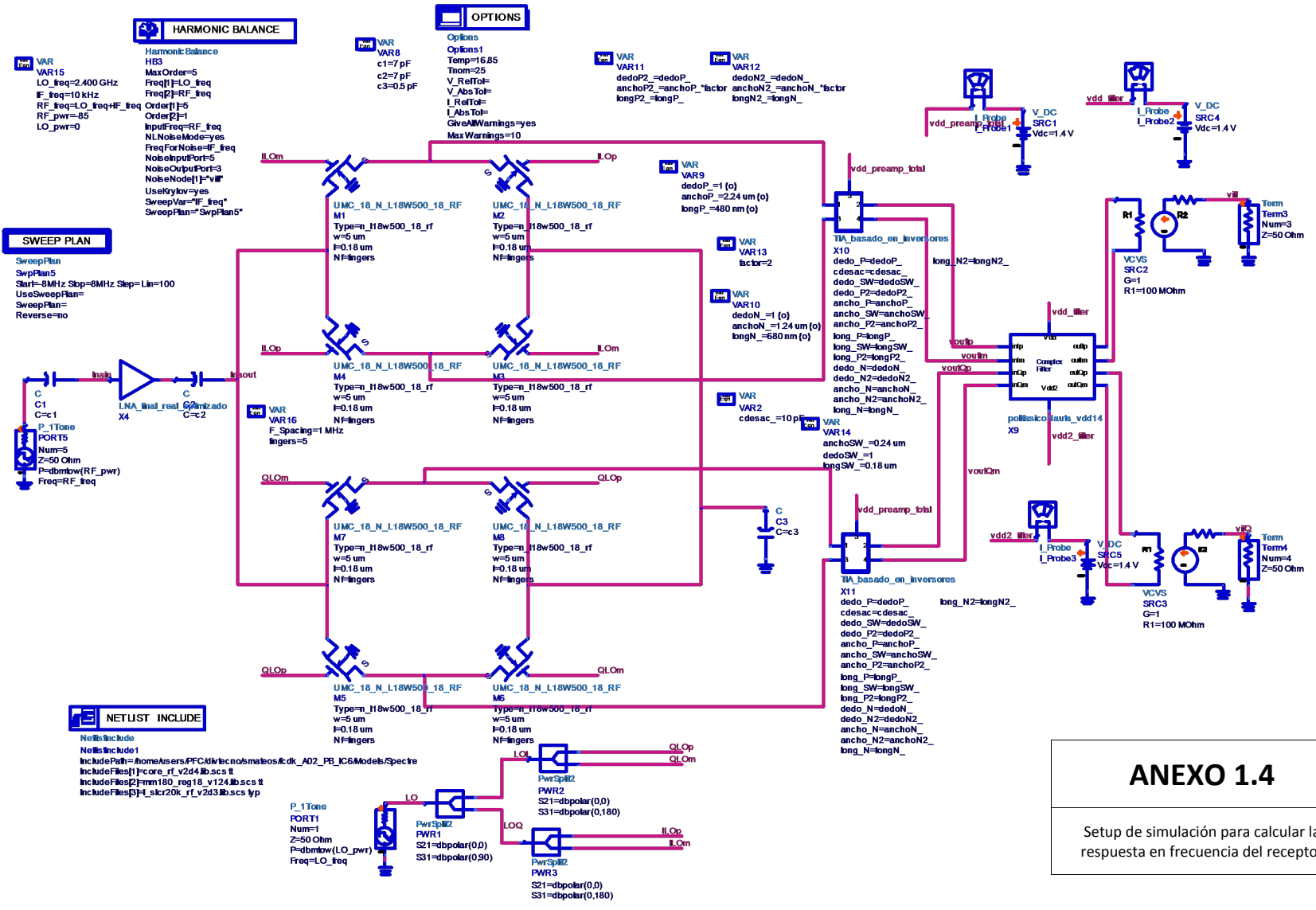
ANEXO 1.1

Setup de simulación para calcular la adaptación de entrada.



ANEXO 1.2

Setup de simulación para calcular la ganancia y la figura de ruido para toda la banda del estándar 802.15.4



HARMONIC BALANCE

Harmonic Balance
 HB3
 MaxOrder=5
 Freq[1]=LO_freq
 Freq[2]=RF_freq
 Order[1]=5
 Order[2]=1
 InputFreq=RF_freq
 NLNoiseMode=yes
 FreqForNoise=RF_freq
 NoiseInputPort=5
 NoiseOutputPort=3
 NoiseNode[1]="v1"
 UseKrylov=yes
 SweepVar="RF_freq"
 SweepPlan="SwpPlan5"

OPTIONS

Options
 Options1
 Temp=16.85
 Tnom=25
 V_ReToI=
 V_AbsToI=
 I_ReToI=
 I_AbsToI=
 GiveAllWarnings=yes
 MaxWarnings=10

SWEEP PLAN

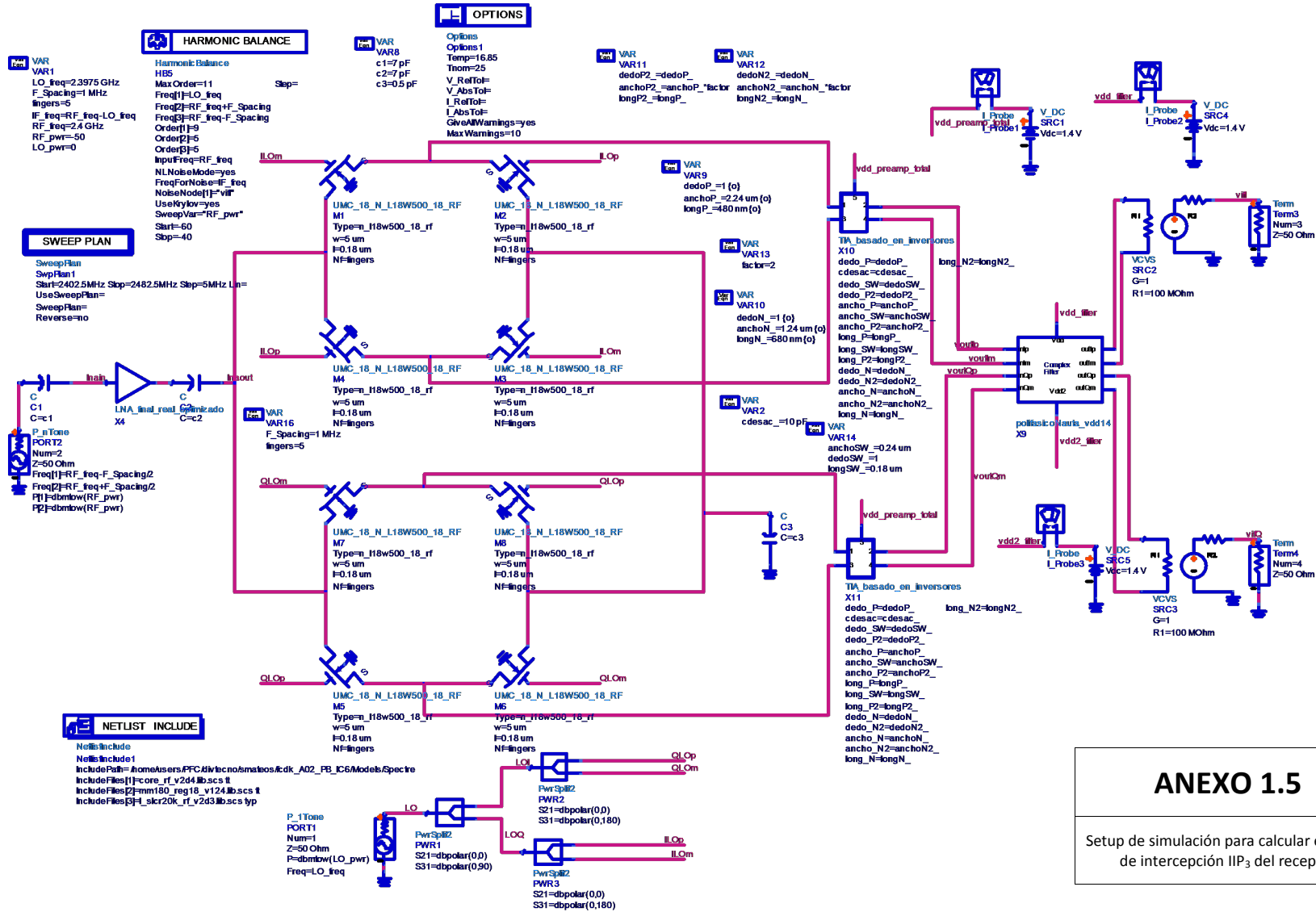
SweepPlan
 SwpPlan5
 Start=8MHz Sbp=8MHz Slap=Lin=100
 UseSweepPlan=
 SweepPlan=
 Reverse=no

NETLIST INCLUDE

NetlistInclude
 NetlistInclude1
 IncludePath=home\Users\FFC\div\tecnos\matos\c\dk_A02_PB_IC6Models\Spectre
 IncludeFiles[1]=core_rf_v2d4.lib.scs.tl
 IncludeFiles[2]=mm180_reg18_v124.lib.scs.tl
 IncludeFiles[3]=t_skr20k_rf_v2d3.lib.scs.tl

ANEXO 1.4

Setup de simulación para calcular la respuesta en frecuencia del receptor



ANEXO 1.5

Setup de simulación para calcular el punto de intercepción IIP₃ del receptor

Tabla A.1

Polinomio de Butterworth, de forma ampliada y descompuesta en factores, su frecuencia de corte es igual a la unidad.

<i>n</i>	<i>Polinomio de Butterworth</i>
1	$s + 1$
2	$s^2 + 1.4142s + 1$
3	$s^3 + 2s^2 + 2s + 1 = (s+1)(s-2+s+1)$
4	$s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1 = (s^2 + 0.765s + 1)(s^2 + 1.848s + 1)$
5	$s^5 + 3.2361s^4 + 5.2361s^3 + 5.2361s^2 + 3.2361s + 1 = (s + 1)(s^2 + 0.618s + 1)(s^2 + 1.618s + 1)$
6	$s^6 + 3.8637s^5 + 7.4641s^4 + 9.1416s^3 + 7.4641s^2 + 3.8637s + 1 = (s^2 + 0.5176s + 1)(s^2 + 1.4142s + 1)(s^2 + 1.9318s + 1)$
7	$s^7 + 4.4940s^6 + 10.0978s^5 + 14.5918s^4 + 14.5918s^3 + 10.0978s^2 + 4.4940s + 1 = (s + 1)(s^2 + 0.4450s + 1)(s^2 + 1.247s + 1)(s^2 + 1.802s + 1)$
8	$s^8 + 5.1258s^7 + 13.1317s^6 + 21.8462s^5 + 25.6884s^4 + 21.8462s^3 + 13.1371s^2 + 5.1258s = (s^2 + 0.3986s + 1)(s^2 + 1.111s + 1)(s^2 + 1.6630s + 1)(s^2 + 1.9622s + 1)$
9	$s^9 + 5.7588s^8 + 16.5817s^7 + 31.1634s^6 + 41.9864s^5 + 41.9864s^4 + 31.1634s^3 + 16.5817s^2 + 5.7588s + 1 = (s + 1)(s^2 + 0.3474s + 1)(s^2 + s + 1)(s^2 + 1.532s + 1)(s^2 + 1.8794s + 1)$
10	$s^{10} + 6.3925s^9 + 20.4317s^8 + 42.8021s^7 + 64.8824s^6 + 74.2334s^5 + 64.8824s^4 + 42.8021s^3 + 20.4317s^2 + 6.3925s + 1 = (s^2 + 0.3128s + 1)(s^2 + 0.908s + 1)(s^2 + 1.4142s + 1)(s^2 + 1.782s + 1)(s^2 + 1.9754s + 1)$

Tabla A.2

Polinomio del denominador de forma ampliada y descompuesta en factores para los filtros Chebyshev de orden impar.

<i>n</i>	Polinomios
$A_{max} = 0.1dB (\epsilon = 0.15262)$	
1	$s + 6.55220$
3	$s^3 + 1.93881s^2 + 2.62950s + 1.63805 = (s^2 + 0.96941s + 1.68975)(s + 0.96941)$
5	$s^5 + 1.74396s^4 + 2.77070s^3 + 2.39696s^2 + 1.43446s + 0.40951 = (s^2 + 0.33307s + 1.19494)(s^2 + 0.87198s + 0.63592)(s + 0.53891)$
7	$s^7 + 1.69322s^6 + 3.18350s^5 + 3.16925s^4 + 2.70514s^3 + 1.48293s^2 + 0.56179s + 0.10238 = (s^2 + 0.16768s + 1.09245)(s^2 + 0.46983s + 0.7322)(s^2 + 0.67893s + 0.33022)(s + 0.37678)$
9	$s^9 + 1.67270s^8 + 3.64896s^7 + 3.936385s^6 + 4.19151s^5 + 2.93387s^4 + 1.735412s^3 + 0.59421s^2 + 0.19176s + 0.025595 = (s^2 + 0.10088s + 1.05421)(s^2 + 0.29046s + 0.83437)(s^2 + 0.44501s + 0.49754)(s^2 + 0.5358s + 0.20135)(s + 0.29046)$
$A_{max} = 0.5dB (\epsilon = 0.34931)$	
1	$s + 2.86278$
3	$s^3 + 1.25291s^2 + 1.53490s + 0.71569 = (s^2 + 0.62646s + 1.14245)(s + 0.62646)$
5	$s^5 + 1.17249s^4 + 1.93738s^3 + 1.30958s^2 + 0.75252s + 0.17892 = (s^2 + 0.22393s + 1.03578)(s^2 + 0.58625s + 0.47577s + 0.36232)$
7	$s^7 + 1.15122s^6 + 2.41265s^5 + 1.86941s^4 + 1.64790s^3 + 0.75565s^2 + 0.28207s + 0.04473 = (s^2 + 0.11401s + 1.01611)(s^2 + 0.31944s + 0.67688)(s^2 + 0.46160s + 0.25388)(s + 0.25617)$
9	$s^9 + 1.14257s^8 + 2.90273s^7 + 2.42933s^6 + 2.78150s^5 + 1.61139s^4 + 0.98362s^3 + 0.34082s^2 + 0.09412s + 0.01118 = (s^2 + 0.06891s + 1.00921)(s^2 + 0.19841s + 0.78937)(s^2 + 0.30398s + 0.45254)(s^2 + 0.37678s + 0.15634)(s + 0.19841)$
$A_{max} = 1dB (\epsilon = 0.50886)$	
1	$s + 1.96523$
3	$s^3 + 0.73782s^2 + 1.02219s + 0.32689 = (s^2 + 0.36891s + 0.88510)(s + 0.36891)$
5	$s^5 + 0.70646s^4 + 1.49954s^3 + 0.69348s^2 + 0.45935s + 0.08172 = (s^2 + 0.13492s + 0.95217)(s^2 + 0.35323s + 0.39315)(s + 0.21831)$
7	$s^7 + 0.69809s^6 + 1.99367s^5 + 1.03955s^4 + 1.14460s^3 + 0.38264s^2 + 0.16613s + 0.02043 = (s^2 + 0.06913s + 0.97452)(s^2 + 0.1937s + 0.63539)(s^2 + 0.27991s + 0.21239)(s + 0.15534)$
9	$s^9 + 0.69468s^8 + 2.49129s^7 + 1.38375s^6 + 2.07675s^5 + 0.85687s^4 + 0.64447s^3 + 0.16845s^2 + 0.05438s + 0.00511 = (s^2 + 0.04189s + 0.98440)(s^2 + 0.0.12063s + 0.76455)(s^2 + 0.18482s + 0.42773)(s^2 + 0.22671s + 0.13153)(s + 0.12063)$

n

Polinomios

$$A_{max} = 2dB (\epsilon = 0.76478)$$

1	$s + 1.30756$
3	$s^3 + 0.73782s^2 + 1.02219s + 0.32689 = (s^2 + 0.36991s + 0.88610)(s + 0.36891)$
5	$s^5 + 0.7064s^4 + 1.49954s^3 + 0.69348s^2 + 0.45935s + 0.08172 = (s^2 + 0.13492s + 0.95217)(s^2 + 0.35323s + 0.39315)(s + 0.21831)$
7	$s^7 + 0.69809s^6 + 1.99367s^5 + 1.03955s^4 + 1.14460s^3 + 0.38264s^2 + 0.16613s + 0.02024 = (s^2 + 0.06913s + 0.97462)(s^2 + 0.19371s + 0.63539)(s^2 + 0.27991s + 0.21239)(s + 0.15534)$
9	$s^9 + 0.69468s^8 + 2.49129s^7 + 1.38375s^6 + 2.07675s^5 + 0.85687s^4 + 0.64447s^3 + 0.16845s^2 + 0.0538s + 0.00511 = (s^2 + 0.04189s + 0.98440)(s^2 + 0.12063s + 0.76455)(s^2 + 0.18482s + 0.42773)(s^2 + 0.022671s + 0.13153)(s + 0.12063)$

$$A_{max} = 3dB (\epsilon = 0.99763)$$

1	$s + 1.00238$
3	$s^3 + 0.59724s^2 + 0.92835s + 0.25059 = (s^2 + 0.29862s + 0.83917)(s + 0.29862)$
5	$s^5 + 0.57450s^4 + 1.41503s^3 + 0.5489s^2 + 0.40797s + 0.06265 = (s^2 + 0.10972s + 0.93603)(s^2 + 0.28725s + 0.37701)(s + 0.17753)$
7	$s^7 + 0.56842s^6 + 1.91155s^5 + 0.83144s^4 + 1.05185s^3 + 0.30002s^2 + 0.14615s + 0.01566 = (s^2 + 0.05629s + 0.96648)(s^2 + 0.15773s + 0.62726)(s^2 + 0.22792s + 0.20425)(s + 0.12649)$
9	$s^9 + 0.56594s^8 + 2.41014s^7 + 1.11232s^6 + 1.94386s^5 + 0.67893s^4 + 0.58351s^3 + 0.13139s^2 + 0.04759s + 0.00392 = (s^2 + 0.03413s + 0.97950)(s^2 + 0.09927s + 0.75966)(s^2 + 0.15057s + 0.42283)(s^2 + 0.18470s + 0.12664)(s + 0.09827)$

Tabla A.3

Funciones de aproximación del filtro elíptico para $A_{\text{máx}} = 0.5$ dB.

n	A_{min}	Numerator constant K	Numerator of $F(s)$	Denominator of $F(s)$
<i>(a) $\Omega_s = 1.5$</i>				
2	8.3	0.38540	$s^2 + 3.92705$	$s^2 + 1.03153s + 1.60319$
3	21.9	0.31410	$s^2 + 2.80601$	$(s^2 + 0.45286s + 1.14917)(s + 0.755952)$
4	36.3	0.015397	$(s^2 + 2.53555)(s^2 + 12.09931)$	$(s^2 + 0.25496s + 1.06044)(s^2 + 0.9001s + 0.47183)$
5	50.6	0.019197	$(s^2 + 2.42551)(s^2 + 5.43764)$	$(s^2 + 0.16346s + 1.03189)(s^2 + 0.57023s + 0.57601)(s + 0.42597)$
<i>(b) $\Omega_s = 2.0$</i>				
2	13.9	0.20133	$s^2 + 7.4641$	$s^2 + 1.24504s + 1.59179$
3	31.2	0.15424	$s^2 + 5.15321$	$(s^2 + 0.53787s + 1.14849)(s + 0.69212)$
4	48.6	0.0036987	$(s^2 + 4.59326s + 24.22720)$	$(s^2 + 0.30116s + 1.06258)(s^2 + 0.88456s + 0.41032)$
5	66.1	0.0046205	$(s^2 + 4.36495s + 10.56773)$	$(s^2 + 0.19255s + 1.03402)(s^2 + 0.58054s + 0.52500)(s + 0.392612)$
<i>(c) $\Omega_s = 3.0$</i>				
2	21.5	0.083974	$s^2 + 17.48528$	$s^2 + 1.35715s + 1.55532$
3	42.8	0.063211	$s^2 + 11.82781$	$(s^2 + 0.58942s + 1.14559)(s + 0.65263)$
4	64.1	0.00062046	$(s^2 + 10.4554)(s^2 + 58.471)$	$(s^2 + 0.32979s + 1.063281)(s^2 + 0.86258s + 0.37787)$
5	85.5	0.00077547	$(s^2 + 9.8955)(s^2 + 25.0769)$	$(s^2 + 0.21066s + 1.0351)(s^2 + 0.58441s + 0.496388)(s + 0.37452)$

A Low-Power Fully Integrated CMOS RF Receiver for 2.4-GHz-band IEEE 802.15.4 Standard

S. Mateos-Angulo, D. Mayor-Duarte, S.L. Khemchandani and J. del Pino
Institute for Applied Microelectronics (IUMA), Departamento de Ingeniería Electrónica y Automática
Universidad de Las Palmas de Gran Canaria
Las Palmas de Gran Canaria, Spain

Abstract—This paper presents a low power 2.4 GHz receiver front-end for 2.4-GHz-band IEEE 802.15.4 standard in 0.18 μm CMOS technology. This receiver adopts a low-IF architecture and comprises a variable gain single-ended low-noise amplifier (LNA), a quadrature passive mixer, a variable gain transimpedance amplifier (TIA) and a complex filter for image rejection. The receiver front-end achieves 42 dB voltage conversion gain, 10.3 dB noise figure (NF), 28 dBc image rejection and -5 dBm input third-order intercept point (IIP3). It only consumes 5.5 mW.

Index terms: RF front end, CMOS RFIC, IEEE 802.15.4 receiver, low-noise amplifier (LNA), passive quadrature mixer, complex filter.

I. INTRODUCTION

The last decade has seen the rise of CMOS as the choice technology in consumer-based wireless applications. Full system integration continues to be a topic of interest in this research field in order to minimize both the cost and the form-factor of wireless transceivers. In the interests of longer battery life, ultra-low power design has recently become a hot topic for applications such as wireless personal area networks (WPAN), and wireless sensor nodes. The IEEE 802.15.4 standard has been specifically designed to cater to this demand. This standard operates in the 868 MHz/915 MHz/2.4 GHz Industrial, Scientific and Medical (ISM) bands with a data rate varying from 20 to 250 kb/s depending on the operating frequency band. This paper describes the design and implementation of a low-power fully integrated CMOS RF receiver for 2.4-GHz-band IEEE 802.15.4 standard. The receiver architecture is discussed in Section II. The RF receiver circuit designs are explained in Section III. Section IV summarizes the experimental results of the implemented receiver and, finally, some conclusions are given in Section V.

II. RECEIVER ARCHITECTURE

Direct conversion architectures (Zero-IF and Low-IF) are known for their suitability for making radios in a single chip. Zero-IF receivers directly down-convert the RF input signal to baseband thus needing only a few components. However, some drawbacks appear: dc offset, $1/f$ noise, I/Q mismatch, even order distortion and local oscillator (LO) leakage. Alternatively, the low-IF architecture does not exhibit either a severe dc offset or $1/f$ noise but still possesses the drawback of a restricted image rejection which is carried out by a complex filter. The order of this filter depends on the blocking profile imposed to the receiver.

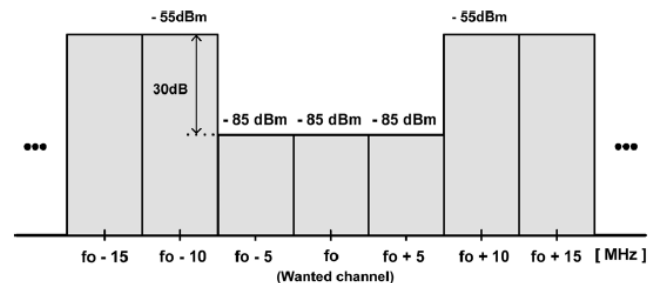


Figure 1. Blocking profile in the 2.4-GHz band for ZigBee radio.

Figure 1 shows the blocking profile in the 2.4-GHz band for the IEEE 802.15.4 standard. In this case, the interferers surrounding the desired signal are relatively weak compared with the environment of other radio technologies, (WLAN, GSM, WCDMA, etc.) and the specifications of the image rejection filter are very loose. As a consequence, a number of IEEE 802.15.4 receivers in the literature use a low-IF receiver architecture [1]-[4].

The proposed receiver architecture is shown in Figure 2. The RF input signal is amplified by a LNA and down-converted by a current-mode I/Q mixer. Then, the output current signal is converted to voltage by a transimpedance amplifier (TIA) and filtered by a complex filter to improve the image rejection performance and sensitivity.

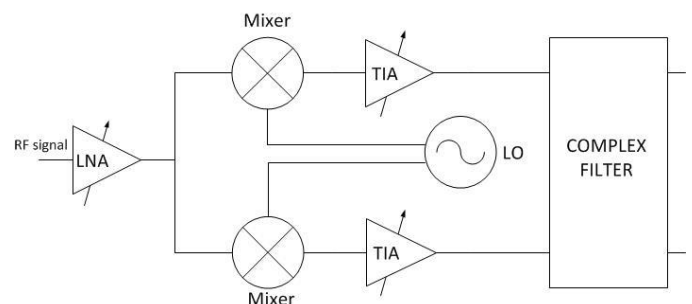


Figure 2. System architecture of the proposed receiver.

III. CIRCUITS DESIGNS

A. Low Noise Amplifier

The main goals of the LNA are low noise figure (NF), high gain to sufficiently reduce the NF contribution of the subsequent

stages, and high linearity to accommodate high input signal and strong interferences. In addition, the LNA should have a 50-Ω input impedance to match with the output impedance of the off-chip components such as RF bandpass filter or T/R switch. Figure 3 shows the schematic of the LNA. A single-ended topology has been chosen because it dissipates lower dc current than a differential one and the required input second-order intercept point (IIP2) performance of the IEEE 802.15.4 standard is not as high compared with other wireless communications standards [4].

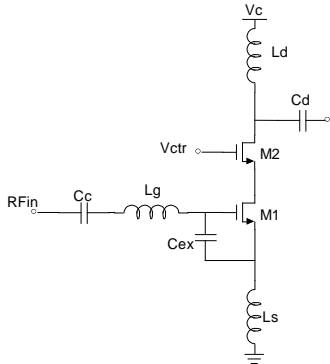


Figure 3. Schematic of the Low-Noise Amplifier.

As shown in Figure 3, an inductive degenerated cascode LNA topology is used. This topology is known to provide high gain, low noise and high input/output isolation. In order to achieve simultaneously low noise and input matching, the inductive degeneration technique is used. The addition of L_s generates a real part at the input impedance which reduces the discrepancy between the optimum noise impedance and the LNA input impedance. This is due to the fact that the optimum noise impedance has a real part while without degeneration there is no real part at the input impedance. However, under low power consumption the value needed of this inductance to obtain both noise and input matching is very large. This results in a minimum achievable noise figure of the LNA significantly higher than its NF_{min} . This can be solved by including the capacitor C_{ex} as it is shown in Figure 3. By adding this capacitance, one can use lower values of the inductance L_s to achieve simultaneous noise and input matching.

The input impedance of the LNA is given by:

$$Z_{in} = s \cdot (L_s + L_g) + \frac{1}{s \cdot C_t} + \frac{g_M \cdot L_s}{C_t} \quad (1)$$

where C_t is the total capacitance between the gate and the source of M1, i.e. $C_{gs} + C_{ex}$. From (1) it can be seen that by including the capacitor C_{ex} the imaginary part of the input impedance changes, allowing smaller values for L_s and L_g . This also reduces the parasitic resistance, thus improving the noise figure of the LNA.

In this design, the inductors L_s , L_g and L_d are implemented on-chip in order to reduce the off-chip components. This can be done because the noise figure required by the standard is relaxed.

In this topology, the gain control function is implemented by adjusting the bias voltage V_{ctr} .

B. Downconversion Mixer

Figure 4 shows the schematic of the downconversion mixer. A passive double-balanced mixer has been chosen because it dissipates no dc current, provides high linearity and reduces the LO leakage. Also, as no dc current flows through the transistors, the $1/f$ noise contribution from the mixers is minimized [5].

The output of the LNA is connected to one terminal of the differential input of the mixer via the coupling capacitor C_d , while the second input terminal of the mixer is connected to ac ground through the bypass capacitor C_{bp} . This approach maintains most of the advantages of the differential circuitry such as the second-order distortion and the LO leakage, with a negligible gain penalty [1].

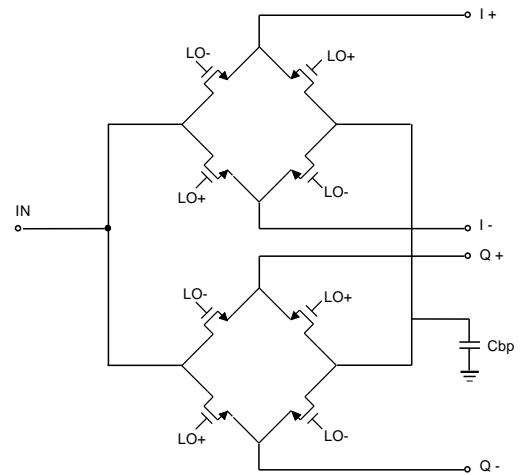


Figure 4. Schematic of the downconversion mixer.

There are two parameters that can be modified in this mixer to obtain the best possible performance: the device size and the LO signal characteristics. When low noise performance is desired, the width of the transistors should be large enough to provide a low on-resistance. Also, there is a tradeoff between the mixer noise performance and the gain of the LNA, which has to be considered when sizing the switches. The LNA has a load impedance which is a parallel resonance circuit that consists of a parasitic capacitance and an output inductor. In this case, the inductance must be decreased if the switch capacitance increases. This has to be done so that the resonance frequency doesn't change. However, this will decrease the gain of the LNA due to the lower load impedance. Also, the dc level of the LO signal will affect the mixer performance because it controls the switching performance.

C. Transimpedance Amplifier

The current signal from the mixer is converted to voltage by a TIA. As it can be seen in Figure 5, this amplifier consists of two inverters in parallel (Figure 6) and resistive feedback loops. In order to maintain common-mode voltage stability, the resistors R_1 and R_2 are used. These resistors produce an effective resistance for differential signals of $R_1 R_2 / (R_2 - R_1)$. The

elimination of the dc offsets produced by the mixer is carried out by a high pass filter formed by this effective resistance and the capacitor C. The increased value of this effective resistance allows the input blocking capacitor to be smaller and, as a consequence, both the noise and area are reduced. In (2) the voltage gain of the amplifier is shown.

$$A_v = \frac{V_{out}}{V_{in}} = 1 - (g_{MN} + g_{MP}) \frac{R_1 \cdot R_2}{(R_2 - R_1)} \quad (2)$$

As it can be seen, by adjusting the g_M of the inverters the voltage gain can be changed.

To allow the TIA to operate at high and low gain modes, the switches SW1 and SW2 are used in the inverters.

D. Balanced third-order complex filter

The IEEE 802.15.4 standard requires 0 dB rejection at the adjacent channel (5 MHz) and 30 dB rejection at the alternate channel (10 MHz). This can be accomplished by a Butterworth third order gm-C complex filter. The main advantage of this topology is that the inherent insertion loss of passive filters can be compensated by the transconductance of the input stage. Also, a good trade-off in terms of power, operating frequency and noise can be achieved [6][7].

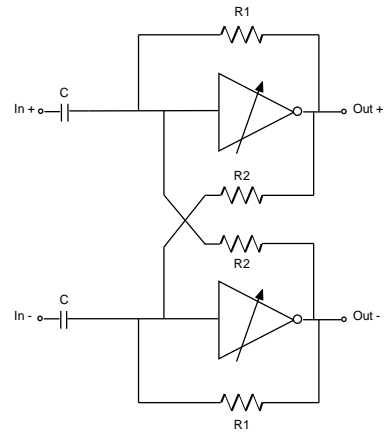


Figure 5. Schematic of the TIA.

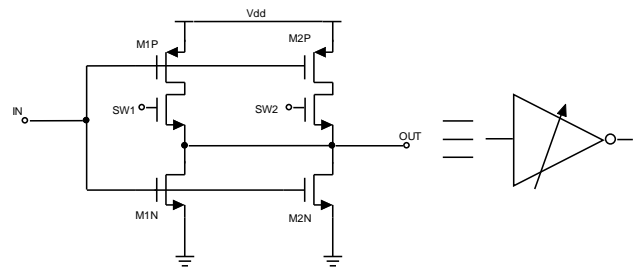


Figure 6. Inverter used in the TIA.

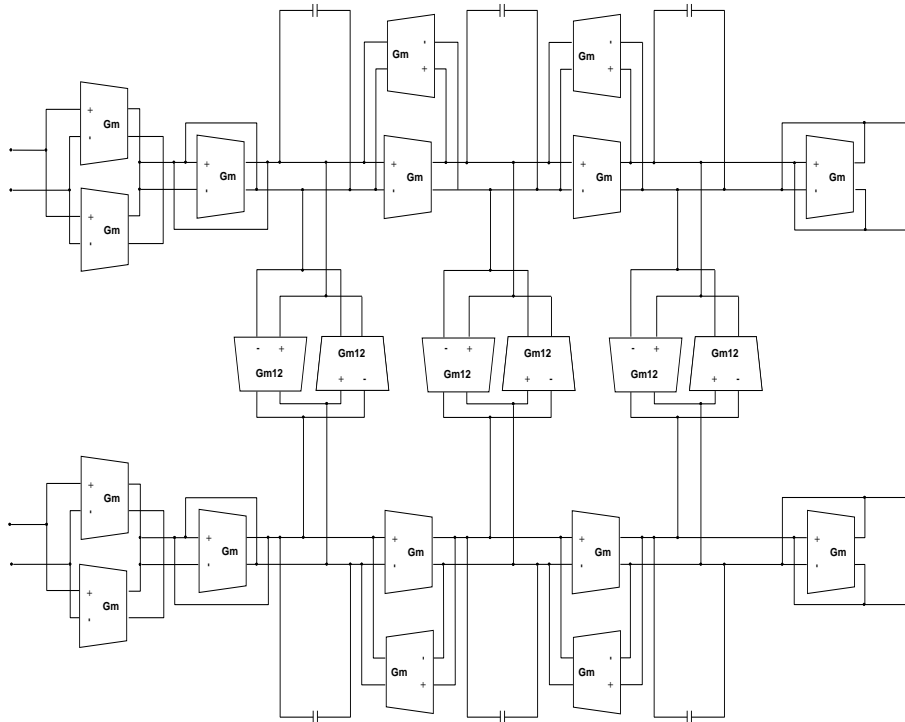


Figure 7. Schematic of the complex filter.

The topology of the complex filter is shown in Figure 7. It consists of two Butterworth third order gm-C low-pass filters for the I and Q paths and two crossing extra signal paths per integrator to transform the low-pass prototypes to their band-pass complex counterparts.

In order to reduce the power consumption, inverter based transconductors have been used in the I and Q paths (Figure 8.b). The main issue with this kind of transconductors is the difficulty of setting the dc levels. To maintain the output common mode voltage stability, Nautas' transconductors (Figure 8.a) have been used in the crossing signal paths that connects the I and Q branches [8]. In this type of transconductors, inverters Inv3, Inv4, Inv5 and Inv6 are used to maintain common-mode stability and enhance dc gain. Common-mode stability follows if the common-mode gain (A_{CM}) is less than unity. On the other hand, if the width of the transistors in Inv4 and Inv5 are designed slightly smaller than those of Inv3 and Inv6 the differential mode gain (A_{DM}) is boosted [9].

The frequency response of this filter is shown in Figure 9. As a consequence of both, dispersions in the process of fabrication and variations of the voltage power supply, this frequency response may suffer variations. These deviations can be compensated by controlling the voltage supply of the transconductors with a tuning circuit that controls the voltage supply of both the TIAs and the complex filter transconductors. For this reason those circuits have been designed to work with a 1.4 V voltage supply instead of 1.8 V, which is the voltage supply for the rest of the receiver. In the Nautas' transconductors the voltages V_{dd} and V_{dd}' are used for F-tuning and Q-tuning, respectively.

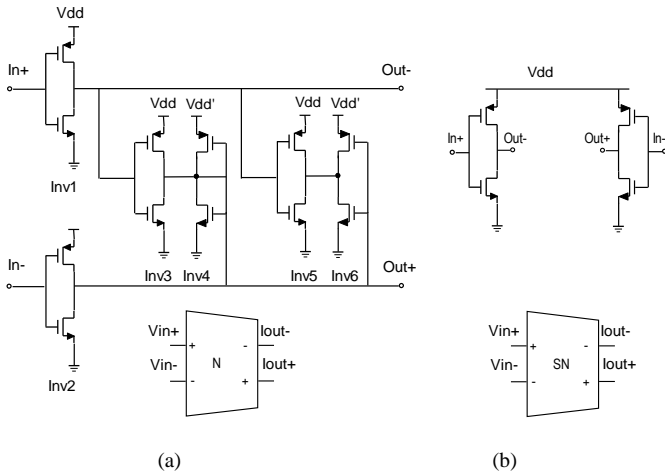


Figure 8. (a) Nauta's Transconductor (b) Simplified Nauta's transconductor.

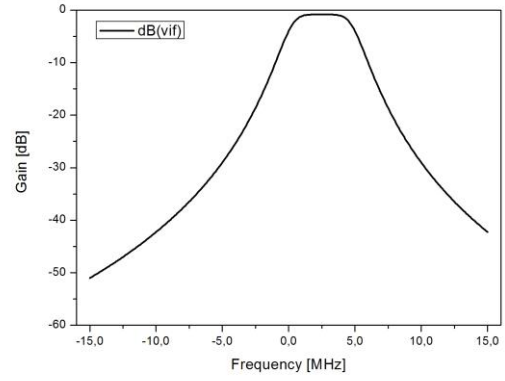


Figure 9. Complex filter frequency response

IV. SIMULATION RESULTS

The proposed receiver is implemented in a standard 0.18 μm CMOS technology and simulated using Advanced Design System (ADS) software. The total power consumption of the receiver is 5.5 mW – 2.39 mA at 1.8V for the LNA, 60 μA at 1.4 V for the mixer&TIA, and 0.8 mA at 1.4 V for the complex filter.

The input matching of the receiver is shown in Figure 10. It can be observed that for 2.4 GHz the input matching is below -10 dB.

The gain and NF for the entire IEEE 802.15.4 standard band are shown in Figure 11. The noise figure varies from 10.3 dB to 12 dB over the whole band while the gain is almost constant with a value around 42 dB.

The simulated value of the receiver's NF for one channel is shown in Figure 12. The simulation shows a constant value of 10.3 dB approximately, with a high rise at low frequencies due to the $1/f$ noise. On the other hand, Figure 13 shows the frequency response of the receiver. As can be seen, the maximum gain is over 42 dB and the image rejection of the adjacent channel is 28 dB.

The LNA has a maximum gain of 18 dB and a minimum gain of 4 dB. This is controlled by the LNA's control voltage V_{ctr} . As shown in Figure 14, as V_{ctr} increases, the gain also increases, while the NF decreases. In addition, the TIA has a high gain mode of 24 dB and a low gain mode of 1 dB. This is achieved thanks to the switches included in each inverter. In Table I, the total gain and NF of the receiver are shown depending on the gains of the LNA and the TIA. The total gain can be varied from 5 to 42 dB while the NF changes between 10.3 and 43 dB. This increase of the NF at low gains is acceptable because, as the input power increases, so does the tolerable NF. This can be seen in Figure 15, where the tolerable system NF of an IEEE 802.15.4 receiver versus the received signal power is shown [10]. According to the standard, the input signal ranges from a minimum value of -85 dBm (sensitivity) and a maximum value of -20 dBm, which imposes a maximum NF ranging from 15.5 to 78 dB.

Table I Receiver Gain and Noise Figure for different gain setups

LNA gain [dB]	TIA gain [dB]	Receiver Gain [dB]	Receiver NF [dB]
4	1	5	43
18	1	19	28
4	24	28	25
18	24	42	10.3

Finally, the simulated value of the third-order input intercept point (IIP₃) at high gain mode is shown in Figure 16. A -5 dBm IIP₃ is obtained when two tones at 500 kHz offset from the center of the designed channel are applied at the input.

Table II compares the presented receiver to previously reported IEEE 802.15.4 receivers. It shows that our results are in line with the state-of-the-art of low-power/low-cost front-end receivers.

V. CONCLUSIONS

A 802.15.4 receiver front-end for 2.4-GHz-band consuming a dc power of 5.5 mW is reported in 0.18- μ m CMOS. The receiver adopts a low-IF architecture and comprises a variable gain single-ended LNA, a quadrature passive mixer, a variable gain TIA and a complex filter for image rejection. The receiver shows 42 dB conversion gain with 37 dB gain variation, 10.3 dB NF, 28 dBc image rejection and -5 dBm input (IIP₃). The achieved performance exceeds the requirements of 802.15.4, yet performs favorably in terms of high level of integration and low power consumption.

ACKNOWLEDGMENT

This work is partially supported by the Spanish Ministry of Science and Innovation (TEC2011-28724-C03-02 and TEC2011-28357-C02-02).

REFERENCES

- [1] Liu Weiyang, Chen Jingjing, Wang Haiyong, and Wu Nanjian, "A low power 2.4 GHz transceiver for ZigBee applications," *Journal of Semiconductors*, vol.34, no.8, Aug. 2013.
- [2] Trung-Kien Nguyen, Vladimir Krizhanovskii, Jeongseon Lee, Seok-Kyun Han, Sang-Gug Lee, Nae-Soo Kim, and Cheol-Sig Pyo, "A Low-Power RF Direct-Conversion Receiver/Transmitter for 2.4-GHz-Band IEEE 802.15.4 Standard in 0.18- μ m CMOS Technology," *IEEE Transactions on Microwaves Theory and Techniques*, vol.54, no.12, Dec. 2006.
- [3] Ajay Balankutty, Shih-An Yu, Yiping Feng, and Peter R. Kinget, "0.6-V Zero-IF/Low-IF Receiver With Integrated Fractional-N Synthesizer for 2.4-GHz ISM-Band Applications," *IEEE Journal of Solid-State*, vol. 45, no. 3, Mar 2010.
- [4] Ilku Nam, Kyudon Choi, Joonhee Lee, Hyok-Kyu Cha, Bo-Ik Seo, Kuduck Kwon, and Kwyro Lee, "A 2.4-GHz Low-Power Low-IF Receiver and Direct-Conversion Transmitter in 0.18- μ m CMOS for IEEE 802.15.4 WPAN applications," *IEEE Transactions on Microwaves Theory and Techniques*, vol.55, no.4, Apr 2007.
- [5] Bao Kuan, Fan Xiangning, Li Wei, and Wang Zhigong, "A wideband current-commutating passive mixer for multi-standard receivers in a 0.18 μ m CMOS," *Journal of Semiconductors*, vol.34, no.1, Jan. 2013.
- [6] Brian Guthrie, John Hughes, Tony Sayers, and Adrian Spencer, "A CMOS Gyrator Low-IF Filter for a Dual-Mode Bluetooth/ZigBee," *IEEE Journal of Solid-State Circuits*, vol.40, no. 9, Sep. 2005.
- [7] Trinidad Sánchez-Rodríguez, Ramón G. Carvajal, Sunil Lalchand Khemchandani, Javier Del Pino, Jaime Ramírez-Angulo, and Antonio López-Martín, "Low-Power Complex Filter for WLAN Applications," XXII Conference on Design of Circuits and Integrated Systems.

- [8] Bram Nauta, "A CMOS Transconductance-C Filter Technique for Very High Frequencies," *IEEE Journal of Solid-State Circuits*, vol.27, no.2, Feb 1992.
- [9] Carlos Muñoz-Montero, Ramón González-Carvajal, and Alejandro Díaz-Sánchez, "A Nauta's transconductor with continuous-time offset compensation," *Conference: XIV IBERCHIP Workshop*, At Puebla, Mexico, Jan. 2008.
- [10] Aaron V. Do, Chirn Chye Boon, Manh Anh Do, Kiata Seng Yeo, and Alper Cabuk, "An Energy-Aware CMOS Receiver Front end for Low-Power 2.4-GHz Applications," *IEEE Transactions on Circuits and Systems—I: Regular Papers*, vol. 57, no. 10, October 2010.

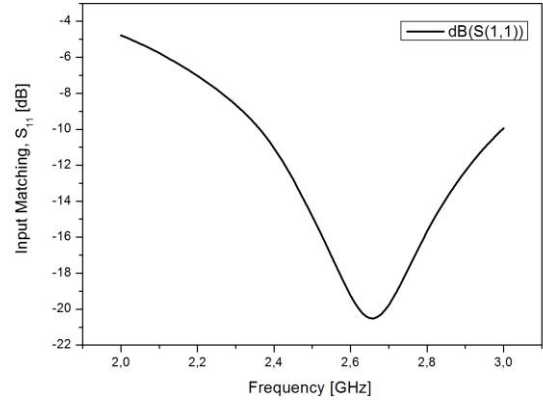


Figure 10. Input matching for the receiver

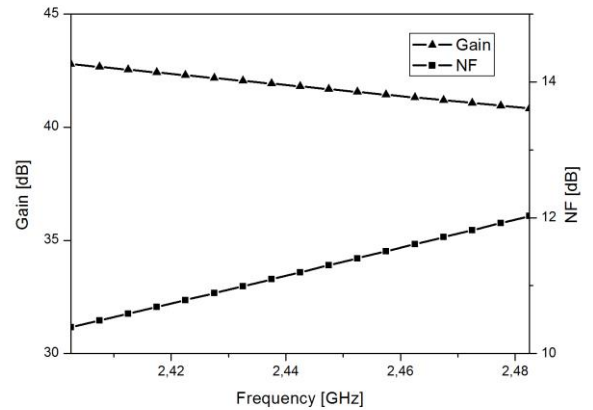


Figure 11. Simulated Gain and NF of the receiver over the entire ISM-band

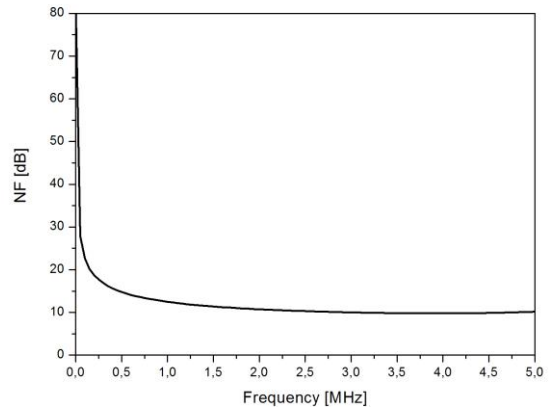


Figure 12. Simulated NF of the receiver

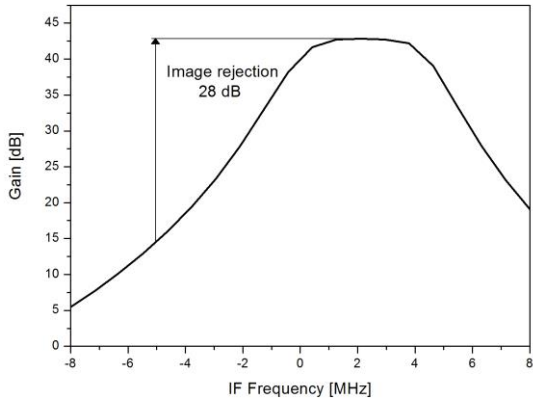


Figure 13. Simulated frequency response of the receiver

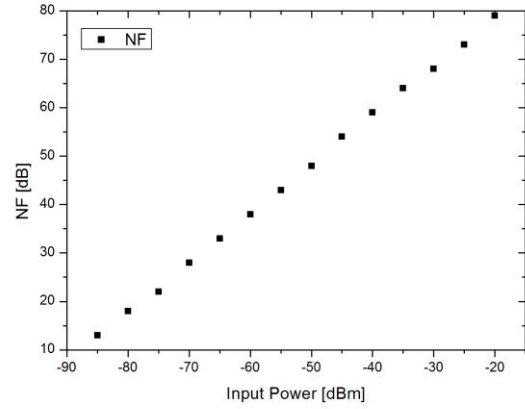


Figure 15. Tolerable NF versus receive input power for the IEEE 802.15.4 standard

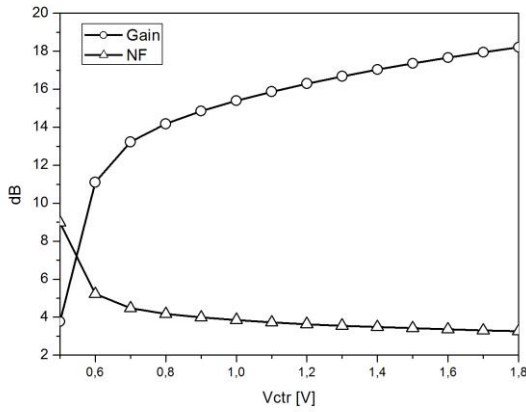


Figure 14. Simulated Gain and NF depending on V_{ctr}

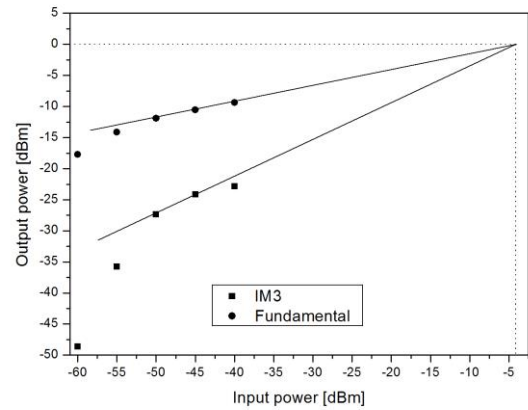


Figure 16. Simulated IIP₃ of the receiver

Table II Performance Comparison of 2.4 GHz IEEE 802.15.4 Front-End Receivers

	[1]	[2]	[3]	[4]	This Work
Technology CMOS [nm]	180	180	90	180	180
Voltage Gain [dB]	86	30	67	-	42
NF [dB]	8.5	7.3	16	<10	10.3
IIP3 [dB]	-8	-8	-10.5	>-15	-5
Power dissipation [mW]	12.63	6.3	10	10.8	5.5
Architecture	Low-IF: LNA+MIX +FIL+PGA	Low-IF: LNA+MIX	Low-IF: LNA+MIX +FIL+PGA	Low-IF: LNA+MIX+FI L+PGA	Low-IF: LNA+MIX +FIL

LNA: Low Noise Amplifier
MIX: Mixer
FIL: Complex Filter
PGA: Programmable Gain Amplifier