

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN Y ELECTRÓNICA



TRABAJO FIN DE MÁSTER

DISEÑO DE UN PROTOTIPO MODULAR PARA CONFIGURACIÓN ELECTRÓNICA DE UN ARRAY DE ANTENAS EN BANDA C

Titulación: Máster Universitario en Ingeniería de
Telecomunicación

Autor: Abel García Castellano

Tutores: Víctor A. Araña Pulido
B. Pablo Dorta Naranjo

Fecha: Julio 2016

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN Y ELECTRÓNICA



TRABAJO FIN DE MÁSTER

DISEÑO DE UN PROTOTIPO MODULAR PARA CONFIGURACIÓN ELECTRÓNICA DE UN ARRAY DE ANTENAS EN BANDA C

HOJA DE FIRMAS

Alumno/a

Fdo.: Abel García Castellano

Tutor

Tutor

Fdo.: Víctor A. Araña Pulido

Fdo.: B. Pablo Dorta Naranjo

Fecha: Julio 2016

ESCUELA DE INGENIERÍA DE TELECOMUNICACIÓN Y ELECTRÓNICA



TRABAJO FIN DE MÁSTER

DISEÑO DE UN PROTOTIPO MODULAR PARA CONFIGURACIÓN ELECTRÓNICA DE UN ARRAY DE ANTENAS EN BANDA C

HOJA DE EVALUACIÓN

Calificación: _____

Presidente

Fdo.:

Vocal

Fdo.:

Secretario/a

Fdo.:

Fecha: Julio 2016

Índice de contenidos

MEMORIA.....	1
Introducción	3
Capítulo 1. Diseño del transceptor	5
1.1 Agrupaciones de antenas.....	6
1.2 Estudio del factor de array.....	7
1.2.1 Factor de la agrupación.....	7
1.2.2 Simulaciones en MatLab	8
1.3 Elección de la estructura circuital.....	10
Capítulo 2. Transceptor en banda C.....	17
2.1 Especificaciones iniciales	18
2.2 Balance de frecuencias	19
2.3 Elección de componentes	20
2.4 Balance de potencias según las especificaciones.....	23
2.5 Evaluación de componentes	24
2.5.1 Primera placa de evaluación	24
2.5.2 Segunda placa de evaluación	34
2.5.3 Tercera placa de evaluación	43
2.6 Balance de potencias según las medidas.....	50
2.7 Distribución de placas.....	51
2.8 Placa de RF	52
2.9 Placa de OL.....	55
2.10 Placa de FI	57
Conclusiones.....	61
Bibliografía	63
A – Filtro de RF	65
A.1 Introducción	65
A.2 Diseño ideal	66
A.3 Diseño real	68
A.4 Simulación con el Momentum	70
A.5 Medidas	73

B – Amplificador de potencia	77
B.1 Elección del componente y especificaciones técnicas.....	77
B.2 Primer prototipo de pruebas	78
B.3 Montaje y resultados prácticos del primer prototipo	81
B.4 Segundo prototipo de pruebas	83
B.5 Montaje y resultados prácticos del segundo prototipo	84
C – Amplificador de FI	87
C.1 Elección del dispositivo y especificaciones técnicas.....	87
C.2 Amplificador de FI para transmisión	88
C.2.1 Prototipo de pruebas	88
C.2.2 Montaje y medidas.....	90
C3. Amplificador FI para recepción	91
C3.1 Prototipo de pruebas	91
C3.2 Montaje y medidas.....	92
D – Amplificador de bajo ruido.....	95
D.1 Elección del componentes y especificaciones técnicas.....	95
D.2 Primer prototipo de pruebas.....	96
D.3 Segundo prototipo de pruebas.....	98
D.4 Montaje y medidas del segundo prototipo	98
D.5 Medidas adicionales de otros prototipos disponibles	99
E – Pre-Amplificador de RF	103
E.1 Elección del componente y especificaciones técnicas.....	103
E.2 Prototipo de pruebas.....	104
E.3 Montaje y medidas	105
F – Control automático de ganancia	107
F.1 Elección del componente y especificaciones técnicas	107
F.2 Prototipo de pruebas.....	108
F.3 Montaje y medidas	110
G – Conmutadores	115
G.1 Elección del componente y especificaciones técnicas	115
G.2 Diseño del prototipo	117
G.2.1 Conmutador VSWA2-63DR+	117
G.2.2 Conmutador JSW2-63DR+.....	118

G.3 Montaje y medidas	119
G.3.1 Montaje y medidas del conmutador VSWA2-63DR+	120
G.3.2 Medidas adicionales del VSWA2-63DR+	122
G.3.3 Montaje y medidas del conmutador JSWS-63DR+	125
H – Mezclador	129
H.1 Especificaciones técnicas	129
H.2 Diseño del prototipo	129
H.3 Montaje y medidas	130
H.3.1 Medidas de conversión de bajada	131
H.3.2 Medidas de conversión de subida	133
I – Desfasador	135
I.1 Especificaciones técnicas	135
I.2 Diseño del prototipo	135
I.3 Montaje y medidas	136
J – Atenuador variable	139
J.1 Especificaciones técnicas	139
J.2 Diseño del prototipo	140
J.3 Montaje y medidas	141
K – Divisores de potencia	143
K.1 Elección y especificaciones técnicas	143
K.2 Diseño del prototipo	143
K.3 Montaje y medidas realizadas	148
K.3.1 Medidas del divisor de potencia de FI WP4M+	148
K.3.2 Medidas del divisor de potencia de OL WP4F1+	149
PLIEGO DE CONDICIONES	151
1. Especificaciones hardware	153
2. Especificaciones software	153
PRESUPUESTO	155
1. Recursos materiales	157
1.1 Recursos materiales fungibles	158
1.2 Recursos materiales amortizables	158

2. Trabajo tarifado por tiempo empleado	159
3. Costes de redacción del Trabajo Fin de Grado.....	160
4. Material fungible.....	161
5. Derechos de visado del COIT.....	161
6. Gastos de tramitación y envío	162
7. Aplicación de impuestos	162

Índice de tablas

Tabla 1. Especificaciones del MAV-11BSM+.....	26
Tabla 2. Especificaciones del HMC476MP86 en FI	28
Tabla 3. Características del mezclador MAC-60+	29
Tabla 4. Especificaciones técnicas del desfasador	32
Tabla 5. Especificaciones técnicas del HMC992LP5	35
Tabla 6. Especificaciones técnicas del HMC476MP86 en RF.....	39
Tabla 7. Especificaciones técnicas del GVA-81+	40
Tabla 8. Especificaciones técnicas del atenuador variable.....	41
Tabla 9. Especificaciones técnicas del HMC408LP3	44
Tabla 10. Medidas de ganancia del amplificador de potencia	46
Tabla 11. Requisitos de partida del filtro	46
Tabla 12. Especificaciones técnicas del divisor de potencia WP4F1+	48
Tabla 13. Especificaciones técnicas del divisor de potencia WP4M+.....	48
Tabla 14. Resultados de la simulación de la red de salida de la placa OL	56
Tabla 15. Resultados de la simulación de la red de salida de la placa FI.....	58
Tabla 16. Requisitos iniciales del filtro de RF	65
Tabla 17. Especificaciones del HMC7357	77
Tabla 18. Especificaciones técnicas del HMC408	77
Tabla 19. Líneas equivalentes en el sustrato utilizado	80
Tabla 20. Medidas previas del amplificador de potencia.....	85
Tabla 21. Medidas de ganancia del amplificador de potencia	86
Tabla 22. Lista de posibles amplificadores de FI	87
Tabla 23. Valores de la resistencia de polarización en función de la tensión de alimentación	88
Tabla 24. Componentes de la placa de evaluación TB-412-11B+.....	89
Tabla 25. Posibles LNA válidos	95
Tabla 26. Especificaciones técnicas del HMC476MP86.....	95
Tabla 27. Especificaciones técnicas del HMC407	103
Tabla 28. Posibles amplificadores válidos como previo	104
Tabla 29. Componentes de la placa de evaluación TB-412-11B+.....	104
Tabla 30. Especificaciones técnicas del HMC992LP5	107
Tabla 31. Especificaciones técnicas del acoplador ADC-10-1R+.....	110
Tabla 32. Especificaciones técnicas del conmutador HMC270MS8G.....	115
Tabla 33. Especificaciones técnicas del conmutador JSW2-63DR+	116
Tabla 34. Especificaciones técnicas del conmutador VSWA2-63DR+.....	116
Tabla 35. Valor del S_{21} HMC476MP86 con conmutadores VSWA2-63DR+	121
Tabla 36. Valor del S_{21} del MAV-11BSM+ junto a los conmutadores VSWA2-63DR+	121
Tabla 37. Medidas de reflexión del VSWA2-63DR+ en RF.....	124
Tabla 38. Características del mezclador MAC-60+ de MiniCircuits	129
Tabla 39. Medidas realizadas en la conversión de bajada	132
Tabla 40. Medidas realizadas en la conversión de subida.....	133
Tabla 41. Especificaciones técnicas del desfasador	135
Tabla 42. Especificaciones técnicas del atenuador variable.....	139
Tabla 43. Especificaciones técnicas del divisor de potencia WP4F1+	143
Tabla 44. Especificaciones técnicas del divisor de potencia WP4M+.....	143
Tabla 45. Resultados de la simulación del layout propuesto por el fabricante.....	145

Tabla 46. Resultados obtenidos de la simulación del layout diseñado para el prototipo.	147
Tabla 47. Coste componentes.....	158
Tabla 48. Recursos materiales amortizables.....	159
Tabla 49. Factor de corrección según el COIT.....	160
Tabla 50. Material fungible.....	161
Tabla 51. Coste total del trabajo.....	162

Índice de figuras

Figura 1. Agrupación de antenas.....	6
Figura 2. Factor de array con $N=3$ y $\alpha=0^\circ$	8
Figura 3. Factor de array con $N=7$ y $\alpha=0^\circ$	9
Figura 4. Factor de array con $N=7$ y $\alpha=130^\circ$	9
Figura 5. Circuito simplificado para array de antenas	10
Figura 6. Topologías planteadas para conmutar etapas de amplificación	10
Figura 7. Estructura circuital 1.....	11
Figura 8. Estructura circuital 2.....	12
Figura 9. Estructura circuital 3.....	14
Figura 10. Estructura circuital final.....	14
Figura 11 – Canales en la banda de RF	19
Figura 12. Circuito de partida para elección de componentes.....	20
Figura 13. Especificaciones de los componentes disponibles sobre el esquema general..	21
Figura 14. Balance de potencias de la cadena de RF y FI según especificaciones	23
Figura 15. Primera placa de evaluación	24
Figura 16. Fotografía de la primera placa de evaluación	25
Figura 17. Esquema (izquierda) y layout (derecha) del amplificador de FI para transmisión	27
Figura 18. Ganancia del MAV-11BSM+.....	27
Figura 19. Fotografía del MAV-11BSM+	28
Figura 20. Esquema (izquierda) y layout (derecha) del amplificador de FI para recepción	28
Figura 21. Fotografía del HMC476MP86 (FI)	29
Figura 22. Medida del S_{21} del HMC476MP86 en FI	29
Figura 23. Equivalente circuital (izquierda) y fotografía (izquierda) del mezclador	30
Figura 24. Montaje para la medida de conversión de subida	30
Figura 25. Resultado práctico del mezclador como conversor de subida	30
Figura 26. Montaje para la medida del conversión de bajada	31
Figura 27. Resultado práctico del mezclador como conversor de bajada.....	31
Figura 28. Diagrama funcional (izquierda) y fotografía (derecha) del desfasador	32
Figura 29. Módulo del S_{21} a 5,8 GHz en función de V_{ctl}	33
Figura 30. Fase del S_{21} a 5,8 GHz en función de V_{ctl}	33
Figura 31. Segunda placa de evaluación	34
Figura 32. Fotografía de la segunda placa de evaluación.....	35
Figura 33. Diagrama funcional del CAG	36
Figura 34. Esquema simplificado del CAG	36
Figura 35. Layout del prototipo del CAG	37
Figura 36. Medida del S_{21} de los atenuadores variables del CAG para diferentes V_{CTRL} ..	38
Figura 37. Medida del S_{21} de los atenuadores variables del CAG a 730MHz en función de V_{CTRL}	38
Figura 38. Layout del HMC476MP86 en RF	39
Figura 39. Fotografía del segundo prototipo del HMC476MP86	39
Figura 40. Medidas del S_{11} y el S_{21} del amplificador con condensadores de 10 pF	40
Figura 41. Esquema (izquierda) y layout (derecha) del circuito de evaluación del GVA-81+	40
Figura 42. Medida del S_{21} del GVA-81+	41

Figura 43. Esquemático (izquierda) y fotografía (derecha) del prototipo del atenuador variable.....	41
Figura 44. Medida del S_{21} del atenuador variable para varias tensiones de control	42
Figura 45. Medida del S_{21} en función de la tensión de control a 5,8 GHz.....	42
Figura 46. Tercera placa de evaluación.....	43
Figura 47 Tercera placa de evaluación.....	44
Figura 48. Circuito de aplicación recomendado.....	45
Figura 49. Layout del amplificador de potencia.....	45
Figura 50. Fotografía del filtro de RF.....	47
Figura 51. S_{11} y S_{21} final del filtro simulado con Momentum.....	47
Figura 52. Medida del S_{21} del filtro de RF	48
Figura 53. Layout de los prototipos de WP4F1+ y WP4M+.....	49
Figura 54. Módulo (izquierda) y fase (derecha) del S_{21} en FI	49
Figura 55. Módulo (izquierda) y fase (derecha) del S_{21} en RF	50
Figura 56. Balance de potencias de la cadena de RF y FI según las medidas.....	50
Figura 57. Esquemático de las placas finales del transceptor.....	51
Figura 58. Placas finales del transceptor	52
Figura 59. Esquema de la placa de RF.....	52
Figura 60. Conmutadores de la placa de RF.....	53
Figura 61. Layout de la placa de RF.....	54
Figura 62. Esquema de la placa de OL.....	55
Figura 63. Red de salida del divisor de la placa OL	55
Figura 64. Layout de la placa de OL	57
Figura 65. Esquema de la placa de FI.....	57
Figura 66. Layout de la placa de FI.....	59
Figura 67. Estudio espectral.....	65
Figura 68. Esquemático del diseño ideal del filtro	66
Figura 69. Variables del diseño ideal	66
Figura 70. Objetivos del diseño ideal	67
Figura 71. Resultados de la optimización del diseño ideal	67
Figura 72. S_{11} y S_{21} del diseño ideal.....	67
Figura 73. Parámetros del sustrato.....	68
Figura 74. Pantalla del LineCalc	68
Figura 75. Variables fijas del esquemático.....	69
Figura 76. Esquemático del diseño real	69
Figura 77. Objetivos del diseño real.....	69
Figura 78. Resultados de la optimización del diseño real	70
Figura 79. S_{11} y S_{21} del filtro real	70
Figura 80. Layout del filtro	71
Figura 81. S_{11} y S_{21} del layout generado automáticamente.....	71
Figura 82. S_{11} y S_{21} conseguido con el ajuste de los stubs	72
Figura 83. Layout final del filtro de RF	72
Figura 84. S_{11} y S_{21} final del filtro simulado con Momentum.....	73
Figura 85. Fotografía del filtro de RF.....	73
Figura 86. Medida del S_{21} del filtro de RF	74
Figura 87. Medida del S_{11} del filtro de RF	74
Figura 88. Circuito de aplicación recomendado.....	78

Figura 89. Esquema del prototipo del amplificador de potencia	79
Figura 90. Layout y distribución de componentes del primer prototipo	80
Figura 91. Parte del amplificador de potencia en la primera placa de evaluación	81
Figura 92. Primer prototipo del amplificador de potencia montado	81
Figura 93. Montaje empleado en las medidas del amplificador	82
Figura 94. Primer prototipo del amplificador de potencia con disipador	83
Figura 95. Layout y distribución de componentes del primer prototipo	84
Figura 96. Fotografía del amplificador	85
Figura 97. Esquema del amplificador de FI para transmisión	88
Figura 98. Layout del amplificador MAV-11BSM+.....	89
Figura 99. Fotografía del amplificador MAV-11BSM+	90
Figura 100. Medida del coeficiente de reflexión de entrada	90
Figura 101. Respuesta del S_{21} del amplificador	91
Figura 102. Circuito de aplicación para el HMC476MP86	91
Figura 103. Layout del amplificador HMC476MP86.....	92
Figura 104. Fotografía del HMC476MP86	92
Figura 105. Medida del S_{11} del amplificador HMC476MP86 en FI	93
Figura 106. Medida del S_{21} del amplificador HMC476MP86 en FI	93
Figura 107. Circuito de aplicación recomendado	97
Figura 108. HMC476MP86 en la primera placa de evaluación	97
Figura 109. Segundo layout para el amplificador HMC476MP86	98
Figura 110. Fotografía del segundo prototipo del HMC476MP86	98
Figura 111. Medidas del S_{11} y S_{21} del amplificador con condensadores de 100 pF.....	99
Figura 112. Medidas del S_{11} y el S_{21} del amplificador con condensadores de 10 pF	99
Figura 113. Prototipos de otros proyectos del IDeTIC	100
Figura 114. Medidas del S_{11} y el S_{21} del prototipo disponible del IDeTIC.....	100
Figura 115. Medidas del S_{11} y el S_{21} del prototipo con dos HMC476MP86 en cascada ...	101
Figura 116. Circuito de aplicación recomendado del GVA-81+	104
Figura 117. Layout y distribución de componentes del GVA-81+	105
Figura 118. Fotografía del prototipo del GVA-81+	105
Figura 119. Medida del S_{21} en el GVA-81+	106
Figura 120. Medida del S_{11} y del S_{22} del GVA-81+	106
Figura 121. Diagrama funcional del CAG	108
Figura 122. Esquema simplificado del HMC992LP5E como CAG.....	108
Figura 123. Layout del prototipo del CAG	109
Figura 124. Fotografía del CAG.....	110
Figura 125. Medida del S_{21} de los atenuadores variables del CAG para diferentes VCTRL	111
Figura 126. Medida del S_{21} de los atenuadores variables del CAG a 730MHz en función de VCTRL.....	112
Figura 127. Medida del S_{21} de los amplificadores del CAG	112
Figura 128. Vista de los dos switches VSWA2-63DR+ junto a los amplificadores de FI en la 1ª placa de evaluación.....	117
Figura 129. Layout del conmutador VSWA2-63DR+.....	118
Figura 130. Vista del conmutador JSW2-63DR+ junto al amplificador de potencia en la 1ª placa de evaluación	118
Figura 131. Layout del conmutador JSW2-63DR+	119

Figura 132. Circuito recomendado para el conmutado JSW2-63DR+	119
Figura 133. Fotografía de los switches VSWA2-63DR+ junto a los amplificadores MAV-11BSM+ y HMC476MP86	120
Figura 134. Medida del S_{21} del HMC476MP86 junto a los conmutadores VSWA2-63DR+	120
Figura 135. Medida del S_{21} del MAV-11BSM+ junto a los conmutadores VSWA2-63DR+	121
Figura 136. Prototipo utilizado para las medidas de prueba del VSWA2-63DR+	122
Figura 137. Medida del S_{21} “on-state” en FI	122
Figura 138. Medida del S_{21} en “off-state” en FI	123
Figura 139. Medida del aislamiento entre P1 y P2 en FI	123
Figura 140. Medida del S_{21} “on-state” en RF	124
Figura 141. Medida del S_{21} en “off-state” en RF	125
Figura 142. Medida del aislamiento entre P1 y P2 en RF	125
Figura 143. Vista del conmutador JSW2-63DR+ junto al amplificador de potencia	126
Figura 144. Montaje para medir el JSW2-63DR+	126
Figura 145. Esquema del mezclador doblemente balanceado MAC-60+	129
Figura 146. Layout del mezclador MAC-60+	130
Figura 147. Fotografía del MAC-60+	130
Figura 148. Montaje para las medidas del mezclador	131
Figura 149. Montaje para conversión de bajada	131
Figura 150. Conversión de bajada para el canal 2	132
Figura 151. Montaje para conversión de subida	133
Figura 152. Conversión de subida para el canal 1	134
Figura 153. Diagrama funcional del desfasador	135
Figura 154. Layout del desfasador	136
Figura 155. Fotografía del desfasador	136
Figura 156. Medida del módulo del S_{21} para diferentes V_{ctl}	137
Figura 157. Medida del módulo del S_{21} en función de V_{ctl} para $f=5,8\text{GHz}$	137
Figura 158. Medida de la fase del S_{21} para diferentes V_{ctl}	138
Figura 159. Medida de la fase del S_{21} en función de V_{ctl} para $f=5,8\text{GHz}$	138
Figura 160. Diagrama funcional del atenuador variable	139
Figura 161. Esquemático recomendado para el atenuador variable	140
Figura 162. Layout del atenuador variable	140
Figura 163. Fotografía del atenuador variable	141
Figura 164. Medida del S_{21} del atenuador variable para varias tensiones de control	141
Figura 165. Medida del S_{21} en función de la tensión de control a 5,8 GHz	142
Figura 166. Pinout del divisor de potencia	144
Figura 167. Layout propuesto por el fabricante para el WP4F1+ y WP4M+	144
Figura 168. Áreas reservadas del layout	146
Figura 169. Layout diseñado y simulado con Momentum	146
Figura 170. Layout final para los prototipos de WP4F1+ y WP4M+	147
Figura 171. Fotografía del prototipo del divisor WP4F1+	148
Figura 172. Medida del módulo del S_{21} del WP4M+ a 730 MHz	148
Figura 173. Medida de la fase del S_{21} del WP4M+ a 730 MHz	149
Figura 174. Medida del módulo del S_{21} del WP4F1+ a 5,07 GHz	149
Figura 175. Medida de la fase del S_{21} del WP4F1+ a 5,07 GHz	150

MEMORIA

Introducción

En los últimos 10 años la División de Ingeniería de Comunicaciones (DIC) del Instituto para el Desarrollo Tecnológico y la Innovación en Comunicaciones (IDeTIC), en conjunto con la Universidad de Cantabria y la Universidad de Vigo, ha realizado proyectos acerca del desarrollo de diferentes topologías para el control electrónico de haces de arrays de antenas basados en osciladores acoplados [1-4].

La validez de los diseños y las mejoras que ofrecen han sido evaluadas a través de medidas de los prototipos realizados frente a las referencias existentes en las publicaciones del área. Sin embargo, en numerosas ocasiones se utilizan topologías que difícilmente poseen una referencia análoga que permita una comparación objetiva, como por ejemplo, cuando se utilizan los osciladores para atacar el bloque de mezcla o cuando se utilizan redes de desfase no progresivo[5].

Con el fin de comparar todas estas configuraciones y poder hacer una evaluación parcial de los subsistemas que se diseñen en el futuro y de las diferentes configuraciones que puedan proponerse, se hace necesario realizar un prototipo modular patrón, basado en los sistemas clásicos de amplificación y desfase variable, que permita evaluar las prestaciones de los sistemas de osciladores acoplados. El prototipo debe estar compuesto por módulos reutilizables que se puedan combinar formando diferentes topologías.

El principal objetivo del trabajo es el diseño del transceptor, especificando el número de elementos radiantes, estructura circuital y elección de componentes, así como el diseño del layout de cada subsistema para evaluar los componentes.

Para abordar estos objetivos, el trabajo comprenderá las siguientes fases: elección de la estructura circuital, elección de componentes, diseño y montaje de los diferentes subsistemas y diseño de cada uno de los módulos que integrarán el circuito final.

La memoria se divide en dos capítulos principales, además de las conclusiones y un conjunto de anexos. Esta organización de la memoria pretende concentrar las claves el desarrollo del trabajo y dejar para una lectura más sosegada, los detalles más específicos de cada dispositivo.

En el primer capítulo se pretende dar una visión general de todo el trabajo. Primero, se hace una introducción acerca de las agrupaciones de antenas y un estudio sobre cuestiones relativas al factor de array, parámetro del que depende el diagrama de radiación del array de antenas. Asimismo, se hace una justificación de la topología escogida a partir de varias propuestas, sin entrar en detalles de los componentes específicos que lo forman.

En el segundo capítulo se estudia en detalle el prototipo final que ha sido diseñado. Primero, se detalla una serie de especificaciones iniciales que se han impuesto antes de comenzar con el diseño del prototipo. Se explican las características, montajes y medidas de los diferentes subsistemas que se han desarrollado. Además, se expone un balance de potencias según las especificaciones de los componentes y las medidas realizadas. Por último, se presenta el diseño de los módulos que forman el transceptor, que se ha hecho a partir de la estructura circuital y los componentes escogidos.

A continuación, en el capítulo de conclusiones se exponen las tareas realizadas con éxito y los problemas que han aparecido en esta primera versión del prototipo con el fin de poder subsanarlas en futuros diseños.

El desglose de cada uno de los subsistemas que componen el transceptor se ha distribuido del anexo A al K. En ellos se exponen las justificaciones de su elección, estudios teóricos y características técnicas, realización práctica y medidas. Hay un anexo dedicado a cada uno de los subsistemas que integran el transceptor: Filtro de RF, Amplificador de potencia, Amplificador de FI, Amplificador de bajo ruido, Pre-Amplificador de RF, Control de ganancia automático, Conmutadores, Mezclador, Desfasador, Atenuador variable y Divisor de potencia.

Por último, se incluye el presupuesto donde aparecerá una descripción detallada de los costes de todos los materiales utilizados, costes de ingeniería y costes de redacción, así como el pliego de condiciones para su realización.

Capítulo 1

Diseño del transceptor

En este capítulo se pretende dar una visión general de todo el trabajo, donde se explica el diseño del transceptor desde un punto de vista cualitativo sin tener en cuenta ningún tipo de cálculo. Primero, se hace una breve introducción acerca de las agrupaciones de antenas y con que fin se usan. Seguidamente, se dará una explicación del parámetro que caracteriza la radiación de un array de antenas, el factor de array, donde se incluyen unas simulaciones en las que se puede ver como modificar el diagrama de radiación de una agrupación de antenas. Por último, se hace un estudio de la estructura circuital del transceptor, analizando las diversas topologías que se han planteado y escogiendo la más adecuada.

1.1 Agrupaciones de antenas

En sistemas de comunicación punto a punto es preferible disponer de antenas más directivas, lo que se traduce en una disminución de la potencia de emisión para las mismas características del enlace. Esto se puede conseguir mediante una disposición de antenas de similares características formando una agrupación o array de antenas. Además, variando las amplitudes y las fases de las corrientes de cada antena se puede controlar la dirección y la forma del diagrama de radiación de la agrupación [6]. Cada fásor de corriente de cada antena viene dado por la siguiente expresión:

$$I_n = a_n e^{j\alpha_n}$$

donde a_n y α_n son la amplitud y la fase respectivamente de la antena n-ésima

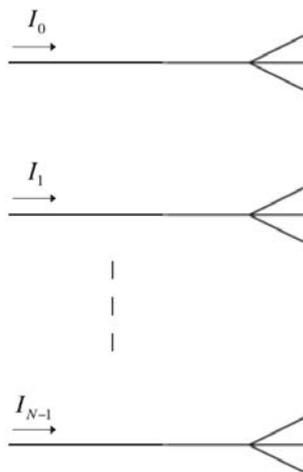


Figura 1. Agrupación de antenas

El funcionamiento de una agrupación de antenas está basado en la interferencia constructiva o destructiva de las ondas electromagnéticas radiadas por cada uno de los elementos que la conforman. De esta manera, para conseguir que el diagrama de radiación tenga el lóbulo principal en una determinada dirección, se debe conseguir que la diferencia de caminos de las ondas originadas por cada elemento haga que la interferencia en esa dirección sea constructiva. Por el contrario, los nulos de radiación en otras direcciones se consiguen mediante interferencias destructivas.

1.2 Estudio del factor de array

Se ha hecho un breve estudio del factor de array, realizando una serie de simulaciones en MatLab para diferentes parámetros, como número de antenas (N), fase (α_n) o distancia entre antenas (d). Con estas simulaciones se ha estudiado como se puede modificar la radiación de un array de antenas.

1.2.1 Factor de la agrupación

El campo radiado producido por una agrupación de antenas es el producto de la radiación producida por la antena referencia por el factor de la agrupación o factor de array $F(\theta, \phi)$, dado por [6]:

$$F(\theta, \phi) = \sum_{n=0}^{N-1} a_n e^{j(\alpha_n + k\vec{u}_r \cdot \vec{r}_n)}$$

Donde cada antena es atacada por una corriente cuyo fasor es $I_n = a_n e^{j\alpha_n}$ y \vec{r}_n el radio-vector de la antena n-ésima.

Suponiendo que todas las antenas están sobre el eje Z, la fase de cada antena es progresiva ($\alpha_n = n\alpha$), y que la distancia entre antenas es constante ($\vec{r}_n = nd\vec{u}_z$) el factor de array queda como:

$$F(\theta) = \sum_{n=0}^{N-1} a_n e^{jn(\alpha + kdcos\theta)} = \sum_{n=0}^{N-1} a_n e^{jn\Psi} = F(\Psi)$$

Donde queda definida una nueva variable $\Psi = kdcos\theta + \alpha$ denominada ángulo eléctrico y que representa la diferencia de fase entre las contribuciones al campo lejano de dos antenas consecutivas.

$F(\Psi)$ es una función periódica 2π con máximo en $\Psi = 0, 2\pi, 4\pi \dots$. Por otro lado, las direcciones físicas del espacio ($0 < \theta < \pi$) hacen que $-1 < cos\theta < 1$, y que el intervalo de Ψ sea $-kd + \alpha < \Psi < kd + \alpha$. Este intervalo se denomina margen visible.

Cuando el origen $\Psi = 0$ está dentro del margen visible la dirección correspondiente al máximo de radiación se halla imponiendo

$$\Psi = kdcos\theta + \alpha = 0$$

de lo que resulta

$$\theta_{m\acute{a}x} = \arccos\left(-\frac{\alpha}{kd}\right)$$

De ello se deduce que se puede controlar la direcci3n del maximo de radiaci3n variando la fase progresiva.

1.2.2 Simulaciones en MatLab

A pesar de que el transceptor contara con atenuadores variables para modificar la amplitud de la corriente que ataca a cada antena, las simulaciones se han realizado para una distribuci3n de corriente uniforme pues la expresi3n del factor de array se simplifica de la siguiente manera:

$$F(\Psi) = \sum_{n=0}^{N-1} e^{jn\Psi} = \frac{e^{jN\Psi} - 1}{e^{j\Psi} - 1} = e^{j\frac{N-1}{2}\Psi} \frac{\sin\left(N\frac{\Psi}{2}\right)}{\sin\left(\frac{\Psi}{2}\right)}$$

Existen otro tipo de distribuciones de corriente como son la triangular o la bin3mica donde se varia la amplitud de las corrientes consiguiendo reducir el numero de l3bulos secundarios.

Los parametros de ajuste han sido:

- Numero de antenas (N)
- Distancia entre antenas (d)
- Fase progresiva (α)

A priori la distancia entre antenas sera $d=0,5\lambda$, pues es la que hace que dentro del margen visible haya un solo periodo de la funci3n $F(\Psi)$ sea cual sea el valor de α , es decir, solo habra un l3bulo principal en el diagrama de radiaci3n. A continuaci3n, se muestran algunos resultados de las simulaciones.

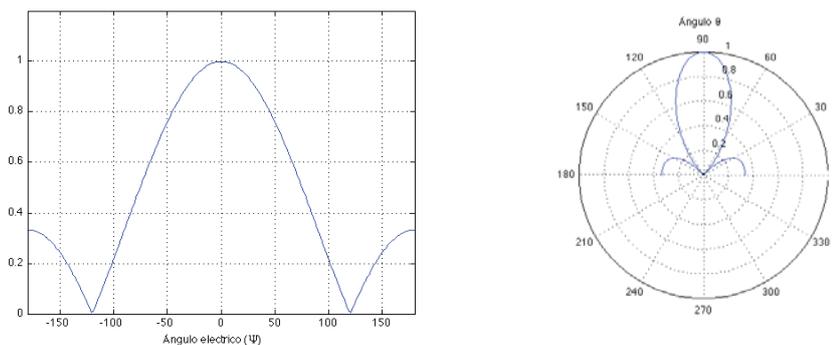


Figura 2. Factor de array con $N=3$ y $\alpha=0^\circ$

Además del máximo absoluto del factor de array, existen unos máximos relativos que cuando están dentro del margen visible producen unos lóbulos secundarios. La dirección del lóbulo principal cuando $\alpha=0^\circ$ es perpendicular a la eje de la agrupación.

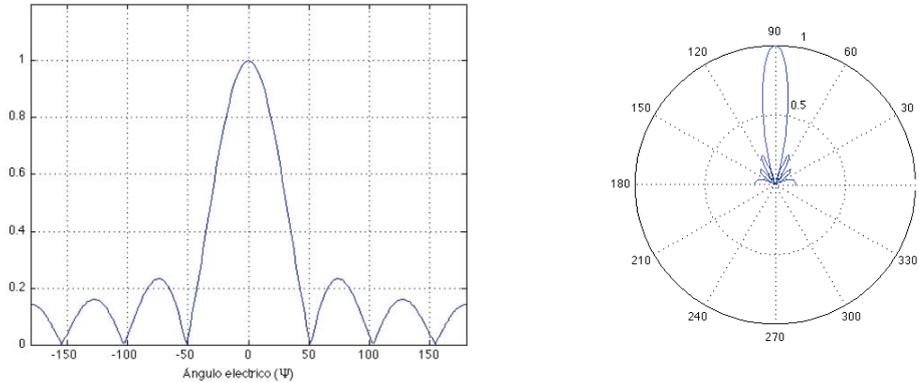


Figura 3. Factor de array con $N=7$ y $\alpha=0^\circ$

Si se incrementa el número de antenas aparecen más lóbulos secundarios y a su vez el ancho de haz del lóbulo principal disminuye.

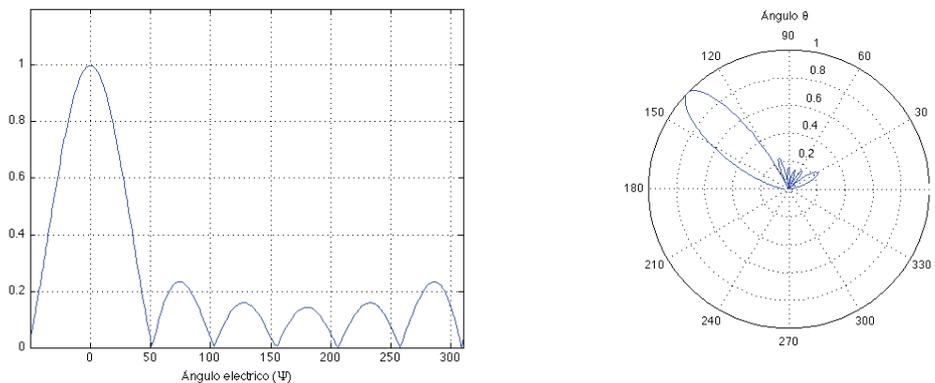


Figura 4. Factor de array con $N=7$ y $\alpha=130^\circ$

En el último caso se observa que variando la fase progresiva se modifica la dirección del máximo.

Con estos resultados se puede concluir que a medida que se aumenta el número de antenas el lóbulo principal se estrecha y aparecen nuevos lóbulos secundarios. Además se observa que al variar la fase progresiva, la dirección del máximo es controlada.

El número de antenas se pretende que sea de 7 aunque en este primer prototipo el número de salidas de RF será de 4, con el objeto de no complicar excesivamente esta primera versión y prestar especial atención a la viabilidad del transceptor, sin entrar en aspectos como el número de antenas.

1.3 Elección de la estructura circuital

El transceptor debe ser diseñado para atacar a un array de antenas y ser capaz de controlar el diagrama de radiación eléctricamente, modificando la amplitud y desfase de las corrientes a partir de desfasadores y atenuadores variables analógicos. A continuación se muestra un circuito abreviado con los elementos básicos para modificar la fase y amplitud de cada elemento (Figura 5).

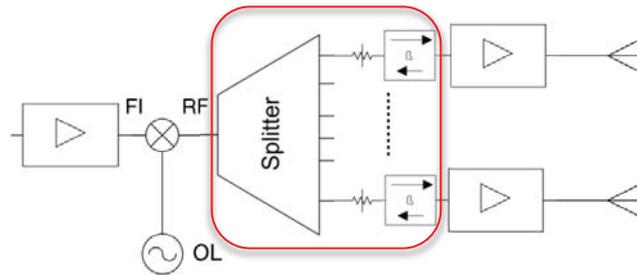


Figura 5. Circuito simplificado para array de antenas

El transceptor debe ser bidireccional, por lo que las etapas que no sean bidireccionales, como las de amplificación, debe conmutar entre transmisión y recepción. Para esto se han pensado dos modos de conmutación.

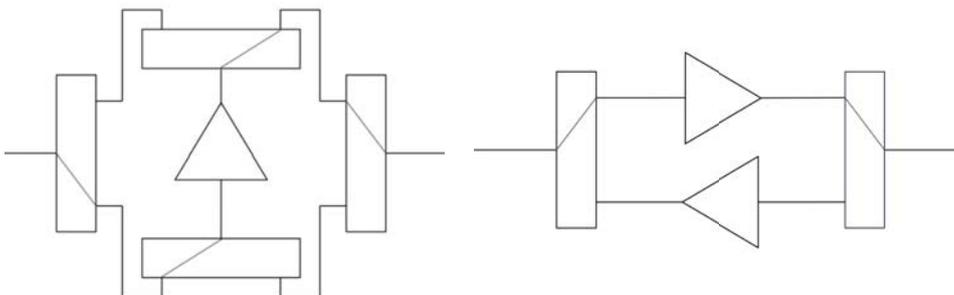


Figura 6. Topologías planteadas para conmutar etapas de amplificación

La topología de la izquierda de la figura 6 permite utilizar el mismo amplificador tanto para transmisión como para recepción a través de 4 conmutadores. El inconveniente de este tipo de circuitos es el compromiso en la elección del amplificador: los amplificadores de transmisión requieren potencias altas a su salida, mientras que en recepción se buscan figuras de ruido bajas. Para evitar este problema, se ha escogido la topología de la derecha donde se conmuta entre dos amplificadores, uno para recepción y otro para transmisión. De esta manera, en cada etapa se tendrían amplificadores con las características requeridas.

Volviendo a la figura 5, como todo transceptor de RF, éste tiene que contar con los elementos básicos de un sistema de radio como son amplificadores y mezcladores. Además, para un array de antenas éste debe contar con los elementos que permitan la conformación del haz de radiación (dentro del recuadro rojo en la figura 5): un divisor para repartir la señal a cada antena, además de un atenuador y desfasador variables para modificar las corrientes de cada antena.

Sin embargo, estos elementos pueden situarse en distintas etapas del transceptor realizando la misma función. A partir del lugar que ocuparán estos componentes se han planteado diferentes topologías.

Buscando una solución con el fin de evitar desfases adicionales causados por las diferencias de longitudes entre caminos, se planteó la opción de poner los desfasadores entre las antenas (Figura 7):

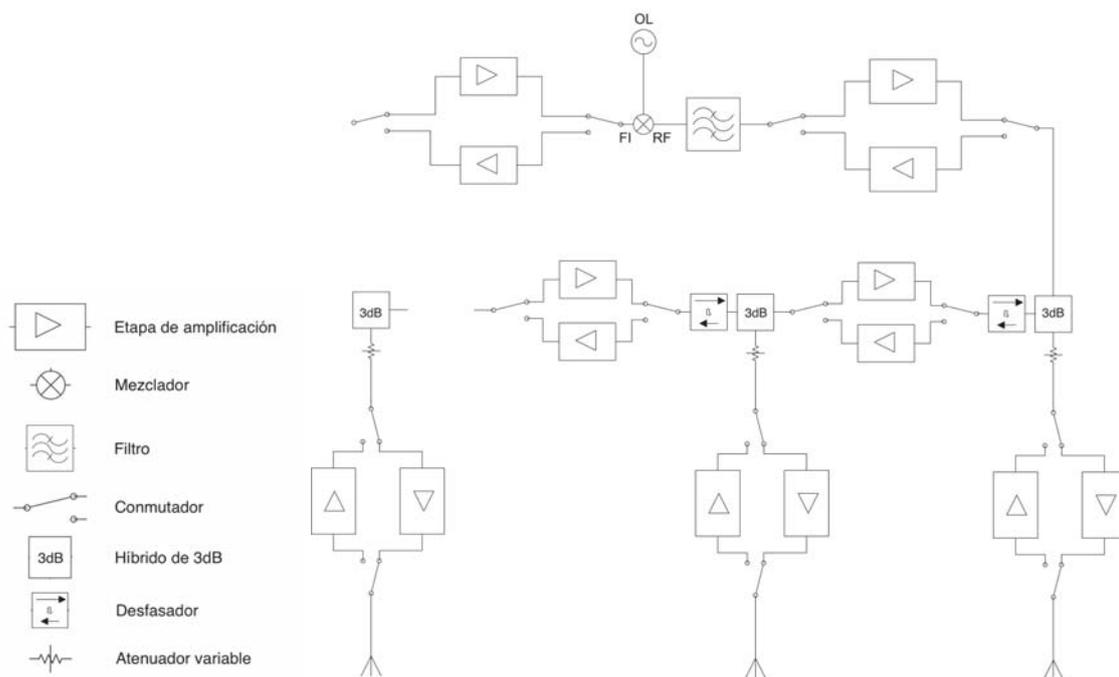


Figura 7. Estructura circuital 1

De esta estructura se pueden hacer las siguientes observaciones:

- Existe un solo mezclador para transmisión y recepción, por tanto lo que en transmisión es la entrada en recepción es la salida y viceversa. Así, se debe utilizar un mezclador pasivo para garantizar que sea bidireccional.
- El oscilador local debe ser un sintetizador programable que pueda ofrecer un determinado rango de frecuencias.

- En cada etapa existen dos etapas de amplificación, una para recepción y otra para transmisión, que son conmutadas.
- Existen N-1 desfasadores que se encuentran entre los N elementos radiantes permitiendo controlar la diferencia de fases entre antenas, en lugar de controlar el desfase absoluto de cada una. A la salida del divisor hacia la antena se tiene un atenuador variable para modificar las amplitudes.
- Existe un problema de retardos relativos entre puertas debido a la gran diferencia de caminos entre antenas. Desde el último componente de la etapa común hasta la primera se tendría un retardo mucho menor que desde la etapa común hasta la última antena. Aunque con los desfasadores se puede controlar la diferencia de fase entre antenas, se podrían tener periodos de señal adicionales de diferencia entre un camino y otro que no podrían ser medidos.

Buscando una solución donde fuera más fácil conseguir que las pistas que atacaran a cada antena tuvieran las mismas longitudes se ha planteado la siguiente estructura (Figura 8).

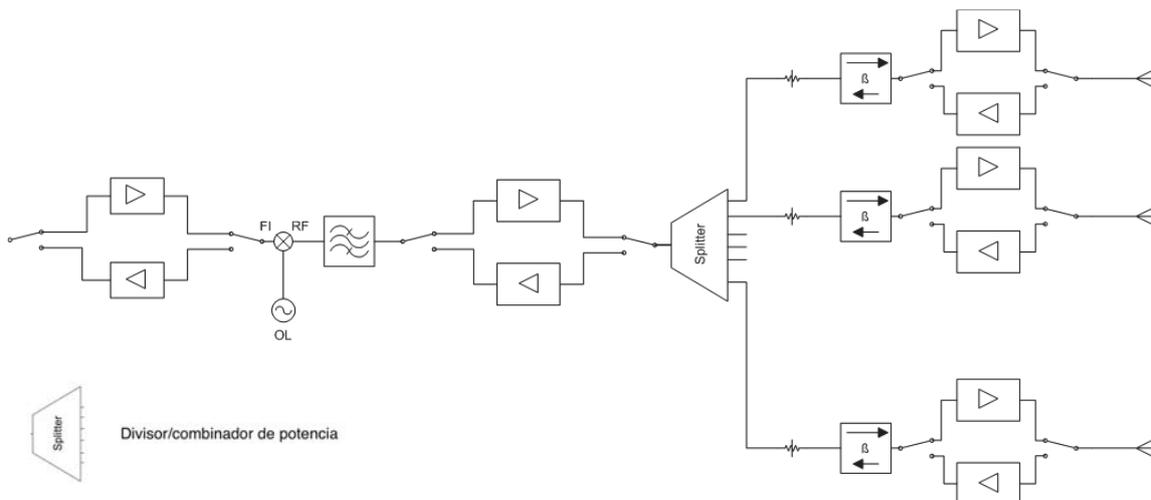


Figura 8. Estructura circuital 2

Sobre esta estructura se puede hacer una serie de observaciones:

- Se necesitan tantos desfasadores como elementos radiantes hayan. En lugar de controlar la diferencia de fases de cada rama, se controla la fase absoluta de cada rama. Se ha comprobado con la ayuda de MatLab si el factor de array cambia cuando la fase progresiva es $\alpha_n = n\alpha - 2\pi m$ en lugar de $\alpha_n = n\alpha$. En otras palabras, si cuando a una determinada antena le corresponde un desfase mayor que 360° ,

este podría ser el mismo restando 360° . Como se explica en el apartado 1.2, el factor de array es:

$$F(\Psi) = \sum_{n=0}^{N-1} e^{jn\Psi} = \sum_{n=0}^{N-1} e^{jn(kd\cos\theta+\alpha)}$$

$$F(\Psi) = 1 + e^{j(kd\cos\theta+\alpha)} + e^{j2(kd\cos\theta+\alpha)} + \dots + e^{j(N-1)(kd\cos\theta+\alpha)}$$

Para hacer la comprobación se han comparado los dos factores de array siguientes. Para simplificar expresiones $\beta = kd\cos\theta$.

$$F_1(\Psi) = 1 + e^{j\beta+j\frac{3\pi}{4}} + e^{j2\beta+j\frac{3\pi}{2}} + e^{j3\beta+j\frac{9\pi}{4}}$$

$$F_2(\Psi) = 1 + e^{j\beta+j\frac{3\pi}{4}} + e^{j2\beta+j\frac{3\pi}{2}} + e^{j3\beta+j\frac{\pi}{4}}$$

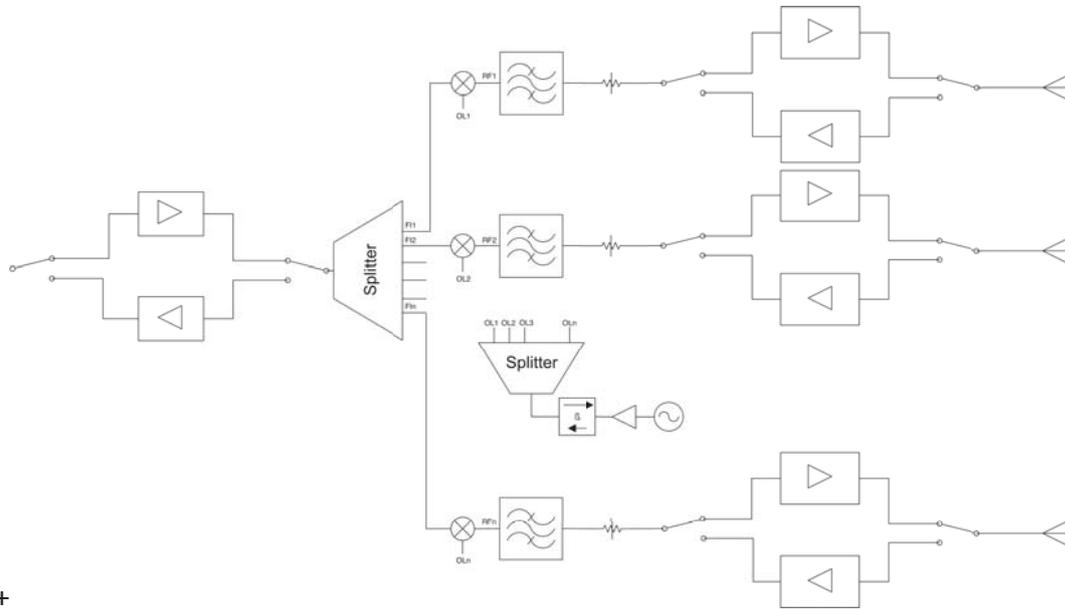
Donde en el primer caso el desfase del último término es mayor que 2π y en el segundo caso menor. Después de simular en MatLab ambos términos se concluyó que eran iguales. Esto fue clave para descartar la primera topología pues una topología como la segunda no tendría limitaciones en cuanto al desfase máximo de los desfases comerciales, que suele ser ligeramente mayor de 360° .

- El divisor es el encargado de llevar la señal de RF a N caminos diferentes, uno para cada antena.
- Respecto a la primera propuesta, las etapas de FI, OL y parte de RF son comunes y se puede afirmar que no existen cambios en estas etapas.

Del mismo modo, se ha planteado la opción de realizar el desfase en la puerta de OL en lugar de en la puerta de RF (Figura 9). Sobre esta estructura se puede añadir a diferencia de la anterior:

- En lugar de una etapa común de FI, OL y RF, donde el divisor lleva la señal a cada antena, se tienen N caminos en cada etapa. Existen N mezcladores y por tanto las señales de FI y OL se dividen en N para cada conversión.
- El desfase se realiza en la puerta de OL. Los desfases introducidos en la puerta de OL deben mantenerse hasta llegar a la antena, garantizando que la diferencia de longitudes de todos los caminos sea nula.

- Esta topología es interesante porque admitiría que el desfase pueda realizarse en la entrada de OL de cada uno de los mezcladores. En ese sentido, podría ser excitado por alguna de las estructuras de osciladores acoplados ya comentadas en la introducción.



+

Figura 9. Estructura circuital 3

Finalmente se llegó a una solución híbrida entre la propuesta 2 y 3, tal y como se muestra en la figura 10.

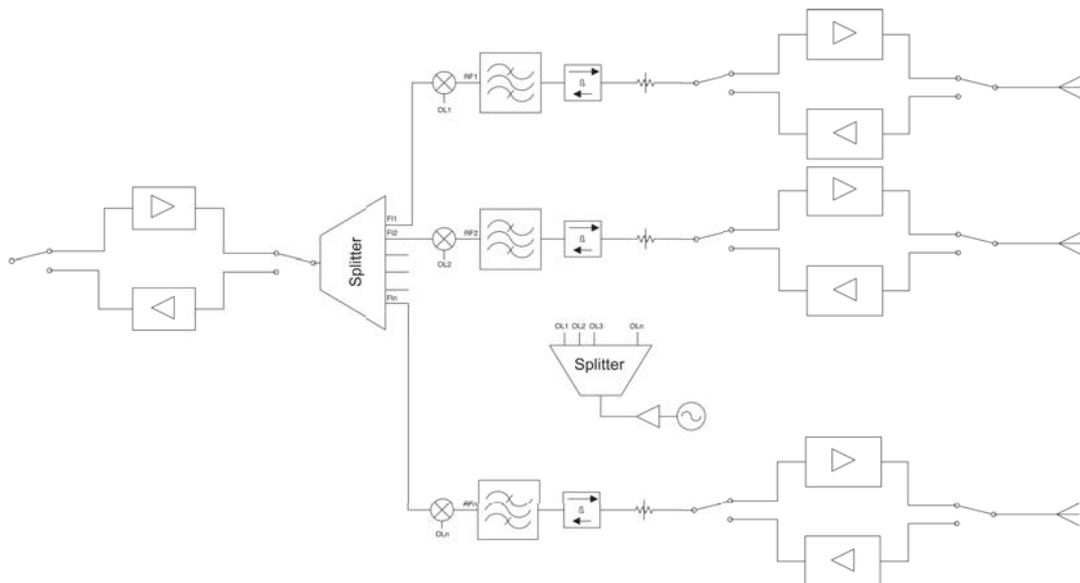


Figura 10. Estructura circuital final

En esta estructura se hace la distribución tanto de OL como de FI al igual que la estructura 3 pero el desfase se hace en RF como en la estructura 2.

La etapa de FI dispone de dos switches para conmutar entre la cadena de amplificación transmisora y receptora junto a un divisor de potencia o *splitter* que divide la señal en transmisión para cada mezclador y la combina en recepción.

En OL se hace lo mismo pero se amplifica en una sola dirección y los conmutadores no son necesarios. Una vez amplificada, la señal se reparte a cada uno de los mezcladores.

Después de mezclar las señales de FI y de OL, a la salida del mezclador se encuentra la etapa de RF, la cual cuenta con filtro que elimina la frecuencia imagen en la puerta de RF del mezclador, un desfasador, un atenuador variable y, al igual que en FI, etapa de amplificación en transmisión y recepción.

Capítulo 2

Transceptor en banda C

En el segundo capítulo se estudia en detalle el prototipo final que ha sido diseñado. El primer acercamiento al diseño se hará considerando a éste como un solo dispositivo del cual se sabe que debe de cumplir unas determinadas especificaciones[7]. En función de estas últimas se hará un balance de frecuencias. Seguidamente se procede a comentar la fase de elección de componentes dando lugar a un esquema completo con balance de potencias realizado en función de las especificaciones de los fabricante. A continuación, se explican las características, montajes y medidas de los diferentes subsistemas que han sido desarrollados. Además se expone un nuevo balance de potencias según las medidas realizadas. Por último, se presenta el diseño de los módulos que forman el transceptor, que se ha realizado a partir de la estructura circuital y los componentes escogidos.

2.1 Especificaciones iniciales

Para el diseño del transceptor se ha partido de unas especificaciones iniciales que se detallan en la solicitud del último proyecto concedido al DIC sobre estructuras de osciladores acoplados [4] y que se reproducen a continuación.

- La banda de frecuencia utilizada es la ISM (Industrial, Scientific and Medical) [7]. Esta banda está reservada internacionalmente para uso no comercial. En concreto, la banda de uso se extiende de 5,725 GHz a 5,875 GHz.

$$f_{RF} = 5,725 - 5,875 \text{ GHz}$$

- La potencia isotrópica radiada equivalente (PIRE) será como máximo de 36 dBm, de acuerdo con lo establecido en la normativa [7]. La PIRE es la potencia a la entrada de cada antena más la ganancia total del array ($PIRE = P_T + G_{ARRAY}$). Para el diseño se ha fijado una potencia de 1 W por rama. Aunque la PIRE total superará el valor máximo especificado, se ha impuesto este valor para evaluar los problemas asociados a la etapa de potencia, en caso de migrar a frecuencias próximas que permitan potencias mayores.

$$P_T = 30 \text{ dBm}$$

- Por cuestiones ligadas al proyecto asignado que se ha nombrado anteriormente la frecuencia intermedia se pretendía que estuviera en torno a los 700 MHz. En función de los filtros que existen en el mercado y sobre todo, al diseño del filtro de RF que atenúa la frecuencia imagen, se ha escogido un valor de FI de 730 MHz.

$$FI = 730 \text{ MHz}$$

- Como valor típico para este tipo de receptores, se fijó la potencia recibida de -110 a -60 dBm que debe ser amplificada hasta 0 dBm ± 1 dB en FI. Por tanto, la ganancia de la cadena de recepción debe estar entre 60 y 110 dB.

$$G_{RX} = 60 - 110 \text{ dBm}$$

- Igualmente, siendo la potencia de FI 0 dBm, para tener a la salida de cada rama 30 dBm la ganancia de la cadena de transmisión deberá ser 30 dB.

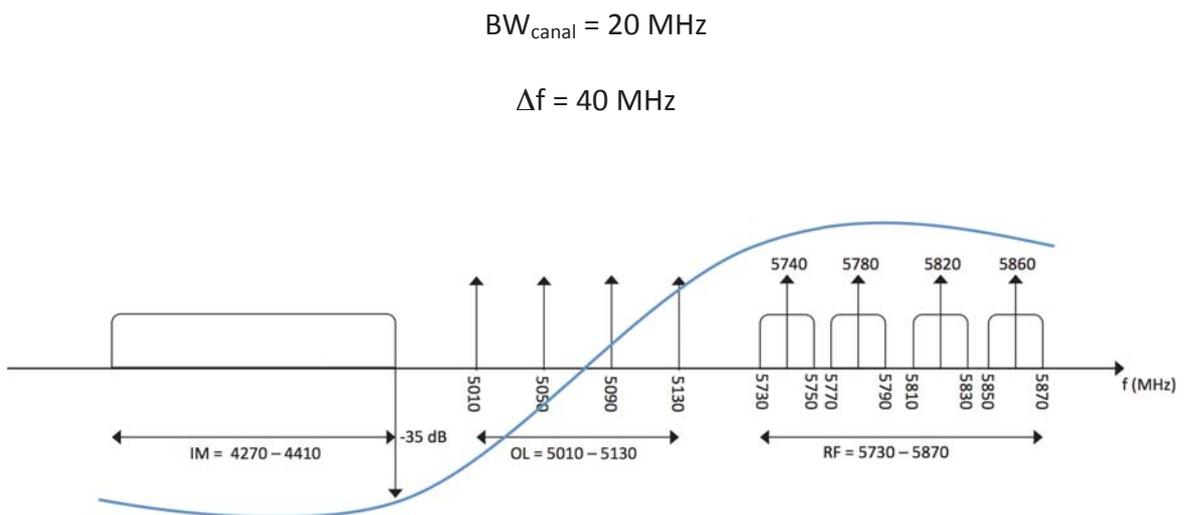
$$G_{TX} = 30 \text{ dB}$$

2.2 Balance de frecuencias

En resumen y teniendo en cuenta lo expresado anteriormente, espectralmente tenemos la siguiente distribución de frecuencias:

- La frecuencia central en RF es de 5,8 GHz
- El ancho de banda de RF es de 150 MHz
- La frecuencia intermedia es de 730 MHz
- Se ha impuesto que la atenuación de la banda imagen sea como mínimo de 35 dB

A pesar de que finalmente no se puso ningún filtro de selectividad en FI, en función del ancho de banda de los disponibles en el mercado, se ha impuesto un ancho de banda del canal de 20 MHz con una canalización de 40 MHz quedando 4 canales en la banda, tal y como se muestra en la figura 11.



La atenuación de la banda imagen se debe cumplir en toda la banda, es decir entre 4270 MHz y 4410 MHz.

2.3 Elección de componentes

Llevando los datos de las especificaciones iniciales y la estructura circuital escogida se ha hecho un estudio previo a la elección de componentes (Figura 12).

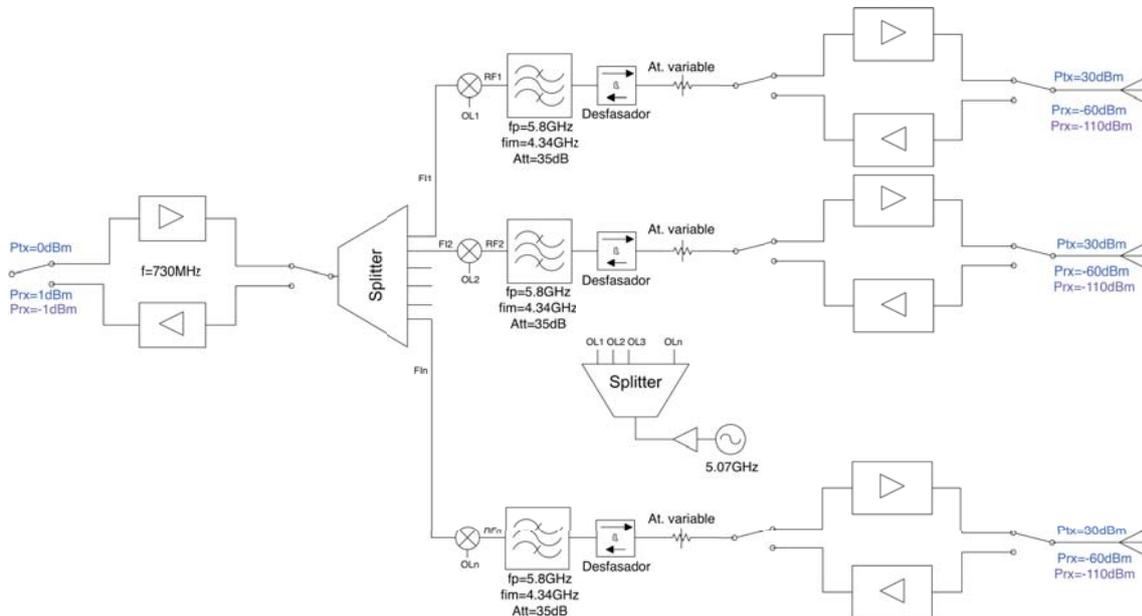


Figura 12. Circuito de partida para elección de componentes

A partir de los dispositivos disponibles en el IDEtIC y los que se encuentran en el mercado se debe hacer una elección respetando los criterios de frecuencia y potencia oportunos.

Primero, se ha realizado una búsqueda de los dispositivos disponibles en el IDEtIC en las bandas de frecuencia de interés, viendo si sus prestaciones eran las adecuadas. Dentro de dichos componentes se seleccionaron los siguientes:

- Mezclador MAC-60+: Mezclador doblemente balanceado de MiniCircuits dentro de la banda de interés. Tiene 6 dB de pérdidas de conversión.
- Desfasador HMC929LP4: Desfasador analógico controlado por una tensión de control entre 0 y 13 V. Proporciona un desfase entre 0 y 430 ° en un rango de frecuencias de 4 a 8 GHz.
- Atenuador variable HMC973LP3. Atenuador variable analógico absorbente controlado por una tensión entre 0 y 5 V que opera entre 0,5 y 6 GHz. Proporciona una atenuación entre 5 y 35 dB.
- Divisor de potencia WP4F1+. Divisor de potencia de 4 salidas para la banda de 4,75 a 6,2 GHz con 7 dB de pérdidas.

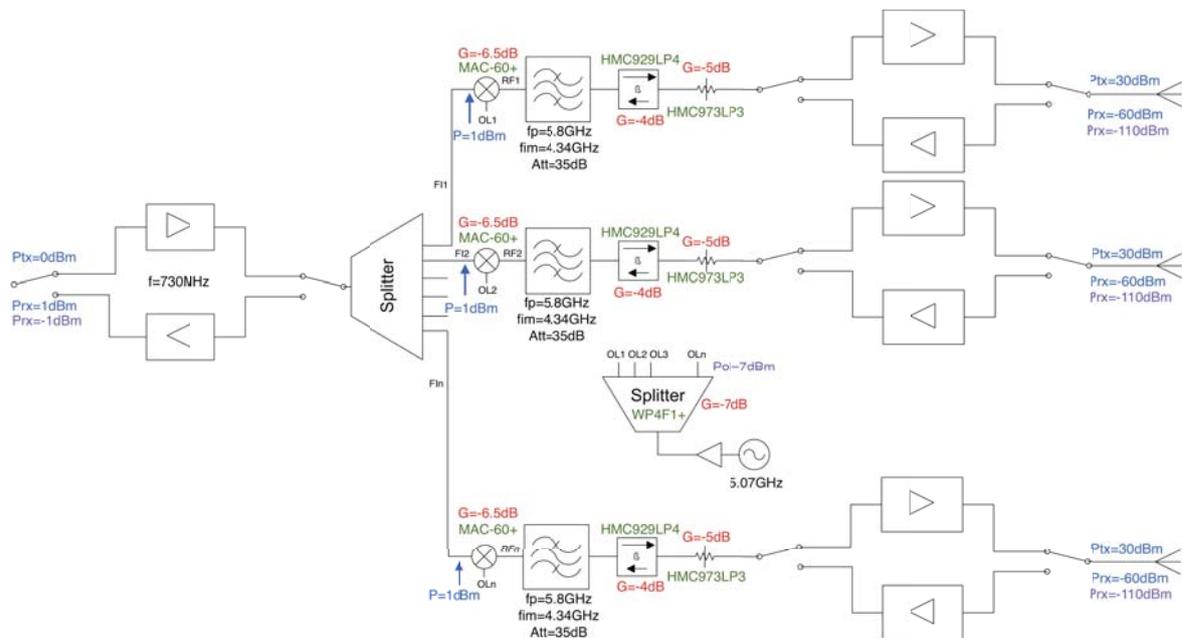


Figura 13. Especificaciones de los componentes disponibles sobre el esquema general

En color rojo se presentan ganancias, en azul potencias máximas y en fucsia potencias mínimas (Figura 13).

Los componentes que estaban disponibles, que eran pasivos y bidireccionales, tenían limitaciones de potencia en transmisión pues las potencias son mayores. La especificación más restrictiva es la del mezclador, el cual tiene una potencia a la entrada para 1 dBc (decibelio compresión) de +1 dBm. Para mantener la linealidad del dispositivo se ha fijado una potencia a su entrada de 0 dBm.

Seguidamente se pasó a escoger un amplificador de potencia del mercado. La potencia que se empezó buscando fue la de 36 dBm a su salida, pues era la máxima permitida en la banda, pero los amplificadores con estos niveles eran relativamente caros. Finalmente se escogió un amplificador mucho más barato de 30 dBm a su salida. En el anexo B se explica con mayor detalle la elección del amplificador.

Posteriormente se procedió a buscar los conmutadores. Para la cadena de transmisión se necesitaba un conmutador que soportara al menos 30 dBm a su entrada. A pesar de que se pretendía escoger un conmutador absorbente, se tuvo que optar por uno reflexivo porque los absorbentes no resistían estos niveles de potencia. Este conmutador fue el JSW2-63DR+ de MiniCircuits, con un punto a 0,1 dBc a su entrada de 35 dBm. Para el resto de conmutadores se escogió el VSWA63-DR+, un conmutador absorbente de

MiniCircuits que servía para la banda de FI y para la de RF con pérdidas de 0,5 a 1,5 dB [Anexo G].

El divisor de potencia de FI que se escogió fue lo más parecido al WP4F1+, con el que ya se contaba. El dispositivo elegido fue el WP4M+, un divisor equivalente al WP4F1+, pero para la banda de 720 MHz y 1125 MHz. Tenía unas pérdidas de 7 dB y tenía el mismo encapsulado y pinout que el WP4F1+, por lo que a su vez el mismo layout [Anexo K].

Seguidamente se comenzó la búsqueda de los amplificadores de FI. Inicialmente se pretendía escoger un amplificador para transmisión y recepción pero las necesidades de ambos amplificadores eran diferentes. El de transmisión requería una ganancia menor y un punto a 1 dBc a su salida mayor que el de recepción. Se escogió el MAV-11BSM+ de MiniCircuits para transmisión y el HMC476MP86 de Hittite para recepción [Anexo C].

Cuando se procedió a buscar un amplificador de bajo ruido para el transceptor. La característica que se priorizó fue la figura de ruido pero los amplificadores en la banda de 5,8 GHz con una figura de ruido menor que 2 dB eran bastante caros. Por esta razón se pensó en utilizar dos unidades en cascada del HMC476MP86 que había sido seleccionado como amplificador de FI en recepción. En el anexo D se detalla el cálculo de la figura de ruido a 5,8 GHz de dos amplificadores en cascada. Además, el amplificador HMC476MP86 fue seleccionado para situarlo en el resto de etapas para conseguir las ganancias fijadas.

Sin embargo, para darle el nivel de potencia necesario al amplificador de potencia se requería un amplificador con un punto a 1 dBc a su salida mayor por lo que se escogió el GVA-81+ de MiniCircuits , con 25 dBm de potencia a 1 dBc a la salida, como amplificador previo al de potencia [Anexo E].

Por último, se escogió el control automático de ganancia. Tal y como se explica en el apartado 2.1 debido al rango de potencias recibidas que se esperaba, la ganancia de recepción tiene que variar en un rango de 48 dB por lo que se requería un CAG que operara a 730 MHz con dicho rango. Sin embargo, no se encontró a esta frecuencia un CAG con un rango de potencias mayor de 42 dB. Este CAG fue el HMC992LP5 de Hittite [Anexo F].

2.4 Balance de potencias según las especificaciones

Después de elegir una estructura circuital y los componentes que van a formar parte de ella, se elabora un balance de potencias (figura 14) según las especificaciones de los fabricantes, determinando el número de unidades de cada dispositivo necesarias.

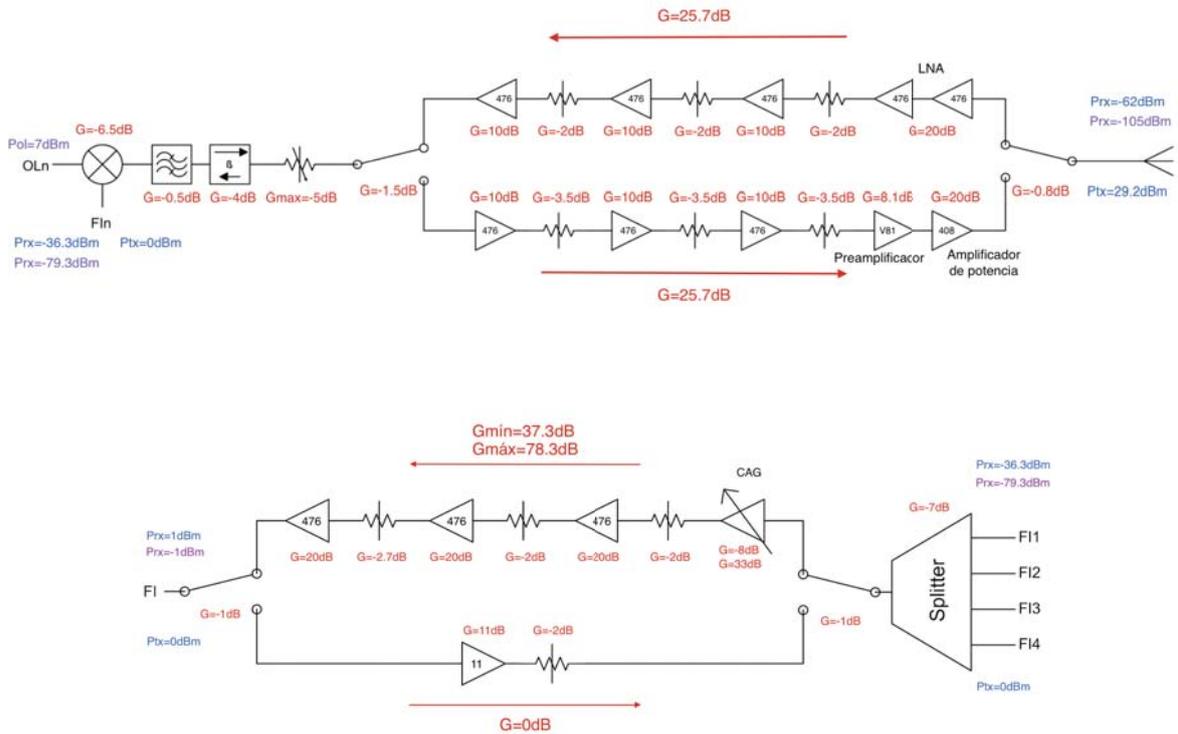


Figura 14. Balance de potencias de la cadena de RF y FI según especificaciones

En color rojo se representan las ganancias de los distintos dispositivos, en azul potencias máximas sin distorsión y en fucsia potencias mínimas requeridas. Se ha obtenido una ganancia total de 29,2 dB en la cadena de transmisión y una ganancia entre 61 y 104 dB en la cadena de recepción.

Después de la elección de los nuevos componentes, en la cadena de transmisión, el elemento que seguía limitando en potencia era el mezclador, el cual tiene un punto a 1 dBc a la entrada de 1 dBm. De esta manera, se ha diseñado la cadena de transmisión para que lleguen 0 dBm a la entrada del mezclador para mantener su linealidad.

En la cadena de recepción, la ganancia es variable debido a que en la etapa de FI se cuenta con un CAG. Dependiendo de la potencia recibida, siempre y cuando esté dentro del rango señalado, la ganancia del transceptor se ajusta para tener a la salida de FI $0\text{ dBm} \pm 1\text{ dB}$.

2.5 Evaluación de componentes

Con todos los componentes disponibles en el laboratorio se pasó a la evaluación de los mismos. Para ello se hicieron varias placas de evaluación que se explican a continuación.

2.5.1 Primera placa de evaluación

Con la primera placa de evaluación (figura 15) se pretendió evaluar una serie de componentes que podían ser medidos individualmente o en conjunción con otros. Para ello se contaba con una serie de cruces cortados que podían ser unidos o separados con estaño o tintura de plata a las pistas que convenía para medir los componentes oportunos.

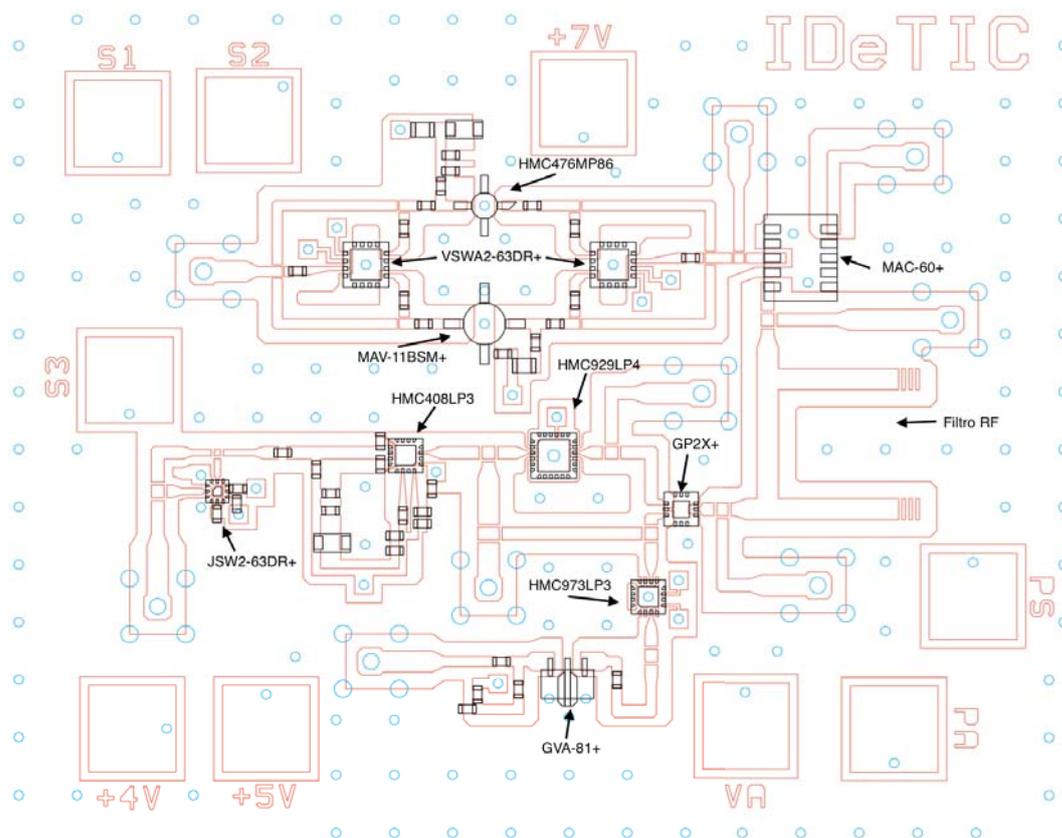


Figura 15. Primera placa de evaluación

Con esta placa se intentó replicar el mismo nivel de integración que se quería conseguir en el diseño final además de ver la respuesta de componentes que se esperaba que fueran juntos. En dicha placa se disponía de los siguientes subsistemas:

- Conmutadores VSWA2-63DR+
- Amplificador HMC476MP86

- Amplificador MAV-11BSM+
- Mezclador MAC-60+
- Filtro RF
- Divisor de potencia GP2X+
- Atenuador variable HMC973LP3
- Amplificador GVA-81+
- Desfasador HMC929LP4
- Amplificador de potencia HMC408LP3
- Conmutador JSWA-63DR+

La placa permitía medir los siguientes bloques:

- Amplificador MAV-11BSM+ con o sin conmutadores VSWA2-63DR+
- Amplificador HMC476MP86 con o sin conmutadores VSWA2-63DR+
- Mezclador MAC-60+
- Filtro de RF
- Mezclador junto al filtro de RF
- Divisor de potencia GP2X+
- Atenuador variable HMC973LP3 junto a amplificador GVA-81+
- Desfasador HMC929LP4
- Amplificador de potencia HMC408LP3 con o sin conmutador JSW2-63DR+

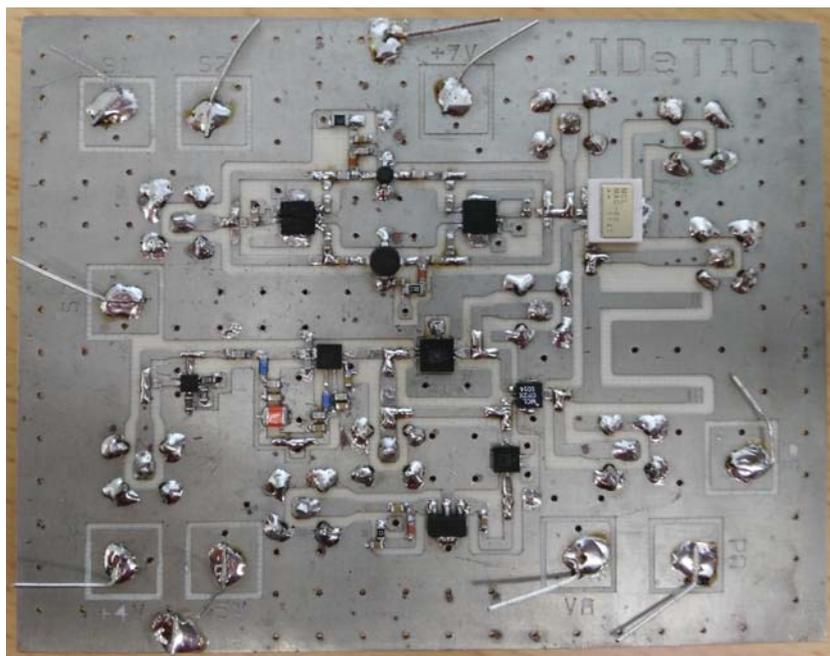


Figura 16. Fotografía de la primera placa de evaluación

Sin embargo, tal y como se explica en los anexos referentes a cada subsistema, existieron prototipos de los cuales no se obtuvieron buenos resultados y por ello fueron repetidos en las placas de evaluación posteriores.

Debido a un error en la placa, el atenuador variable HMC973LP3 y el amplificador GVA-81+ no podían ser medidos individualmente, por lo que se rehicieron sus layouts en la segunda placa de evaluación.

El filtro de RF, que fue simulado con ADS (Advanced Design System de Keysight), no fue simulado con la herramienta Momentum ADS, la cual permite realizar un análisis de onda completa, por lo que las medidas no se correspondieron con lo simulado. Por ello se hizo una nueva simulación, esta vez con el Momentum, obteniendo diferentes resultados dando a realizar un nuevo prototipo en la tercera placa de evaluación.

El divisor de potencia de dos salidas GP2X+ de MiniCircuits finalmente fue sustituido por uno de 4 salidas (WP4F1+ de MiniCircuits), cuyo prototipo se realizó en la tercera placa de evaluación.

Por último, el amplificador de potencia tuvo problemas de disipación por lo que se hizo otro prototipo en la tercera placa de evaluación. Sin embargo, a pesar de que el amplificador tenía una ganancia mucho menor a la que debía tener se pudieron medir las pérdidas del conmutador JSW2-63DR+.

2.5.1.1 Amplificador de FI de transmisión

Las especificaciones del amplificador MAV-11BSM+ se presentan en la tabla 1.

$f_{\min}-f_{\max}$ GHz	$G_{f=700\text{MHz}}$ dB	$RL_{f=700\text{MHz}}$ dB		$P1\text{dB}_{f=700\text{MHz}}$ dBm	$NF_{f=700\text{MHz}}$ dBm
		IN	OUT		
DC-1GHz	11,3	21	21	18	4,4

f: frecuencia
G: Ganancia
RL: Pérdidas de retorno
P1dB: Pot. salida 1 dBc
NF: Figura de ruido

Tabla 1. Especificaciones del MAV-11BSM+

Para el diseño del amplificador y su layout, se han tenido en cuenta las recomendaciones del fabricante y se ha seguido el esquema de la figura 17.

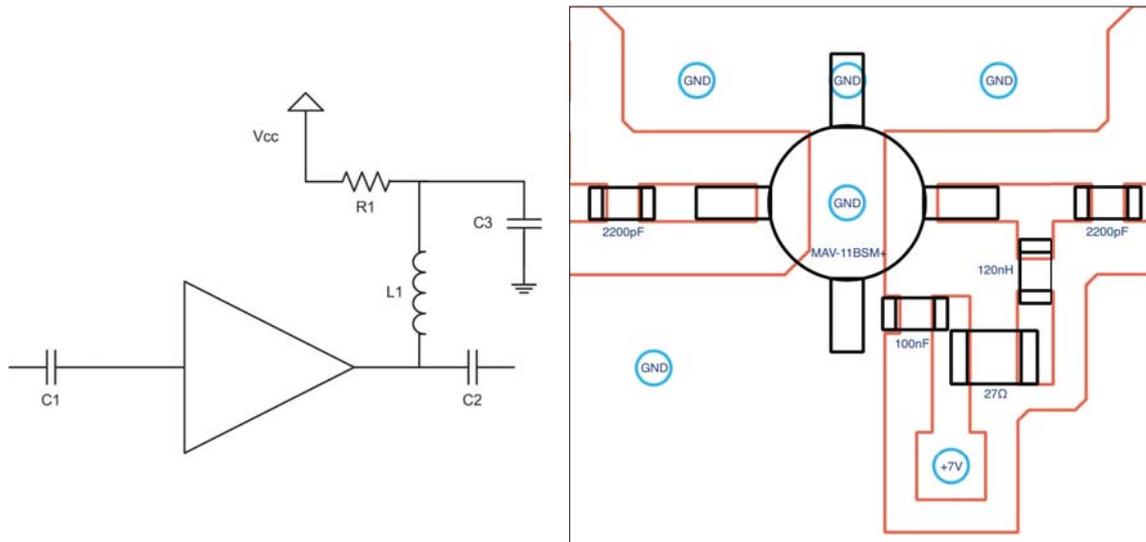


Figura 17. Esquema (izquierda) y layout (derecha) del amplificador de FI para transmisión

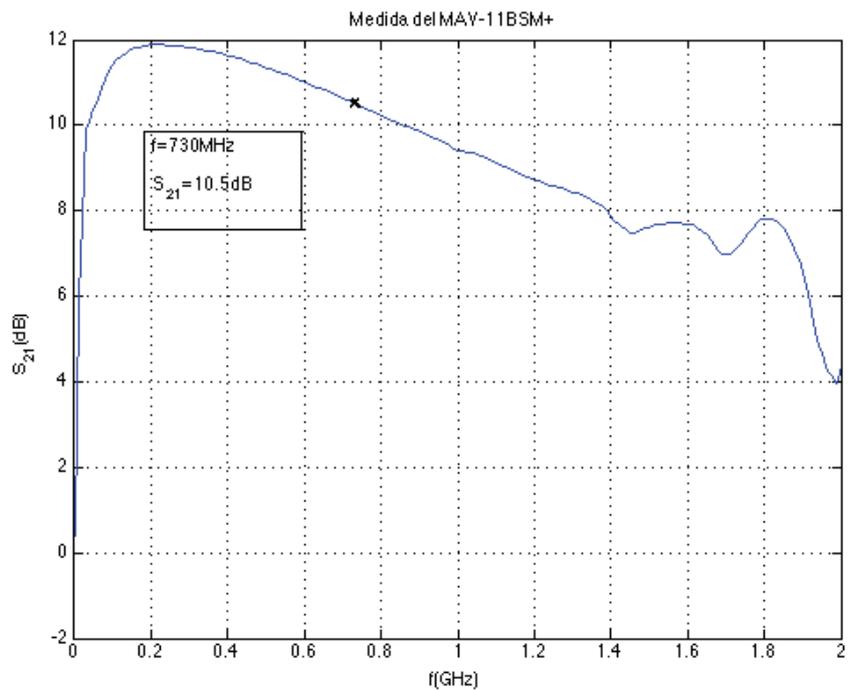


Figura 18. Ganancia del MAV-11BSM+

La curva de ganancia que fue medida con el analizador de redes aparece en la figura 18. A la frecuencia de 730 MHz se tiene una ganancia de 10,5 dB.

A la entrada se midió un S_{11} de -10,14 dB.

Físicamente el prototipo quedó tal y como muestra la figura 19.



Figura 19. Fotografía del MAV-11BSM+

2.5.1.2 Amplificador de FI de recepción

Las especificaciones del HMC476MP86 a 700 MHz aproximadamente son ilustradas en la tabla 2.

$G_{f=700\text{MHz}}$ dB	$R_{L_{f=700\text{MHz}}}$ dB		$P_{1\text{dB}_{f=700\text{MHz}}}$ dBm	$NF_{f=700\text{MHz}}$ dBm
	IN	OUT		
20	20	26	12	2,5

Tabla 2. Especificaciones del HMC476MP86 en FI

Para el diseño del layout del prototipo se siguió el esquema propuesto por el fabricante, al igual que los valores de los componentes. El valor de los condensadores C1 y C2 es de 100 pF y el de la bobina L1 56 nH.

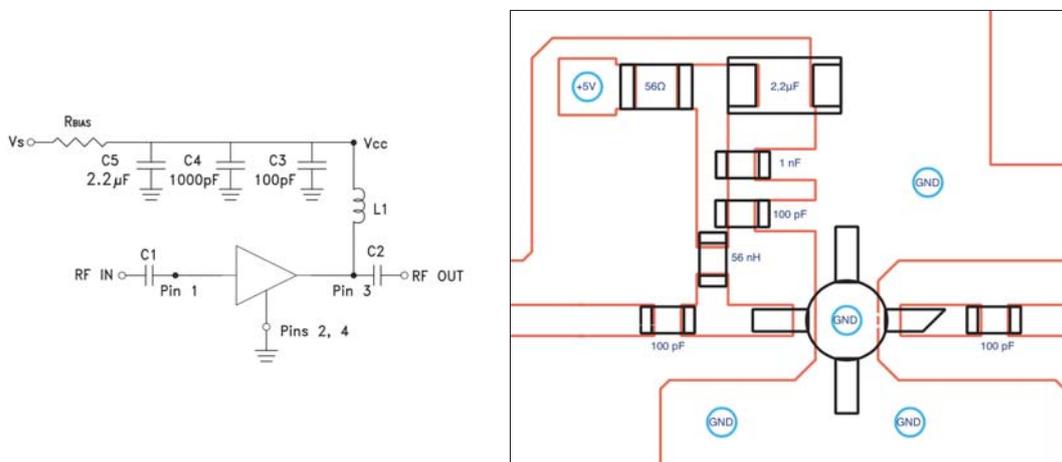


Figura 20. Esquema (izquierda) y layout (derecha) del amplificador de FI para recepción

En la siguiente fotografía se puede observar una vista superior del montaje (Figura 21).



Figura 21. Fotografía del HMC476MP86 (FI)

En cuanto a las medidas de parámetros S, a 730 MHz el S_{11} es de -10,43 dB y el S_{21} de 19 dB aproximadamente.

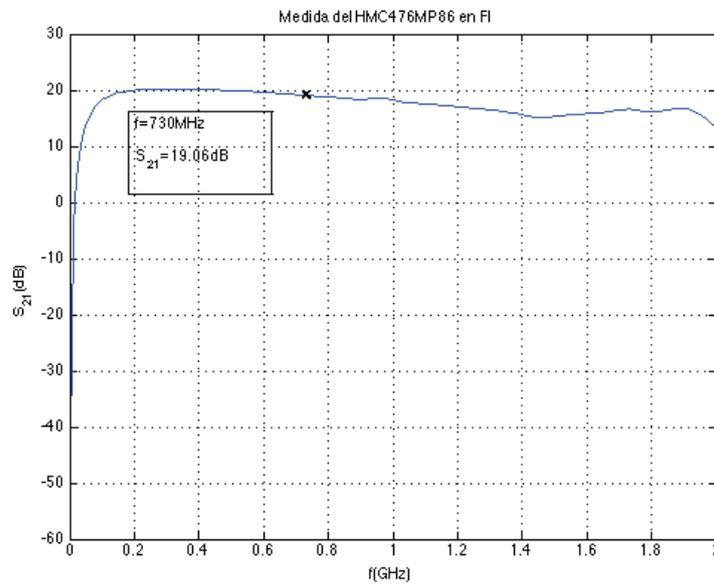


Figura 22. Medida del S_{21} del HMC476MP86 en FI

2.5.1.3 Mezclador

El mezclador MAC-60+ de MiniCircuits tiene las siguientes características tiene las siguientes características (Tabla 3).

RF	FI	Pérdidas	Aislamiento OL-RF	Aislamiento OL-FI	IP3	P1dBc
1,6 – 6 GHz	DC – 2 GHz	6 dB	23 dB	13 dB	10 dBm	1 dBm

Tabla 3. Características del mezclador MAC-60+

El equivalente circuital y una fotografía del mezclador se muestran en la figura 23.

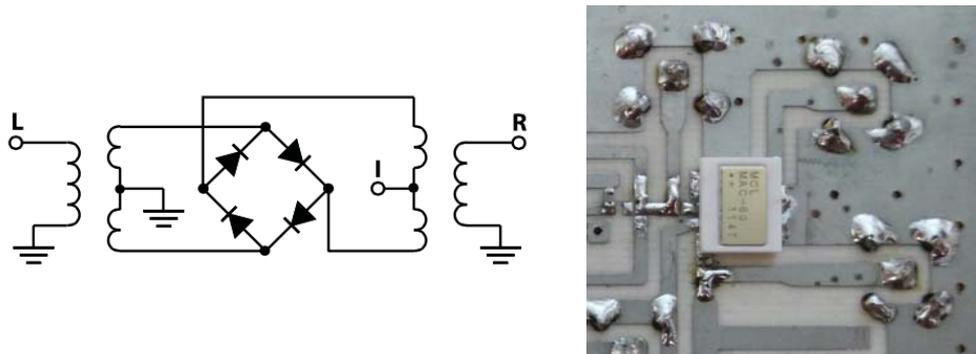


Figura 23. Equivalente circuital (izquierda) y fotografía (izquierda) del mezclador

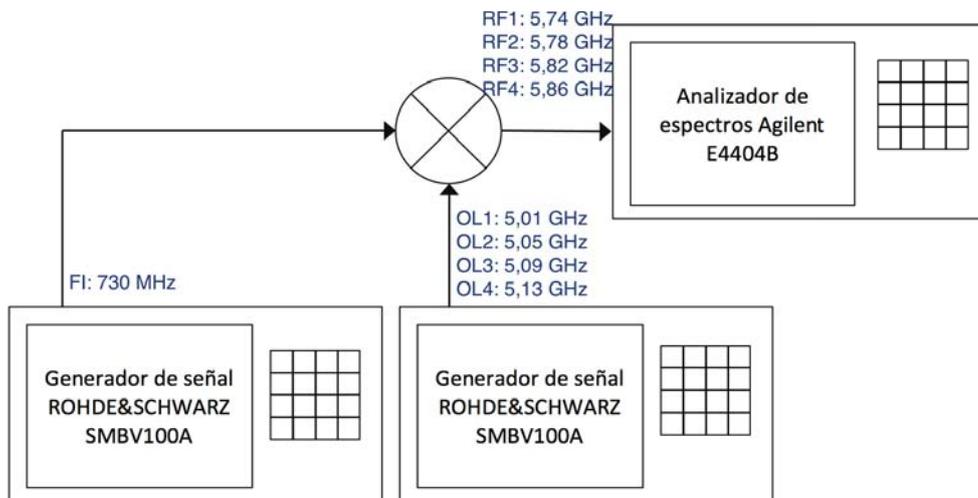


Figura 24. Montaje para la medida de conversión de subida

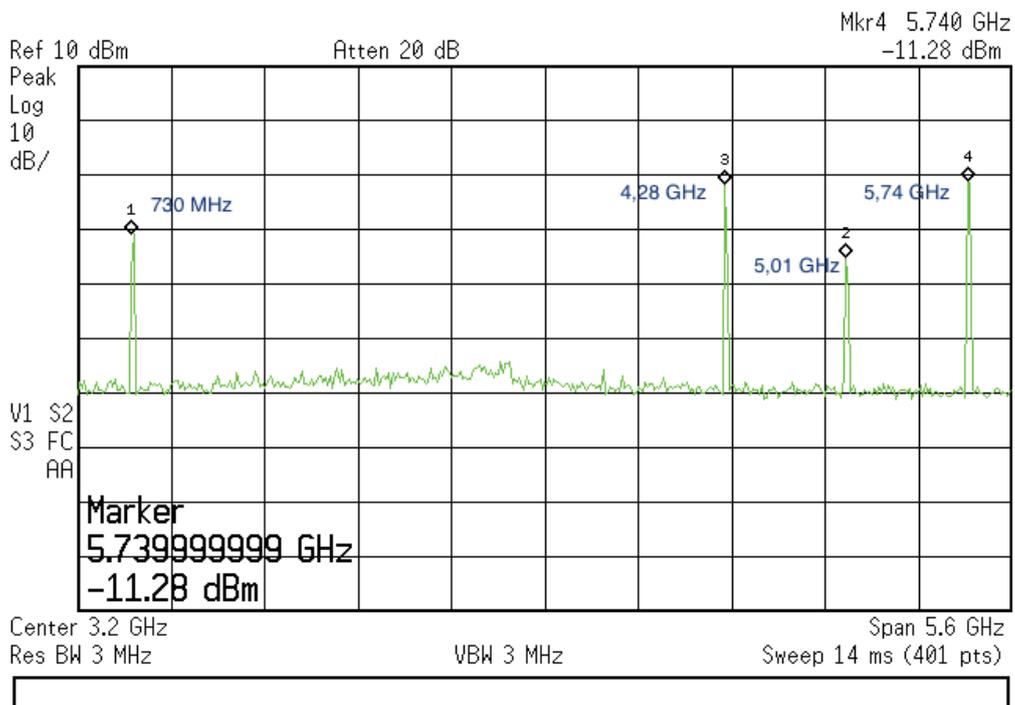


Figura 25. Resultado práctico del mezclador como convertor de subida

En la figura 25 se presenta la respuesta del mezclador al montaje de la figura 24, donde el mezclador realiza funciones de conversor de subida. Las pérdidas de inserción del mezclador como conversor de subida son de 5,35 dB aproximadamente..

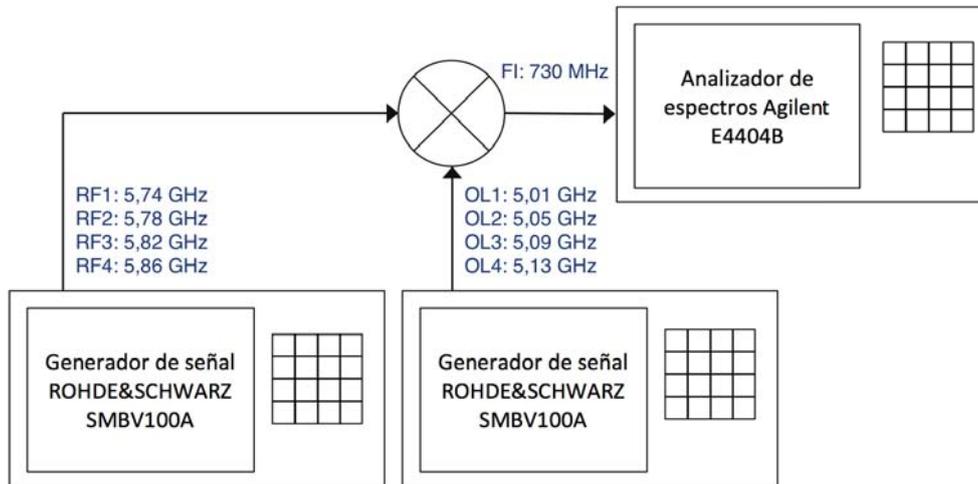


Figura 26. Montaje para la medida del conversión de bajada

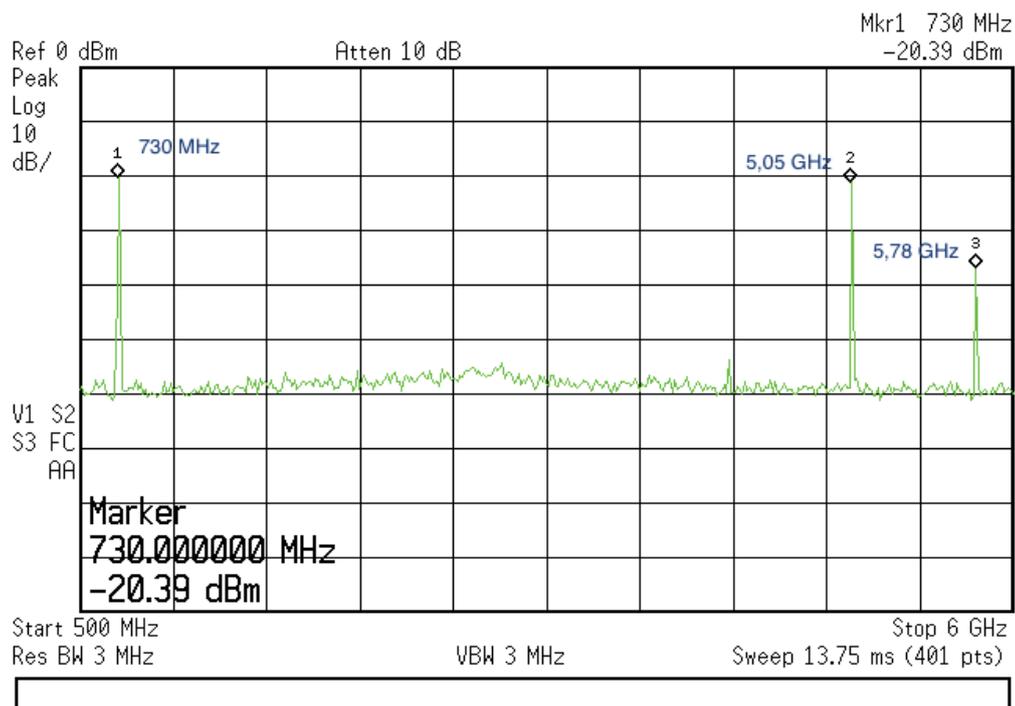


Figura 27. Resultado práctico del mezclador como conversor de bajada

Y en el montaje de la figura 26 el mezclador funciona como conversor de bajada. Las pérdidas de inserción del mezclador como conversor de bajada son de 4,8 dB aproximadamente.

2.5.1.4 Desfasador

Las características del desfasador se presentan en la tabla 4:

Rango de fase °	Pérdidas de inserción dB	Pérdidas de retorno dB		Rango de tensión V	Potencia máx. para zona lineal dBm	Sensibilidad °/V	Error de fase °	BW modulación MHz
		IN	OUT					
0-430	3 – 4	>12	>12	0 - 13	10	35	± 5	20

Tabla 4. Especificaciones técnicas del desfasador

En la figura 28 se presenta el diagrama funcional del dispositivo y una fotografía del prototipo montado.

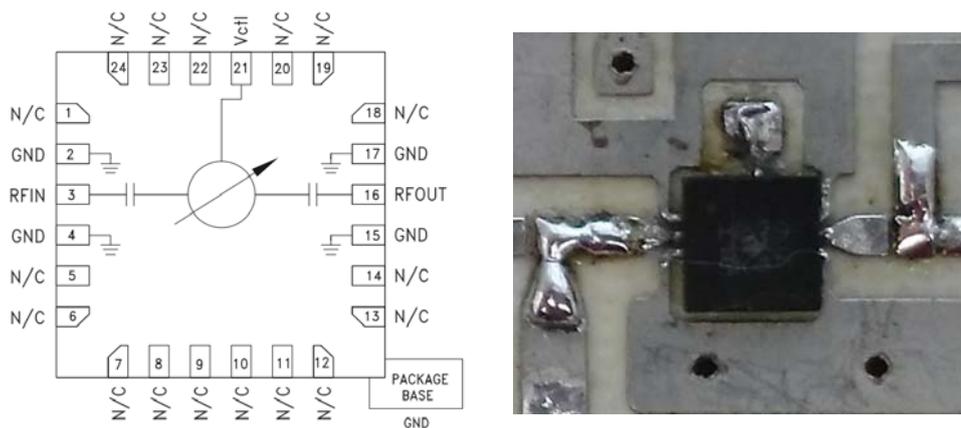


Figura 28. Diagrama funcional (izquierda) y fotografía (derecha) del desfasador

Con dicho montaje se realizaron medidas de los parámetros S en el analizador de redes para valores de tensión de control (V_{ctl}) de 0 a 13 V en saltos de 0,5 V. A partir de estas medidas se ha dibujado las curvas del módulo y la fase del S_{21} a la frecuencia de 5,8 GHz en función de la tensión de control.

Se observa que la atenuación del dispositivo no se mantiene constante con la tensión de control, al contrario de como indicaba el fabricante (Figura 29).

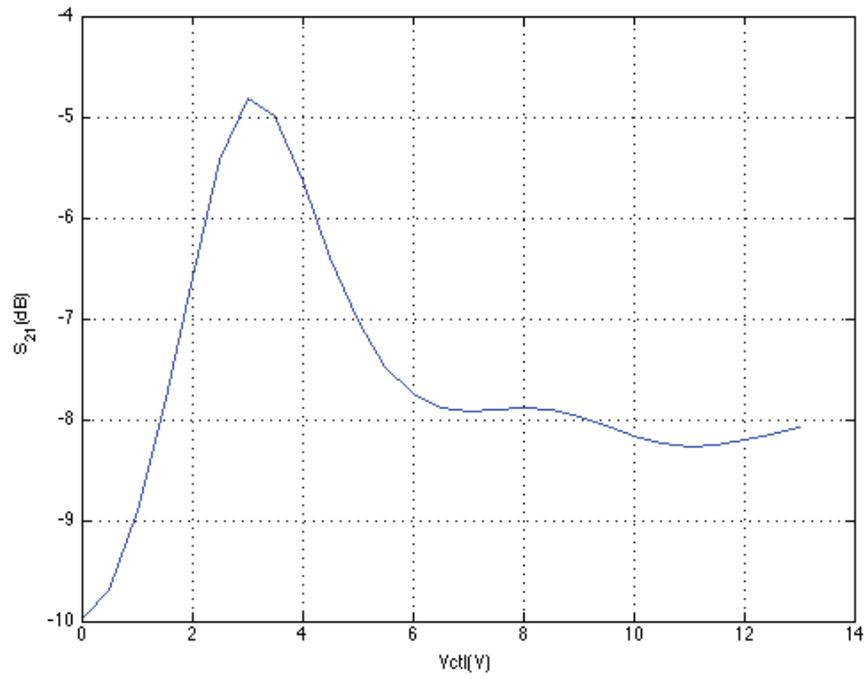


Figura 29. Módulo del S₂₁ a 5,8 GHz en función de V_{ctl}

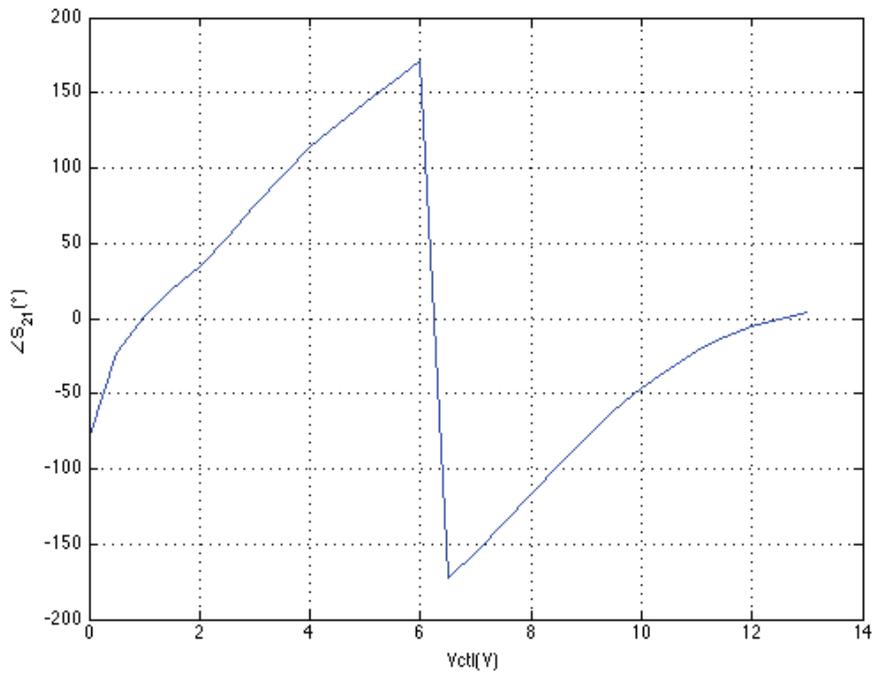


Figura 30. Fase del S₂₁ a 5,8 GHz en función de V_{ctl}

La fase varía con una pendiente de 40 °/ V aproximadamente.

2.5.2 Segunda placa de evaluación

En la segunda placa de evaluación se montaron los prototipos del control automático de ganancia, del amplificador HMC476MP86 en RF (LNA), del atenuador variable HMC973LP3 y del amplificador GVA-81+ (previo).

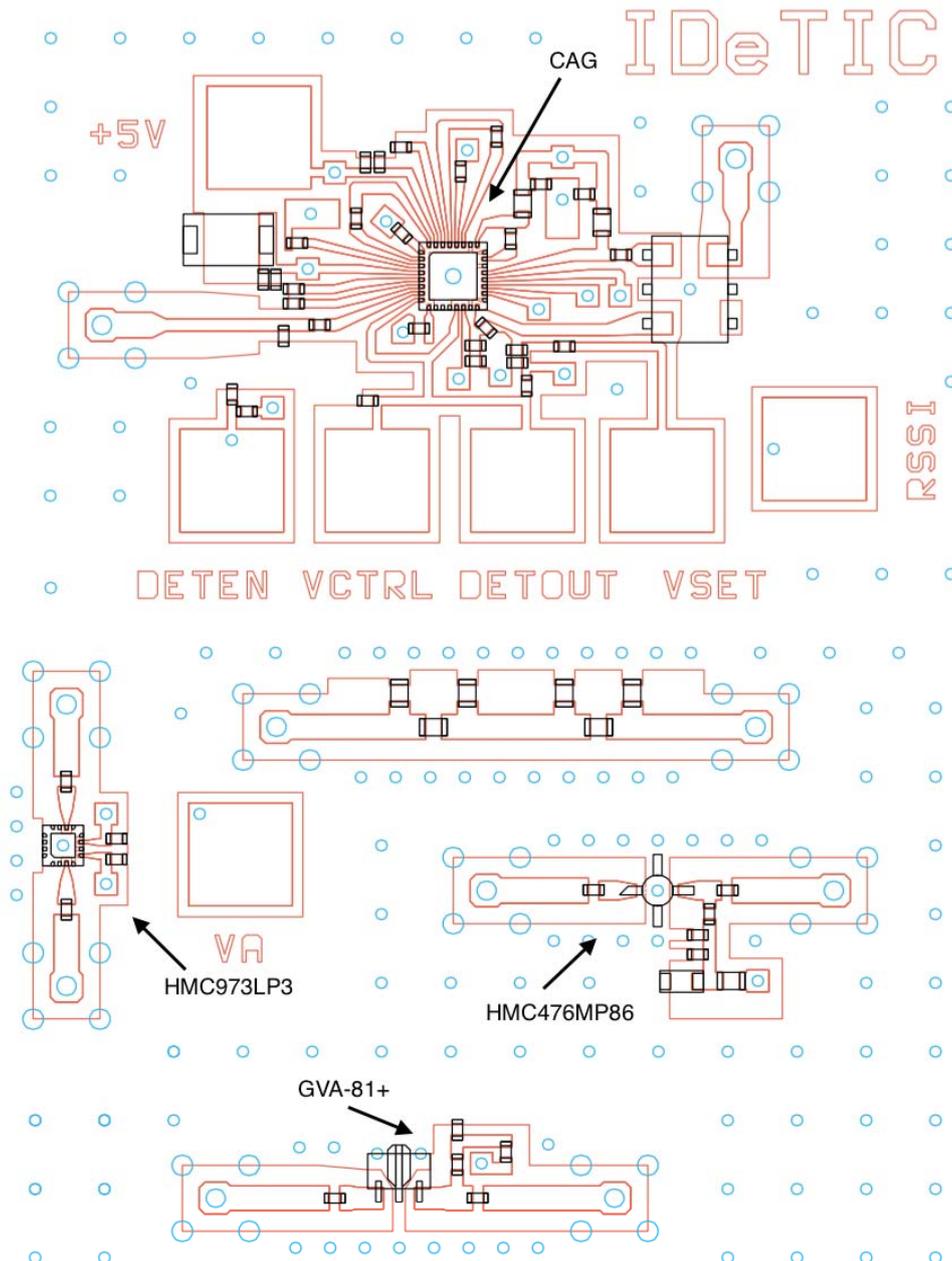


Figura 31. Segunda placa de evaluación

Todos los componentes de dicha placa se alimentaban con 5 V por lo que se ha puesto una red común para todos los componentes. Seguidamente se encuentra el CAG que

tiene una serie de tensiones de control (DETEN, VCTRL, DETOUT, VSET, RSSI) y el atenuador variable que tiene su tensión de control (VA).

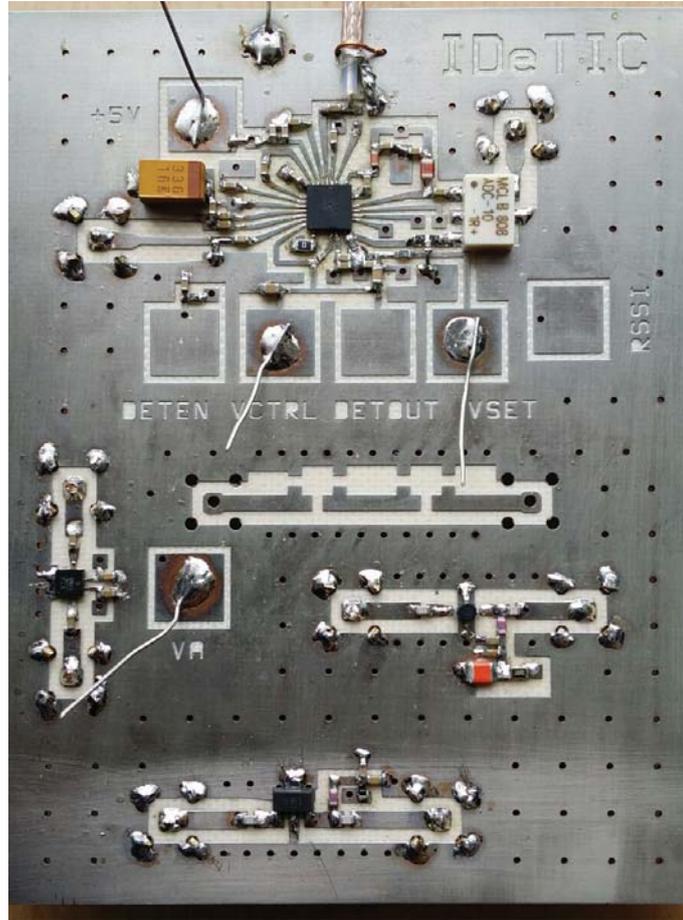


Figura 32. Fotografía de la segunda placa de evaluación

2.5.2.1 Control Automático de Ganancia

La función del control automático de ganancia es la de comprimir el rango de potencias que se espera recibir (de -60 a -110 dBm) a una potencia de 0 dBm \pm 1 dB en la etapa de FI. El rango del CAG debe ser por tanto de 48 dB.

Sin embargo, debido a los componentes que se encontraban en el mercado se escogió el HMC992LP5 de Hittite con las siguientes características (Tabla 5).

Modo	$G_{f=800\text{MHz}}$ dB	$\Delta G_{f=800\text{MHz}}$ dB	$RL_{f=800\text{MHz}}$ dB		$P_{1\text{dB}_{f=800\text{MHz}}}$ dBm	NF	Supply Current (5V) mA
			IN	OUT			
1 Att	36	20	12	14	18,8	6	215
2 Att	34	42	12	12			

Tabla 5. Especificaciones técnicas del HMC992LP5

El dispositivo cuenta con dos atenuadores variables y dos amplificadores de ganancia fija, tal y como se observa en la figura 33. El CAG tiene dos modos de funcionamiento en función de si se utiliza un atenuador variable o dos (tabla 5).

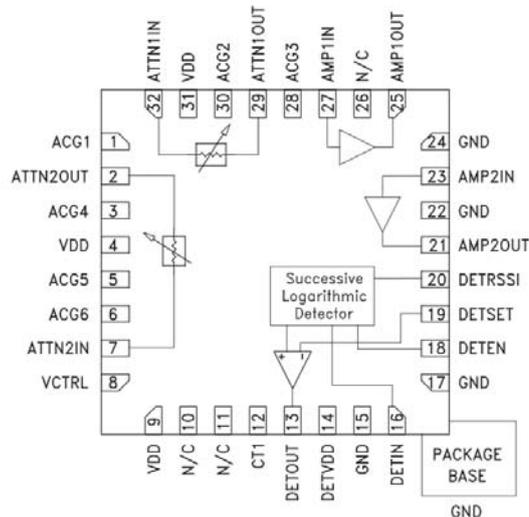


Figura 33. Diagrama funcional del CAG

El prototipo se ha diseñado siguiendo el esquema que recomienda el fabricante (Figura 34).

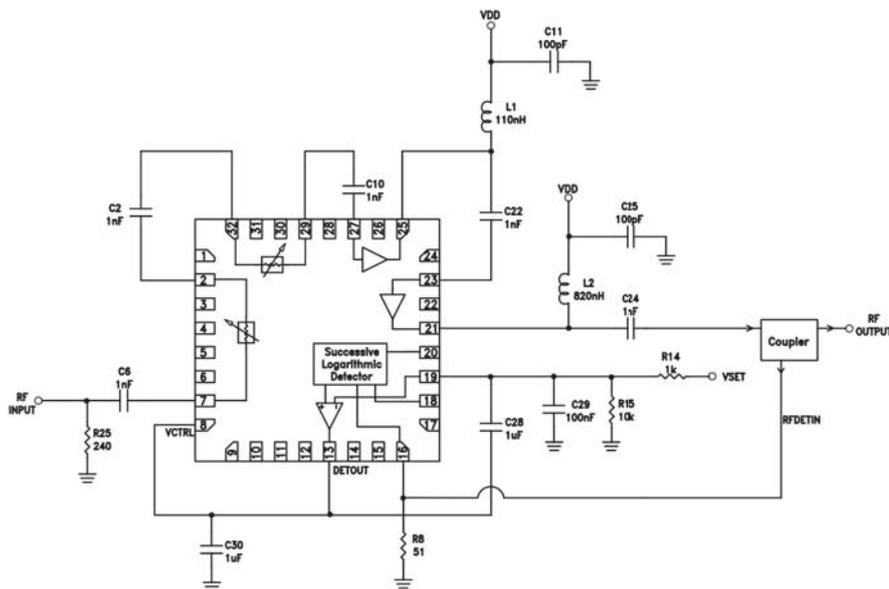


Figura 34. Esquema simplificado del CAG

El diseño requiere un acoplador para llevar una muestra de la salida al detector de potencia, el cual genera una tensión proporcional a la potencia de salida que controla la atenuación de los atenuadores variables. De esta manera, la ganancia se ajusta automáticamente para mantener un nivel de potencia a la salida constante. Esta potencia se ajusta con la tensión de control VSET.

A continuación se muestra el diseño del layout del prototipo realizado.

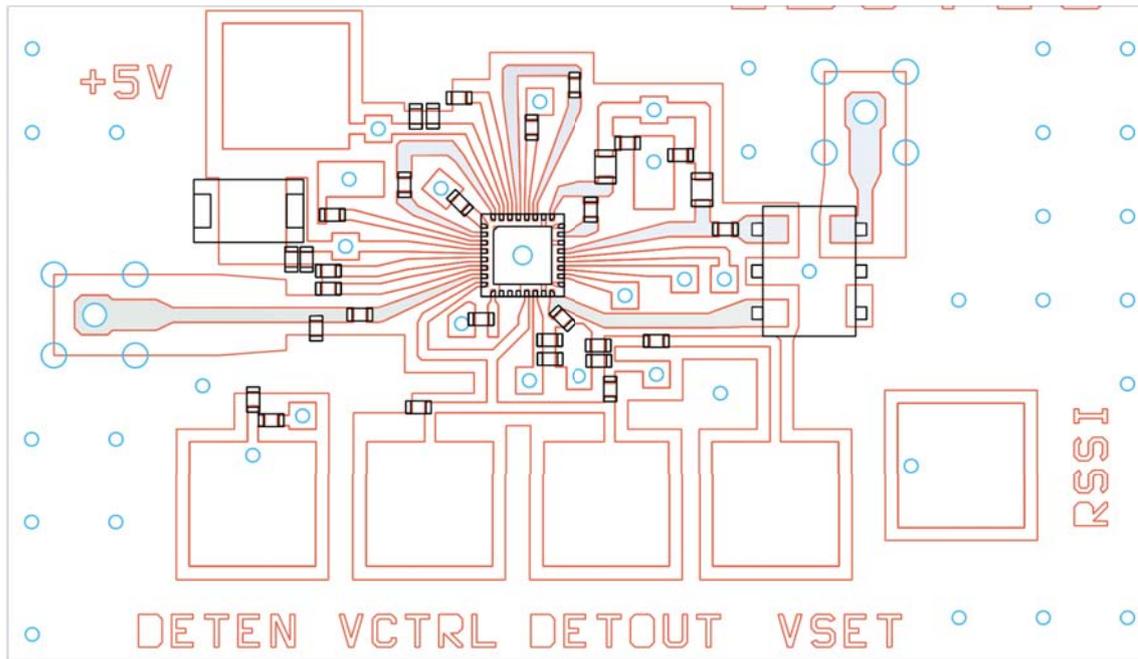


Figura 35. Layout del prototipo del CAG

En un color gris se representan las líneas por donde va la señal de FI. El resto de las líneas son de DC.

Se dispusieron de dos unidades de CAG, que finalmente fueron averiadas, en las que no se consiguieron medidas válidas del bucle entero. Tal y como se puede ver en la fotografía de la segunda placa de evaluación (Figura 32), se adaptó un cable entre el segundo atenuador variable y el primero de los amplificadores permitiendo medir por una parte los dos atenuadores y por otra los dos amplificadores.

Las medidas de los atenuadores variables fueron medidas para diferentes tensiones de control (salidas del detector de potencia) que fueron fijadas externamente desconectando el detector mediante un corte en la pista. Las medidas de los amplificadores fijos no se correspondían con lo especificado por el fabricante porque habían sido deteriorados.

Las medidas de los dos atenuadores variables se realizaron variando la tensión VCTRL de 0 a 5 V. A continuación se puede ver el S_{21} para varios valores de VCTRL desde 300 kHz hasta 2 GHz.

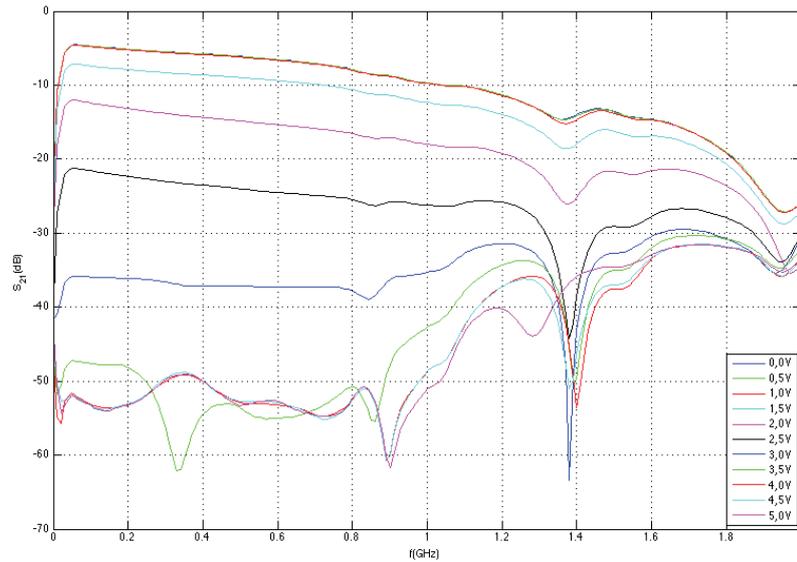


Figura 36. Medida del S_{21} de los atenuadores variables del CAG para diferentes VCTRL

El rango dinámico de la ganancia del CAG lo proporcionan los atenuadores variables. Aunque en el datasheet se dice que el rango de ganancias a esta frecuencia es de 42 dB aquí se ha conseguido un rango de 48 dB a 730 MHz (de -7 a -55 dB). Dependiendo de la respuesta de los amplificadores, el rango total del CAG puede mantenerse en 48 dB o ser reducido. A continuación se muestra el S_{21} de los atenuadores a 730 MHz en función de VCTRL.

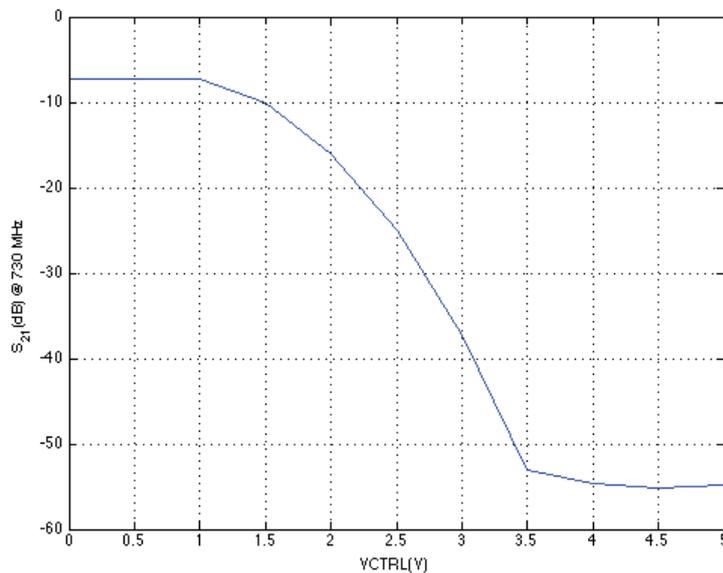


Figura 37. Medida del S_{21} de los atenuadores variables del CAG a 730MHz en función de VCTRL

De 0 a 1 V y de prácticamente 3,5 a 5 V se puede afirmar que la atenuación es prácticamente constante. La zona donde la atenuación varía está entre 1 y 3,5 V donde aproximadamente se tiene una pendiente de -18 dB/V.

2.5.2.2 Amplificador de Bajo Ruido

Para el amplificador de bajo ruido se evaluó el HMC476MP86, que también había sido escogido para las etapas de recepción en FI.

$f_{\text{mín}}-f_{\text{máx}}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$NF_{f=5,8\text{GHz}}$ dB	$P1dB_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm
		IN	OUT			
DC-6	10	15	13	3,8	10,5	23

Tabla 6. Especificaciones técnicas del HMC476MP86 en RF

El LNA constará de dos unidades del HMC476MP86 en cascada por lo que se ha calculado la figura de ruido equivalente siendo de 4,05 dB. La ganancia de la cadena serían 20 dB.

El esquema en el que se basa el prototipo es el mismo en el que se evalúa el componente en FI (figura 20 del apartado 2.5.1.2 Amplificador de FI en recepción). A esta frecuencia el valor de los condensadores C1 y C2 y el valor de la bobina L1 se han cambiado a 10 pF y 3,3 nH respectivamente.

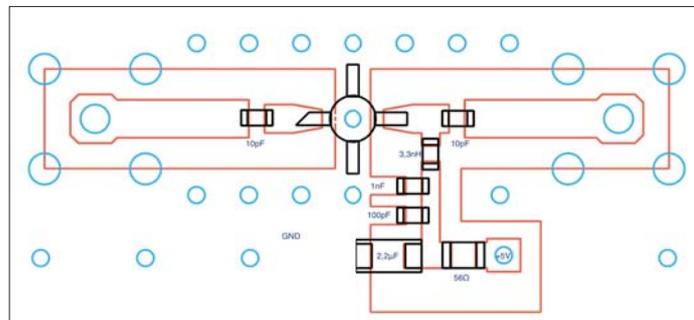


Figura 38. Layout del HMC476MP86 en RF

En la figura 39 se muestra una fotografía de la parte del amplificador HMC476MP86.

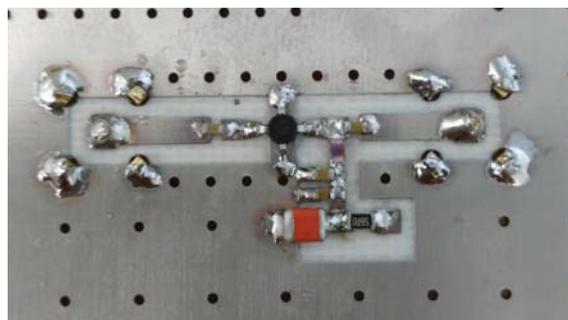


Figura 39. Fotografía del segundo prototipo del HMC476MP86

Se realizaron las medidas con el analizador de redes obteniendo los resultados de la figura 41.

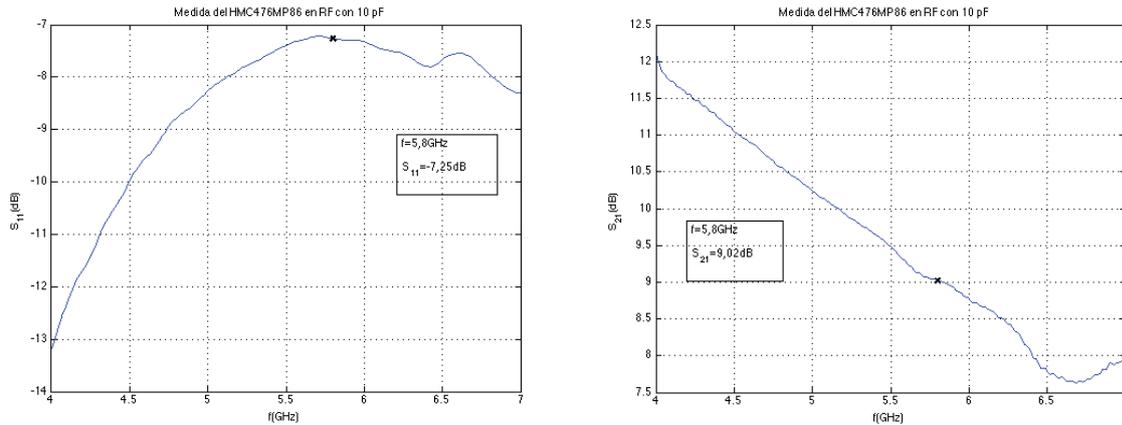


Figura 40. Medidas del S_{11} y el S_{21} del amplificador con condensadores de 10 pF

Se ha medido un $S_{11} = -7,25$ dB y un $S_{21} = 9$ dB.

2.5.2.3 Pre-Amplificador de RF

El amplificador que se ha escogido como previo al de potencia ha sido el GVA-81+ de MiniCircuits, cuyas características son:

$f_{\text{mín}}-f_{\text{máx}}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$P_{1\text{dB}}_{f=5,8\text{GHz}}$ dBm	$P_{\text{sat}}_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm
		IN	OUT			
DC-6	8,1	18,5	14,8	17,7	-	31,1

Tabla 7. Especificaciones técnicas del GVA-81+

El esquema del circuito que ha sido montado y su layout se presenta en la figura 41.

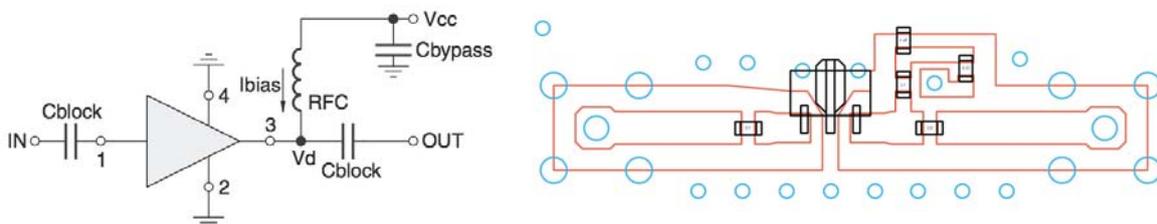


Figura 41. Esquema (izquierda) y layout (derecha) del circuito de evaluación del GVA-81+

Los condensadores de desacoplo que se han montado han sido de 10 pF, la bobina de 3,3 nH y el condensador de la alimentación de 1 nF.

Con el analizador de espectro se ha medido una ganancia de 7 dB aproximadamente. En la figura 42 se muestra la curva de ganancia del amplificador.

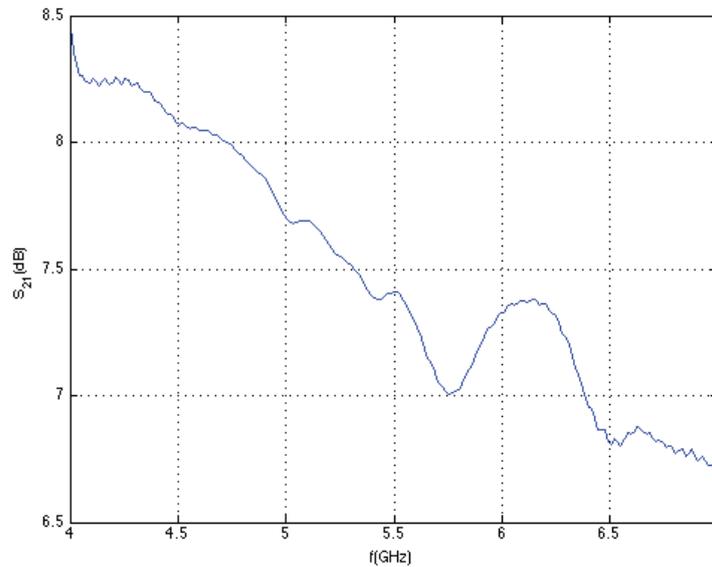


Figura 42. Medida del S_{21} del GVA-81+

También se ha medido un $S_{11} = -12$ dB y $S_{22} = -11,5$ dB a 5,8 GHz.

2.5.2.4 Atenuador variable

Los atenuadores variables utilizados han sido los HMC973LP3 de Hittite.

Frecuencia GHz	Pérdidas dB	Rango Atenuación dB	Pérdidas de retorno dB		Punto 1dBc entrada dBm
			IN	OUT	
0,5 - 6	5	30	13	16	30

Tabla 8. Especificaciones técnicas del atenuador variable

Para el diseño del prototipo se ha seguido el esquema recomendado por el fabricante.

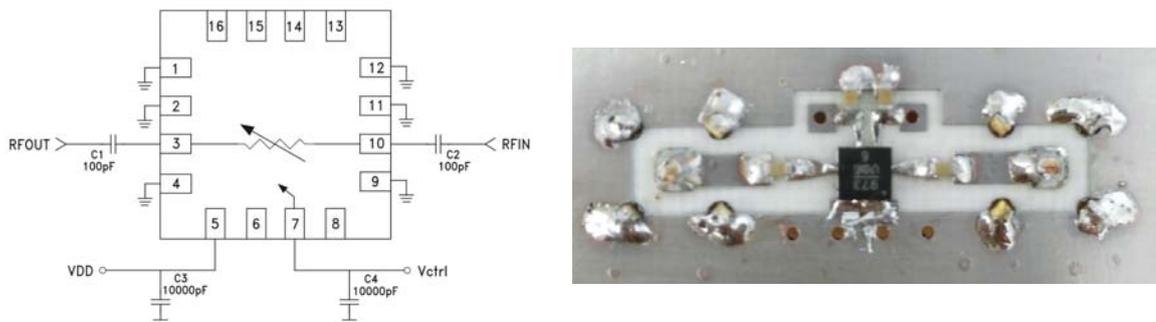


Figura 43. Esquemático (izquierda) y fotografía (derecha) del prototipo del atenuador variable

Después de ser montado, se realizaron las medidas del atenuador variable para diferentes tensiones de control. En la figura 44 se muestran las medidas del S_{21} .

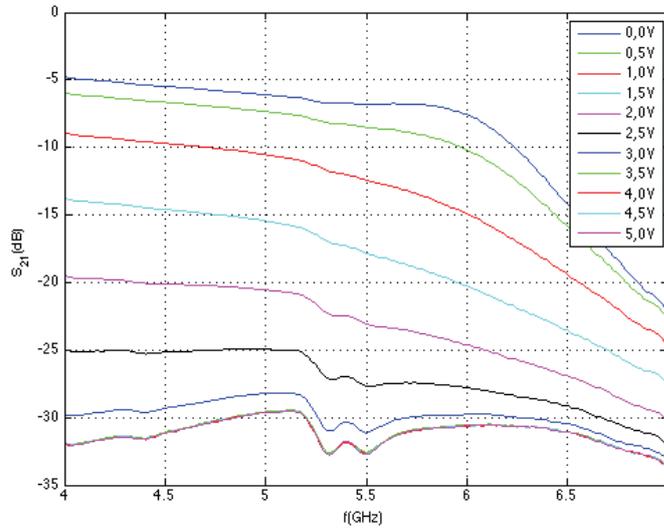


Figura 44. Medida del S_{21} del atenuador variable para varias tensiones de control

Donde se tienen unas pérdidas de inserción de 7 dB y un rango de atenuación de 23 dB a la frecuencia de 5,8 GHz. En la figura 45 se representa la atenuación del dispositivo en función de su tensión de control.

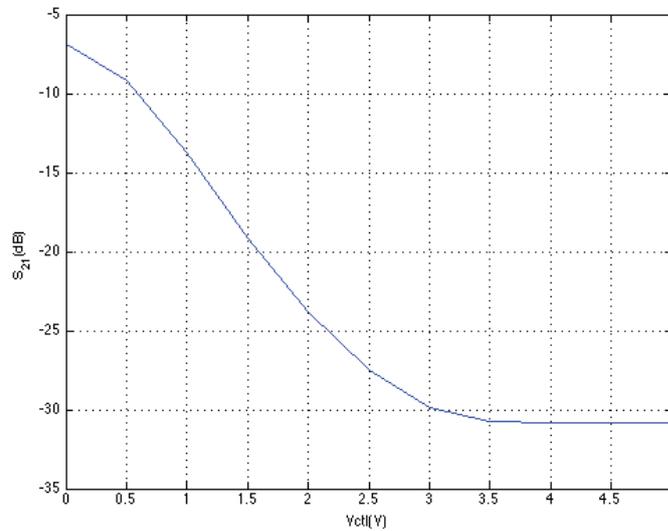


Figura 45. Medida del S_{21} en función de la tensión de control a 5,8 GHz

A partir de 3 V prácticamente la atenuación es constante. Entre 0 y 3 V se tiene una pendiente de 7,6 dB/V aproximadamente.

2.5.3 Tercera placa de evaluación

Con la tercera placa de evaluación se finalizó la fase de pruebas de subsistemas. En dicha placa se tenía un segundo prototipo del amplificador de potencia, un segundo prototipo del filtro de RF y los prototipos de los divisores de potencia de FI y OL.

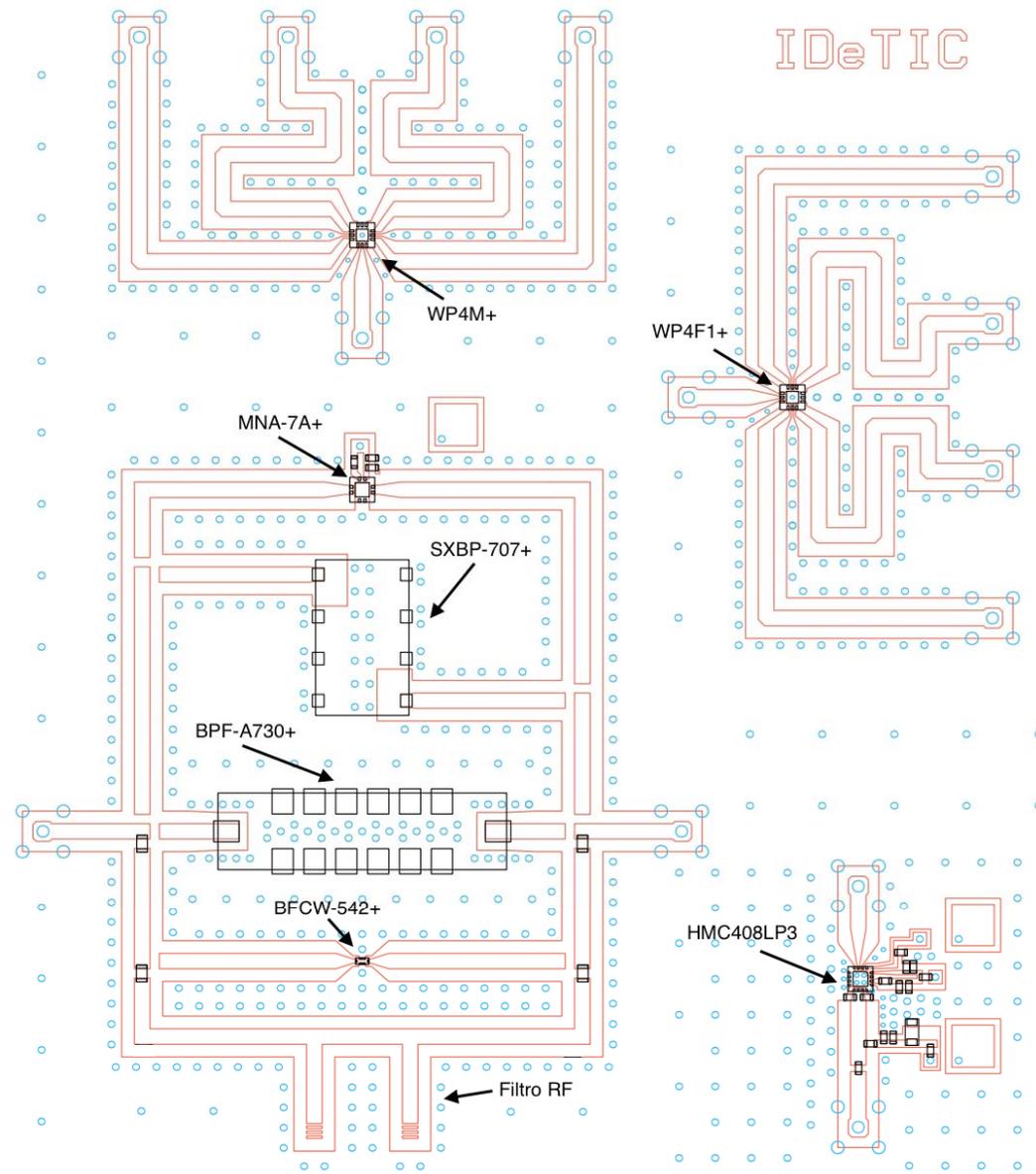


Figura 46. Tercera placa de evaluación

Además la placa se aprovechó para montar una serie de componentes de MiniCircuits que podrían ser montados en un segundo prototipo del transceptor. En concreto se montaron dos filtros de FI (SXBP-707+ y BPF-A730+), un filtro de RF (BFCW-542+) y un amplificador de RF (MNA-7A+) que podía haber sido sustituido por el GVA-81+ para

montarlo en el diseño final como pre-amplificador de RF pero sus prestaciones no fueron mejores que las del GVA-81+.

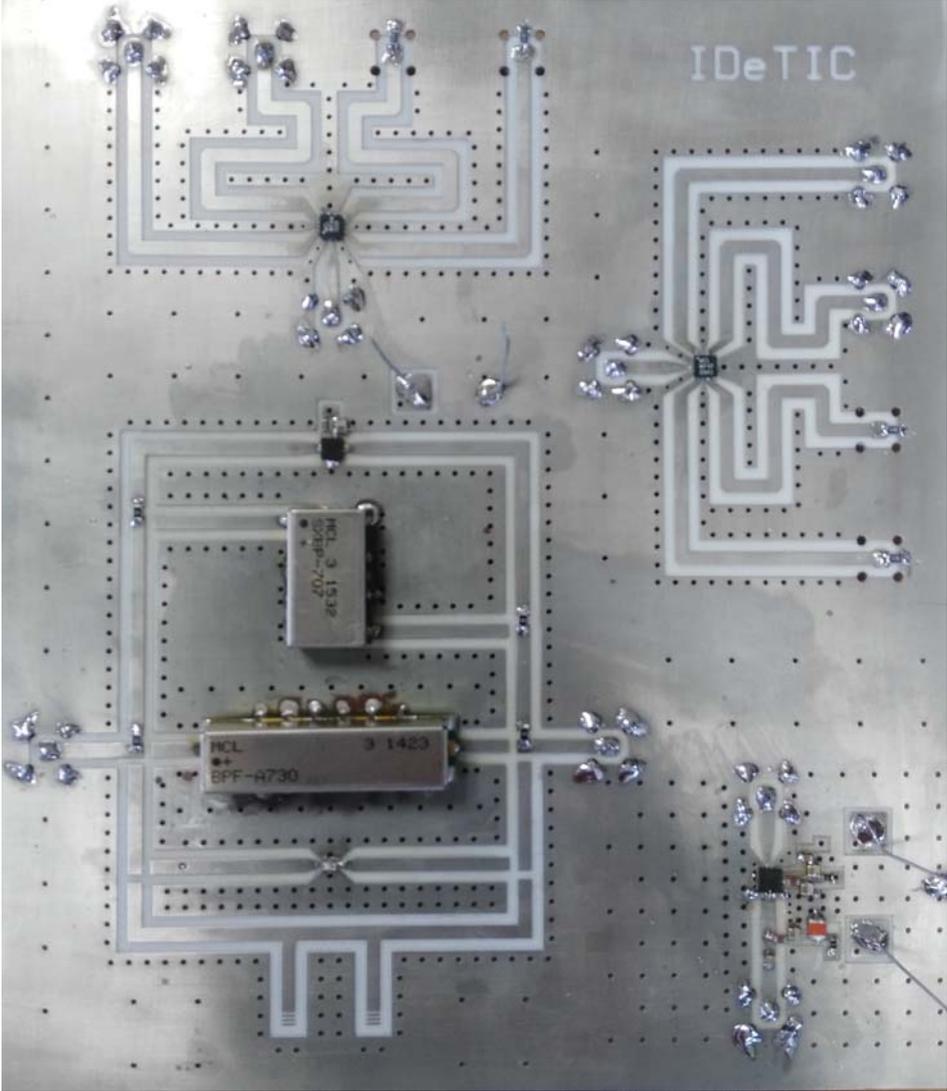


Figura 47 Tercera placa de evaluación

2.5.3.1 Amplificador de potencia

Las especificaciones técnicas del HMC408LP3 se muestran en la tabla 9.

f _{mín} -f _{máx} GHz	G _{f=5,8GHz} dB	R _L _{f=5,8GHz} dB		P _{1dB} _{f=5,8GHz} dBm	P _{sat} _{f=5,8GHz} dBm	IP ₃ _{f=5,8GHz} dBm
		IN	OUT			
5,5-8,5	30	17	28	34,5	35,5	41,5

Tabla 9. Especificaciones técnicas del HMC408LP3

Para el diseño del prototipo se ha seguido la recomendación del fabricante. Este esquema se muestra en la figura 48.

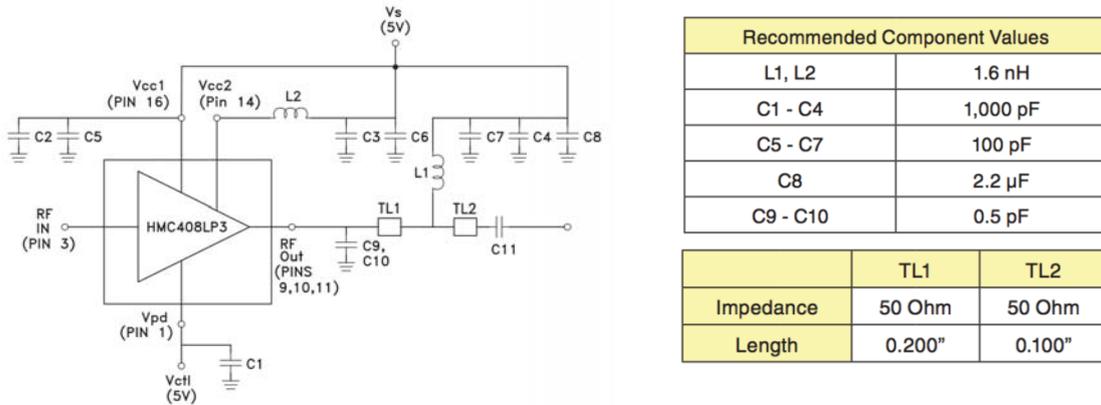


Figura 48. Circuito de aplicación recomendado

A continuación se presenta el layout definitivo que se realizó en la tercera placa de evaluación.

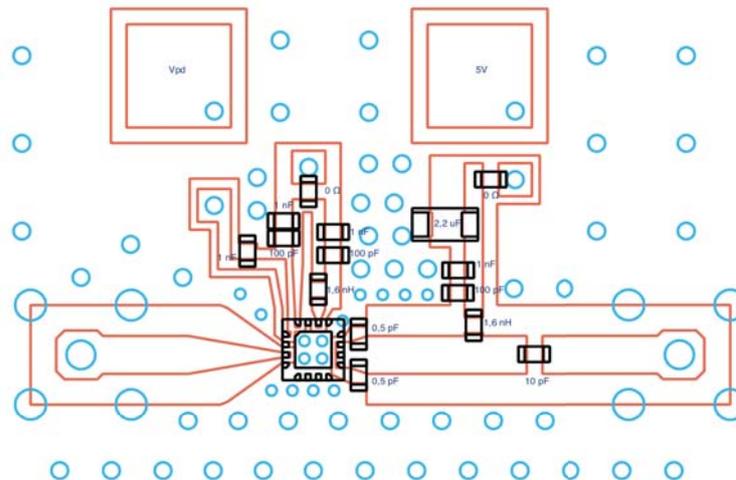


Figura 49. Layout del amplificador de potencia

Como se puede observar, en este prototipo se han realizado muchas más vías en las proximidades del amplificador que en el primer prototipo con el fin de acabar con los problemas presentados anteriormente.

Después de haber calibrado el sistema se realizaron las medidas con el generador de señal y el analizador de espectros. A pesar de la mejora del funcionamiento, se ha observado que la potencia de salida disminuye en el tiempo tras ser activado. Por ello, las medidas de la potencia de salida se han realizado con la función MAX HOLD del analizador de espectros, que permite mantener el nivel de potencia máximo en la pantalla desde el

momento en el que se activa, al segundo de haber activado el pin Vpd, y a los 10 segundos. Así se han obtenido los siguientes resultados:

Potencia entrada (dBm)	Potencia salida MAX HOLD (dBm)	Ganancia MAX HOLD(dB)	Potencia salida 1s (dBm)	Ganancia 1s (dB)	Potencia salida 10s (dBm)	Ganancia 10 s (dB)
0,2	23,3	23,1	21,3	21,1	17,8	17,6
0,7	24,7	24	22,5	21,8	18,9	18,2
1,7	25,7	24	24,5	22,8	19,5	17,8
2,7	26,6	23,9	25,6	22,9	20,2	17,5
3,8	27,1	23,3	26,1	22,3	21,9	18,1
4,9	27,5	22,6	27	22,1	22,7	17,8
5,9	28,5	22,6	27	21,1	23,6	17,7
6,9	28,7	21,8	28,2	21,3	24,4	17,5
7,9	28,9	21	29	21,1	25,2	17,3
9	29	20	28,8	19,8	25,5	16,5
10	28,9	18,9	28,6	18,6	25,9	15,9

Tabla 10. Medidas de ganancia del amplificador de potencia

2.5.3.2 Filtro de RF

El filtro de RF es el encargado de eliminar la frecuencia imagen en la entrada de RF del mezclador. Los requisitos iniciales fueron los que se expresan a continuación:

Banda de paso	5,73 – 5,87 GHz
Banda atenuada	4,27 – 4,41 GHz
Atenuación en banda de paso	< 1 dB
Atenuación en banda atenuada	> 35 dB
Impedancia característica	50 Ω

Tabla 11. Requisitos de partida del filtro

En la figura 50 se puede observar el aspecto del filtro de RF.

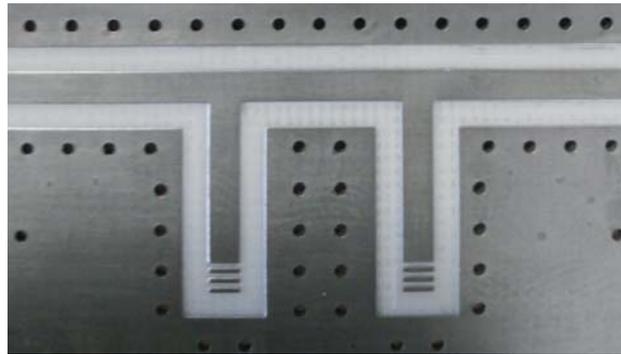


Figura 50. Fotografía del filtro de RF

El filtro consta de dos stubs separados mediante una línea de transmisión. Las longitudes de las líneas fueron optimizadas con ADS. Posteriormente, el layout que se había obtenido de la optimización fue simulado con la herramienta Momentum del ADS. Se fue ajustando la longitud de los stubs hasta conseguir un mínimo en el centro de la banda imagen, tal y como se muestra en la figura 51.

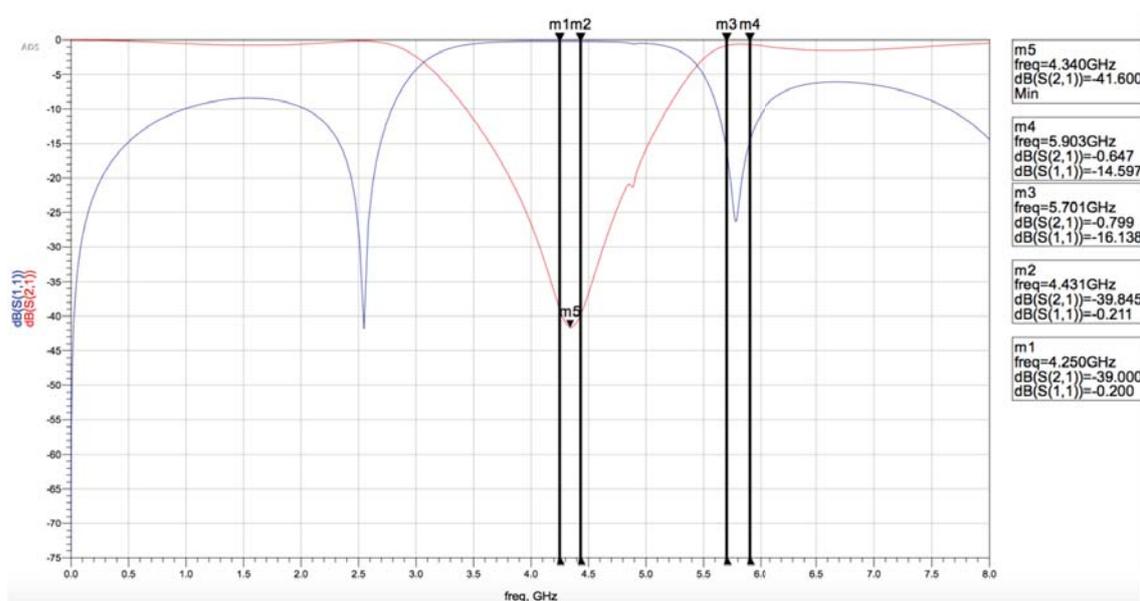


Figura 51. S_{11} y S_{21} final del filtro simulado con Momentum

Se realizaron medidas con diferentes longitudes de los stubs. Para ajustar la longitud de los stubs se utilizó tintura de plata y se unieron las islas que se dejaron en los extremos de los stubs (Figura 50).

Lo que se pretendió fue ajustar el mínimo del S_{21} en el centro de la banda imagen. Coincidiendo con las simulaciones esto ocurriría uniendo 1 isla por cada stub (línea verde). Finalmente se consiguió un $S_{21} = -45$ dB a la frecuencia central de la banda imagen 4,34

GHz. En el resto de la banda atenuada se tienen atenuaciones mayores que 44 dB. Sin embargo, en la banda de paso se han presentado unas atenuaciones que no existían en las simulaciones. A la frecuencia central de 5,8 GHz se tienen 4 dB de pérdidas.

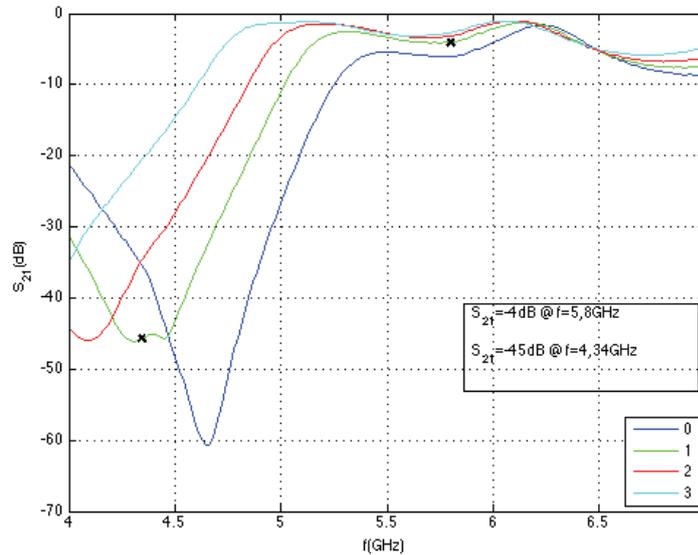


Figura 52. Medida del S_{21} del filtro de RF

2.5.3.3 Divisores de potencia

Para distribuir tanto la señal de OL (5,07 GHz), como de FI (730 MHz) se hacen necesarios divisores/combinadores de potencia. Los divisores escogidos han sido el WP4F1+ y el WP4M+, cuyas especificaciones se muestran a continuación.

Frecuencia (GHz)	Pérdidas totales (dB)				Desb. Amplitud (dB)	Aislamiento (dB)			Desb. Fase (°)	VSWR				
	1	2	3	4		1-2	2-3	3-4		S	1	2	3	4
4,75 - 6,2	7,02	6,9	6,89	7	0,13	31,86	29,31	33,66	1,83	1,39	1,57	1,59	1,62	1,53

Tabla 12. Especificaciones técnicas del divisor de potencia WP4F1+

Frecuencia (GHz)	Pérdidas totales (dB)				Desb. Amplitud (dB)	Aislamiento (dB)			Desb. Fase (°)	VSWR				
	1	2	3	4		1-2	2-3	3-4		S	1	2	3	4
0,72 - 1,125	7,28	7,42	7,39	7,27	0,15	22,51	21,44	22,76	0,66	1,84	1,49	1,49	1,48	1,46

Tabla 13. Especificaciones técnicas del divisor de potencia WP4M+

Ambos divisores tienen el mismo encapsulado y el mismo pinout, por lo que permite que el layout sea el mismo.

Con el fin de llevar las salidas del divisor a un mismo plano y con las fases ecualizadas se ha simulado con Momentum la red de salida de los divisores. El desbalance máximo conseguido en los prototipos de los divisores ha sido de $1,5^\circ$.

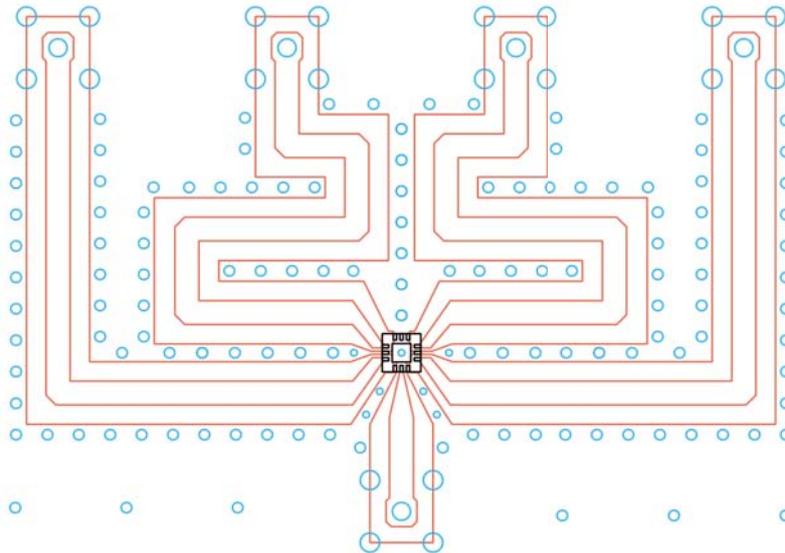


Figura 53. Layout de los prototipos de WP4F1+ y WP4M+

Tras ser montados se han realizado las medidas en solo dos de sus salidas ya que el dispositivo es simétrico y las dos restantes son iguales.

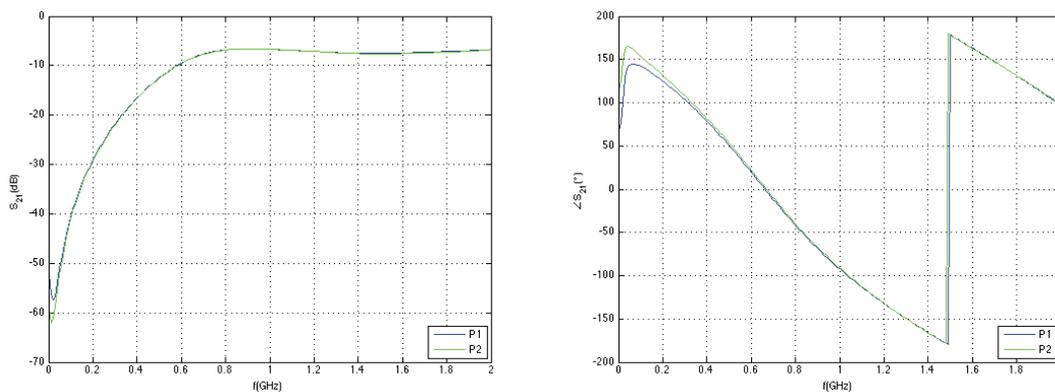


Figura 54. Módulo (izquierda) y fase (derecha) del S₂₁ en FI

A la frecuencia de 730 MHz se ha obtenido en módulo un $S_{21} = -7,3$ dB aproximadamente y una fase de -21° para el puerto P1 y de -19° para el P2.

A la frecuencia de 5,07 GHz se ha obtenido un $S_{21} = - 6,07$ dB para el puerto P1 y un $S_{21} = - 6,8$ dB para el puerto P2 y una fase de 132° para el puerto P1 y de $133,6^\circ$ para el P2.

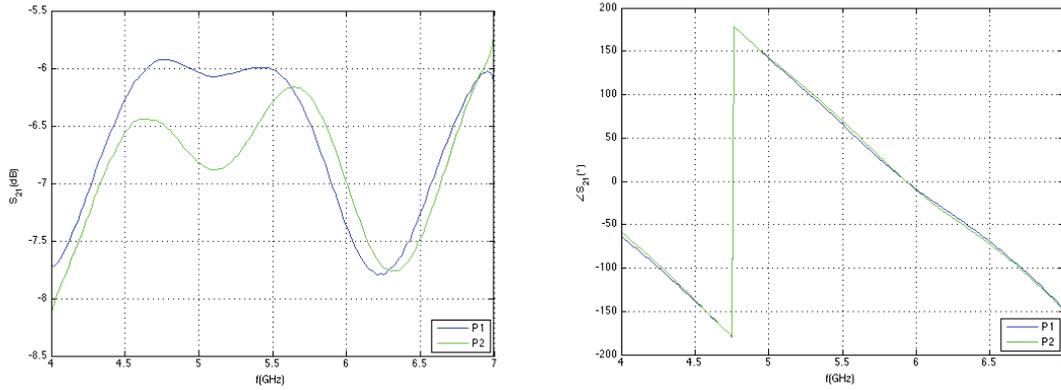


Figura 55. Módulo (izquierda) y fase (derecha) del S_{21} en RF

2.6 Balance de potencias según las medidas

Después de medir todos los dispositivos, se ha realizado un balance de potencias previo a la realización de las placas finales en función de las medidas en laboratorio (Figura 56).

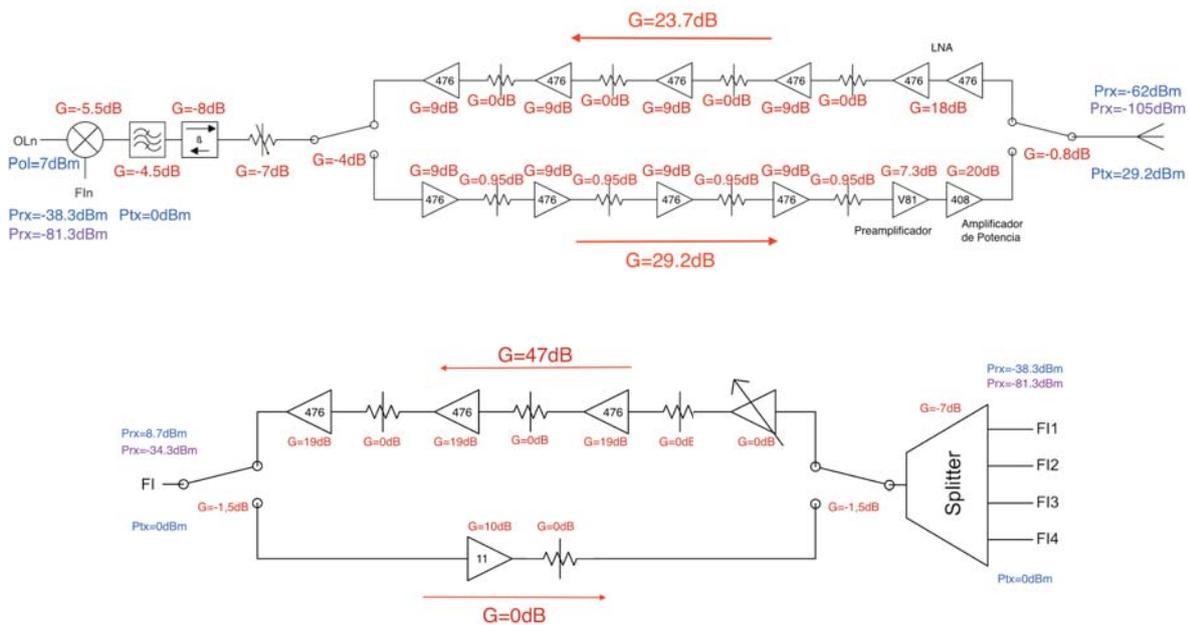


Figura 56. Balance de potencias de la cadena de RF y FI según las medidas

Al igual que en el balance de potencias según las especificaciones, en color rojo se representan las ganancias de los distintos dispositivos, en azul potencias máximas sin distorsión y en fucsia potencias mínimas requeridas.

Se ha obtenido una ganancia total 29,2 dB en la cadena de transmisión y una ganancia de 70,7 dB en la cadena de recepción.

Debido a que no se dispone de CAG en la cadena de recepción, la ganancia es fija. Los atenuadores fijos que están en las cadenas de amplificación de recepción a priori se han sustituido por una resistencia de 0Ω pudiéndose cambiar cuando se disponga de CAG.

2.7 Distribución de placas

El circuito final se ha dividido en 3 placas que son interconectadas entre sí, tal y como se representa en la figura 57.

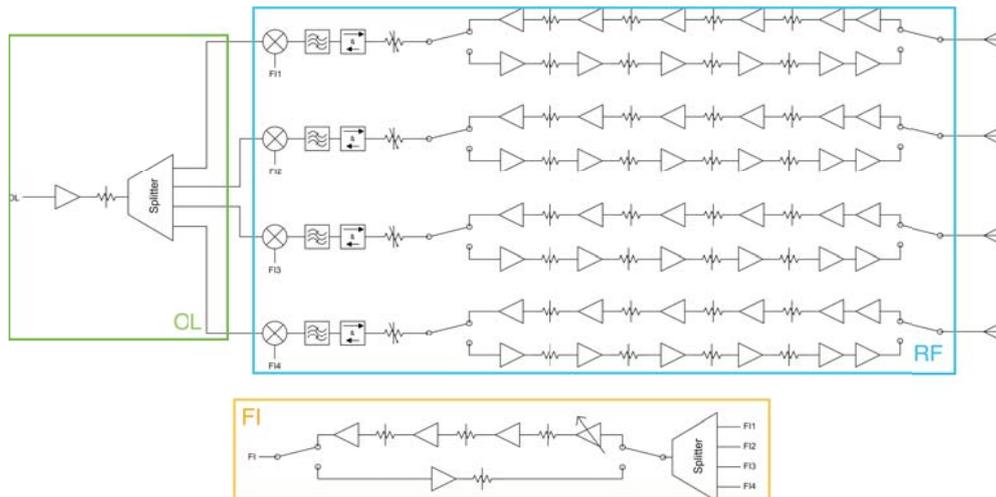


Figura 57. Esquemático de las placas finales del transceptor

La placa de FI es la encargada de amplificar la señal en FI y repartirla para ser llevada a la red de mezcladores de la placa de RF. Del mismo modo la placa de OL distribuye la señal de oscilador local a la red de mezcladores pero amplificándola en un sola dirección. A la salida de cada mezclador, la señal se filtra, se acondiciona su fase y magnitud para conformar el haz de radiación del array y se amplifica en ambos sentidos.

El punto donde se hace la partición es el mezclador. Es el punto de interconexión entre la placa de RF, la placa de OL y la placa de FI. Los conectores SMA van por la capa bottom en todas las placas quedando conectadas de la siguiente forma (Figura 58). De esta manera, el sistema puede ser comparado directamente con un sistema basado en osciladores acoplados, solo con intercambiar la placa de OL. Así se puede hacer una comparación entre ambos reutilizando el bloque de RF en ambos sistemas.



Figura 58. Placas finales del transceptor

2.8 Placa de RF

La placa de RF se encarga de variar la fase y la amplitud de las corrientes con el fin de controlar el diagrama de radiación de la agrupación.

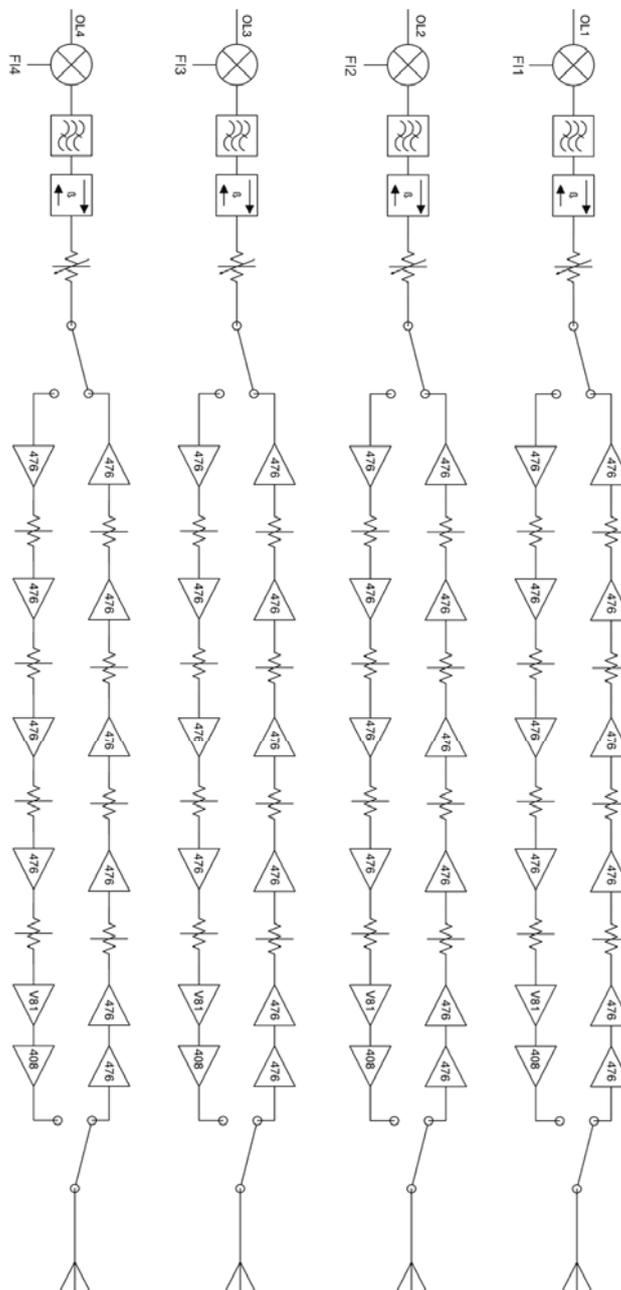


Figura 59. Esquema de la placa de RF

Cuenta con 4 etapas idénticas, una por cada antena, en las que se diferencian dos partes, la pasiva y la activa. La parte pasiva de la placa es común en recepción y transmisión y cuenta con el mezclador, filtro de RF, desfasador y atenuador variable. La parte activa es la de amplificación que se conmuta para recibir o para transmitir.

Además la placa cuenta con la parte de DC para la alimentación y control de los dispositivos, que está distribuida en la capa top y en la capa bottom. Los conectores de DC que se han colocado han sido los siguientes:

- VPD: Tensión de control para los cuatro amplificadores de potencia HMC408LP3. Esta tensión sirve para apagar el dispositivo con 0 V o controlar su ganancia con una tensión entre 3 y 5 V.
- 5V: Tensión de alimentación para los amplificadores HMC476MP86.
- 4V: Tensión de alimentación y control para los conmutadores VSWA2-63DR+ y JSW2-63DR+. De la manera que están situados los conmutadores coinciden que para la cadena de recepción la señal de control de ambos debe estar a nivel bajo y para la de transmisión a nivel alto. Por esto se ha impuesto una alimentación y señal de control común a los dos.

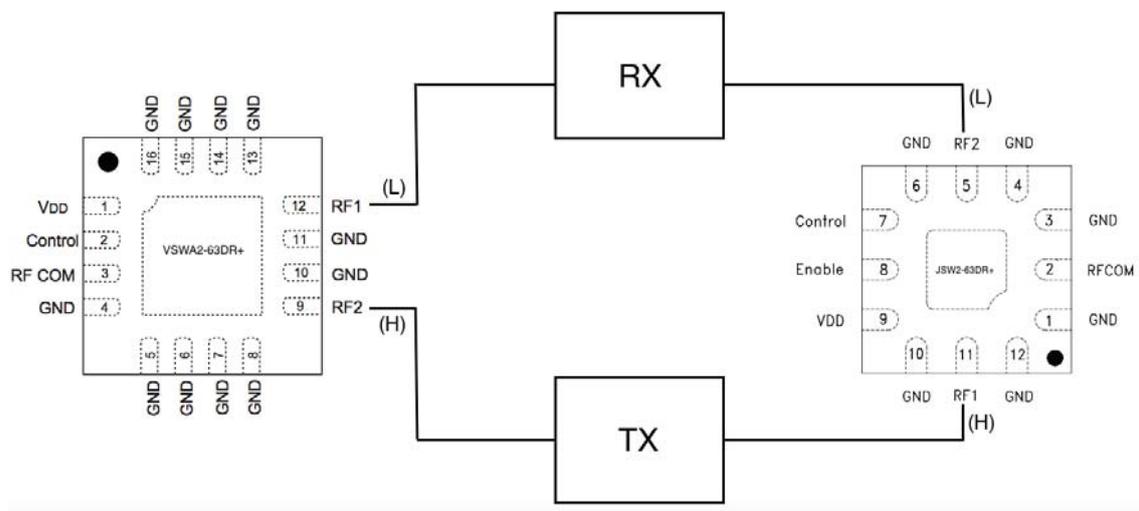


Figura 60. Conmutadores de la placa de RF

- PS (Phase Shifter): Tensión de control de los desfasadores HMC929LP4 que va de 0 a 13 V. Uno por cada rama.
- VA (Variable Attenuator): Tensión de control de los atenuadores variables HMC973LP3 que va de 0 a 5 V. Uno por cada rama.

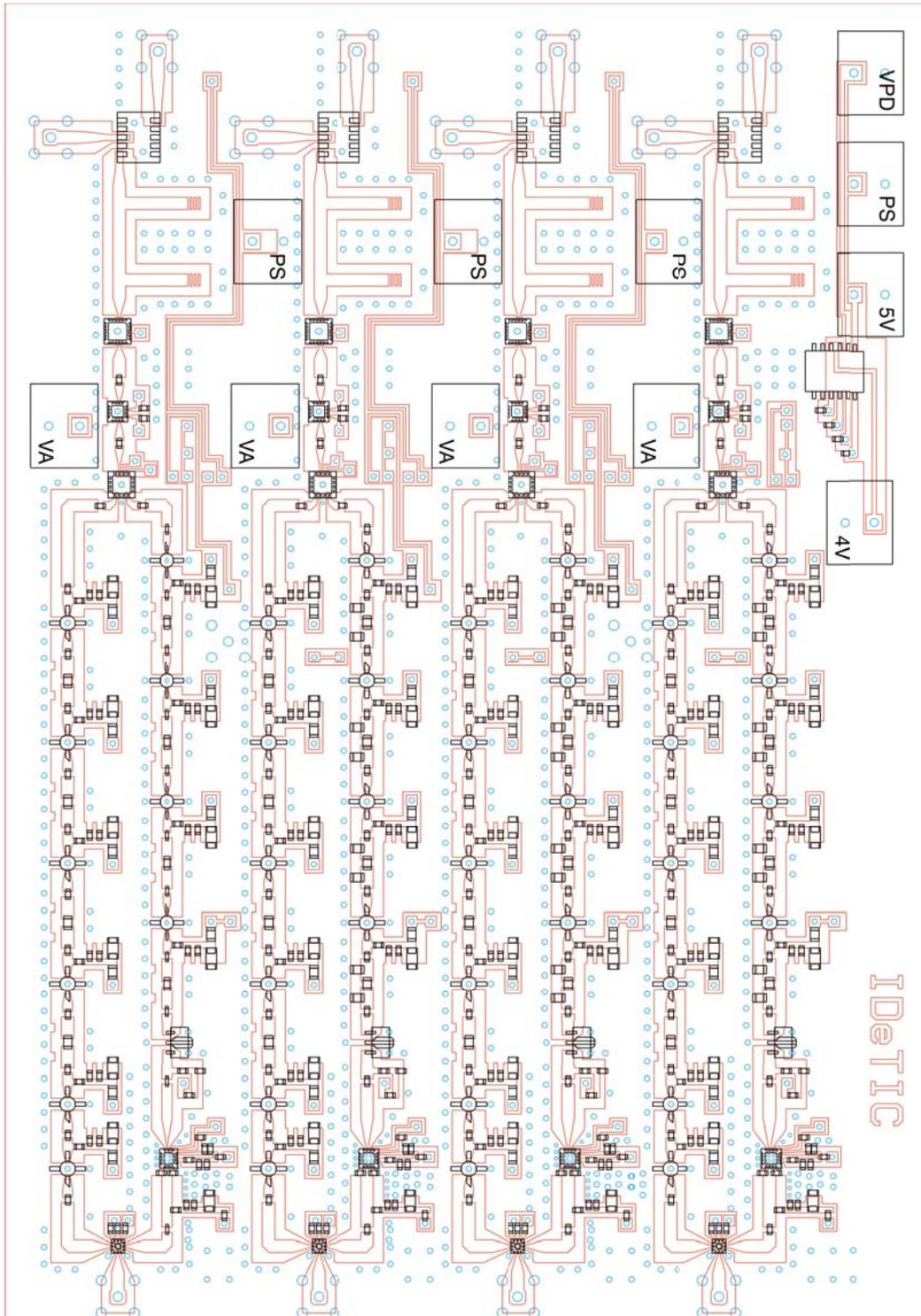


Figura 61. Layout de la placa de RF

La distancia entre conectores de FI y OL ha sido de 30,07 mm entre sí. Esta distancia se ha tenido en cuenta para el diseño de las placas FI y OL, para que fuese posible la interconexión entre ellas.

2.9 Placa de OL

La placa de OL se encarga de repartir la señal de OL a los mezcladores de la placa de RF. La placa se ocupa de amplificar la señal, dividirla en potencia y ecualizar en fase cada una de las cuatro salidas.

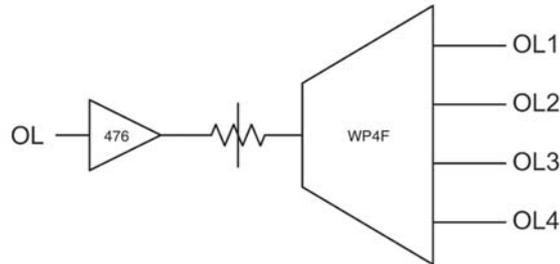


Figura 62. Esquema de la placa de OL

Se ha dejado preparado el layout para que se pueda poner un atenuador en π o no en función de la respuesta que se tenga y la potencia disponible del generador externo. En la figura 64 se puede ver el layout de la placa.

Al igual que el layout de los prototipos de los divisores de potencia, el layout de la red de salida del divisor de la placa de OL ha sido simulado con la herramienta Momentum del ADS, tal y como se tiene en la figura 63.

Se ha vuelto a simular porque la distancia entre conectores de salida no es la misma que en los prototipos realizados previamente. En el diseño de los prototipos, cuando aún no se había diseñado la placa de RF final, se impuso una distancia que permitiera manipular la placa con comodidad pero en la placa de OL final esta distancia debía ser la misma que había entre los conectores de OL de los mezcladores de la placa de RF.

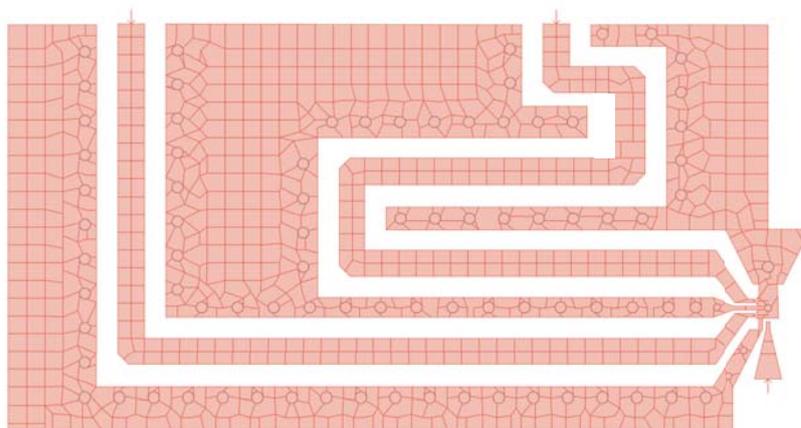


Figura 63. Red de salida del divisor de la placa OL

Solo han sido simulado dos de las salidas del divisor (P1 y P2) pues el dispositivo cuenta con una simetría que hace que sean iguales a las otras salidas (P3 y P4).

El método de ajuste empleado con el fin de que ambas salidas estuvieran balanceadas en fase ha sido el mismo que se utilizó en el diseño de los prototipos de los divisores de potencia [Anexo K]. Se han obtenido los siguientes resultados:

Puerto dispositivo	P1	P2
Frecuencia (GHz)	5,07	
Pérdidas (dB)	0,45	0,7
Desfase (°)	-29,7	-29,4
Adaptación a la salida de la línea (dB)	20,5	14,3
Aislamiento entre salidas de la línea (dB)	41,5	
Adaptación a la entrada de la línea (dB)	20,4	13,9
Aislamiento entre entradas de la línea (dB)	37,7	
Aislamiento entre entrada a la línea del puerto común y salidas ecualizadas (dB)	46,05	54,4

Tabla 14. Resultados de la simulación de la red de salida de la placa OL

Se ha conseguido un desbalance de $0,3^\circ$ entre los puertos 1 y 2, menor que el propio desbalance del dispositivo, el cual era el objetivo principal. Debido a que se han priorizado la ecualización de fases, con las pérdidas se tiene un desbalance de 0,25 dB, mayor que el especificado por el fabricante.

En cuanto a las adaptaciones se han obtenido valores similares que los simulados en los prototipos. Sin embargo, se han conseguido mayores aislamientos que en los prototipos que posiblemente se hayan debido al incremento de las distancias entre salidas.

El layout simulado de la red de salida del divisor se ha unido al del amplificador HMC476MP86, ya evaluado también, con un atenuador en π por medio formando la placa de OL final, cuyo layout se puede ver a continuación.

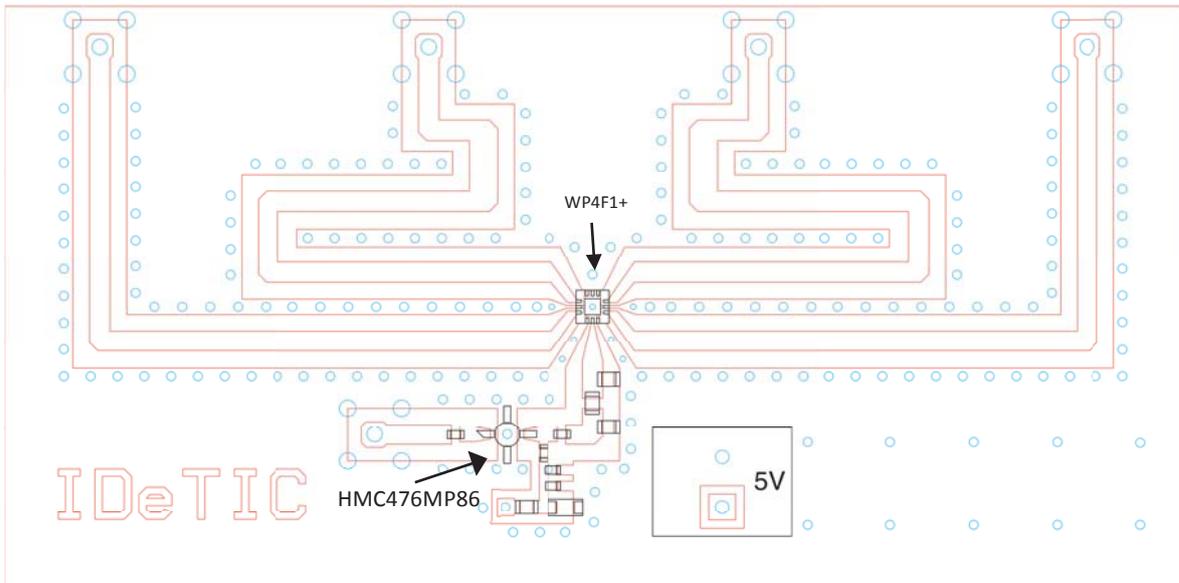


Figura 64. Layout de la placa de OL

En la capa bottom están las líneas de continua que llevan la alimentación del amplificador desde la vía del conector hasta la vía del amplificador junto al plano de masa.

2.10 Placa de FI

Cuando el transceptor está transmitiendo, la placa de FI se encarga de amplificar la señal a 730 MHz y dividirla en potencia para cada llevarla a cada mezclador. En caso de recepción la combina, comprime el rango de potencias recibidas y la amplifica.

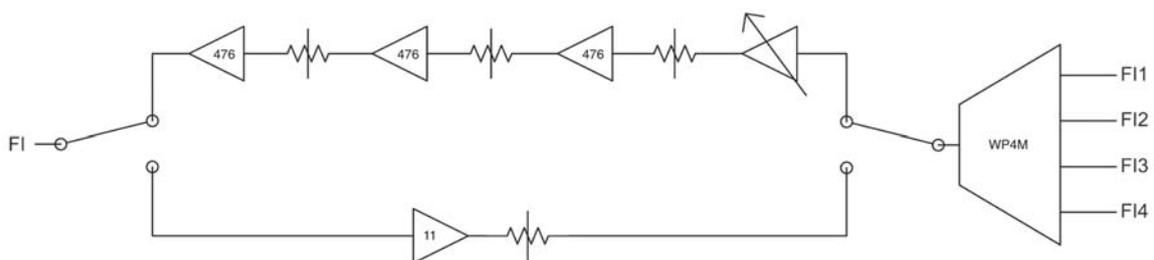


Figura 65. Esquema de la placa de FI

Para comprimir el rango de potencias recibido, en la etapa de recepción el sistema debe contar con un CAG que amplifique la señal en función de cómo sea el nivel de potencia rebido. Sin embargo, en el momento de realización del prototipo no se contó con ninguna unidad disponible del CAG por lo que se preparó el layout para poder medir el resto de la etapa.

Puerto dispositivo	P1	P2
Frecuencia (MHz)	730	
Pérdidas (dB)	0,13	0,07
Desfase (°)	-98,5	-98,9
Adaptación a la salida de la línea (dB)	18,2	26,8
Aislamiento entre salidas de la línea (dB)	41,2	
Adaptación a la entrada de la línea (dB)	18,6	27,6
Aislamiento entre entradas de la línea (dB)	40,3	
Aislamiento entre entrada a la línea del puerto común y salidas ecualizadas (dB)	68,8	59,9

Tabla 15. Resultados de la simulación de la red de salida de la placa FI

Al igual que la placa de OL, la placa de FI ecualiza las fases de cada puerto de salida del divisor/combinador. Para ello también se ha simulado el layout con la herramienta Momentum. El layout simulado y procedimiento para su ajuste ha sido el mismo. En la tabla 15 se presentan los resultados a la frecuencia de 730 MHz.

Como se observa en la tabla 15, se ha conseguido un desbalance entre menor que el propio desbalance del dispositivo, el cual era el objetivo principal. Con las pérdidas se tiene un desbalance de 0,06 dB, menor que el especificado del divisor.

También se ha visto, al igual que en la placa de OL, una adaptación similar a la de los prototipos y un aislamiento mejor, posiblemente también, debido a la distancia entre salidas.

La placa de FI (Figura 66) cuenta con inversores y switches de DC para el control de los conmutadores de FI. Con el objetivo de que con un solo switch se fuera capaz de control ambos conmutadores se requería un inversor que hiciera que cuando la señal de control de un conmutador estuviese a nivel alto, el otro estuviera a nivel bajo y así conmutar entre cadena de recepción y cadena de transmisión.

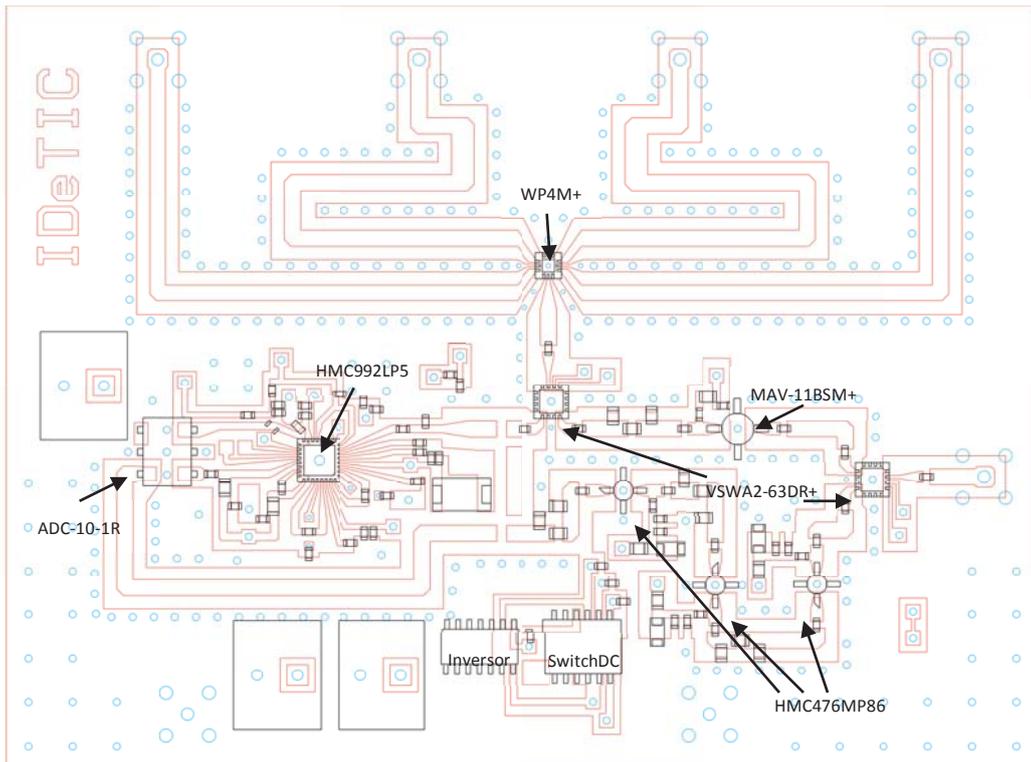


Figura 66. Layout de la placa de FI

Se han colocado 3 conectores de DC. Uno para el CAG (5 V), pues se vio mejor el hecho de que tuviese alimentación propia al no contar con él desde el principio, otro para los amplificadores HMC476MP86 y conmutadores de FI a 5 V y la última para el amplificador MAV-11BSM+ que requiere una alimentación de 7 V.

Debido al tamaño de la placa, se han colocado dos conectores muertos por el otro extremo que irán conectados a la placa de RF pero solo con el objetivo de darle estabilidad y consistencia al ensamblado.

Conclusiones

Se ha diseñado un primer prototipo modular para configuración electrónica del diagrama de radiación de un array de antenas en banda C. Se ha escogido una estructura circuital dentro de una serie de topologías candidatas, además de escoger los componentes necesarios para su realización y evaluarlos.

Para la elección de los componentes, se han realizado comparaciones con otros dispositivos del mercado que podían ser válidos. Además de tener en cuenta características de RF, se han tenido en cuenta los puntos de trabajo de cada dispositivo para que fueran lo más parecido posible y tener el menor número de fuentes de tensión diferentes. Después de su elección, se ha hecho un balance de potencias en función de las especificaciones.

Antes de ser evaluados, se ha tenido que diseñar las placas de evaluación siguiendo las recomendaciones de los fabricantes y teniendo en cuentas las limitaciones de los equipos de fabricación y montaje. Los diseños de dichas placas se han realizado con ADS (Advanced Design System de Keysight).

Determinados prototipos, como el amplificador de potencia, el amplificador de bajo ruido o el filtro de RF, han sido repetidos teniendo en cuenta los problemas de su primera versión y conseguir su correcto funcionamiento. El resto de medidas se realizaron con éxito en su primera versión. De esta manera, se ha conseguido que todos los subsistemas desarrollados, permitiendo realizar el layout del diseño final a partir de los layouts de cada prototipo medido y verificado.

El diseño final se distribuyó en 3 placas (placa OL, placa FI y placa RF) que van conectadas entre sí a través de conectores SMA. La topología del diseño final tiene como principal ventaja la de permitir conectar un sistema de osciladores acoplados y poder ser comparado.

El proceso de fabricación de las placas, en concreto, el de la metalización de vías, fue costoso cuando se tenían placas de grandes dimensiones, por lo que en posteriores prototipos se deberían hacer placas de menor tamaño y así tener también un espesor más uniforme en toda la placa. Por otro lado, se tuvieron grandes problemas de

soldadura en el montaje de componentes. Se concluyó que el problema estaba relacionado con el baño de estaño que se le aplica al final del proceso de fabricación.

Bibliografía

- [1] Título del proyecto: Desarrollo de nuevas técnicas de síntesis de circuitos autónomos de microondas. Aplicación a un sistema de osciladores acoplados para control de apuntamiento de una antena “phased-array” (TEC2005-08377-C03-03). Entidades participantes: ULPGC-UV-UC. Duración: desde 31/12/2005 hasta 31/12/2008

- [2] Título del proyecto: Demostrador de un array de antenas impresas en banda C con direccionamiento electrónico mediante array bi-dimensional de osciladores acoplados (TEC2008-06874-C03-03). Entidades participantes: ULPGC-UV-UC. Duración: desde 1/1/2009 hasta 31/12/2011

- [3] Título del proyecto: Nuevos Modelos y Herramientas de Simulación para Configuraciones Complejas de Osciladores: Aplicación a Circuitos Prácticos (TEC2011-29264-C03-02). Entidades participantes: ULPGC-UV-UC. Duración: desde 1/2012 hasta 12/2014

- [4] Título del proyecto: FRONTAL DE RF DIRECCIONAL Y DE DOBLE BANDA PARA DRONES LIGEROS MULTICOPTEROS (TEC2014-60283-C3-2-R). Entidades participantes: ULPGC-UV-UC. Duración: desde 1/2015 hasta 12/2017

- [5] R. J. Pogorzelski; R. A. York, “A simplified theory of coupled oscillator array phase control” IEEE AP-S Internacional Symposium Digest, pp. 324-327, Jul. 1997

- [6] Antenas / Ángel Cardama Aznar / Barcelona: Universidad Politécnica de Cataluña, 2009

- [7] Notas UN CNAF 2013 (actualizado según Orden IET/614/2015) / Ministerio de Industria, Energía y Turismo / Última consulta: 20 de mayo de 2016 / Disponible en: <http://www.minetur.gob.es/telecomunicaciones/Espectro/CNAF/notasUN2013.pdf>

- [8] Application Note: Thermal Management for Surface Mount Components / Analog Devices / Última consulta: 5 de junio de 2016 / Disponible en:

http://www.analog.com/media/en/technical-documentation/application-notes/thermal_management_for_surface_mount_components.pdf

A – Filtro de RF

A.1 Introducción

Debido al espectro de la señal de interés y la necesidad de eliminar la frecuencia imagen se ha tenido que desarrollar un filtro de banda eliminada con el fin de atenuar la banda imagen. Antes de diseñar el filtro se ha hecho una búsqueda en los principales fabricantes pero no se han encontrado filtros que cubrieran las necesidades existentes. Como ya se ha visto en el capítulo 2 el espectro radioeléctrico es el siguiente:

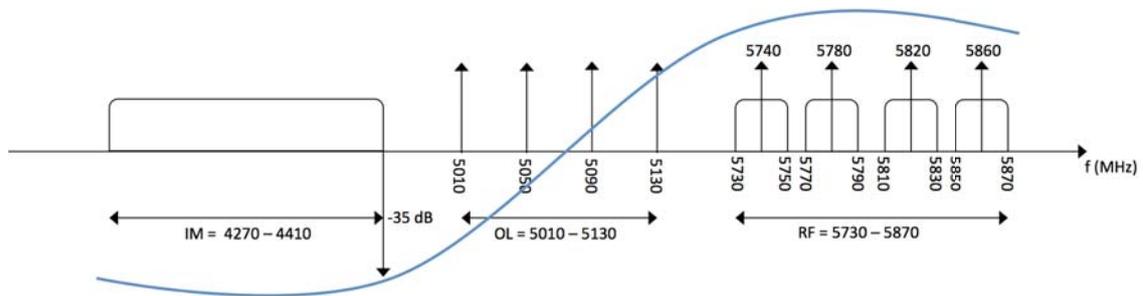


Figura 67. Estudio espectral

Los requisitos iniciales fueron los que se expresan a continuación:

Banda de paso	5,73 – 5,87 GHz
Banda atenuada	4,27 – 4,41 GHz
Atenuación en banda de paso	< 1 dB
Atenuación en banda atenuada	> 35 dB
Impedancia característica	50 Ω

Tabla 16. Requisitos iniciales del filtro de RF

Lo primero que se pensó fue realizar el filtro con dos stubs serapados por una línea central pues era más sencillo que un filtro de líneas acopladas y podía cubrir los requisitos iniciales.

El filtro se diseñó y simuló con ADS (Advanced Design System). Primero se hizo una simulación con líneas ideales, donde solo se tienen en cuenta desfases a una determinada frecuencia e impedancias, y seguidamente se hizo una simulación análoga con líneas reales donde se tienen en cuenta las dimensiones de las líneas y las características de

sustrato. Por último se realizó un análisis de onda completa con la herramienta Momentum del ADS, donde se puede simular el propio layout.

A.2 Diseño ideal

El esquemático del diseño ideal es el que se muestra a continuación:

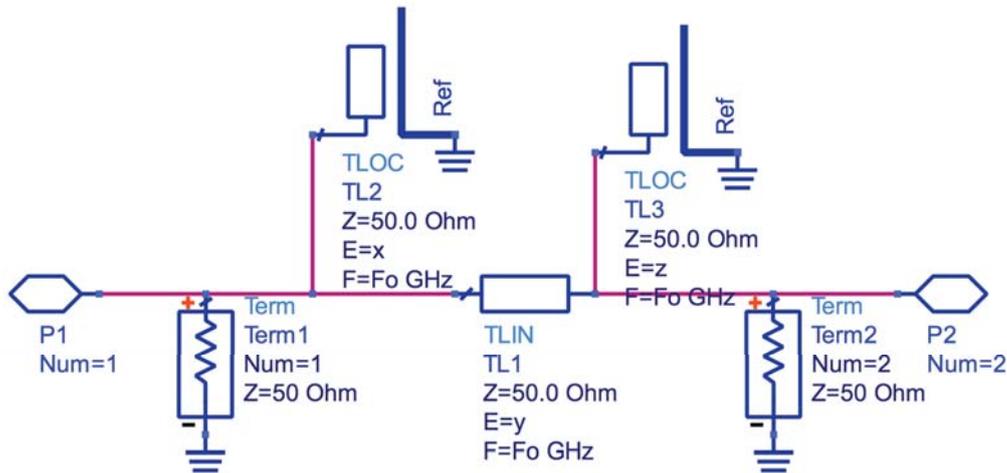


Figura 68. Esquemático del diseño ideal del filtro

En el esquemático se pueden ver las terminaciones de 50 Ω , la línea de transmisión ideal (TLIN) y las dos líneas de transmisión en circuito abierto o stubs (TLOC). Los desfases de las mismas (x, y, z) y la frecuencia (Fo) se han introducido como variables.

```

Var
Eqn
VAR
VAR1
x=0{o}
y=0{o}
z=0{o}
Fo=5.8 {-o}

```

Figura 69. Variables del diseño ideal

Las variables x, y, z se han configurado como optimizables mientras que la frecuencia Fo es fija. Para poder iniciar la optimización con ADS se han definido los siguientes objetivos:

 S-PARAMETERS S_Param SP1 Start=5.7 GHz Stop=5.9 GHz Step=0.01 GHz	 S-PARAMETERS S_Param SP2 Start=4.24 GHz Stop=4.44 GHz Step=0.01 GHz
GOAL Goal OptimGoal1 Expr="dB(S21)" SimInstanceName="SP1" Weight=1 LimitMin[1]=-0.2	GOAL Goal OptimGoal2 Expr="dB(S21)" SimInstanceName="SP2" Weight=1 LimitMax[1]=-50

Figura 70. Objetivos del diseño ideal

Para la banda de paso definida (5,7 – 5,9 GHz) se ha impuesto una atenuación máxima de 0,2 dB y para la banda eliminada (4,24 – 4,44 GHz) una atenuación máxima de 50 dB.

Seguidamente se inició la optimización, con la que se consiguieron los siguientes resultados (Figura 71):

 VAR VAR1 x=120.5 {o} y=130.759 {o} z=120.5 {o} Fo=5.8 {-o}
--

Figura 71. Resultados de la optimización del diseño ideal

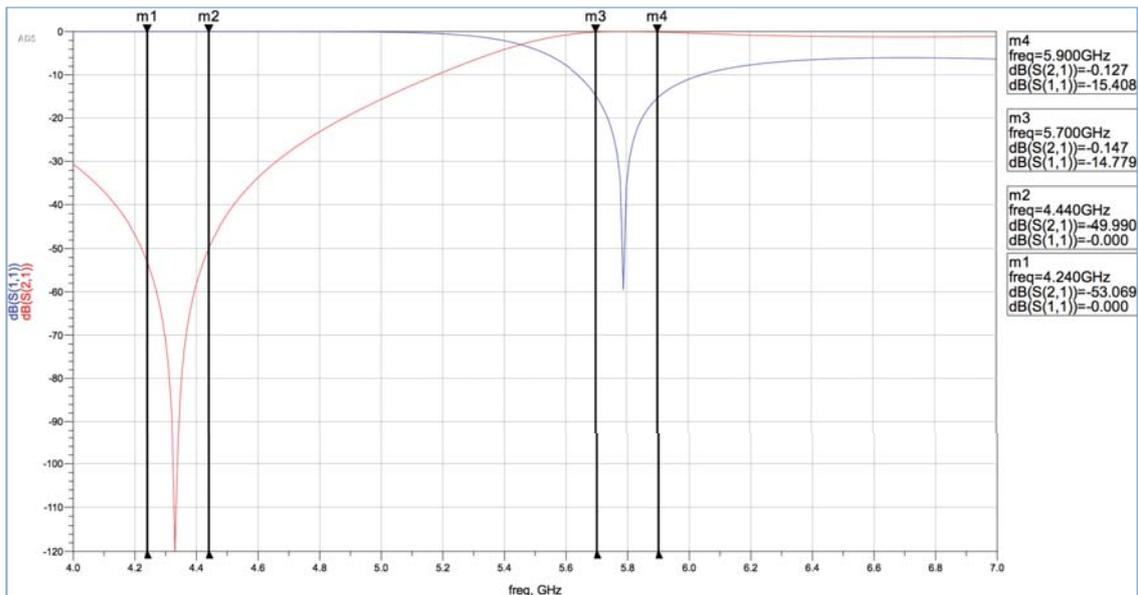


Figura 72. S_{11} y S_{21} del diseño ideal

Una vez optimizado, se intentó ser más restrictivo en los objetivos poniendo una atenuación menor en la banda de paso y una mayor en la banda eliminada pero no se consiguieron mejor resultados. En la figura anterior se muestran el S_{11} y S_{21} final.

Se ha conseguido una atenuación máxima en la banda de paso de 0,147 dB y una atenuación mínima en la banda eliminada de 49,99 dB.

A.3 Diseño real

Tras finalizar la simulación ideal se hizo un diseño equivalente con líneas reales. Para ello primero se tuvieron que introducir los parámetros del sustrato que se iba a utilizar, el Rogers 4003. Los datos del sustrato se ilustran en la figura 73.

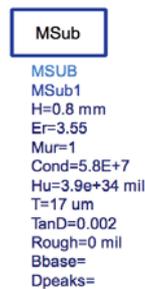


Figura 73. Parámetros del sustrato

Antes de realizar el esquemático se hizo uso de la herramienta del ADS LineCalc, la cual convierte de parámetros físicos a eléctricos para un determinado sustrato, y se calculó el ancho de la pista y la longitud equivalente para una impedancia característica Z_0 de 50 Ω un desfase efectivo de 90°.

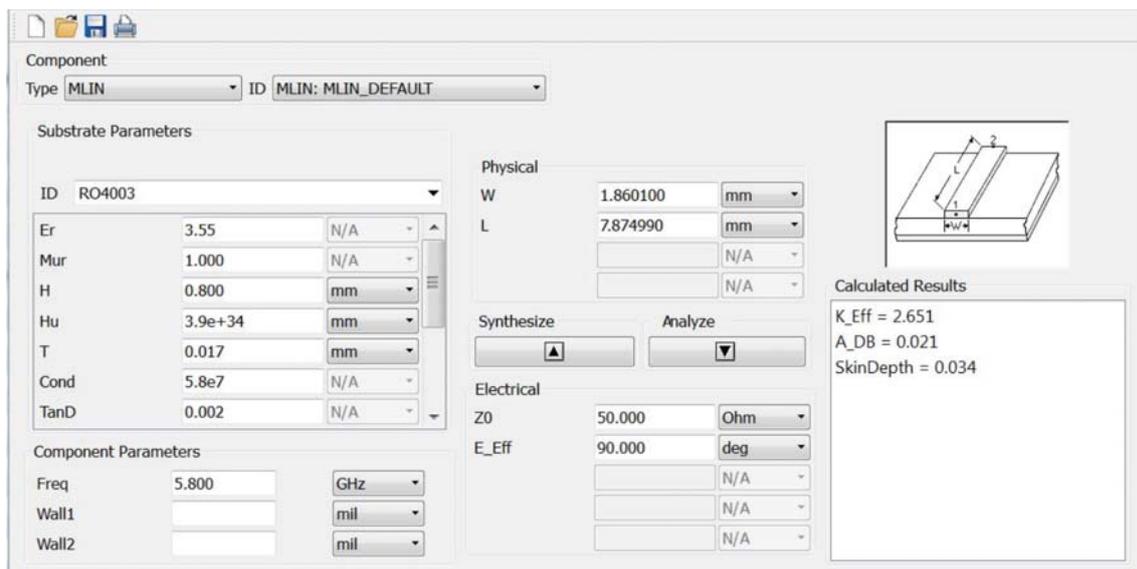


Figura 74. Pantalla del LineCalc

Con lo que se obtuvieron los siguientes resultados que se introdujeron como variables fijas (Figura 75). El ancho de la línea era importante que fuera fijo pues es el parámetro que fija la impedancia característica.

```

Var
Egn
VAR
VAR11
w_50=1.86
l_90=7.87
    
```

Figura 75. Variables fijas del esquemático

Una vez calculados estos parámetros se realizó el esquema del filtro:

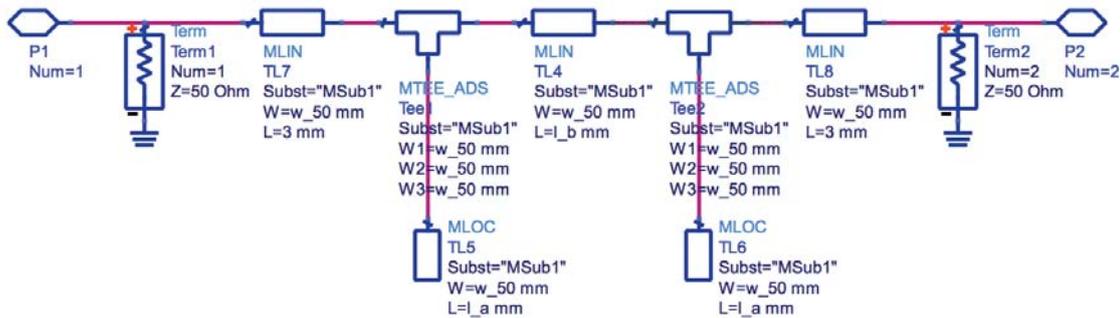


Figura 76. Esquemático del diseño real

En el esquemático se pueden ver las líneas MLIN y MLOC en lugar de las líneas TLIN y TLOC del diseño ideal y las terminaciones de 50 Ω. Adicionalmente se encuentran las MTEE que unen los stubs con la línea central y dos líneas de 3 mm en cada extremo. Los anchos de las líneas se configuraron como constantes y el largo como variables.

Del mismo modo que con el diseño ideal se impusieron los objetivos para la banda de paso y la banda eliminada.



Figura 77. Objetivos del diseño real

Para la banda de paso definida (5,7 – 5,8 GHz) se ha impuesto una atenuación máxima de 0,2 dB y para la banda eliminada (4,24 – 4,44 GHz) una atenuación máxima de 50 dB.

Seguidamente se inició la optimización, con la que se consiguieron los siguientes resultados en los largos de las líneas (Figura 78).

```
Var Eqn VAR
VAR1
l_a=10.4713 {o}
l_b=9.59207 {o}
```

Figura 78. Resultados de la optimización del diseño real

A continuación se muestra el S_{11} y el S_{21} del filtro real.

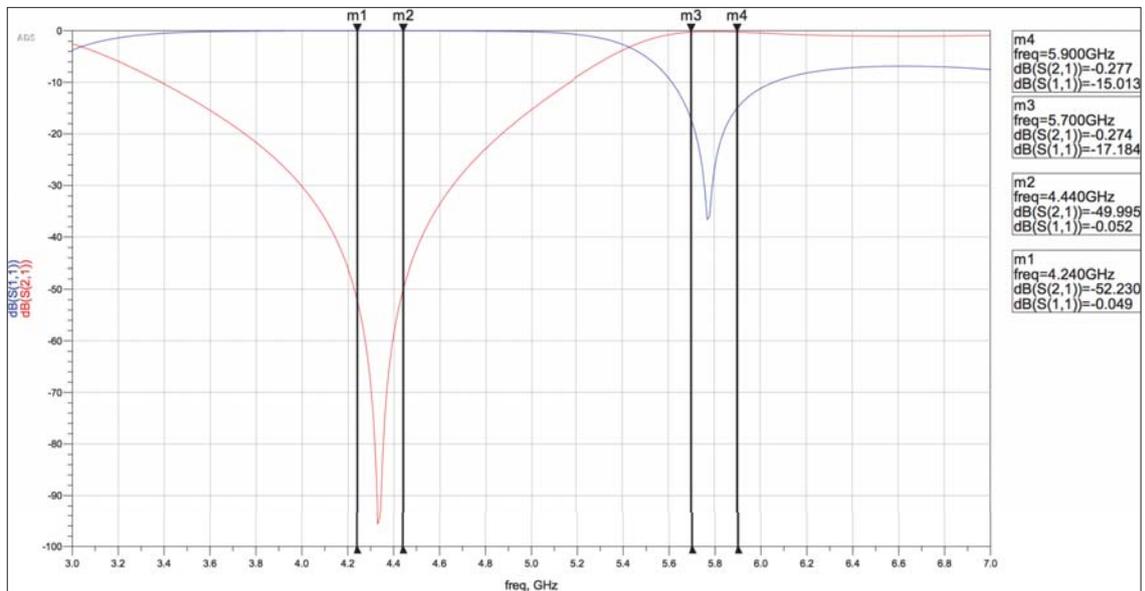


Figura 79. S_{11} y S_{21} del filtro real

Con lo que se ha conseguido una atenuación máxima en la banda de paso de 0,277 dB y una atenuación mínima en la banda eliminada de 49,995 dB.

A.4 Simulación con el Momentum

Después de hacer la simulación con modelos reales se ha generado el layout.

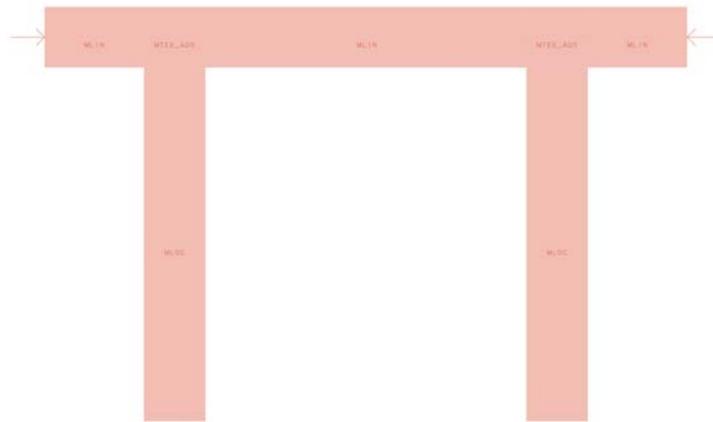


Figura 80. Layout del filtro

Se realizó una simulación con el Momentum de dicho layout obteniendo las siguientes curvas (Figura 81):

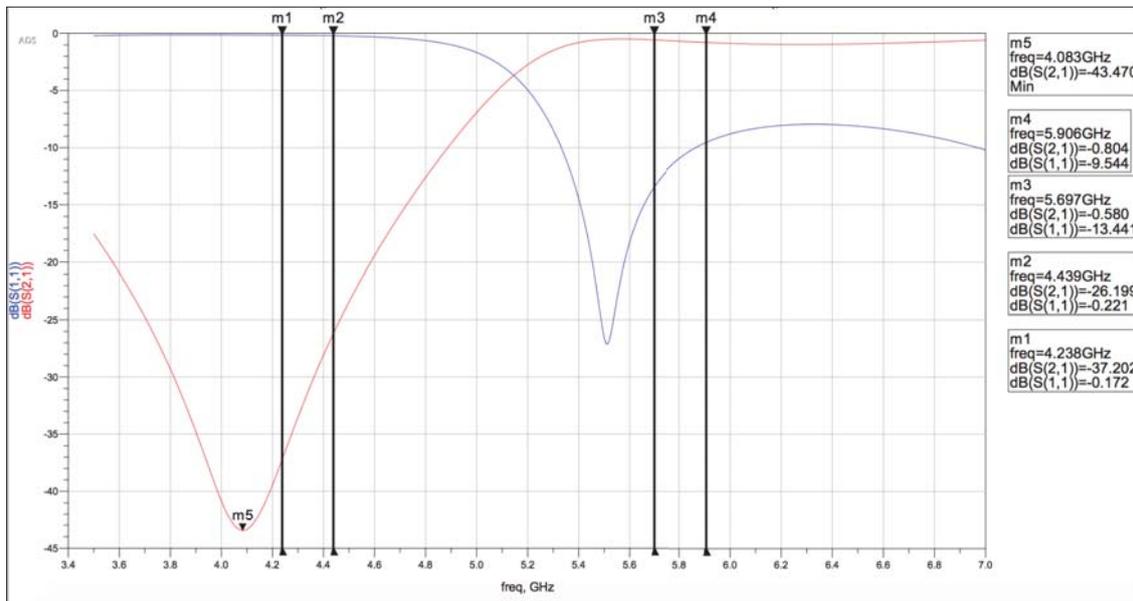


Figura 81. S_{11} y S_{21} del layout generado automáticamente

Tal y como se puede ver, el mínimo del S_{21} no coincide con la frecuencia central de la banda eliminada. Por ello se ha ido ajustando la longitud de los stubs para conseguir que dicho mínimo se aproxime de la mayor forma posible a la frecuencia central de la banda imagen 4,34 GHz. La longitud de los stubs final es 10,16 mm. A la vez se ha conseguido que el mínimo del S_{11} se acerque a la banda de paso.

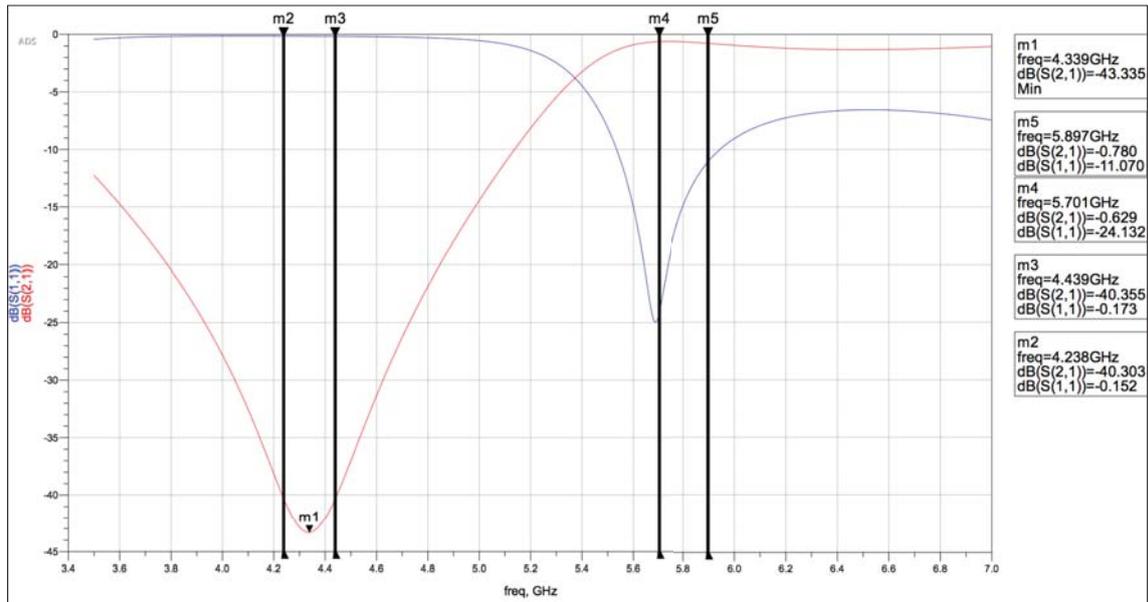


Figura 82. S_{11} y S_{21} conseguido con el ajuste de los stubs

Finalmente se añadieron las vías y los planos de masas con los que iba a contar el filtro tal y como se muestra a continuación.

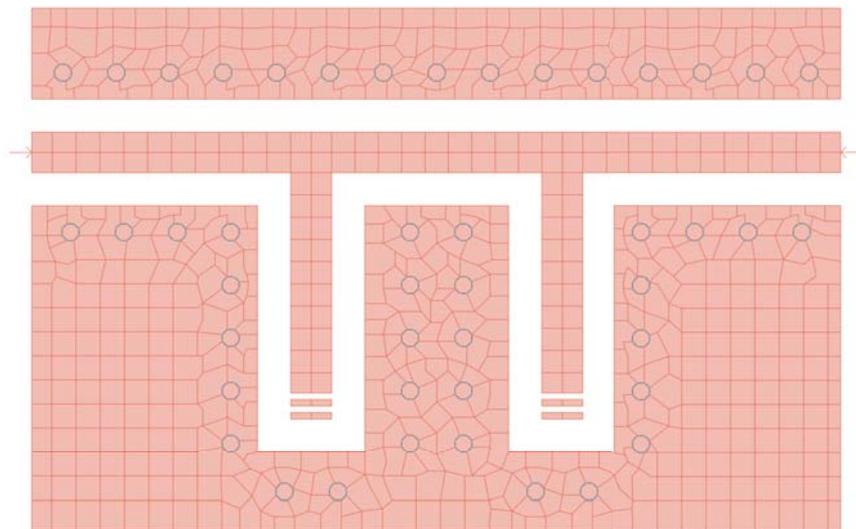


Figura 83. Layout final del filtro de RF

Adicionalmente se aumentó la longitud de los stubs y se hicieron unos cortes con el fin de poder cambiar estas longitudes en la práctica separándolos o uniéndolos con tinta de plata.

A continuación se muestra el S_{11} y el S_{21} final que se simuló con el Momentum.

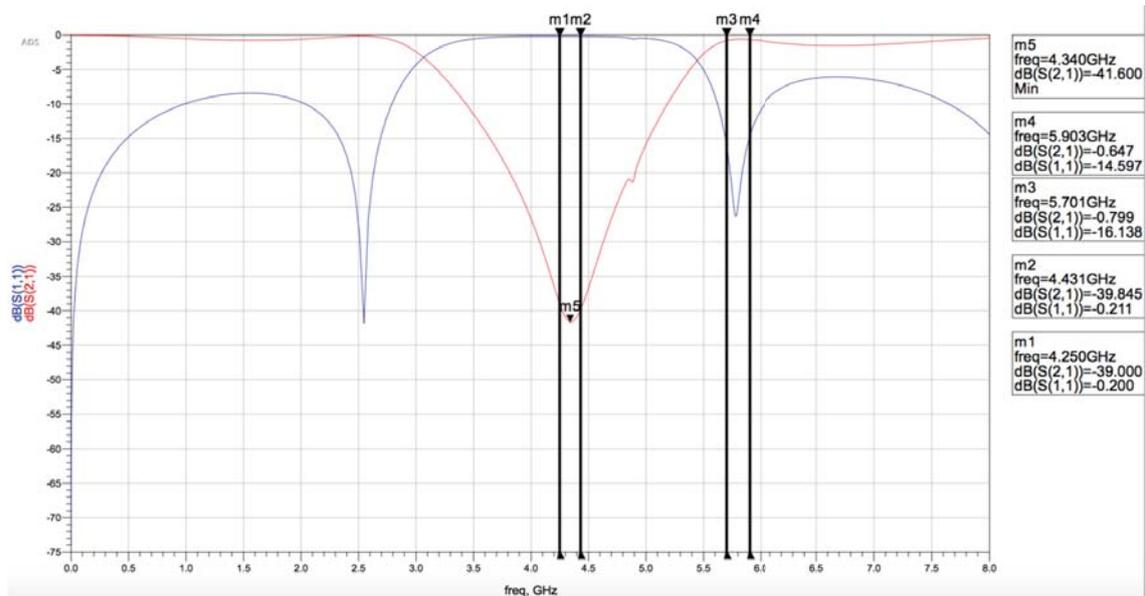


Figura 84. S_{11} y S_{21} final del filtro simulado con Momentum

Donde se puede ver una atenuación máxima en la banda de paso de 0,8 dB y una atenuación mínima en la banda eliminada de 39 dB. El marcador m5, que está situado en el mínimo del S_{21} , está en la frecuencia central de la banda imagen, tal y como fue ajustado.

A.5 Medidas

En la figura 85 se puede ver una fotografía del filtro:

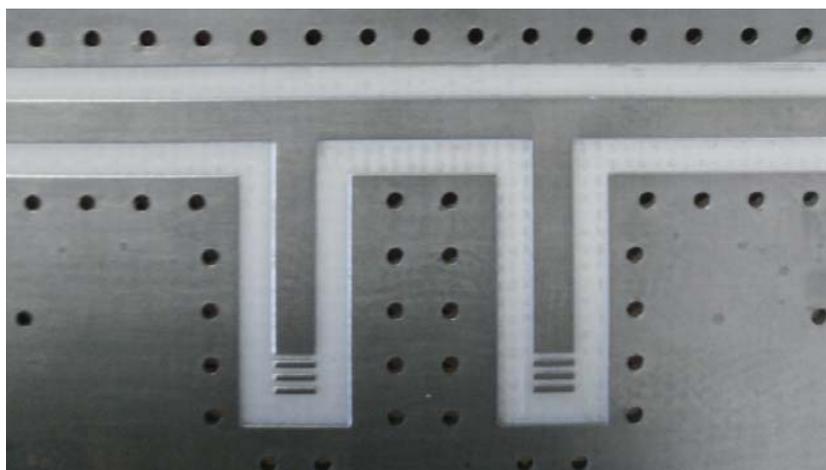


Figura 85. Fotografía del filtro de RF

Con dicho layout se realizaron medidas con diferentes longitudes de los stubs. Para ajustar la longitud de los stubs se utilizó tintura de plata. A continuación se presentan las medidas para cada longitud.

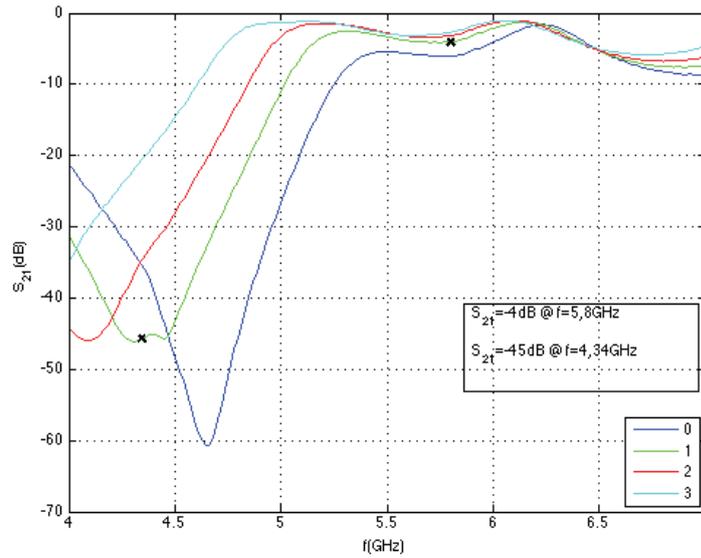


Figura 86. Medida del S_{21} del filtro de RF

Lo que se pretendió fue ajustar el mínimo del S_{21} en el centro de la banda imagen. Coincidiendo con las simulaciones esto ocurría uniendo 1 isla por cada stub (línea verde). Finalmente se consiguió un $S_{21} = -45$ dB a la frecuencia central de la banda imagen 4,34 GHz. En el resto de la banda atenuada se tienen atenuaciones mayores que 44 dB. Sin embargo, en la banda de paso se han presentado unas atenuaciones que no existían en las simulaciones. A la frecuencia central de 5,8 GHz se tienen 4 dB de pérdidas.

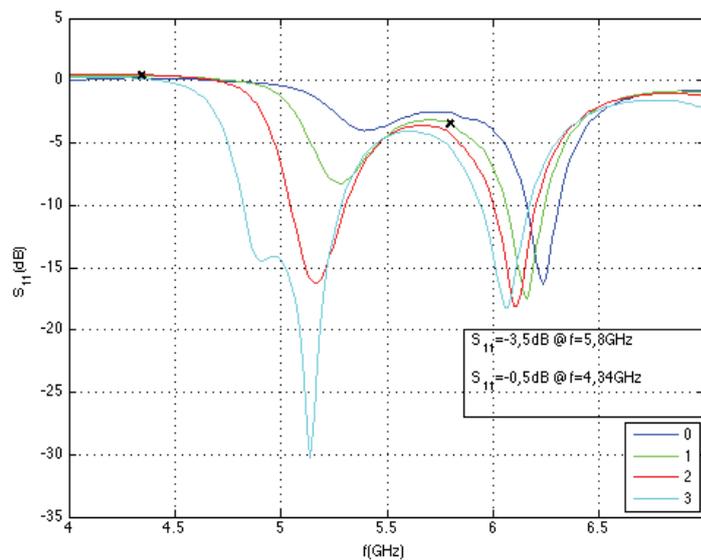


Figura 87. Medida del S_{11} del filtro de RF

El efecto visto en la anterior medida se puede ver también en el S_{11} . En la banda de paso se tiene unas pérdidas de retorno de tan solo 3,5 dB. Se puede observar que las mejores adaptaciones están por arriba de 6 GHz, donde el filtro presenta menos pérdidas.

B – Amplificador de potencia

B.1 Elección del componente y especificaciones técnicas

El amplificador de potencia es el último de la cadena de transmisión antes del último conmutador y la antena. La potencia a la salida del transmisor que se buscaba eran +36 dBm. Los amplificadores que alcanzaban estos niveles de potencia eran caros y se optó por un amplificador más barato con una potencia a la salida a 1 dBc de +34 dBm. Este amplificador era el HMC7357LP5GE, un amplificador encapsulado de Hittite. Las características técnicas se muestran a continuación:

Modelo	$f_{\min}-f_{\max}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$P1dB_{f=5,8\text{GHz}}$ dBm	$Psat_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm	Precio \$
			IN	OUT				
HMC7357	5,5-8,5	30	17	28	34,5	35,5	41,5	30,18

Tabla 17. Especificaciones del HMC7357

Sin embargo, el circuito de aplicación que propone el fabricante es algo complejo y su coste es relativamente alto, por lo que se terminó escogiendo el HMC408LP3, un amplificador de Hittite que a pesar de tener peores prestaciones, era mucho más barato y tenía una red de polarización mucho más sencilla. Este factor fue decisivo puesto que para un primer prototipo la sencillez de su montaje era más importante que su nivel de potencia. Las características técnicas se muestran a continuación:

Modelo	$f_{\min}-f_{\max}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$P1dB_{f=5,8\text{GHz}}$ dBm	$Psat_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm	Precio \$
			IN	OUT				
HMC408	5,1-5,9 GHz	20 dB	8 dB	14 dB	30 dB	33 dB	43 dB	\$9,68

Tabla 18. Especificaciones técnicas del HMC408

Máximos absolutos:

- Temperatura de operación: -40 °C a 85 °C

- Temperatura de almacenamiento: -65 °C a 150 °C
- Voltaje del dispositivo: +5,5 Vdc
- Corriente de trabajo: 750 mA (Vpd=5V)

El circuito de aplicación del fabricante se muestra en la figura 88:

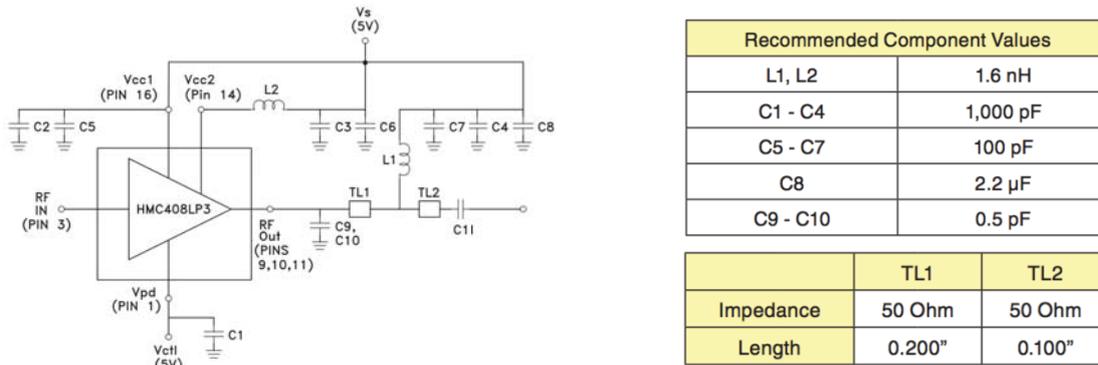


Figura 88. Circuito de aplicación recomendado

El fabricante muestra una serie de indicaciones sobre el circuito de aplicación:

- El valor recomendado del condensador de desacoplo C11 es 10 pF
- El sustrato utilizado en la placa de evaluación del dispositivo es el Rogers 4350
- Los valores del circuito de aplicación están optimizados para frecuencias de 5,7 a 5,9 GHz.
- Los condensadores C9 y C10 deben estar a una distancia menor de 20 mils de los pines 9, 10 y 11 (salida).

B.2 Primer prototipo de pruebas

Para la realización del prototipo de pruebas se han seguido las indicaciones del fabricante y se ha intentado replicar el circuito de aplicación.

En cuanto a la polarización, se ha hecho del mismo modo que el fabricante y no se ha puesto resistencia de polarización. Se alimenta al amplificador con 5V, que son los que llegan al mismo componente. Destacar que el componente tiene un pin para tensión de control (Vpd) que va de 3 a 5V que permite variar el consumo del amplificador, y a su vez la ganancia.

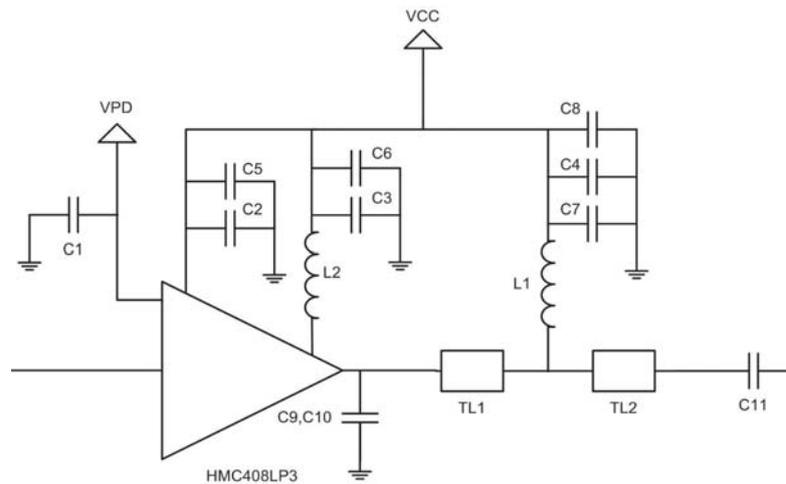


Figura 89. Esquema del prototipo del amplificador de potencia

Se debe tener especial cuidado con las bobinas L1 y L2 pues la corriente de trabajo es muy alta (750 mA cuando $V_{pd}=5V$) y éstas deben soportar dicha corriente con el fin de evitar que se hagan abiertos. En el laboratorio se ha dispuesto de bobinas de 1,6 nH de Coilcraft de 0603 con una corriente máxima de 700 mA que valen para el montaje pues los 750 mA se reparten por varios pines del circuito integrado (pines 14 y 16 y salida). El resto de componentes se han puesto en 0603 también.

Además de la corriente máxima de las bobinas, se ha tenido en cuenta la frecuencia máxima de funcionamiento. Los componentes SMD tienen elementos parásitos que pueden tener efecto a frecuencias altas, como por ejemplo, efectos capacitivos en una bobina. A medida que valor de la bobina se incrementa, y a su vez su impedancia, los elementos parásitos de la bobina son mayores. Un parámetro que da esta frecuencia es la frecuencia de resonancia propia (Self Resonance Frequency – SRF). Por arriba de esta frecuencia, la bobina no actuará como una bobina. Dichas bobinas de 1,6 nH tienen una SRF de 12,5 GHz, por lo que funcionarán correctamente en este montaje

Se ha tenido especial cuidado a la salida, siguiendo las recomendaciones del fabricante y poner dos líneas de transmisión con una impedancia característica de 50Ω de la misma longitud eléctrica. Para ello se ha recalculado la nueva longitud física a partir del sustrato utilizado por el fabricante y el sustrato utilizado en este prototipo. El fabricante utiliza el sustrato Rogers 4350 (con constante dieléctrica $\epsilon_r=3,66$) mientras que en este montaje se disponía del Rogers 4003 ($\epsilon_r=3,55$).

La longitud física se expresa en función de la longitud eléctrica y de la constante dieléctrica relativa de la siguiente forma:

$$L_{física}|_{4003} = \frac{L_{eléctrica}}{\sqrt{\epsilon_r}|_{4003}}$$

Sustituyendo la longitud eléctrica y poniéndola en función de la longitud física y la constante dieléctrica del sustrato utilizado por el fabricante:

$$L_{física}|_{4003} = \frac{L_{física}|_{4350} \cdot \sqrt{\epsilon_r}|_{4350}}{\sqrt{\epsilon_r}|_{4003}}$$

De esta manera se tienen los resultados de la tabla 19.

Sustrato	Constante dieléctrica ϵ_r	Longitud TL1	Longitud TL2
Rogers 4350	3,66	200 mils	100 mils
Rogers 4003	3,55	203,06 mils	101,53 mils

Tabla 19. Líneas equivalentes en el sustrato utilizado

El layout que se ha realizado se presenta en la figura 90 así como la distribución de componentes que se utilizaron para realizar este primer prototipo.

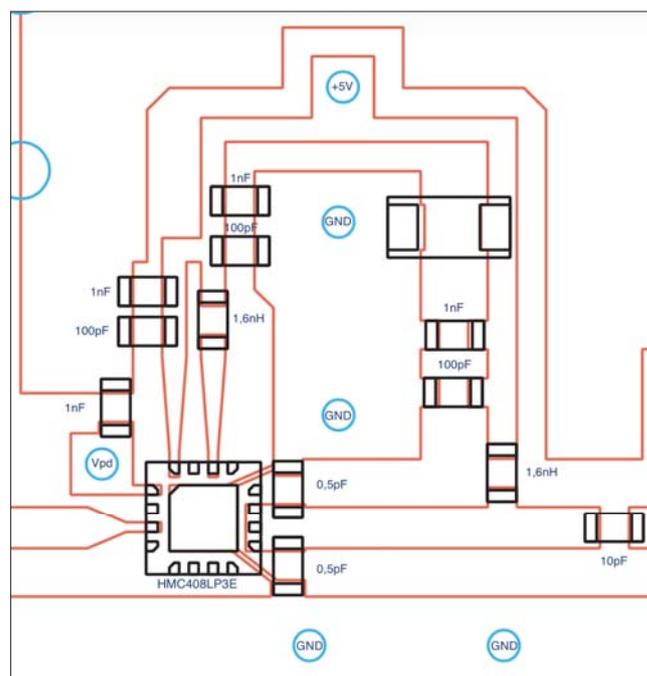


Figura 90. Layout y distribución de componentes del primer prototipo

Se ha realizado un layout que fuese lo más similar al que se encuentra en la placa de evaluación del fabricante con el fin de obtener en las medidas resultados que se aproximen con las especificaciones, y que además fuese realizable con los medios disponibles en el laboratorio.

B.3 Montaje y resultados prácticos del primer prototipo

En la figura 91 se presenta la parte del amplificador de potencia en la primera placa de evaluación de componentes.

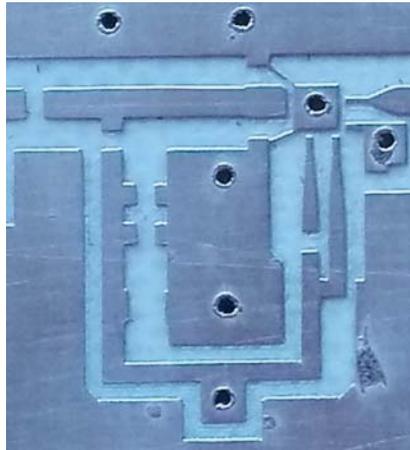


Figura 91. Parte del amplificador de potencia en la primera placa de evaluación

Y a continuación se ilustra una imagen de la placa con el amplificador y los componentes que lo acompañan soldados (Figura 92).

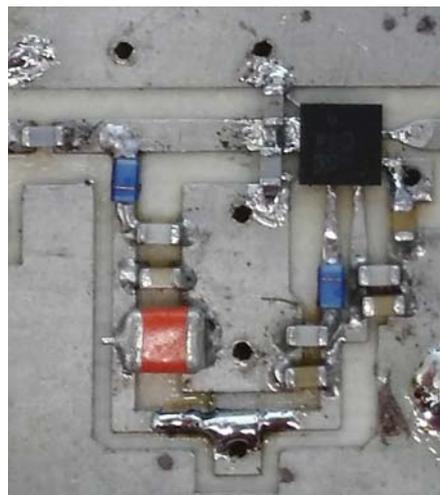


Figura 92. Primer prototipo del amplificador de potencia montado

En la fotografía se pueden observar junto al amplificador la red de alimentación, planos de masa y condensadores de desacoplo. Al layout se le hizo una modificación después de ser fabricado. Junto a la vía de 5V se hicieron dos cortes a las pistas con el bisturí con el

fin de desconectar la alimentación puesto que en la misma placa habían otros dispositivos que funcionaban a 5V y era preferible no alimentar aquello que no iba a ser medido. Para conectar la alimentación se depositaba estaño en dichos cortes.

El amplificador de potencia no fue medido en el analizador de redes debido su potencia de salida que excedía la máxima soportada por el equipo usado, por lo que se hizo con el analizador de espectros. Para obtener una medida real, en primer lugar se debe conocer que es lo que emite la fuente y qué pérdidas tienen los cables utilizados, para así poder calibrar posteriormente la medida obtenida sobre el amplificador.

Con el amplificador montado se verificó su funcionamiento. Para ello se realizó el siguiente montaje en el laboratorio (Figura 93).

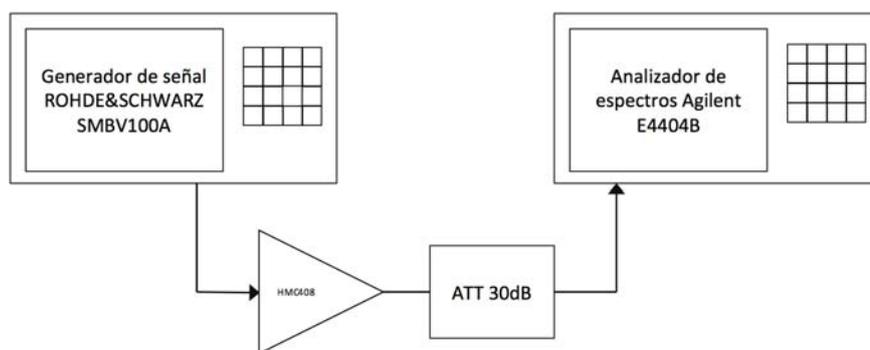


Figura 93. Montaje empleado en las medidas del amplificador

Se midió su ganancia con una potencia de entrada de unos 0 dBm y una tensión $V_{pd} = 5V$, y el amplificador presentaba una ganancia de 10 dB cuando debía tener 20 dB. Otra observación fue referida al consumo, el cual bajaba inmediatamente después de ser activado el pin de V_{pd} .

Tras ver el comportamiento del amplificador en cuanto al consumo se hizo la misma prueba con V_{pd} a 3V. En este caso la ganancia del amplificador era de 12 dB cuando debía tener una ganancia de 14 dB y el consumo se mantenía constante. Tras hacer estas medidas se planteó la opción de que el amplificador presentaba un problema de disipación.

De esta manera se procedió a estudiar una nota técnica del fabricante acerca de la gestión térmica para componentes de montaje superficial donde se explicaba un ejemplo con el mismo amplificador de potencia [8]. En el ejemplo se montaba el amplificador HMC408LP3 con 5 vías de 0,15 mm de radio y un sustrato Rogers 4350 consiguiendo una

temperatura de 78,4 °C. Haciendo un cálculo similar con las condiciones de este prototipo, donde se tiene una vía de 0,8 mm de radio y un sustrato Rogers 4003, se consigue una temperatura de 93,72 °C.

Después de ver el problema del amplificador se procedió a adaptarle un disipador disponible en el laboratorio con el fin de que el amplificador funcionara correctamente con Vpd a 5V sin realizar un nuevo layout. En la figura 94 se puede observar una fotografía con la adaptación que se le hizo en el laboratorio.

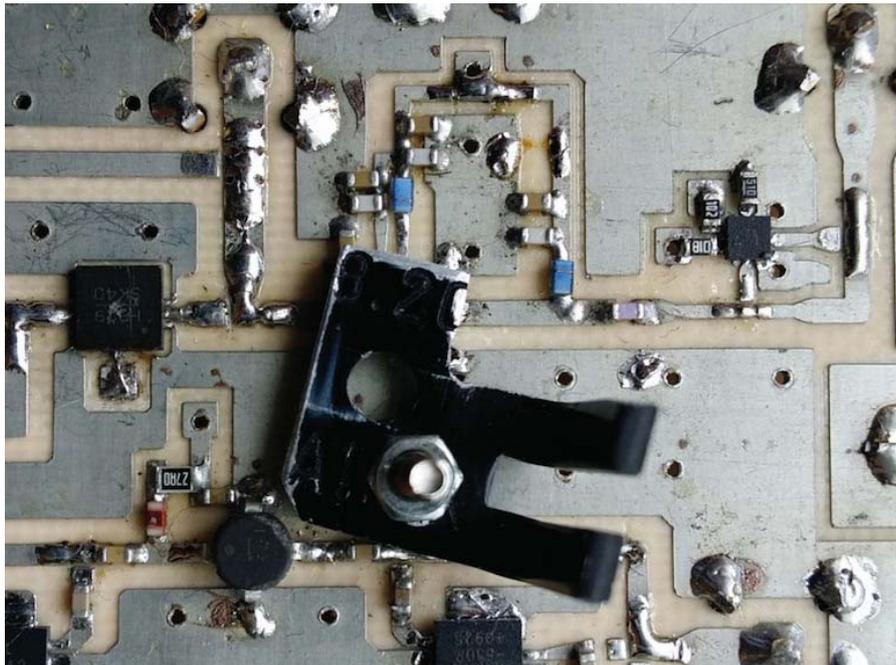


Figura 94. Primer prototipo del amplificador de potencia con disipador

Después de montarlo se volvió a testear su funcionamiento pero a pesar de haber mejorado en cuanto a disipación se planteó volver a realizar su layout ya que en este primer prototipo se dejaron muchos pines N/C sin conectar y podían haber sido conectados a tierra al igual que se podían hacer más vías para mejorar la disipación.

B.4 Segundo prototipo de pruebas

La estructura circuital que se escogió en el segundo prototipo fue la misma que en el primero al igual que los valores de las resistencias, bobinas y condensadores. En cuanto a este aspecto solo se añadieron dos resistencias de 0 Ω con el fin de poder desconectar el amplificador de alimentación. El layout que se realizó se presenta a continuación:

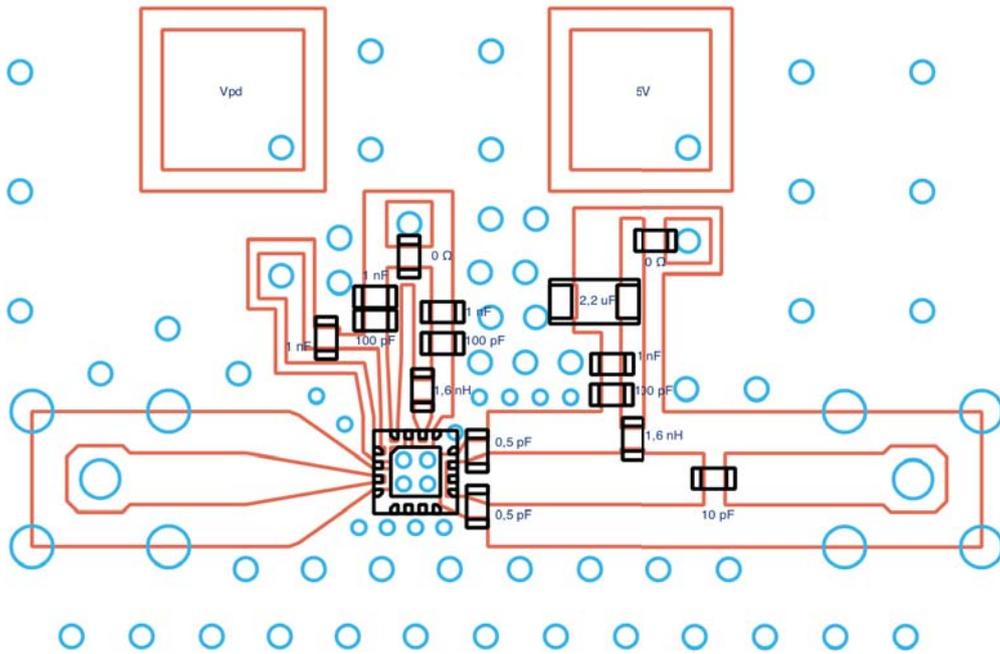


Figura 95. Layout y distribución de componentes del primer prototipo

Como se puede observar en la figura 95 se han realizado muchas más vías en las proximidades del amplificador que en el primer prototipo con el fin de acabar con los problemas presentados anteriormente. Estas vías se han realizado de 0,5 mm de radio mientras que el resto han sido de 0,8 mm de radio, al igual que en el primer prototipo. Hay que destacar también que en el pad de masa del dispositivo se han puesto 4 vías de 0,5 mm en lugar de 1 vía de 0,8 mm.

Además se hicieron modificaciones en las líneas de alimentación para no cortar el plano de masa que hace contacto con los pines 12 y 13. Para ello se ha puesto por un lado una vía en la línea de alimentación de la salida (pines 9, 10 y 11) y por otro lado una para las líneas de alimentación de los pines 14 y 16. De esta manera el plano de masa de la capa superior que queda en medio no queda cortado por una línea y tiene una mayor capacidad de disipación.

B.5 Montaje y resultados prácticos del segundo prototipo

Antes de realizar las medidas se hizo un montaje con los cables y el atenuador con el fin de tener el sistema bien calibrado.

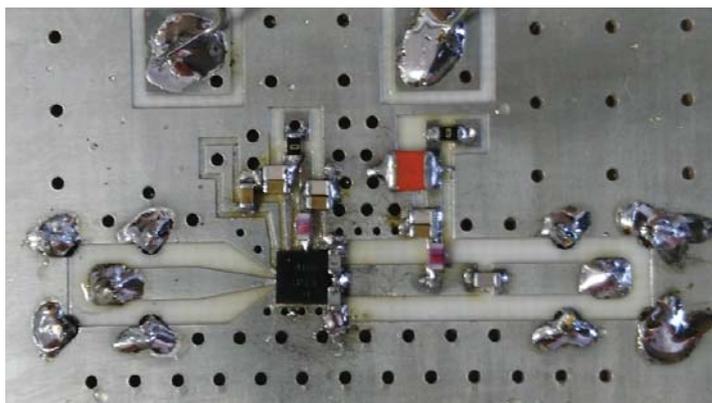


Figura 96. Fotografía del amplificador

La tabla 20 muestra un conjunto de medidas obtenidas directamente de la salida del generador de señal ROHDE&SCHWARZ SMBV100A, de donde se sacan las pérdidas de los cables utilizados.

Indicación Generador (dBm)	Indicación Analizador (dBm) con atenuador 30 dB y cable de entrada	Pérdidas del cable de entrada (dB)	Indicación Analizador (dBm) con atenuador 30 dB y cable de salida	Pérdidas del cable de salida (dB)
5	-29,8	4,8	-29	4
6	-29,3	5,3	-28,5	4,5
7	-28,3	5,3	-27,5	4,5
8	-27,3	5,3	-26,5	4,5
9	-26,2	5,2	-25,5	4,5
10	-25,1	5,1	-24,4	4,4
11	-24,1	5,1	-23,4	4,4
12	-23,1	5,1	-22,4	4,4
13	-22,1	5,1	-21,4	4,4
14	-21	5	-20,4	4,4
15	-20	5	-19,3	4,3

Tabla 20. Medidas previas del amplificador de potencia

Las pérdidas se calculan restando, a la cantidad obtenida en la indicación del analizador, la cantidad de la indicación del generador y sumando 30 dB debidos al atenuador.

Después de montar el componente y medir las pérdidas de los cable se procedió a realizar las medidas de ganancia del amplificador. Para ello se hizo el montaje de la figura 93.

A pesar de la mejora del funcionamiento se ha observado que la potencia de salida disminuye en el tiempo tras ser activado. Por ello, las medidas de la potencia de salida se han realizado con la función MAX HOLD del analizador de espectros, que permite medir el máximo de potencia, al segundo de haber activado el pin Vpd, y a los 10 segundos. Así se han obtenido los siguientes resultados:

Potencia entrada (dBm)	Potencia salida MAX HOLD (dBm)	Ganancia MAX HOLD(dB)	Potencia salida 1s (dBm)	Ganancia 1s (dB)	Potencia salida 10s (dBm)	Ganancia 10 s (dB)
0,2	23,3	23,1	21,3	21,1	17,8	17,6
0,7	24,7	24	22,5	21,8	18,9	18,2
1,7	25,7	24	24,5	22,8	19,5	17,8
2,7	26,6	23,9	25,6	22,9	20,2	17,5
3,8	27,1	23,3	26,1	22,3	21,9	18,1
4,9	27,5	22,6	27	22,1	22,7	17,8
5,9	28,5	22,6	27	21,1	23,6	17,7
6,9	28,7	21,8	28,2	21,3	24,4	17,5
7,9	28,9	21	29	21,1	25,2	17,3
9	29	20	28,8	19,8	25,5	16,5
10	28,9	18,9	28,6	18,6	25,9	15,9

Tabla 21. Medidas de ganancia del amplificador de potencia

Esta disminución de la ganancia a lo largo del tiempo puede ser causada por el calor que genera el amplificador, coincidiendo con una disminución del consumo del amplificador.

C – Amplificador de FI

C.1 Elección del dispositivo y especificaciones técnicas

Para el amplificador que iba a ser montado en la etapa de FI se hizo una lista de posibles candidatos, que valieran por frecuencia y que tuvieran un bajo coste.

Modelo	f_{\min} - f_{\max} GHz	$G_{f=700\text{MHz}}$ dB	$RL_{f=700\text{MHz}}$ dB		$P1\text{dB}_{f=700\text{MHz}}$ dBm	$NF_{f=700\text{MHz}}$ dBm	Precio \$
			IN	OUT			
HMC476	DC-6GHz	20	20	26	12	2,5	1,37
HMC481	DC-5GHz	21	12	18	20	3,5	1,89
RAM-1+	DC-1GHz	15,5	17,5	17,5	1,5	5,5	4,6
MAR-4SM+	DC-1GHz	8	14	10	12,5	6	1,34
MAR-8A+	DC-1GHz	25	15,5	11	12,5	3,1	1,32
MAV-11BSM+	DC-1GHz	11,3	21	21	18	4,4	1,5
PGA-105+	DC-2GHz	15,1	18,4	20,1	20,5	1,9	1,99

Tabla 22. Lista de posibles amplificadores de FI

En la etapa de FI existían necesidades diferentes en la cadena de transmisión que en la de recepción en cuanto a parámetros como la ganancia y el punto a 1 dBc.

En el caso del amplificador de transmisión, no se requería una gran ganancia, sino un punto a 1 dBc alto, por lo que se optó por el MAV-11BSM+ de MiniCircuits.

Por el otro lado, el amplificador de recepción requería una alta ganancia y una baja figura de ruido. Se optó por el HMC476 de Hittite ya que además de tener unas altas pérdidas de retorno, operaba en un gran rango de frecuencias así que podía ser utilizado en el resto de las etapas.

C.2 Amplificador de FI para transmisión

C.2.1 Prototipo de pruebas

Para el diseño del prototipo del amplificador MAV-11BSM+ se han seguido las recomendaciones del fabricante y se ha seguido el esquema que se presenta a continuación:

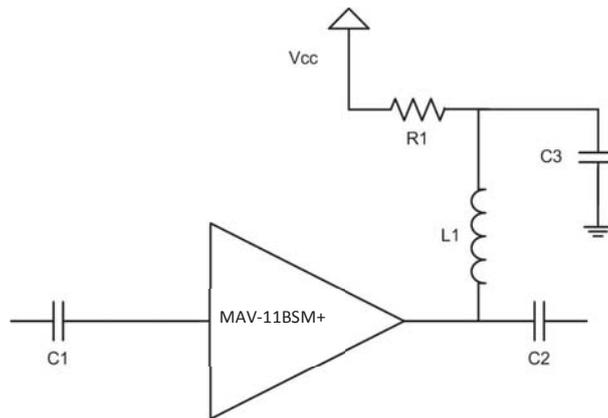


Figura 97. Esquema del amplificador de FI para transmisión

Para el cálculo de la resistencia de polarización R1 se ha hecho uso de una tabla que está en la hoja de características del fabricante. Dicha tabla se muestra a continuación (Tabla 23).

Resistor Values	
Vcc	"1%" Res.
7	28.0
8	45.3
9	61.9
10	78.7
11	95.3
12	113
13	127
14	143
15	158

Tabla 23. Valores de la resistencia de polarización en función de la tensión de alimentación

Se ha escogido una alimentación a 7V y por tanto una resistencia de polarización de 28Ω. Sin embargo, no se disponía de resistencias de 28Ω y se ha puesto una resistencia de 27Ω. Su consumo es de unos 60 mA.

Los valores del resto de componentes se han puesto iguales que los que aparecen en la placa de evaluación del fabricante. La placa de evaluación TB-412-11B+ de MiniCircuits tiene los siguientes componentes (Tabla 24).

Componente	Valor
C1	2400 pF
C2	2400 pF
C3	100 nF
L1	MiniCircuits TCCH-80+

Tabla 24. Componentes de la placa de evaluación TB-412-11B+

La placa de evaluación utiliza un choque de RF de MiniCircuits en lugar de una bobina común. El circuito de choque presenta una inductancia de $1\mu\text{H}$ aproximadamente y tiene una frecuencia de funcionamiento entre 50 y 8200 MHz. Debido a que el amplificador es utilizado en un ancho de banda estrecho (20 MHz en torno a los 730 MHz) se ha optado por el uso de una bobina de CoilCraft de 120 nH pues es el valor más alto que cumple por frecuencia de resonancia.

Los condensadores C1 y C2 se han puesto de 2200 pF ya que no se disponía de condensadores de 0603 de 2400 pF. El condensador C3 se ha montado de 100 nF.

El layout que se ha realizado para este amplificador se muestra en la figura 98.

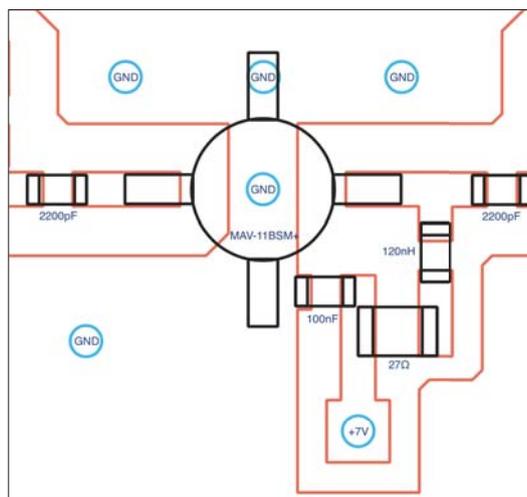


Figura 98. Layout del amplificador MAV-11BSM+

C2.2 Montaje y medidas

A continuación se muestra una fotografía de la parte de la primera placa de evaluación destinada al amplificador MAV-11BSM+.



Figura 99. Fotografía del amplificador MAV-11BSM+

Medidas sobre el analizador de redes:

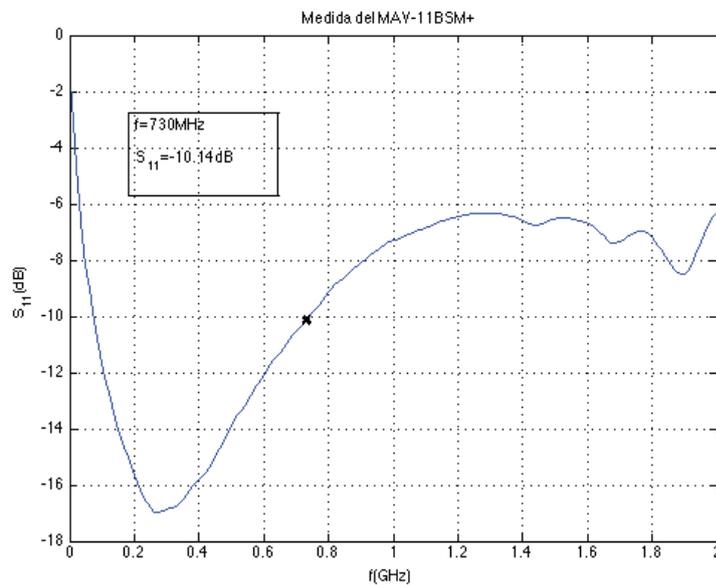


Figura 100. Medida del coeficiente de reflexión de entrada

De donde se tiene un S_{11} de -10,14 dB, que equivale a un ROE de 1,89.

Y por otro lado tenemos la respuesta de la ganancia en función de la frecuencia y que nos indica que a 730 MHz se tiene una ganancia de 10,5 dB.

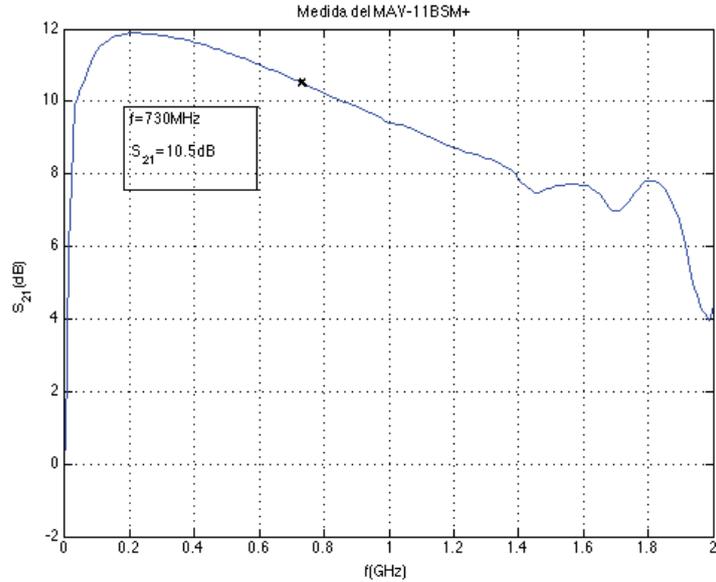


Figura 101. Respuesta del S_{21} del amplificador

C3. Amplificador FI para recepción

C3.1 Prototipo de pruebas

Al igual que con otros amplificadores, con el HMC476MP86 se han seguido las indicaciones del fabricante y se ha diseñado un circuito lo más parecido posible al circuito de aplicación propuesto por Hittite.

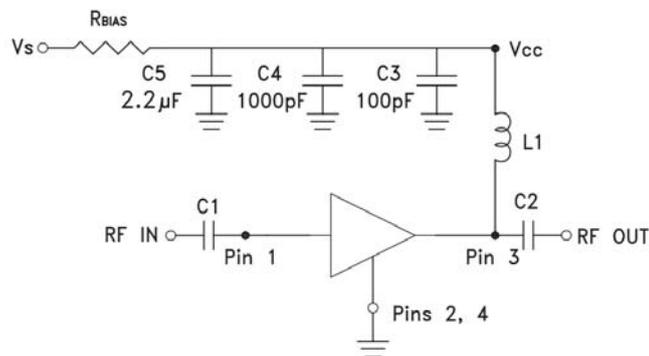


Figura 102. Circuito de aplicación para el HMC476MP86

La resistencia R_{BIAS} depende de la tensión V_S . Según el fabricante, con una tensión de alimentación de 5V se debe montar un valor de 56 Ω . Con el fin de unificar tensiones de alimentación se ha elegido una tensión de 5V debido ya que otros componentes escogidos se alimentan a la misma tensión. Tiene un consumo de 35 mA.

Por otro lado los condensadores C1 y C2 y la bobina L1 se ajustan en función de la frecuencia de funcionamiento. Según el fabricante, para una frecuencia de 730 MHz se deben montar condensadores de 100 pF y bobina de 56 nH.

El layout diseñado para el amplificador se ilustra en la figura 103.

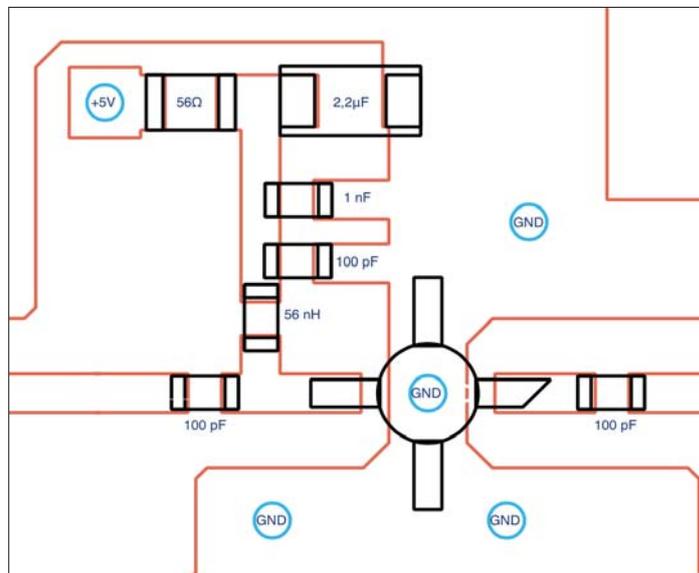


Figura 103. Layout del amplificador HMC476MP86

C3.2 Montaje y medidas

En la fotografía de la figura 104 se puede observar una vista superior del montaje.



Figura 104. Fotografía del HMC476MP86

En cuanto a las medidas del analizador de redes, se presenta la medida del S_{11} , que a 730 MHz es -10,46 dB, que equivale a un ROE=1,86.

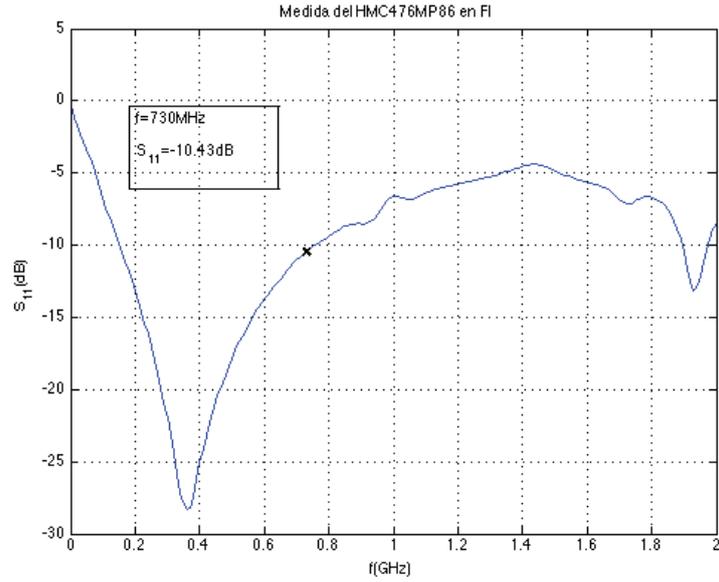


Figura 105. Medida del S_{11} del amplificador HMC476MP86 en FI

Por el otro lado, se tiene la medida del S_{22} donde a 730 MHz se tiene una ganancia de 19 dB aproximadamente.

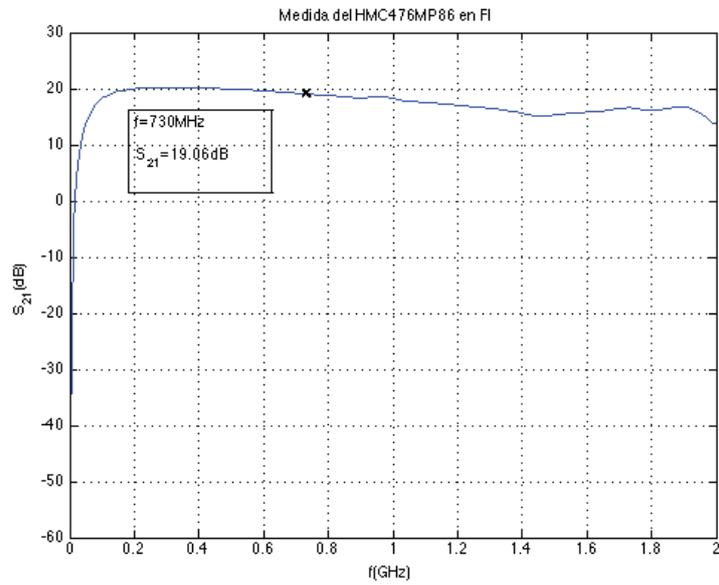


Figura 106. Medida del S_{21} del amplificador HMC476MP86 en FI

D – Amplificador de bajo ruido

D.1 Elección del componentes y especificaciones técnicas

El LNA es el primer amplificador de la cadena de recepción. La característica más importante que se buscó para dicho amplificador fue una baja figura de ruido, pues al ser el primero de la cadena, era el componente más importante para conseguir una baja figura de ruido de toda la cadena. Se tomaron como posibles elecciones el HMC902LP3, HMC753LP4 o el HMC772LC4, de los que se muestran las características a continuación:

Modelo	$f_{\text{mín}}-f_{\text{máx}}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$NF_{f=5,8\text{GHz}}$ dB	$P1dB_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm	Precio \$
			IN	OUT				
HMC902	5-10	19	10	14	1,8	16	28	21,27
HMC753	1-11	15	9	16	2	16	27	65,42
HMC772	2-12	15,5	25	15	1,5	13,5	27,5	75,97

Tabla 25. Posibles LNA válidos

Debido al alto coste de los LNA a esta frecuencia se planteó la posibilidad de utilizar un amplificador de banda ancha mucho más barato que se había escogido en la etapa de FI, y con unas pérdidas de retorno que permitían poner dos unidades en cascada. El amplificador que se escogió fue el HMC476MP86, cuyas características se presentan a continuación:

Modelo	$f_{\text{mín}}-f_{\text{máx}}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$NF_{f=5,8\text{GHz}}$ dB	$P1dB_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm	Precio \$
			IN	OUT				
HMC476	DC-6	10	15	13	3,8	10,5	23	1,37

Tabla 26. Especificaciones técnicas del HMC476MP86

Máximos absolutos:

- Temperatura de operación: -40 °C a 85 °C
- Temperatura de almacenamiento: -65 °C a 150 °C

- Voltaje del dispositivo: +6 Vdc

Con el fin de evaluar la viabilidad de poner dos amplificadores en cascada en cuanto a ruido se ha calculado la figura de ruido del conjunto haciendo uso de la fórmula de Friis. Primero se calcula la figura de ruido lineal:

$$F \text{ (dB)} = 10 \log f$$

$$f = 10^{F/10} = 2,39$$

Se hace lo mismo con la ganancia:

$$G \text{ (dB)} = 10 \log g$$

$$g = 10^{G/10} = 10$$

Por la fórmula de Friis se tiene que:

$$f = f_1 + \frac{f_2 - 1}{g}$$

Con lo que sustituyendo se tiene que el factor de ruido total es:

$$f = 2,53$$

Y pasado a decibelios da la siguiente figura de ruido:

$$\mathbf{F = 4,05 \text{ dB}}$$

Con una ganancia total:

$$\mathbf{G = 20 \text{ dB}}$$

D.2 Primer prototipo de pruebas

El circuito de aplicación para evaluar al componente será el mismo que en la etapa de recepción de FI, solo que cambiando los valores de L1, C1 y C2 a la frecuencia de 5,8 GHz.

Para la frecuencia de 5,8 GHz el fabricante recomienda 100 pF para los condensadores C1 y C2 y 3,3 nH para la bobina L1. Sin embargo, se decidió utilizar condensadores de 10 pF ya que a la frecuencia 5,8 GHz los condensadores disponibles podían resonar y no comportarse adecuadamente. Además, dicho amplificador había sido utilizado en otro proyecto del IDeTIC a la frecuencia de 5 GHz y para su correcto funcionamiento se le

acompañó de condensadores de 10 pF. En este caso la bobina fue de 6,8 nH, tal y como recomienda el fabricante.

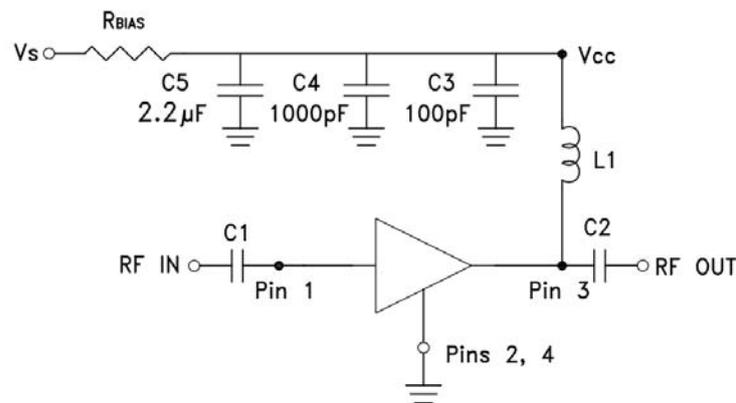


Figura 107. Circuito de aplicación recomendado

Al igual que en la etapa de FI el valor de la resistencia R_{BIAS} se ha escogido de un valor de 56Ω (alimentación a 5V).

El layout realizado para el amplificador en FI se aprovechó para evaluarlo a 5,8 GHz, cambiando los condensadores de acoplo y la bobina. Sin embargo, en la primera placa de evaluación no se consiguió que el amplificador cumpliera de manera aproximada sus especificadores. Se consideró que dicho layout podía dar problemas ya que los recorridos entre conectores y amplificador eran relativamente largos y con gran cantidad de codos, tal y como se muestra en la figura 108, donde se señalan los conectores de entrada y de salida y el amplificador. Estas condiciones a frecuencias como 730 MHz no son tan importantes, y aunque el S_{11} tenía un valor de -10,43 dB, se consiguió que tuviera una ganancia aproximada a las especificaciones. Sin embargo, a 5,8 GHz no se obtuvieron medidas donde el amplificador tuviera un S_{21} positivo.

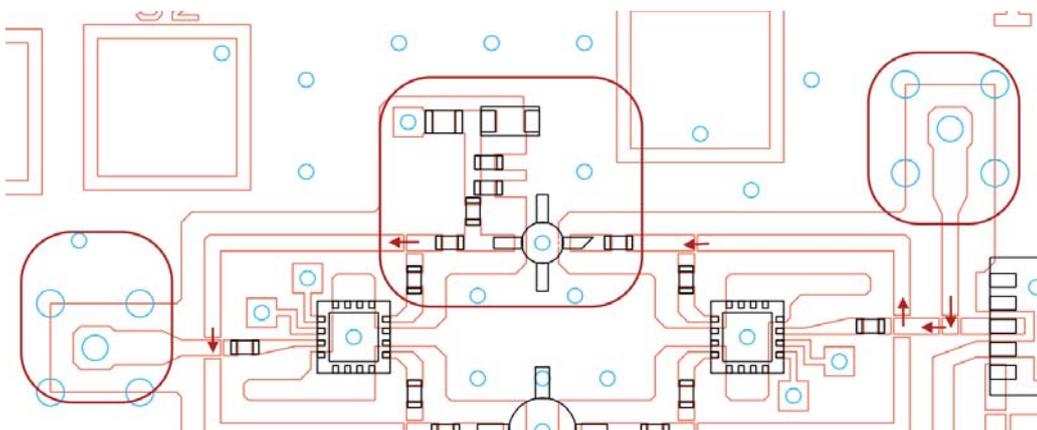


Figura 108. HMC476MP86 en la primera placa de evaluación

D.3 Segundo prototipo de pruebas

Dadas estas circunstancias se repitió el layout, de una manera más sencilla y con los conectores más cerca del componente para no tener los efectos producidos en la primera placa. El segundo layout se ilustra en la figura 109.

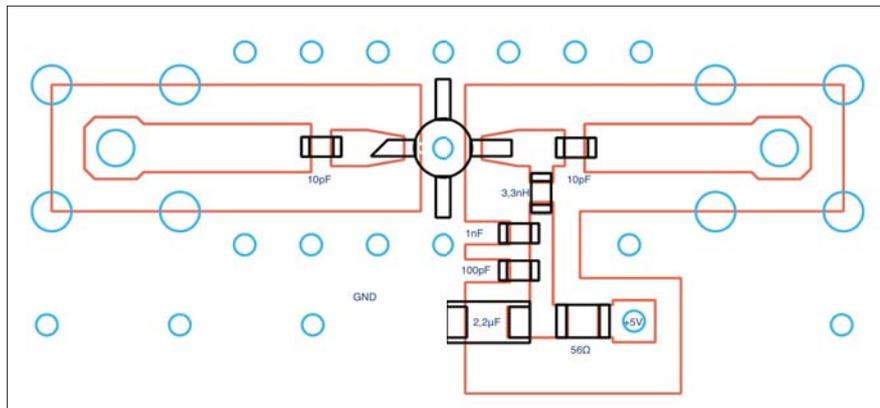


Figura 109. Segundo layout para el amplificador HMC476MP86

D.4 Montaje y medidas del segundo prototipo

En la figura 110 se muestra una fotografía de la parte del amplificador HMC476MP86 de la segunda placa de evaluación.

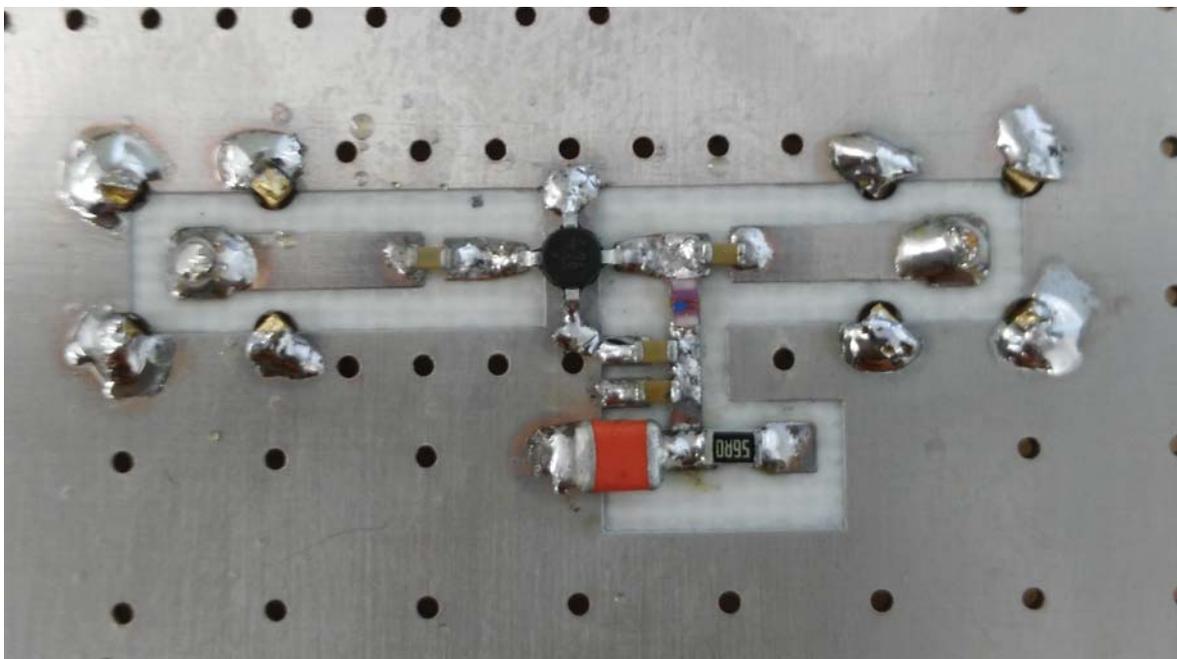


Figura 110. Fotografía del segundo prototipo del HMC476MP86

Después de comprobar que el componente estaba bien soldado con el generador de señales y el analizador de espectros, se realizaron medidas en el analizador de redes. A

pesar de que se habían escogido condensadores de 10 pF a la entrada y salida del componente, primero se realizaron medidas con condensadores de 100 pF (recomendados por el fabricante) y posteriormente con condensadores de 10 pF.

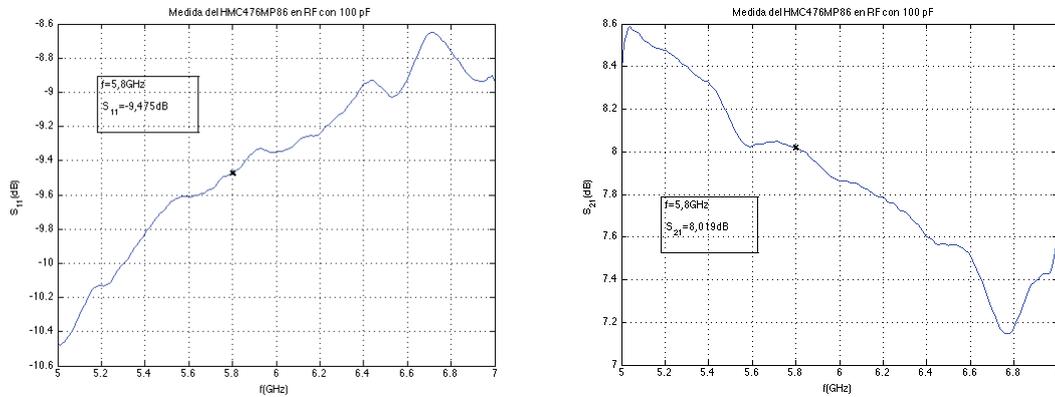


Figura 111. Medidas del S_{11} y S_{21} del amplificador con condensadores de 100 pF

Con los condensadores de 100 pF se obtiene un $S_{11} = -9,475$ dB y un $S_{21} = 8$ dB.

A continuación se presentan las medidas con los condensadores de 10 pF.

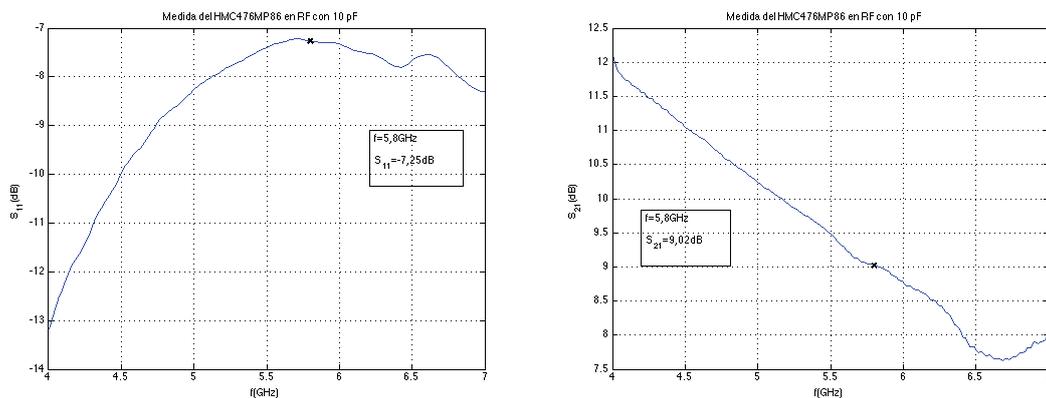


Figura 112. Medidas del S_{11} y el S_{21} del amplificador con condensadores de 10 pF

En este caso se consigue un $S_{11} = -7,25$ dB y un $S_{21} = 9$ dB. Con los condensadores de 10 pF se consigue una ganancia de 1 dB más pero unas pérdidas de retorno de 2 dB menos.

D.5 Medidas adicionales de otros prototipos disponibles

Con el fin de contrastar dichas medidas se ha contado con prototipos realizados en otros proyectos del IDETIC, de los cuales se hizo referencia anteriormente.

En la figura 113 se ven las dos placas de las que se hizo uso. A la izquierda se observa la placa en la que se podía medir un solo amplificador y a la derecha la placa donde se

tenían dos amplificadores en cascada, al igual que se pretendía realizar en el diseño final, por lo que era muy interesante ver su respuesta.

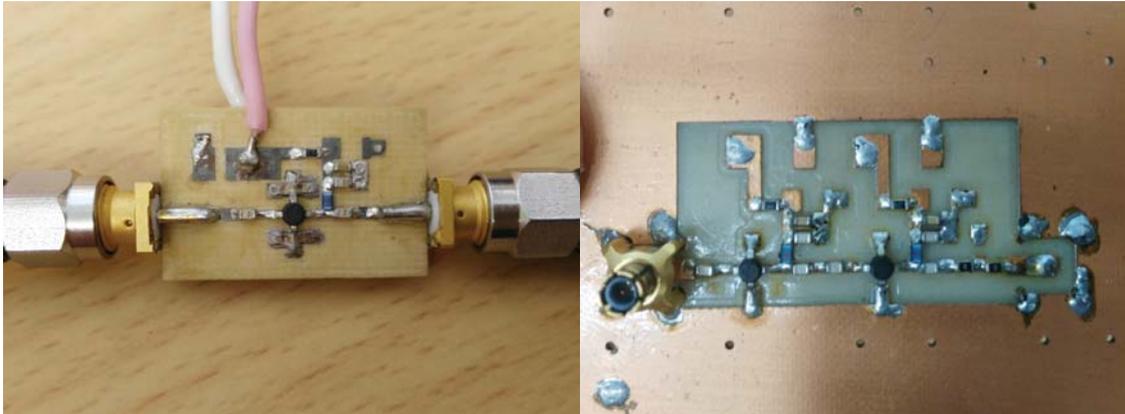


Figura 113. Prototipos de otros proyectos del IDeTIC

En ambos prototipos se utilizaban condensadores de 10 pF y bobinas de 6,8 nH. Además, se puede ver que el layout es muy similar al de los otros casos pero sin el último condensador de tántalo montado. A continuación se muestran las medidas realizadas.

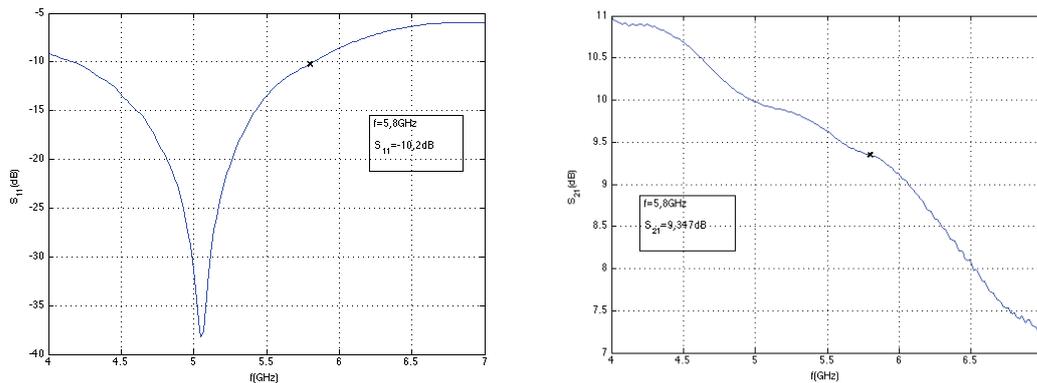


Figura 114. Medidas del S_{11} y el S_{21} del prototipo disponible del IDeTIC

En la medida del S_{11} se observa una mejor adaptación en torno a los 5 GHz. A la frecuencia de 5,8 GHz se tiene un S_{11} de -10,2 dB y un S_{21} de 9,4 dB aproximadamente.

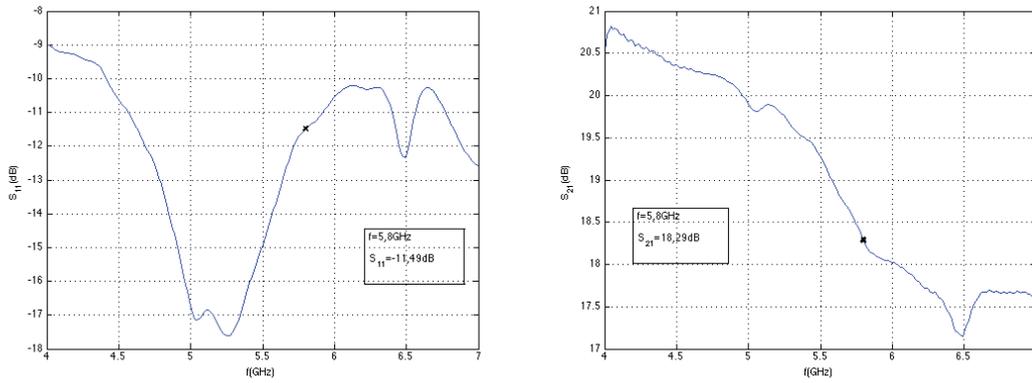


Figura 115. Medidas del S_{11} y el S_{21} del prototipo con dos HMC476MP86 en cascada

En el prototipo realizado con dos amplificadores en cascada se consigue un S_{11} de -11,5 dB y un S_{21} de 18,3 dB a 5,8 GHz.

E – Pre-Amplificador de RF

E.1 Elección del componente y especificaciones técnicas

En la etapa de transmisión, además de contar con un amplificador de potencia al final de la cadena, y una serie de amplificadores en la etapa de FI, se hizo necesario contar con un amplificador de RF que diera el nivel de potencia necesario al último amplificador. Tras ver los amplificadores disponibles en la banda se planteó el HMC407MS8G, cuyas características se presentan a continuación:

Modelo	$f_{\text{mín}}-f_{\text{máx}}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$P1dB_{f=5,8\text{GHz}}$ dBm	$Psat_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm	Precio \$
			IN	OUT				
HMC407	5-7	15	12	17	25	28	41	12,45

Tabla 27. Especificaciones técnicas del HMC407

A pesar de tener buenas características se decidió hacer una búsqueda más fina con el objeto de conseguir un amplificador más barato y del que se aprovecharan sus características al 100%. Las características que debía tener el amplificador eran tener un punto a 1 dBc de 15 dBm aproximadamente y unas altas pérdidas de retorno.

Modelo	$f_{\text{mín}}-f_{\text{máx}}$ GHz	$G_{f=5,8\text{GHz}}$ dB	$RL_{f=5,8\text{GHz}}$ dB		$P1dB_{f=5,8\text{GHz}}$ dBm	$Psat_{f=5,8\text{GHz}}$ dBm	$IP3_{f=5,8\text{GHz}}$ dBm	Precio \$
			IN	OUT				
HMC788	DC-10	14	16	11	20	21	32	11,30
HMC480	DC-5	9	9	9	<16	<19	<30	2,76
PHA-1+	DC-6,6	9,7	8,6	11	21,6	-	38,8	2,21
PSA-0012+	DC-6,6	9,1	9	11	21,2	-	35,1	2,06
GVA-81+	DC-6	8,1	18,5	14,8	17,7	-	31,1	2,02

GVA-82+	DC-7	10,6	19,7	10,9	18,2	-	31	2,02
GVA-83+	DC-7	12,3	19,1	11,6	18,1	-	29,3	2,02

Tabla 28. Posibles amplificadores válidos como previo

Finalmente se escogió el GVA-81+ por su buena adaptación tanto a la salida como a la entrada, además de tener una ganancia y un punto a 1 dBc aceptables y un bajo coste.

E.2 Prototipo de pruebas

A continuación se muestra el circuito a montar:

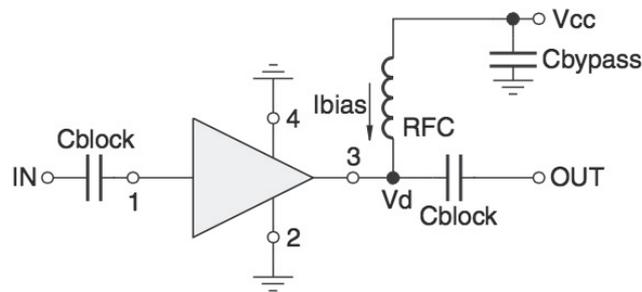


Figura 116. Circuito de aplicación recomendado del GVA-81+

Dentro de las posibilidades se ha seguido la recomendación del fabricante y se ha intentado replicar la placa de evaluación TB-410-81+. En dicha placa se utilizan los siguientes componentes (Tabla 29):

Componente	Valor
C1	2400 pF
C2	2400 pF
C3	100 nF
L1	MiniCircuits ADCH-80+

Tabla 29. Componentes de la placa de evaluación TB-412-11B+

Debido a que el amplificador es de banda ancha y la banda de interés era de 5,7 a 5,9 GHz aproximadamente se han elegido valores de condensadores y bobinas acordes a la frecuencia a la que iba a funcionar el amplificador.

Inicialmente los condensadores de desacoplo C1 y C2 se han puesto de 100 pF pero con la posibilidad de cambiarlos a 10 pF al igual que en otros componentes con el fin de evitar resonancias. La bobina montada ha sido de 6,8 nH con posibilidad de cambiarla por 3,3 nH por el mismo motivo. El condensador C3 se puso de 1 nF en lugar de 100 nF.

En cuanto a su polarización, se ha hecho como recomienda el fabricante montando una resistencia de 0 Ω y alimentar directamente con su tensión de trabajo, es decir, 5V. El consumo del amplificador es de 103 mA.

A continuación se muestra el layout que se diseñó para evaluar el componente.

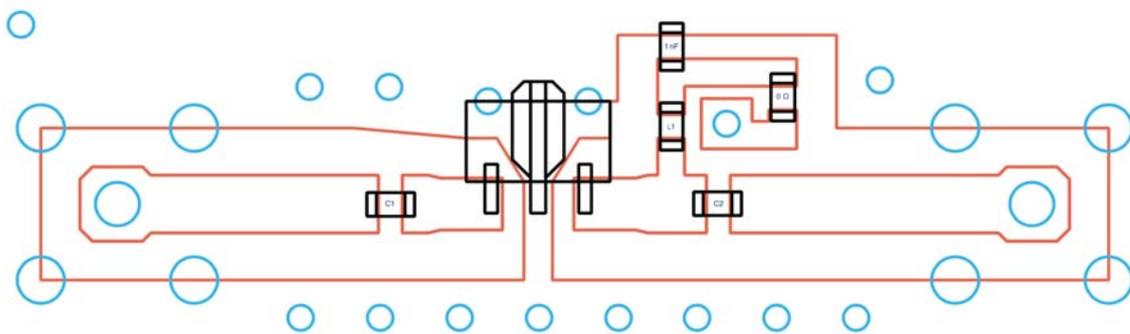


Figura 117. Layout y distribución de componentes del GVA-81+

E.3 Montaje y medidas

En la fotografía se puede ver el prototipo montado (Figura 118).

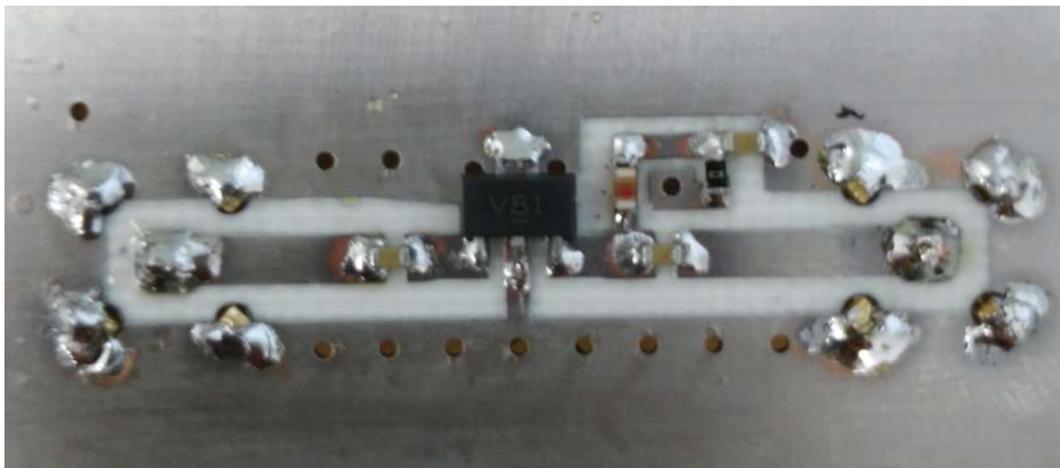


Figura 118. Fotografía del prototipo del GVA-81+

Después de comprobar su correcto funcionamiento se realizaron medidas de los parámetros S con el analizador de redes. Inicialmente se montaron condensadores de desacoplo de 100 pF y bobina de 6,8 nH. A continuación se cambiaron los condensadores

a 10 pF y por último se cambió la bobina siendo esta última combinación la que tenía una mayor ganancia.

A continuación se pueden ver las medidas realizadas.

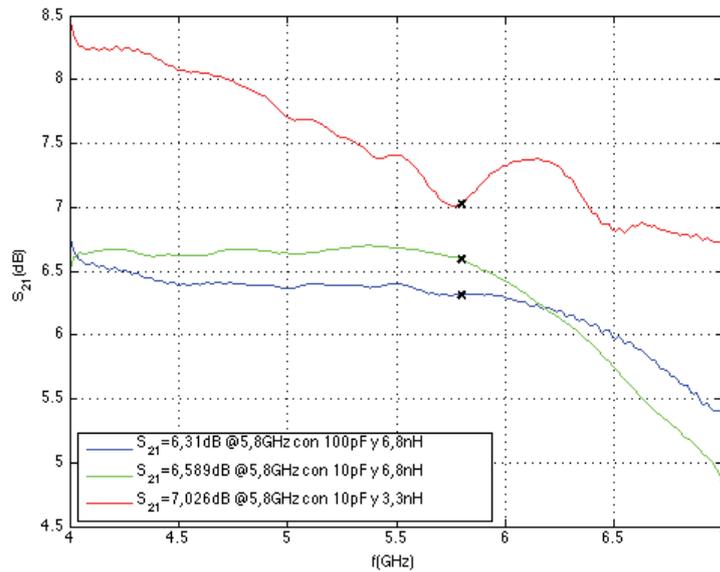


Figura 119. Medida del S_{21} en el GVA-81+

Con condensadores de 10 pF y bobina de 3,3 nH se ha obtenido una ganancia de 7 dB aproximadamente.

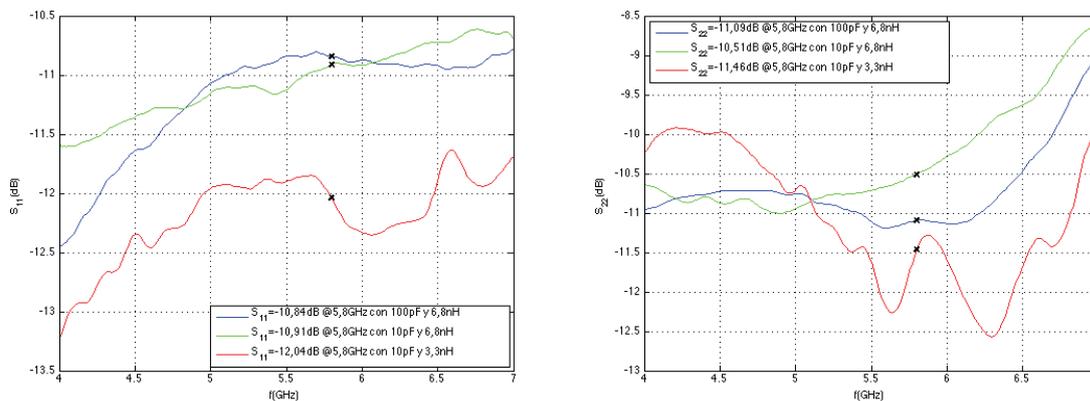


Figura 120. Medida del S_{11} y del S_{22} del GVA-81+

La mejor adaptación tanto a la entrada como a la salida se consigue también con 10 pF y 3,3 nH teniendo un $S_{11} = -12$ dB y $S_{22} = -11,5$ dB a 5,8 GHz.

F – Control automático de ganancia

F.1 Elección del componente y especificaciones técnicas

La función de un control automático de ganancia es la de comprimir un rango de potencias recibido a un rango de potencia mucho menor o a un nivel constante, variando su ganancia en función de la potencia de entrada. El rango de potencias que se esperan recibir es de -60 a -110 dBm y tendrá que ser reducido por el transceptor a ± 1 dBm. Por tanto el transceptor debería tener una ganancia en recepción total de 61 hasta 109 dB. Todos los elementos de la cadena del transceptor serán de ganancia o pérdidas fijas excepto uno, el control automático de ganancia.

El CAG necesario deberá tener al menos 48 dB de rango dinámico. El dispositivo que se ha escogido es el HMC992LP5E, un CAG de Hittite que funciona entre 50 y 800 MHz, puesto que, dentro de los fabricantes habituales donde se estaban haciendo el resto de elecciones, éste era el componente con mejor relación calidad precio para los requerimientos mínimos. A continuación se muestran algunas especificaciones del dispositivo.

Modo	$G_{f=800\text{MHz}}$ dB	$\Delta G_{f=800\text{MHz}}$ dB	$R_{L_{f=800\text{MHz}}}$ dB		$P_{1\text{dB}_{f=800\text{MHz}}}$ dBm	NF	Supply Current (5V) mA	Precio \$
			IN	OUT				
1 Att	36	20	12	14	18,8	6	215	18,05
2 Att	34	42	12	12				

Tabla 30. Especificaciones técnicas del HMC992LP5

Sin embargo el CAG permitía un rango dinámico a la entrada de 42 dB, cuando se necesitaban 48, pero se optó por disponer de prestaciones menores antes de escoger componentes de otros fabricantes.

Básicamente, el dispositivo se compone de dos atenuadores variables, dos amplificadores de ganancia fija y un detector de potencia. Los atenuadores y amplificadores van conectados en cascada exteriormente a través de los pines correspondientes. Existen dos modos de funcionamiento, con 1 atenuador variable o con dos atenuadores variables. La

diferencia que se obtiene está en el rango dinámico, siendo de 20 y 42 dB respectivamente. En la figura 121 se muestra un diagrama funcional.

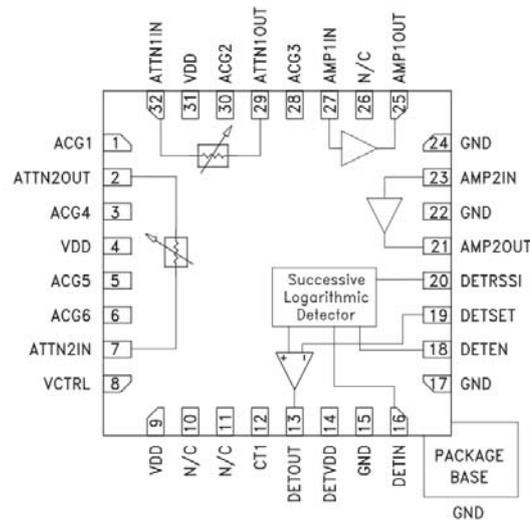


Figura 121. Diagrama funcional del CAG

A la frecuencia de interés el dispositivo tiene una ganancia que va desde 34 dB hasta -8 dB aproximadamente en función de la tensión de control (pin número 8). El HMC992LP5E no solo funciona como control automático de ganancia, sino que también puede funcionar como amplificador de ganancia variable controlado por la tensión del pin 8.

F.2 Prototipo de pruebas

Para realizar el layout del prototipo se han seguido las indicaciones del fabricante. En la figura 122 se muestra un esquemático simplificado de montaje necesario para que el dispositivo funcione como CAG.

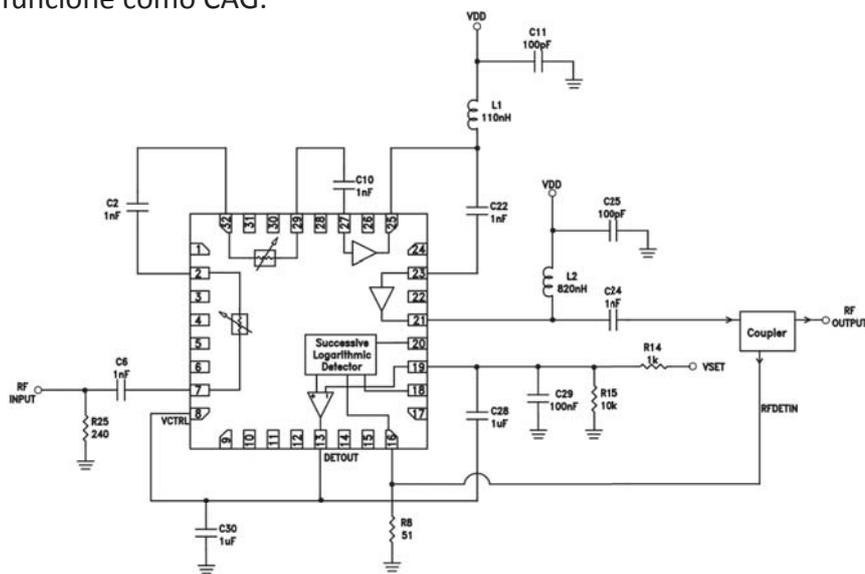


Figura 122. Esquema simplificado del HMC992LP5E como CAG

Se lleva la salida del HMC992LP5E a la entrada del detector a través de un acoplador direccional externo. Se puede añadir un atenuador para que los niveles de potencia estén dentro del rango de funcionamiento del detector. El detector produce una tensión proporcional al nivel de potencia de salida. Esta tensión es llevada al pin VCTRL (pin 8), la cual controla a los atenuadores variables. Como resultado de esta realimentación, la ganancia se ajusta automáticamente para mantener una potencia de salida constante. Este nivel de potencia lo determina el pin VSET, que es la tensión donde se ajusta la potencia de salida objetivo. Esta tensión es independiente de la variación de la señal de entrada del CAG.

El resto de pines que están sin conectar son pines de tensión continua, de masa, y unos pocos no conectados.

A continuación se muestra el diseño del layout del prototipo realizado.

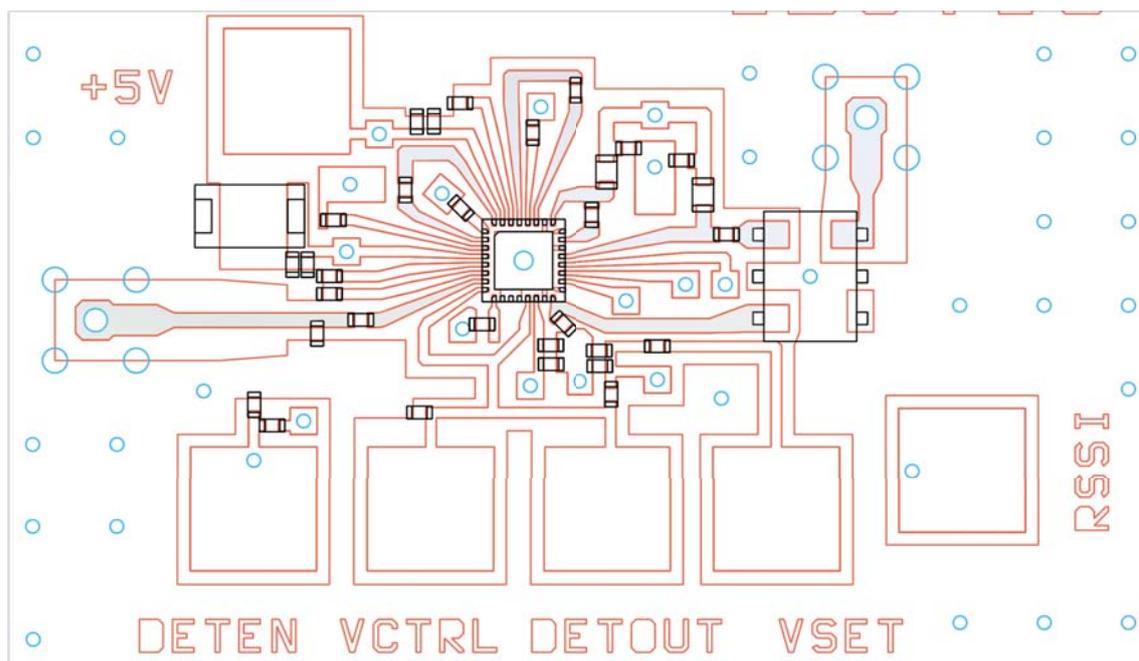


Figura 123. Layout del prototipo del CAG

En un color gris se representan las líneas por donde va la señal de FI. El resto de las líneas son de DC.

Para mayor comodidad se llevaron una serie de tensiones de control del dispositivo o de monitorización a unos pads externos. Estos puntos han sido los mismos que en la placa de evaluación del fabricante se llevan a un conector de DC.

El dispositivo utilizado para llevar una muestra de la salida al detector fue el ADC-10-1R+, un acoplador direccional de 10 dB de MiniCircuits. A continuación se muestran las principales características del acoplador.

Frecuencia MHz	Acoplamiento dB	Pérdidas dB	Directividad dB	Pérdidas de retorno dB		
				IN	OUT	CPL
5-900	10,63	0,8	17,31	17,18	19,54	13,38

Tabla 31. Especificaciones técnicas del acoplador ADC-10-1R+

Como se muestra en el esquemático del fabricante, para la parte de FI se han utilizado condensadores de 1 nF para los desacoplos y 100 pF para las alimentaciones. Las bobinas que se recomiendan son de 110 nH para el primer amplificador y 820 nH para el segundo. Todos los componentes se han montado en 0603 tal y como se recomienda excepto las bobinas ya que estos valores solo se encontraban disponibles en el laboratorio en 0805.

F.3 Montaje y medidas

A continuación se muestra una fotografía del montaje realizado

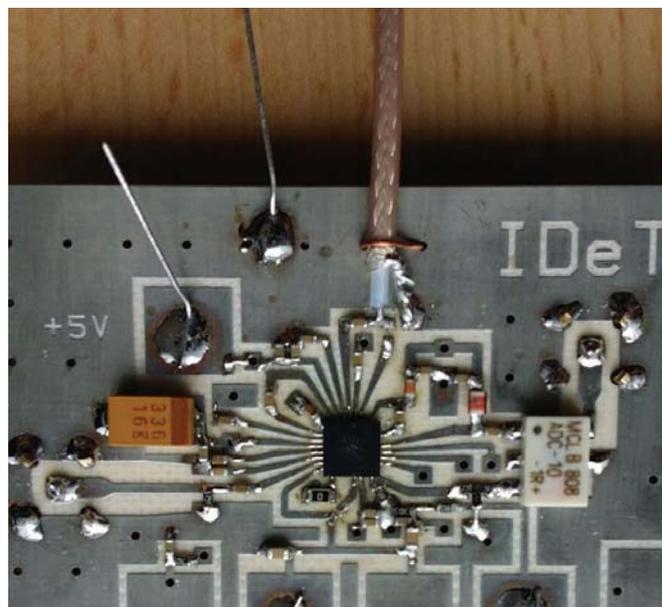


Figura 124. Fotografía del CAG

Se montó una primera unidad para probarla como CAG y se hicieron unas pruebas para verificar su funcionamiento. Los resultados no fueron los esperados y la potencia de salida no se mantenía constante mientras se variaba la potencia de entrada (de -40 a 0

dBm). Después de eso se hizo un corte a la pista que unía la salida del detector con la entrada de VCTRL con el fin de ver primero que funcionaba bien como amplificador de ganancia variable antes de cerrar el bucle. Se consiguió que la ganancia variara aunque las ganancias que se conseguían no se aproximaban con las que especificaba el fabricante por lo que se intentó ver la potencia en cada punto con una sonda activa de alta impedancia. La sonda que se utilizó fue la Agilent 85024A. Después de hacer estas pruebas se concluyó que uno de los amplificadores no tenía ganancia, es decir, se había quemado por causas desconocidas.

Se quitó el primer CAG y se montó el segundo y último CAG (solo se compraron dos unidades) y se adaptó un cable con un conector entre el segundo atenuador y el primer amplificador de manera que se pudiera medir los dos atenuadores por una parte y los dos amplificadores por otra.

Primero se realizaron medidas de los dos atenuadores variables variando la tensión VCTRL de 0 a 5 V. A continuación se puede ver el S_{21} para varios valores de VCTRL desde 300 kHz hasta 2 GHz.

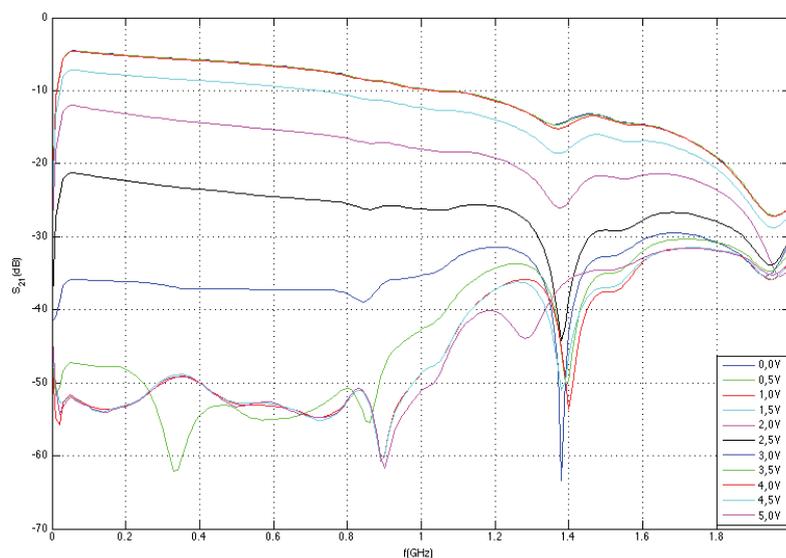


Figura 125. Medida del S_{21} de los atenuadores variables del CAG para diferentes VCTRL

El rango dinámico de la ganancia del CAG lo proporcionan los atenuadores variables. Aunque en el datasheet se dice que el rango de ganancias a esta frecuencia es de 42 dB aquí se ha conseguido un rango de 48 dB a 730 MHz (de -7 a -55 dB). Dependiendo de la respuesta de los amplificadores, el rango total del CAG puede mantenerse en 48 dB o ser

reducido. A continuación se muestra el S_{21} de los atenuadores a 730 MHz en función de VCTRL.

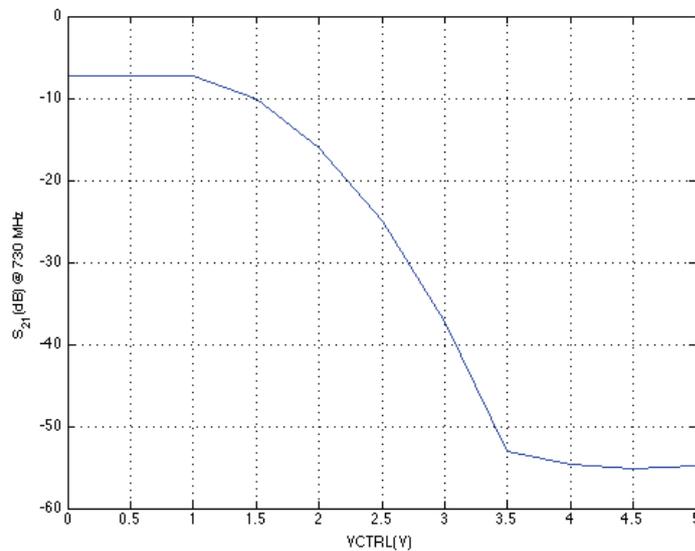


Figura 126. Medida del S_{21} de los atenuadores variables del CAG a 730MHz en función de VCTRL

De 0 a 1 V y de prácticamente 3,5 a 5 V se puede afirmar que la atenuación es prácticamente constante. La zona donde la atenuación varía está entre 1 y 3,5 V donde aproximadamente se tiene una pendiente de -18 dB/V.

Después de realizar las medidas del atenuador variable, se han realizado medidas de los amplificadores de ganancia fija. Para ello se ha utilizado el cable con conector como entrada y se ha visto la salida del acoplador.

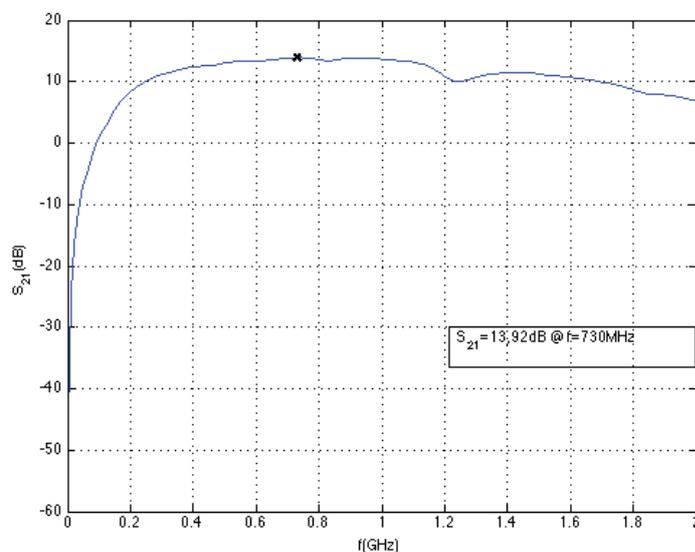


Figura 127. Medida del S_{21} de los amplificadores del CAG

Los resultados en la medida de la ganancia de los amplificadores no fueron los esperados. Cuando se debía observar una ganancia de 40 dB se midió un S_{21} de apenas 14 dB. Por este motivo se volvieron a realizar medidas con la sonda de alta impedancia llegando a la conclusión de que el segundo amplificador no tenía ganancia. El primero de ellos tenía una ganancia de casi 20 dB pero las pérdidas del segundo amplificador y del acoplador hacían que se tuvieran solo 14 dB de ganancia desde la entrada del primer amplificador a la salida del acoplador.

Lamentablemente no se contaban con más unidades de este componente y no se pudieron realizar más medidas a lo largo de la duración del trabajo. Por ello el layout del diseño final de la placa de FI se dejó preparado para soportar un montaje con CAG y sin CAG.

G – Conmutadores

G.1 Elección del componente y especificaciones técnicas

Tras ver los conmutadores que había en el mercado se escogió un conmutador que cubriera toda la banda, tanto la de FI, como la de RF. El conmutador que se escogió fue el HMC270MS8G, con un coste de \$3,50 por unidad. Las características de este conmutador son las siguientes:

Pérdidas de inserción	f = 700 MHz	0,7 dB
	f = 5,8 GHz	1,1 dB
Pérdidas de retorno “on-state”	f = 700 MHz	18 dB
	f = 5,8 GHz	16 dB
Pérdidas de retorno “off-state”	f = 700 MHz	22 dB
	f = 5,8 GHz	19 dB
Potencia a la entrada para 1 dBc	f = 700 MHz	25 dBm
	f = 5,8 GHz	23 dBm

Tabla 32. Especificaciones técnicas del conmutador HMC270MS8G

Después de hacer cálculos se observó que dicho conmutador no valía para situarlo después del amplificador de potencia ya que la salida de éste iba a rondar por los 30 dBm y se hacía necesario un conmutador que tuviera un punto para 1 dBc a la entrada mayor.

Se hizo una nueva búsqueda en Hittite y se encontró el HMC1118LP3DE, un conmutador con unas pérdidas de inserción de 0,5 dB y una potencia a la entrada para 1 dBc de 37 dBm. Sin embargo, en ese momento el conmutador se encontraba en fase de prediseño y el distribuidor no lo tenía en stock.

Finalmente, se encontró en Mini-Circuits el JSW2-63DR+, un conmutador SPDT reflexivo con un punto a 0,1 dBc a la entrada de 35 dBm, con un coste de \$6,61 por unidad. El hecho de que fuera reflexivo hace que en el diseño final cuando se conmutara con la cadena de recepción, en la parte transmisora, el amplificador de potencia viera un abierto a su salida y dejara de ser estable. Para evitar esto se debería dejar de alimentar al

amplificador antes de conmutar de transmisión a recepción. Las características del conmutador se muestran a continuación:

Pérdidas de inserción	f = 5,8 GHz	0,57 dB
Pérdidas de retorno "on-state"	f = 5,8 GHz	14 dB
Potencia a la entrada para 0.1 dBc	f = 5,8 GHz	35 dBm
Tensión alimentación	2,3 – 4,8 V	

Tabla 33. Especificaciones técnicas del conmutador JSW2-63DR+

Ya que las necesidades en potencia estaban cubiertas se planteó buscar un conmutador para las etapas previas más económico. Definitivamente se escogió el VSWA2-63DR+, un conmutador SPDT no reflexivo con un coste de \$1,11 por unidad y las siguientes características:

Pérdidas de inserción	f = 700 MHz	1 dB
	f = 5,8 GHz	1,5 dB
Pérdidas de retorno "on-state"	f = 700 MHz	20 dB
	f = 5,8 GHz	16 dB
Pérdidas de retorno "off-state"	f = 700 MHz	13 dB
	f = 5,8 GHz	14 dB
Potencia a la entrada para 0.2 dBc	f = 700 MHz	30 dBm
	f = 5,8 GHz	27 dBm
Tensión de alimentación	3 – 5 V	

Tabla 34. Especificaciones técnicas del conmutador VSWA2-63DR+

G.2 Diseño del prototipo

Para comprobar el funcionamiento de los conmutadores, éstos no han sido montados de manera que se pudieran medir independientemente sino que se han montado junto a otros componentes en la primera placa de evaluación del trabajo.

G.2.1 Conmutador VSWA2-63DR+

Para el conmutador VSWA2-63DR+ se ha hecho un montaje junto a los amplificadores de FI, tanto de transmisión (MAV-11BSM+) como de recepción (HMC476MP86), permitiendo que se pudiese medir los amplificadores independientemente y añadir el efecto de los conmutadores tal y como se muestra en la figura 128. El amplificador HMC476MP86 se usa también a 5,8 GHz así que los conmutadores pueden ser testados a dicha frecuencia.

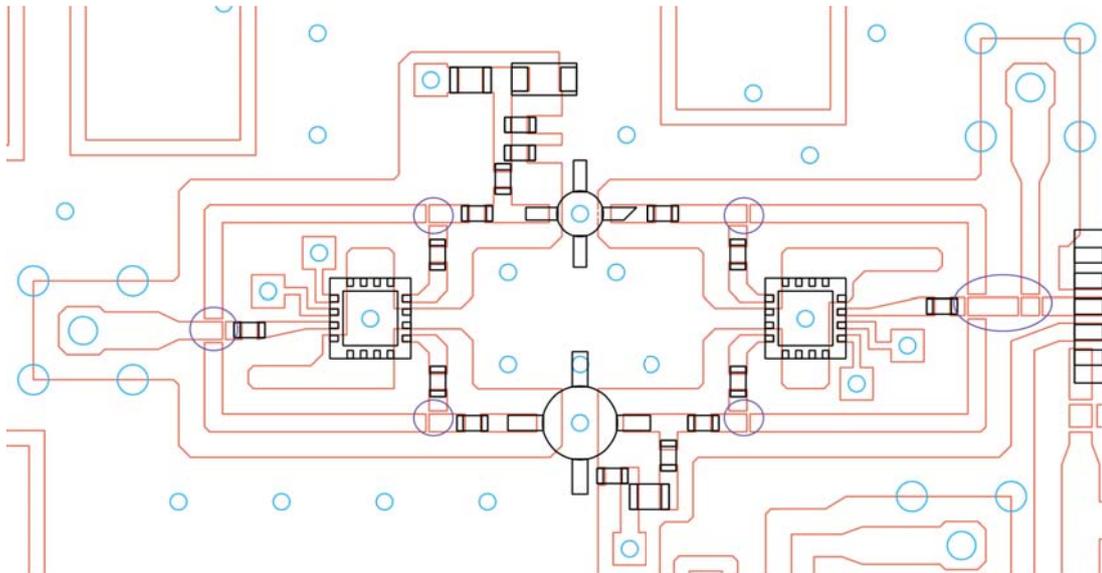


Figura 128. Vista de los dos switches VSWA2-63DR+ junto a los amplificadores de FI en la 1ª placa de evaluación

En función de lo que se quería medir entre los dos conectores se unían o separaban con estaño los cruces que están señalados con un círculo azul en la figura 128. Con este diseño se podían medir ambos amplificadores independientemente o junto a 1 ó 2 conmutadores.

En la figura 129 se puede ver mejor el layout del conmutador VSWA2-63DR+

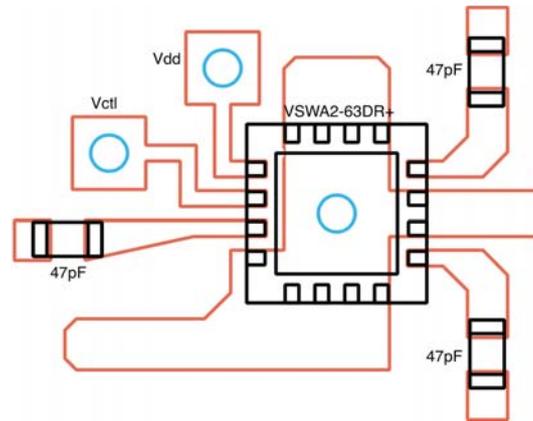


Figura 129. Layout del conmutador VSWA2-63DR+

Tal y como recomendaba el fabricante, tanto para 730 MHz como para 5,8 GHz, se montaron condensadores de desacoplo de 47 pF.

G.2.2 Conmutador JSW2-63DR+

En el caso del conmutador JSW2-63DR+, éste se montó junto al amplificador de potencia ya que eran dos componentes que iban a ir juntos en el diseño final, fuera cual fuera la estructura circuital escogida.

El diseño realizado permitía medir el amplificador de potencia independientemente o junto al conmutador.

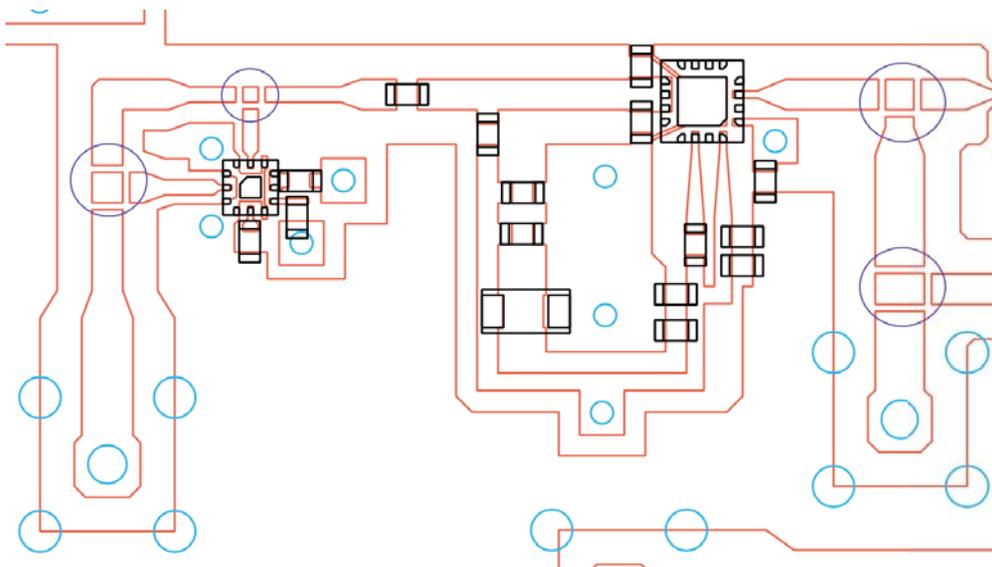


Figura 130. Vista del conmutador JSW2-63DR+ junto al amplificador de potencia en la 1ª placa de evaluación

El método empleado para medir el amplificador de potencia solo o junto al conmutador fue el mismo que el empleado en el anterior caso, se hicieron unos cruces (señalados con

un círculo azul en la imagen) que podían unirse o separarse con las pistas que interesaba en función de los componentes que se querían medir.

En la figura 131 se puede ver el layout realizado para el conmutador. El pin 2 es el común que va al conector (RFCOM), el pin 11 es el que va conectado al amplificador de potencia (RF1) y el pin 5 es el de la otra salida que se ha decidido cargar con $50\ \Omega$ (RF2).

Los pines 7, 8 y 9 son pines de tensión continua. El pin 7 es el de control que va conectado a través de una resistencia de $1\text{k}\Omega$ tal y como recomienda el fabricante.

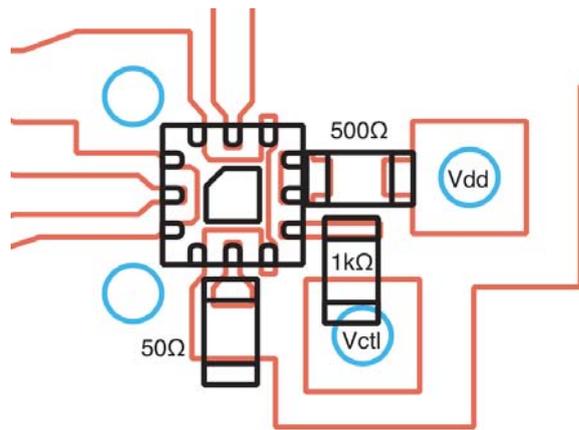


Figura 131. Layout del conmutador JSW2-63DR+

Para el pin 8 (ENABLE) y el pin 9 (VDD), que se han llevado al mismo punto, se ha montado una resistencia de 500Ω en lugar de dos de $1\text{k}\Omega$ en paralelo para que pase la misma corriente.

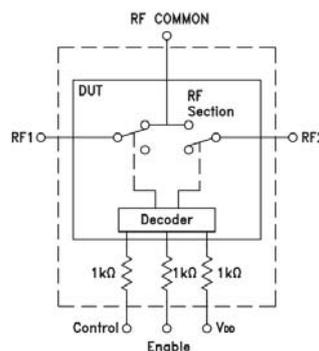


Figura 132. Circuito recomendado para el conmutado JSW2-63DR+

G.3 Montaje y medidas

Los conmutadores fueron montados junto al resto de amplificadores que pudieron ser medidos con o sin conmutadores. Además se contó con una placa de evaluación de otro proyecto del IDeTIC donde se pudo medir el VSWA2-63DR+ independientemente.

G.3.1 Montaje y medidas del conmutador VSWA2-63DR+

En la figura 133 se muestra una fotografía de los conmutadores VSWA2-63DR+ junto a los amplificadores MAV-11BSM+ y HMC476MP86.

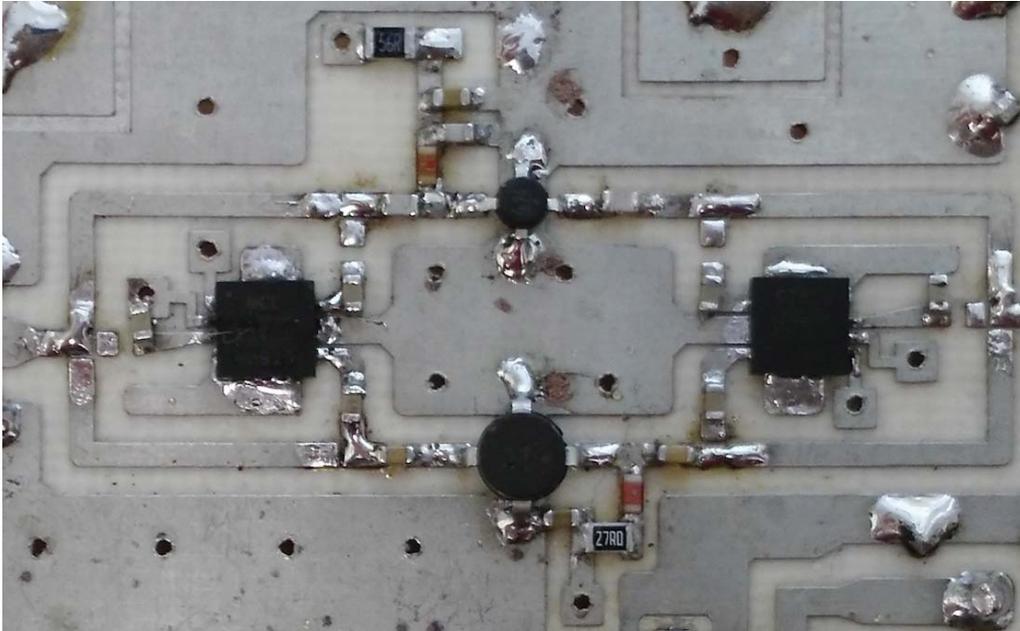


Figura 133. Fotografía de los switches VSWA2-63DR+ junto a los amplificadores MAV-11BSM+ y HMC476MP86

En la figura 134 se representa el S_{21} del amplificador HMC476MP86 sólo, con cada conmutador y con los dos simultáneamente.

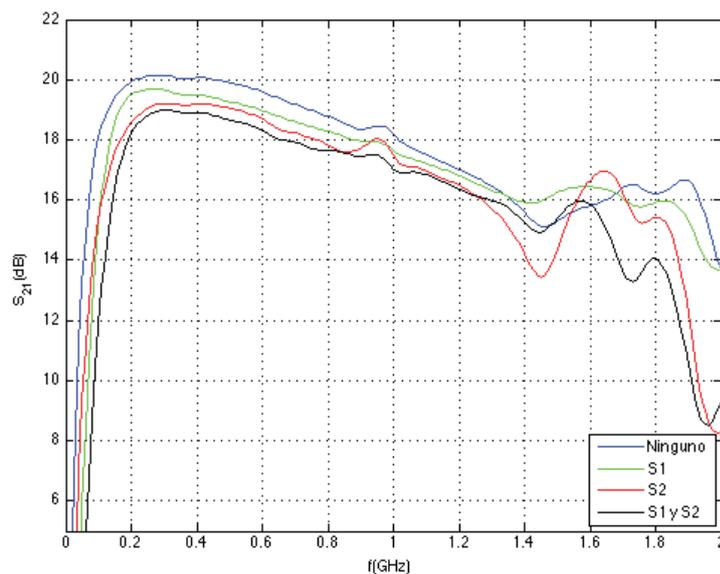


Figura 134. Medida del S_{21} del HMC476MP86 junto a los conmutadores VSWA2-63DR+

A 730 MHz se tienen los siguientes resultados (Tabla 35).

Medida	Ninguno	S1	S2	S1 y S2
S_{21}	19,09	18,49	18,12	17,79

Tabla 35. Valor del S_{21} HMC476MP86 con conmutadores VSWA2-63DR+

De estas medidas se obtienen aproximadamente unas pérdidas medias de 0,6 dB.

Este procedimiento se ha repetido para el amplificador MAV-11BSM+.

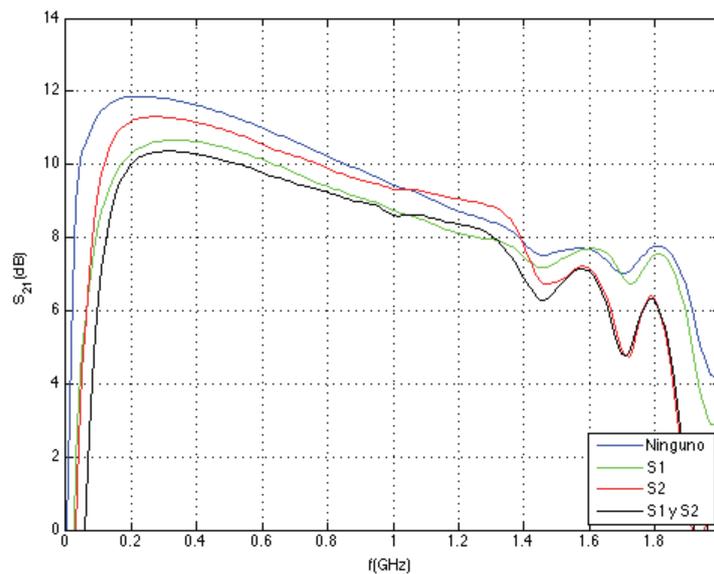


Figura 135. Medida del S_{21} del MAV-11BSM+ junto a los conmutadores VSWA2-63DR+

A 730 MHz se tienen los siguientes resultados (Tabla 36).

Medida	Ninguno	S1	S2	S1 y S2
S_{21}	19,09	18,49	18,12	17,79

Tabla 36. Valor del S_{21} del MAV-11BSM+ junto a los conmutadores VSWA2-63DR+

Al igual que en el otro caso se puede concluir que cada conmutador tiene unas pérdidas medias de 0,6 dB.

Se procedió a realizar las medidas a 5,8 GHz con el amplificador HMC476MP86 junto a los conmutadores en RF. Para ello se cambiaron los valores de los condensadores de desacoplo y de la bobina de alimentación del amplificador. Sin embargo, como también se explica en el anexo D referente al amplificador de bajo ruido realizado con un HMC476MP86, los resultados no fueron los esperados y se realizó un segundo prototipo. Para realizar las medidas de los conmutadores en la banda de RF se utilizó un prototipo

del VSWA2-63DR+ de otro proyecto del IDeTIC que podía ser medido independientemente.

G.3.2 Medidas adicionales del VSWA2-63DR+

A continuación se muestra una fotografía del prototipo del que se hizo uso para medir los parámetros S del conmutador independientemente. No solo se hicieron medidas a 5,8 GHz, sino que se aprovechó para repetir las medidas a 730 MHz. Los condensadores de desacoplo son de 10 pF en lugar de 47 pF por lo que es posible que existan mayores pérdidas en FI que en la placa anterior.

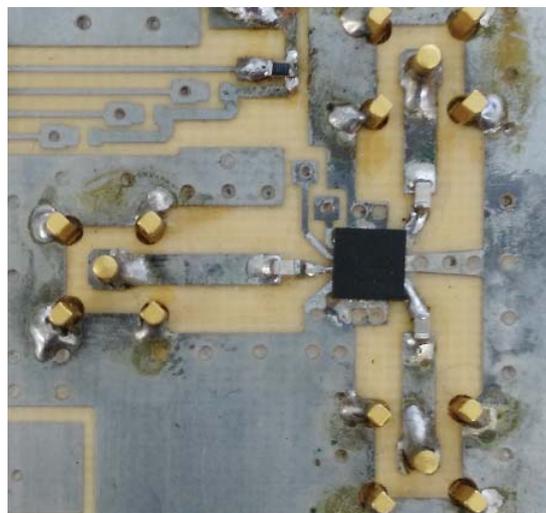


Figura 136. Prototipo utilizado para las medidas de prueba del VSWA2-63DR+

En la figura 137 se presenta el S_{21} para cada puerto en la banda de FI.

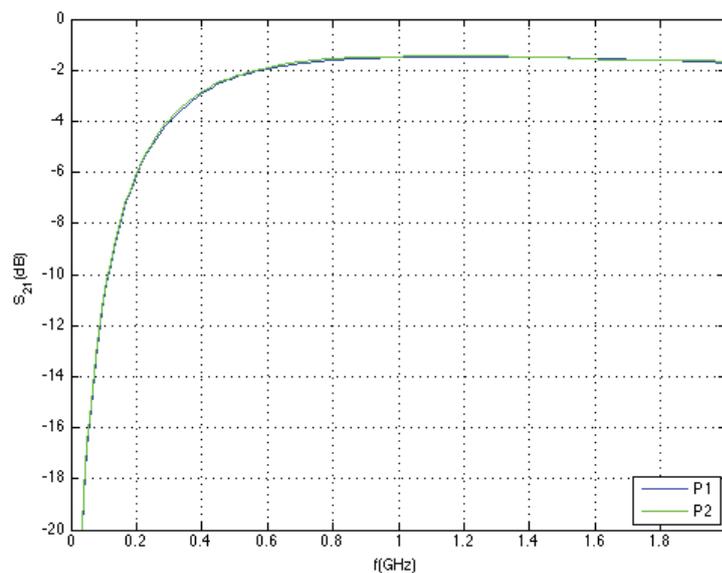


Figura 137. Medida del S_{21} "on-state" en FI

El valor del S_{21} para ambos puertos es de 1,5 dB. Además, se han medido unas pérdidas de retorno en cada puerta de aproximadamente 11 dB en “on-state” y de 10 dB en “off-state” tanto en entrada como en salida en ambos casos.

También se han realizado medidas del S_{21} en “off-state”, tal y como se muestra en la gráfica (Figura 138).

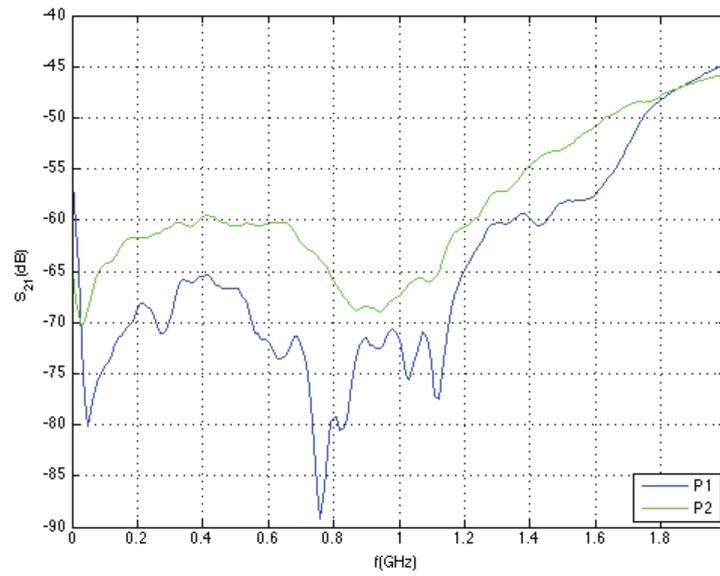


Figura 138. Medida del S_{21} en “off-state” en FI

Se han obtenido -78 dB para la salida P1 y -63 dB para la P2.

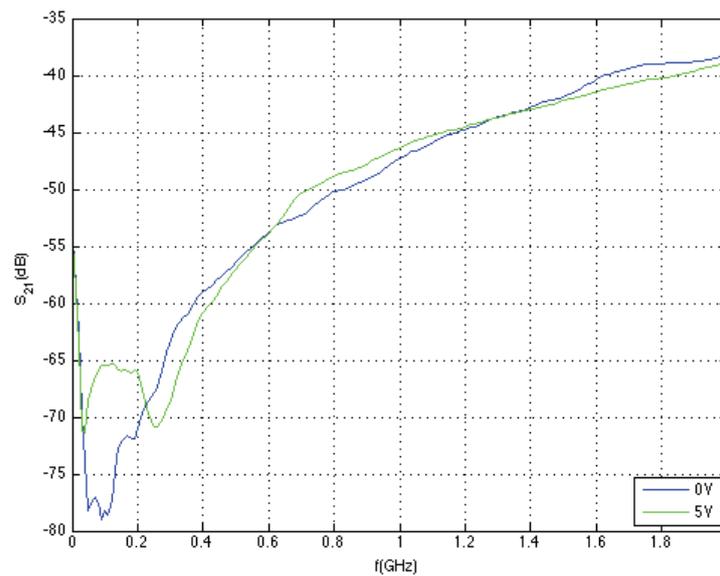


Figura 139. Medida del aislamiento entre P1 y P2 en FI

Además se han medido los parámetros S entre la puerta P1 y P2 con el fin de ver el aislamiento, el cual ha sido de 50 dB.

Todas estas medidas han sido repetidas con la calibración de 5,8 GHz ya que el dispositivo fue escogido para funcionar en las dos bandas.

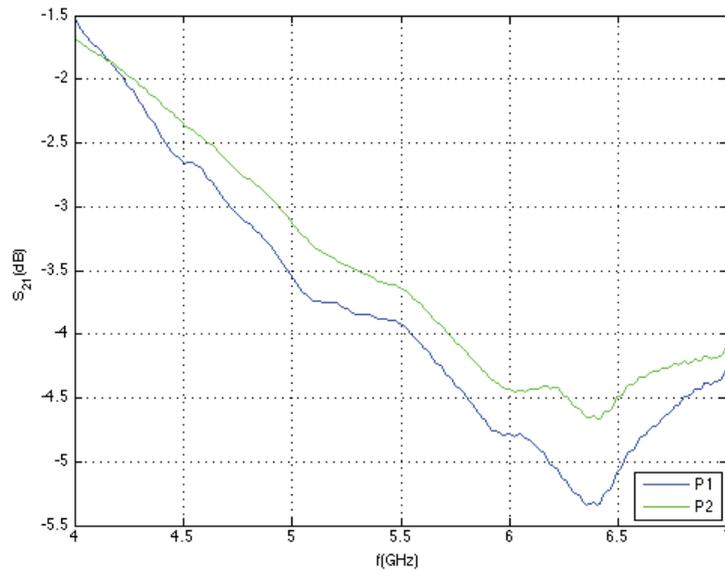


Figura 140. Medida del S₂₁ "on-state" en RF

Se tienen unas pérdidas de inserción de 4,5 dB para el puerto P1 y de 4,1 dB para el puerto P2. También se han hecho medidas de reflexión:

Puerto	S ₁₁		S ₂₂	
	ON-STATE	OFF-STATE	ON-STATE	OFF-STATE
P1	-5,5	-6,8	-5,9	-12,6
P2	-6,5	-8	-6,3	-16,3

Tabla 37. Medidas de reflexión del VSWA2-63DR+ en RF

En off-state el valor del S₂₁ es de -27,2 dB para P1 y -27,8 para. Por último, se tiene un aislamiento entre el puerto P1 y el puerto P2 de 21 dB a 0V y 22 dB a 5V.

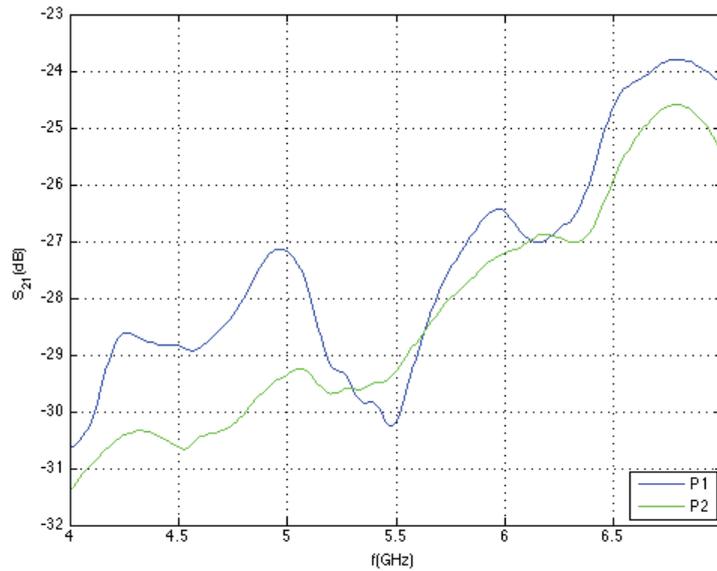


Figura 141. Medida del S_{21} en “off-state” en RF

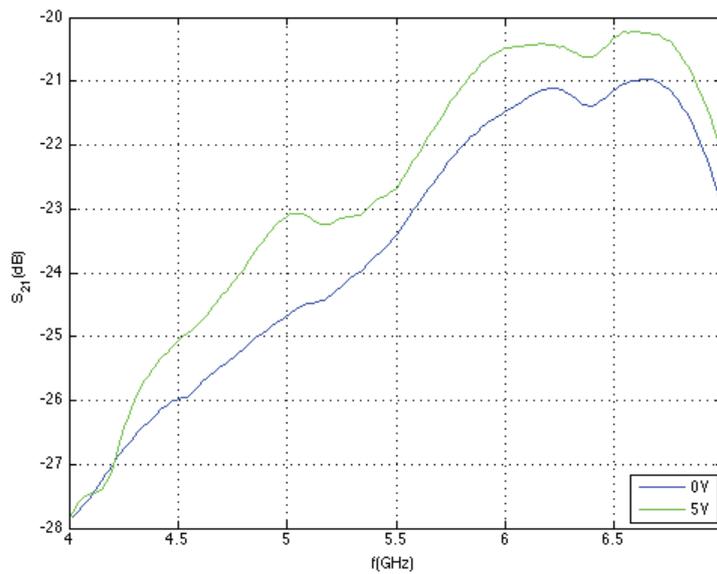


Figura 142. Medida del aislamiento entre P1 y P2 en RF

G.3.3 Montaje y medidas del conmutador JSWS-63DR+

A continuación se puede ver una fotografía del conmutador JSW2-63DR+ junto al amplificador de potencia HMC408LP3.



Figura 143. Vista del conmutador JSW2-63DR+ junto al amplificador de potencia

Tal y como se explica en el anexo B referente al amplificador de potencia, éste presentaba unos problemas de disipación que hacían que solo ganara 10 dB en lugar de 20 dB.

El inconveniente de dicho conmutador era que no era absorbente y presentaba un abierto a la salida del amplificador de potencia cuando conmutaba con la otra puerta. Por esto, era importante asegurarse de que el conmutador estuviese en la posición correcta antes de alimentar a el amplificador. Para ello se desmontó el condensador de desacoplo de la salida del amplificador y montando una resistencia de 50 Ω de ese punto a tierra tal y como se muestra en la figura 144:

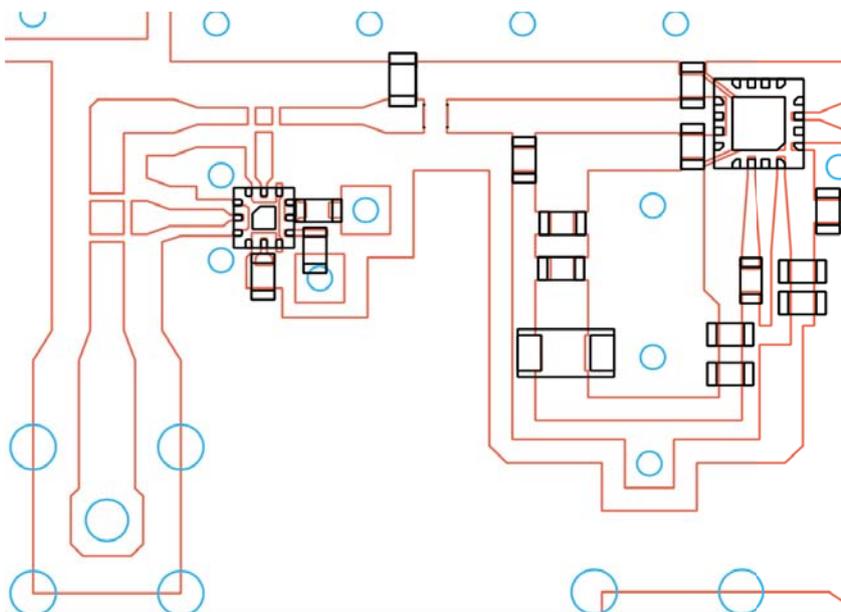


Figura 144. Montaje para medir el JSW2-63DR+

Así se podía meter una señal por el conector de salida y comprobar si estaba conmutando adecuadamente con la sonda activa de alta impedancia de Agilent 85024A. La sonda permitía medidas hasta 3 GHz pero valía para comprobar si conmutaba debidamente.

Finalmente, después de esta comprobación se midió con el generador y el analizador de espectros la ganancia del amplificador junto al conmutador, que fue de unos 9 dB aproximadamente. Así se concluyó que el conmutador tenía unas pérdidas de 1 dB.

H – Mezclador

H.1 Especificaciones técnicas

El mezclador utilizado fue el MAC-60+, un mezclador de Mini-Circuits doblemente balanceado que se encontraba disponible en el IDeTIC y cumplía las características requeridas. Dada la estructura circuital elegida, se debía utilizar un mezclador pasivo como era el MAC-60+, para garantizar que fuera bidireccional, es decir, que lo que en transmisión fuera salida en recepción fuera entrada y viceversa. Las características del mezclador se muestran a continuación:

Rango de frecuencia RF	1,6 – 6 GHz
Rango de frecuencia IF	DC – 2 GHz
Pérdidas de conversión	6 dB
Aislamiento OL-RF	23 dB
Aislamiento OL-FI	13 dB
IP3	10 dBm
Potencia entrada para 1 dBc	1 dBm

Tabla 38. Características del mezclador MAC-60+ de MiniCircuits

El equivalente circuital se muestra a continuación:

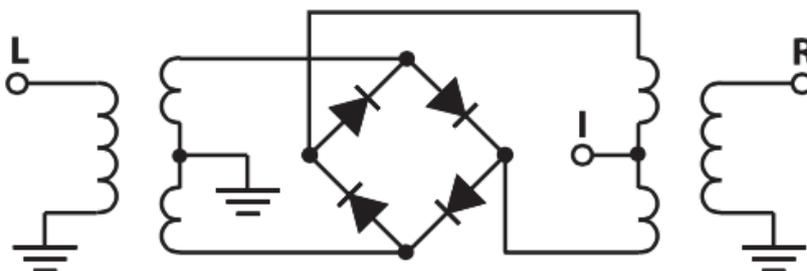


Figura 145. Esquema del mezclador doblemente balanceado MAC-60+

H.2 Diseño del prototipo

El layout que se ha realizado para el mezclador se muestra a continuación.

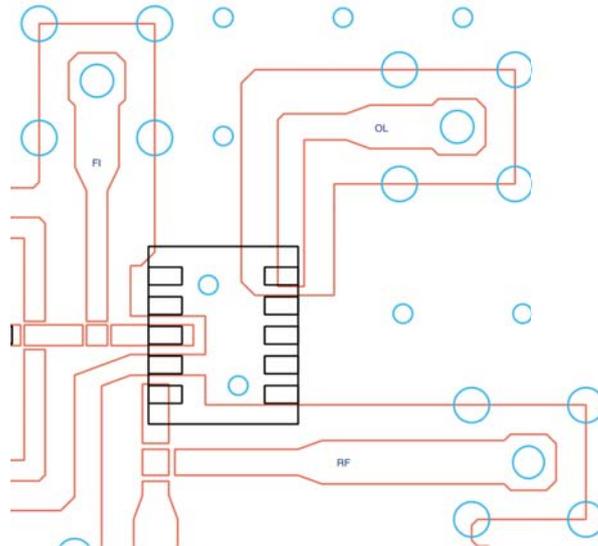


Figura 146. Layout del mezclador MAC-60+

Tal y como se ve en la ilustración (Figura 146) todos los pines excepto el 3 (FI), el 5 (RF) y el 10 (OL) van conectados a masa. Además se pueden ver los cortes que tienen las líneas para unirlos o separarlos en función de que componente se quiere evaluar.

Las dimensiones de las pistas y de los pads de masa se han hecho aproximadas a las que recomienda el fabricante.

H.3 Montaje y medidas

En la fotografía se muestra el mezclador soldado en la placa (Figura 147).

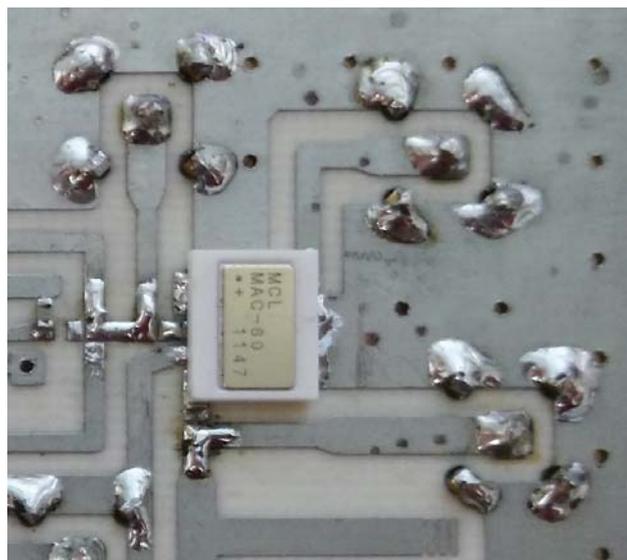


Figura 147. Fotografía del MAC-60+

Después de medir las pérdidas de los cables se realizaron las medidas con el montaje de la figura 148.

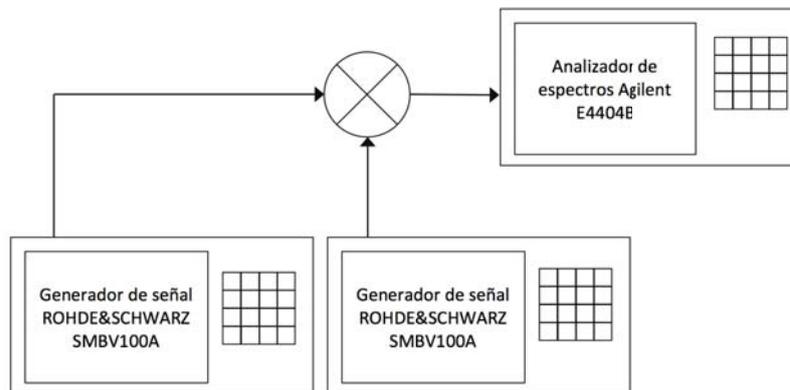


Figura 148. Montaje para las medidas del mezclador

Con el siguiente montaje se realizaron medidas del mezclador funcionando tanto de down-converter como de up-converter. Para ambos casos se realizaron medidas de pérdidas de conversión y de aislamiento para diferentes potencias de entrada.

H.3.1 Medidas de conversión de bajada

La figura 149 muestra las frecuencias que se pusieron en los generadores para realizar las medidas de conversión de bajada.

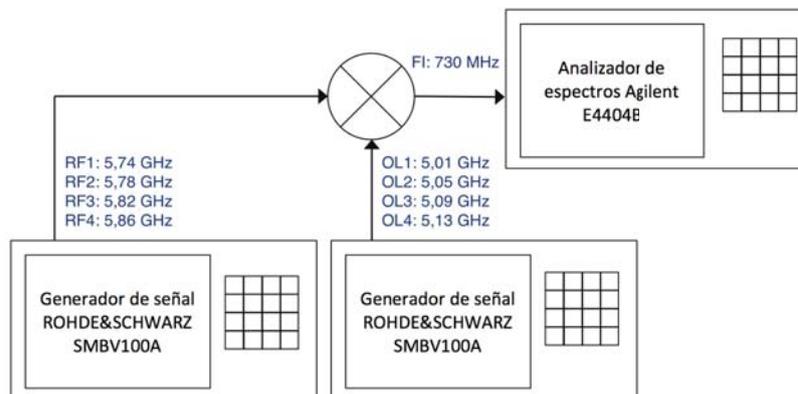


Figura 149. Montaje para conversión de bajada

La potencia del generador de OL se ha ajustado para que lleguen 7 dBm en la puerta OL del mezclador. La potencia de RF se ha ido variando desde -65 hasta 0 dBm. Con dicho montaje se han obtenido unas pérdidas de conversión medias de 4,8 dB y un aislamiento medio entre puerta de OL y FI de 24,6 dB. En la tabla 39 se muestra un promedio de las medidas realizadas para los cuatro canales.

Potencia RF dBm	FI=RF-OL	OL	RF	Pérdidas dB	Aislamiento dB
-65	-69,95	-17,63	-82,05	4,95	24,63
-60	-64,93	-17,63	-77,05	4,93	24,63
-55	-59,90	-17,63	-71,83	4,90	24,63
-50	-54,73	-17,63	-66,15	4,73	24,63
-45	-49,90	-17,63	-61,63	4,90	24,63
-40	-44,98	-17,63	-57,15	4,98	24,63
-35	-39,93	-17,63	-52,03	4,93	24,63
-30	-34,88	-17,63	-46,98	4,88	24,63
-25	-29,98	-17,63	-41,58	4,98	24,63
-20	-24,93	-17,63	-36,58	4,93	24,63
-15	-19,48	-17,63	-31,95	4,48	24,63
-10	-14,48	-17,65	-27,13	4,48	24,65
-5	-9,28	-17,58	-21,28	4,28	24,58
0	-5,13	-17,58	-16,93	5,13	24,58

Tabla 39. Medidas realizadas en la conversión de bajada

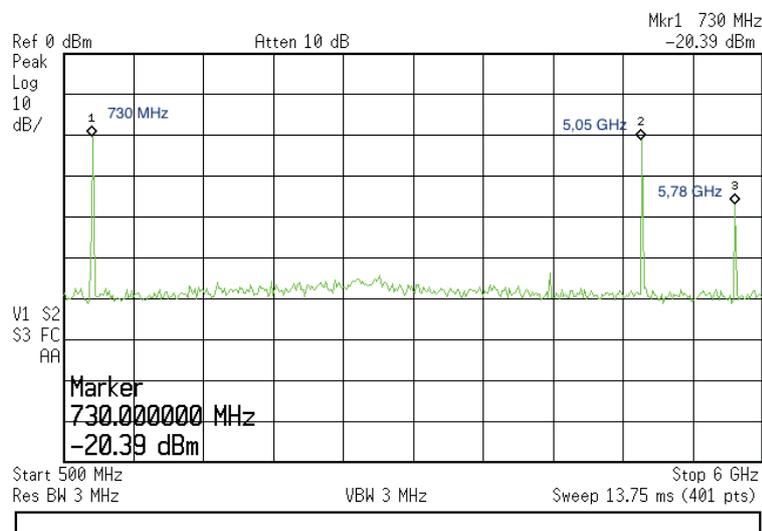


Figura 150. Conversión de bajada para el canal 2

H.3.2 Medidas de conversión de subida

La siguiente gráfica muestra las frecuencias que se pusieron en los generadores para realizar las medidas de conversión de subida.

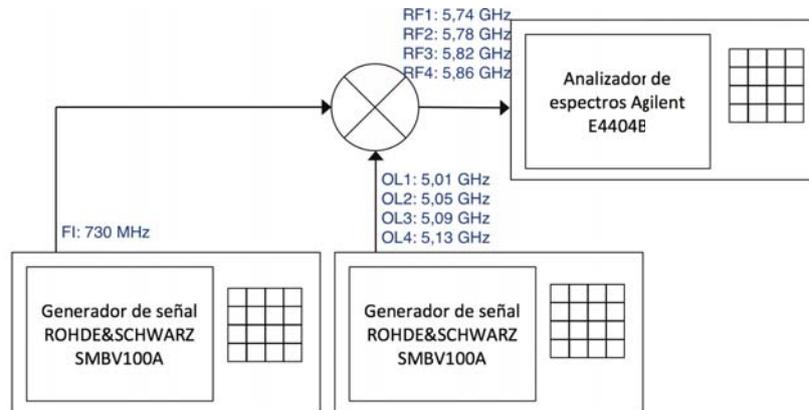


Figura 151. Montaje para conversión de subida

Al igual que en el montaje anterior la potencia de OL se ha ajustado para que hayan 7 dBm en la puerta del mezclador. La potencia de FI se ha ido variando desde -10 a 8 dBm.

Potencia FI dBm	RF=FI+OL	OL	FI	Pérdidas dB	Aislamiento dB
-10	-15,28	-21,43	-29,28	5,28	19,28
-8	-13,23	-21,40	-27,38	5,23	19,38
-6	-11,33	-21,33	-25,48	5,33	19,48
-4	-9,28	-21,25	-23,43	5,28	19,43
-2	-7,40	-21,08	-21,48	5,40	19,48
0	-5,60	-20,58	-19,38	5,60	19,38
2	-4,48	-19,65	-17,28	6,48	19,28
4	-3,78	-19,03	-15,33	7,78	19,33
6	-3,28	-18,35	-13,55	9,28	19,55
8	-2,98	-18,40	-11,95	10,98	19,95

Tabla 40. Medidas realizadas en la conversión de subida

Las pérdidas de conversión medias han sido de 5,35 dB y el aislamiento medio entre puerta de OL y RF de 19,4 dB. En la tabla 40 se muestra un promedio de las medidas realizadas para los cuatro canales.

Con dichas medidas también se ha medido el punto a la entrada para 1 dBc, el cual es aproximadamente -2 dBm.

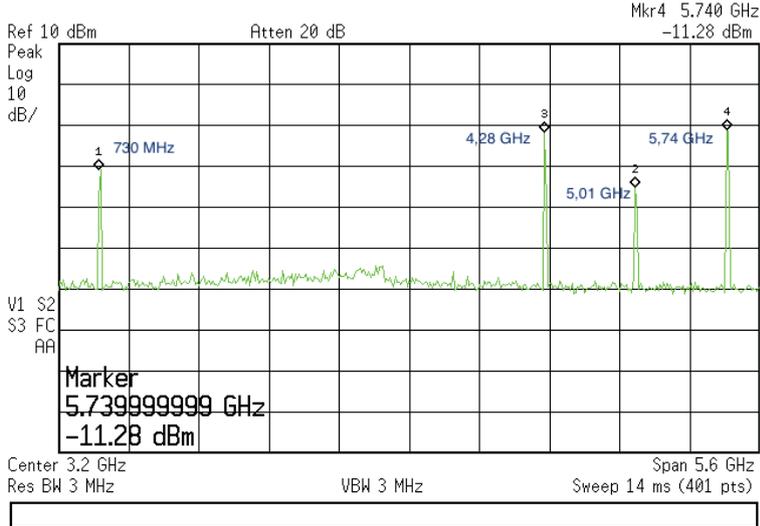


Figura 152. Conversión de subida para el canal 1

I – Desfasador

I.1 Especificaciones técnicas

Los desfasadores también se encontraban disponibles en el IDeTIC. El desfasador utilizado fue el HMC929LP4 de Hittite, un desfasador analógico controlado por una tensión de control entre 0 y 13 V. Proporciona un desfase variable de 0 a 430 ° en un rango de frecuencias de 4 a 8 GHz. Las características del desfasador se presentan en la tabla 41:

Rango de fase °	Pérdidas de inserción dB	Pérdidas de retorno dB		Rango de tensión V	Potencia máx. para zona lineal dBm	Sensibilidad °/V	Error de fase °	BW modulación MHz
		IN	OUT					
0-430	3 – 4	>12	>12	0 - 13	10	35	± 5	20

Tabla 41. Especificaciones técnicas del desfasador

El diagrama funcional del desfasador se muestra en la figura 153.

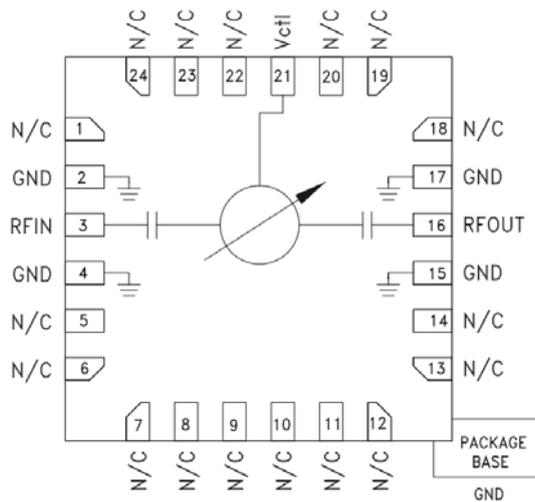


Figura 153. Diagrama funcional del desfasador

El desfasador trae integrados los condensadores de desacoplo por lo que no es necesario que se monten externamente. El pin 3 es el de entrada, el 16 el de salida y el 21 el de tensión de control. Los pines 2, 4, 15 y 17 son de tierra y el resto no conectados.

I.2 Diseño del prototipo

El layout que se ha realizado para el desfasador se muestra a continuación.

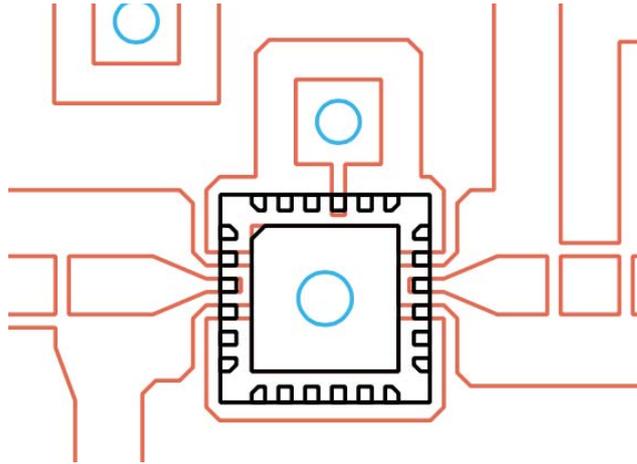


Figura 154. Layout del desfasador

Los cortes de las pistas que se ven en la imagen (Figura 154) son para reutilizar conectores. En la primera placa de evaluación que se hizo en este trabajo, donde se montó el prototipo del desfasador entre otros se hicieron unos cruces donde se podía unir las pistas por un lado o por otro con estaño en función de la parte que se quería medir.

I.3 Montaje y medidas

A continuación se ilustra una fotografía del desfasador montado.



Figura 155. Fotografía del desfasador

Con dicho montaje se realizaron medidas de los parámetros S en el analizador de redes para valores de tensión de control (V_{ctl}) de 0 a 13 V en saltos de 0,5 V.

A continuación se puede ver el valor del S_{21} en módulo para distintas V_{ctl} .

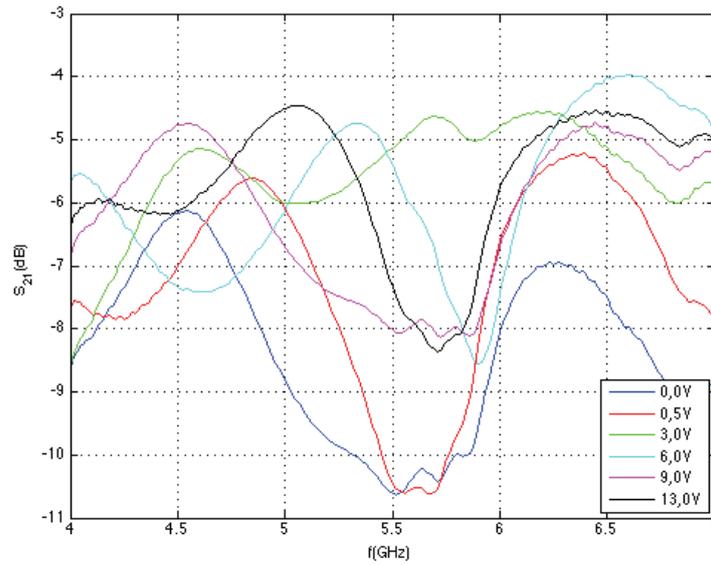


Figura 156. Medida del módulo del S_{21} para diferentes V_{ctl}

Donde se puede observar que para cada tensión de control se tiene una curva diferente y por tanto las pérdidas de inserción dependen de V_{ctl} . Para observar mejor este fenómeno se ha representado las pérdidas a la frecuencia de 5,8 GHz en función de la tensión de control.

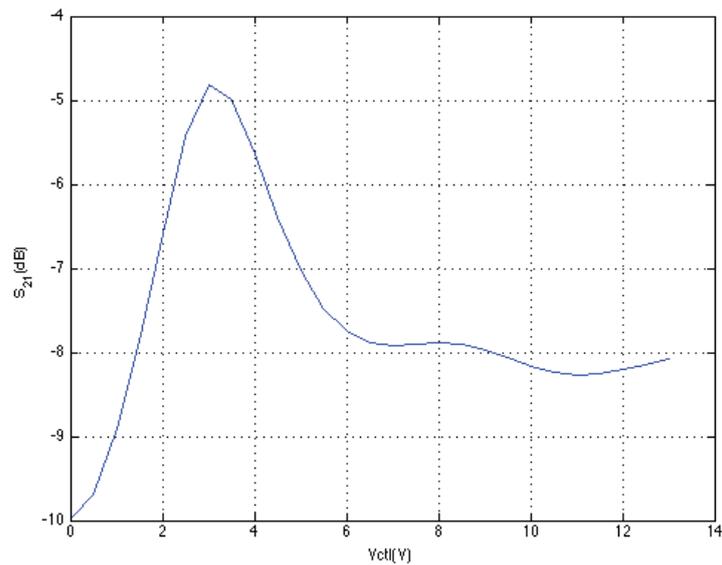


Figura 157. Medida del módulo del S_{21} en función de V_{ctl} para $f=5,8\text{GHz}$

A la frecuencia de 5,8 GHz las pérdidas disminuyen desde 0V, donde se tiene 10 dB de pérdidas, hasta 3 V, donde se consiguen pérdidas inferiores a 5 dB. Hasta 6 V aproximadamente las pérdidas alcanzan los 8 dB de pérdidas y a partir de ese punto las pérdidas se mantienen constantes.

Estas variaciones en las pérdidas de inserción en función de la tensión de control deben ser contrarrestadas con los atenuadores variables.

A continuación se muestra la fase de S_{21} para diferentes valores de V_{ctl} .

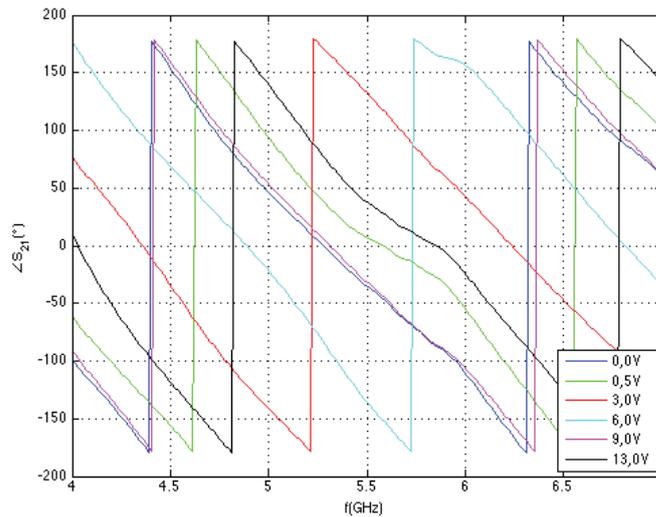


Figura 158. Medida de la fase del S_{21} para diferentes V_{ctl}

Se puede observar que a medida de que se varía la tensión de control la curva de fase se desplaza en el eje de la frecuencia. A continuación se muestra la curva de fase del S_{21} a la frecuencia de 5,8 GHz en función de la tensión de control.

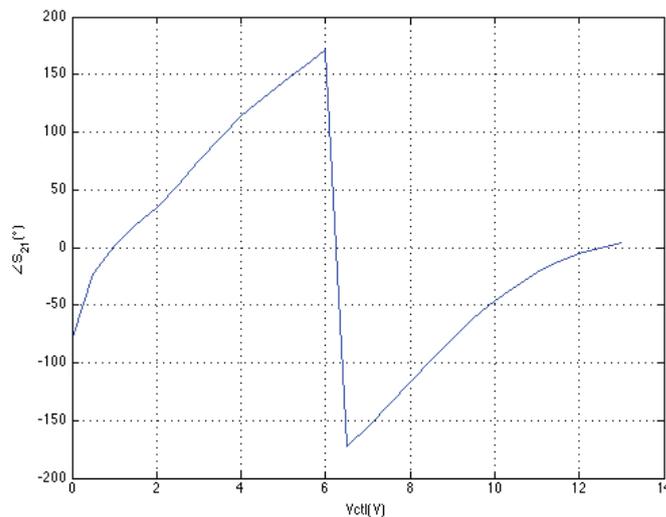


Figura 159. Medida de la fase del S_{21} en función de V_{ctl} para $f=5,8\text{GHz}$

Se ha observado que $S_{11}=S_{22}$ y que $S_{21}=S_{12}$, por lo que se puede afirmar que el desfasador es un circuito lineal e isótropo (pasivo y recíproco) la matriz de parámetros S es simétrica, es decir, que $S_{ij} = S_{ji}$, tanto en módulo como en fase.

J – Atenuador variable

J.1 Especificaciones técnicas

Los atenuadores variables, al igual que otros componentes, ya se encontraban disponibles en el IDeTIC. Los atenuadores variables utilizados han sido los HMC973LP3 de Hittite. Se trata de un atenuador variable analógico absorbente controlado por tensión entre 0 y 5 V que opera de 0,5 a 6 GHz.

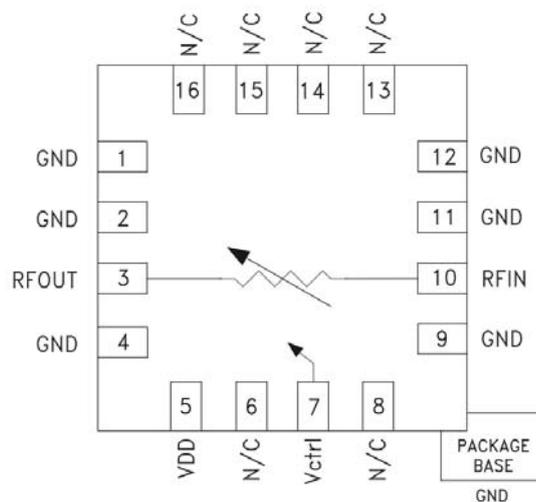


Figura 160. Diagrama funcional del atenuador variable

En su diagrama funcional se puede ver que tiene su entrada de tensión de control (pin 7) además de alimentación (pin 5). El pin de entrada es el 10 y el de salida el 3. El resto de pines se tratan de masas o no conectados. Al contrario que el desfasador, el atenuador no posee condensadores de desacoplo integrados por lo que los requiere externos. A continuación se presentan unas especificaciones técnicas.

Frecuencia GHz	Pérdidas dB	Rango Atenuación dB	Pérdidas de retorno dB		Punto 1dBc entrada dBm
			IN	OUT	
0,5 - 6	5	30	13	16	30

Tabla 42. Especificaciones técnicas del atenuador variable

J.2 Diseño del prototipo

Para realizar el diseño del prototipo se han seguido las recomendaciones del fabricante siguiendo el esquemático que se proponía en la hoja de características (Figura 161).

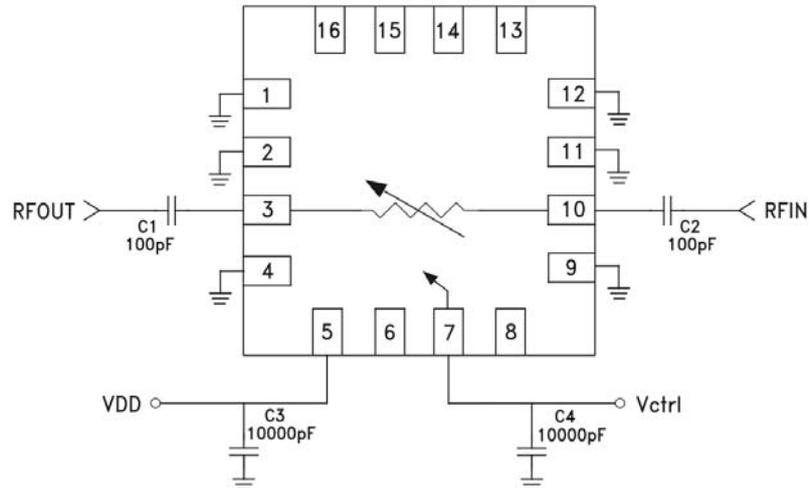


Figura 161. Esquemático recomendado para el atenuador variable

En el esquema se recomiendan condensadores de desacoplo de 100 pF y condensadores para alimentación y control de 10 nF. Debido a que el atenuador variable es de banda ancha los valores de los condensadores recomendados están orientados para que el atenuador tenga una adaptación aceptable tanto a bajas como altas frecuencias. En este trabajo el atenuador solo debe funcionar en la banda de 5,8 GHz, por lo que se han montado unos condensadores de 10 pF para desacoplos y 1 nF para alimentaciones evitando frecuencias de resonancia a las frecuencias de interés.

A continuación se muestra el layout que fue diseñado para el prototipo (Figura 162).

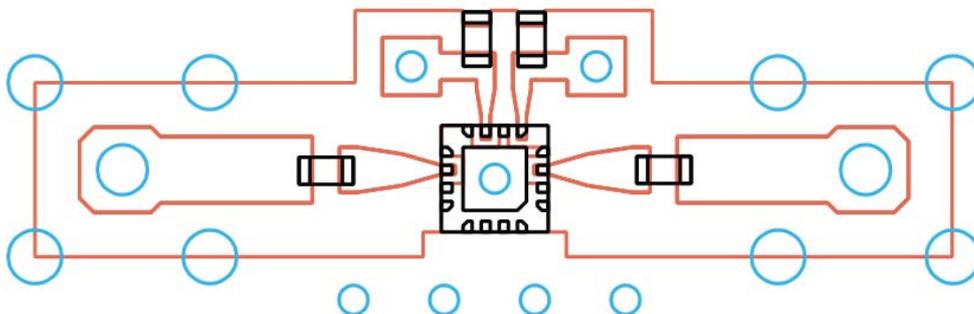


Figura 162. Layout del atenuador variable

J.3 Montaje y medidas

A continuación se muestra una fotografía del montaje del atenuador variable (Figura 163).

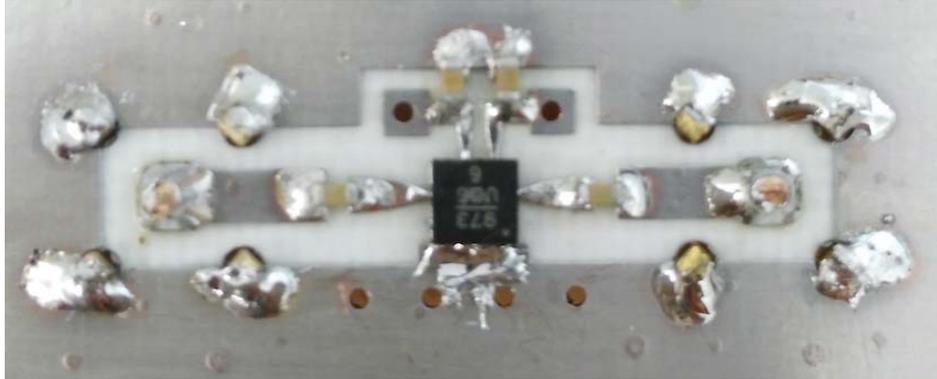


Figura 163. Fotografía del atenuador variable

Después de ser montado, se realizaron las medidas del atenuador variable para diferentes tensiones de control. En la figura 164 se muestran las medidas del S_{21} .

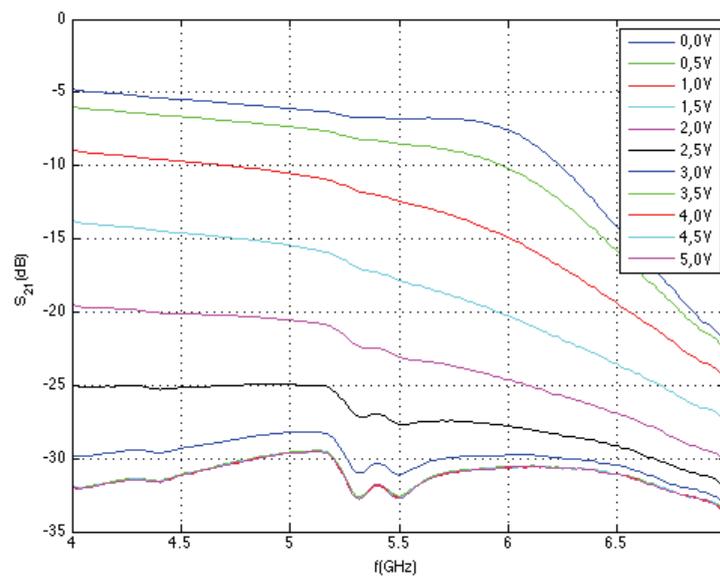


Figura 164. Medida del S_{21} del atenuador variable para varias tensiones de control

Donde se tienen unas pérdidas de inserción de 7 dB y un rango de atenuación de 23 dB a la frecuencia de 5,8 GHz. En la siguiente gráfica se representa la atenuación del dispositivo en función de su tensión de control (Figura 165).

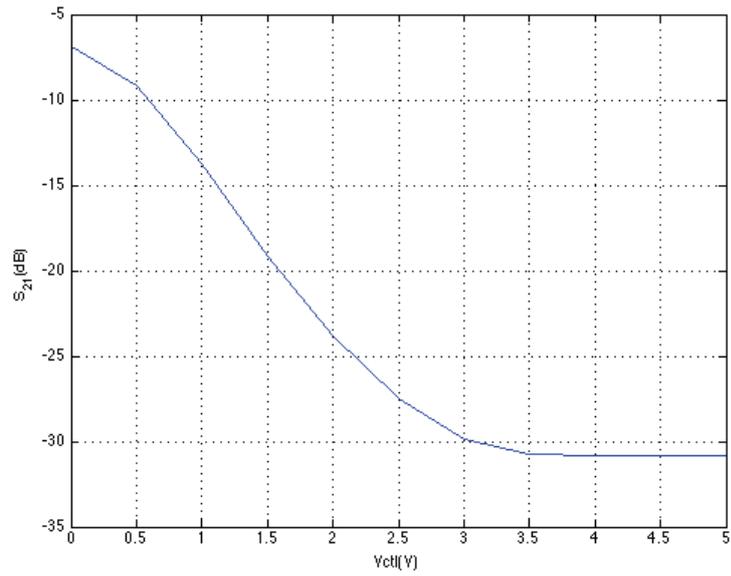


Figura 165. Medida del S_{21} en función de la tensión de control a 5,8 GHz

A partir de 3 V prácticamente la atenuación es constante. Entre 0 y 3 V se tiene una pendiente de 7,6 dB/V aproximadamente.

K – Divisores de potencia

K.1 Elección y especificaciones técnicas

Para distribuir tanto la señal de OL (5,07 GHz), como de FI (730 MHz) se hacen necesarios divisores/combinadores de potencia. En el laboratorio del IDeTIC se encontraban disponibles divisores de potencia de MiniCircuits de 4 salidas para la banda de 4,75 a 6,2 GHz por lo que solo valían para distribuir la señal de OL. A continuación se muestran las características del componente.

Frecuencia (GHz)	Pérdidas totales (dB)				Desb. Amplitud (dB)	Aislamiento (dB)			Desb. Fase (°)	VSWR				
	1	2	3	4		1-2	2-3	3-4		S	1	2	3	4
4,75 - 6,2	7,02	6,9	6,89	7	0,13	31,86	29,31	33,66	1,83	1,39	1,57	1,59	1,62	1,53

Tabla 43. Especificaciones técnicas del divisor de potencia WP4F1+

Para la banda de FI se buscó en MiniCircuits un divisor de potencia análogo que tuviese características semejantes pero que para la banda de FI. MiniCircuits contaba con un divisor con el mismo tipo de encapsulado y pinout pero para la banda de 720 MHz a 1,125 GHz. Sus características se presentan a continuación.

Frecuencia (GHz)	Pérdidas totales (dB)				Desb. Amplitud (dB)	Aislamiento (dB)			Desb. Fase (°)	VSWR				
	1	2	3	4		1-2	2-3	3-4		S	1	2	3	4
0,72 - 1,125	7,28	7,42	7,39	7,27	0,15	22,51	21,44	22,76	0,66	1,84	1,49	1,49	1,48	1,46

Tabla 44. Especificaciones técnicas del divisor de potencia WP4M+

Como se dice anteriormente, el encapsulado y el pinout son iguales por lo que permite un mismo layout. Este aspecto fue clave para la elección del componente ya que así solo era necesario hacer un diseño del layout para ambos componentes.

K.2 Diseño del prototipo

Se ha hecho un diseño único del layout para cada divisor. Lo que se buscaba en este diseño era el tener en un mismo plano todas las salidas del divisor balanceadas en fase. Para ello se han realizado simulaciones con la herramienta Momentum del ADS. A continuación se muestra el pinout del dispositivo.

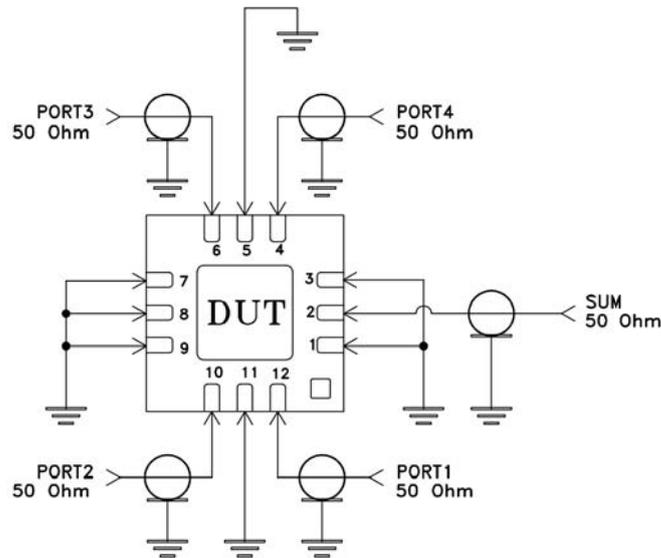


Figura 166. Pinout del divisor de potencia

Antes de ello se ha realizado una simulación del layout propuesto por el fabricante.

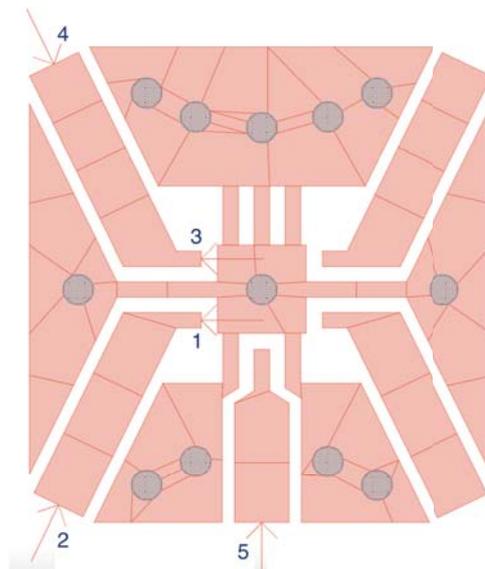


Figura 167. Layout propuesto por el fabricante para el WP4F1+ y WP4M+

En el layout propuesto se tienen vías de 0,5 mm de diámetro y unas distancias entre pistas y masas de 0,175 mm. Con los medios del laboratorio del IDeTIC no se pueden realizar este tipo de diseños pero conviene simular el layout propuesto para ver las prestaciones (aislamientos y adaptaciones) que se pueden alcanzar.

Los puntos 1 y 3 que se ven en la figura 167 representan las salidas del dispositivo (o entradas a la línea de transmisión), mientras que los puntos 2 y 4 son las salidas de las líneas. El punto 5 se ha colocado en la entrada de la línea que va al puerto común del dispositivo. La línea que va del punto 1 al punto 2 se corresponde con el puerto P1 del

dispositivo y la que va del punto 3 al punto 4 con el puerto P2. Se han simulado solamente los puertos P1 y P2 pues los puertos P3 y P4 serían idénticos.

Una vez simulado se tienen los siguientes resultados:

Puerto dispositivo		P1	P2
Pérdidas (dB)	f=730MHz	-0,01	-0,01
	f=5,07GHz	-0,20	-0,22
Desfase (°)	f=730MHz	-6,10	-6,35
	f=5,07GHz	-42,04	-43,64
Adaptación a la salida de la línea (dB)	f=730MHz	-30,60	-29,97
	f=5,07GHz	-15,49	-14,97
Aislamiento entre salidas de la línea (dB)	f=730MHz	-65,64	
	f=5,07GHz	-38,25	
Adaptación a la entrada de la línea (dB)	f=730MHz	-30,59	-29,96
	f=5,07GHz	-15,13	-14,59
Aislamiento entre entradas de la línea (dB)	f=730MHz	-65,63	
	f=5,07GHz	-43,82	
Aislamiento entre entrada a la línea del puerto común y salidas ecualizadas (dB)	f=730MHz	-57,07	-75,77
	f=5,07GHz	-30,89	-40,65

Tabla 45. Resultados de la simulación del layout propuesto por el fabricante

Después de ver las prestaciones que se podrían alcanzar con el diseño del fabricante se pasó a diseñar un layout que fuera realizable con los medios disponibles en el IDeTIC y que llevara las salidas del dispositivo a un mismo plano y ecualizadas en fase. El procedimiento fue realizar una primera aproximación e ir simulando y ajustando hasta conseguir al menos un desbalance de 1° aproximadamente.

Al igual que en el layout del fabricante se han respetado 4 áreas de $0,75 \times 0,75$ mm donde no debe ir ni líneas de transmisión ni planos de masa. En la figura 168 se señalan dichas áreas (cuadrados con puntos).

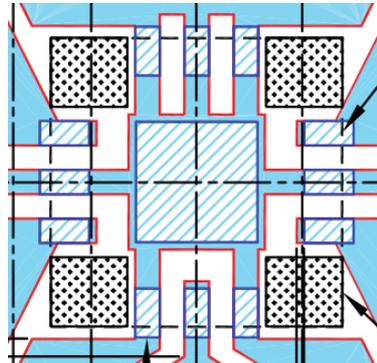


Figura 168. Áreas reservadas del layout

A continuación se muestra el layout que se ha simulado.

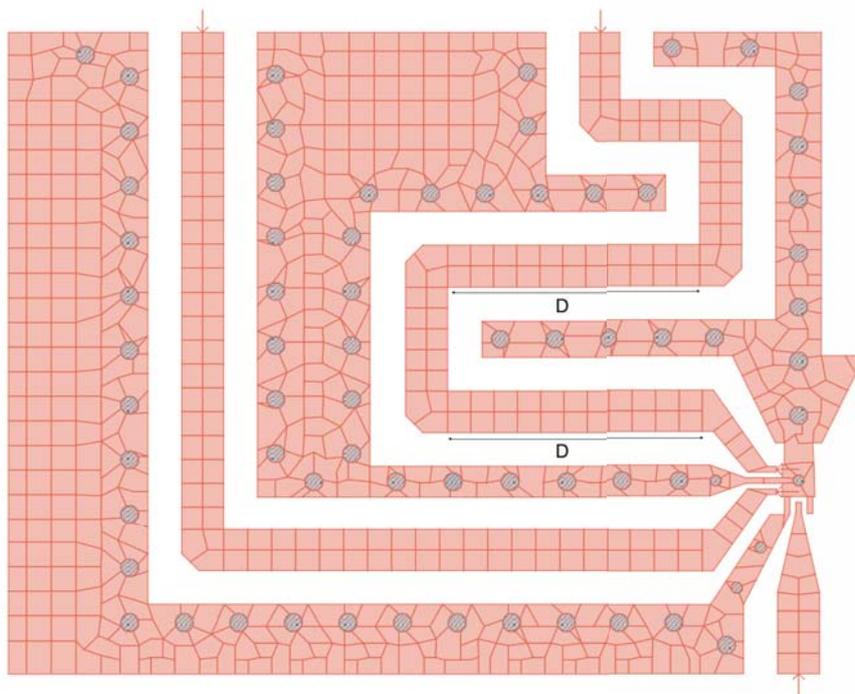


Figura 169. Layout diseñado y simulado con Momentum

Al igual que en el caso anterior, solo se han simulado los puertos P1 y P2, pues los P3 y P4 son iguales. La distancia entre salidas balanceadas se ha puesto de 17,5 mm para que resultara cómodo conectar y desconectar los cables de medida. El parámetro con el que se ha ido ajustando el diseño ha sido la distancia D que se representa en la figura 169.

Tras varias iteraciones se consiguieron los siguientes resultados.

Puerto dispositivo		P1	P2
Pérdidas (dB)	f=730MHz	-0,07	-0,05
	f=5,07GHz	-0,36	-0,54
Desfase (°)	f=730MHz	-70,49	-71,32
	f=5,07GHz	-135,27	-136,86
Adaptación a la salida de la línea (dB)	f=730MHz	-22,44	-28,81
	f=5,07GHz	-24,22	-17,20
Aislamiento entre salidas de la línea (dB)	f=730MHz	-48,05	
	f=5,07GHz	-36,51	
Adaptación a la entrada de la línea (dB)	f=730MHz	-22,89	-29,87
	f=5,07GHz	-22,40	-16,94
Aislamiento entre entradas de la línea (dB)	f=730MHz	-47,46	
	f=5,07GHz	-48,44	
Aislamiento entre entrada a la línea del puerto común y salidas ecualizadas (dB)	f=730MHz	-67,94	-60,52
	f=5,07GHz	-37,95	-44,35

Tabla 46. Resultados obtenidos de la simulación del layout diseñado para el prototipo

A continuación se puede ver el layout final del prototipo.

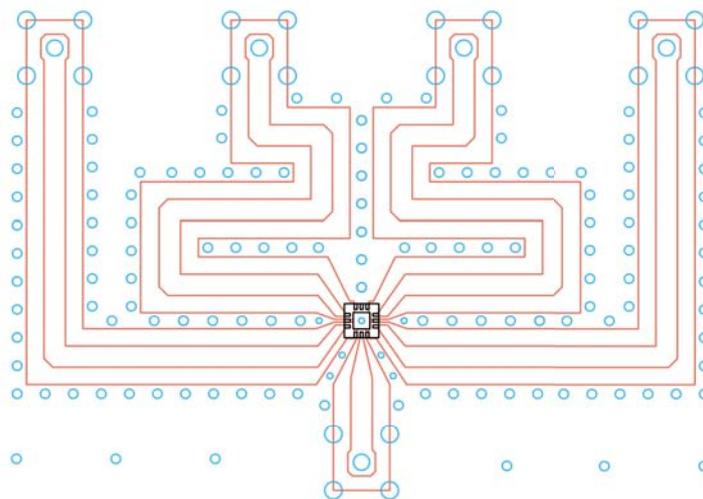


Figura 170. Layout final para los prototipos de WP4F1+ y WP4M+

K.3 Montaje y medidas realizadas

En la figura 171 se tiene una fotografía del prototipo del WP4F1+ montado. El prototipo del WP4M+ es igual.

En ambos casos se han soldado solo conectores en los puertos P1 y P2. Debido a que los puertos P3 y P4 son iguales se han soldado resistencias 0805 de $50\ \Omega$ con el fin de gastar menos conectores SMA.

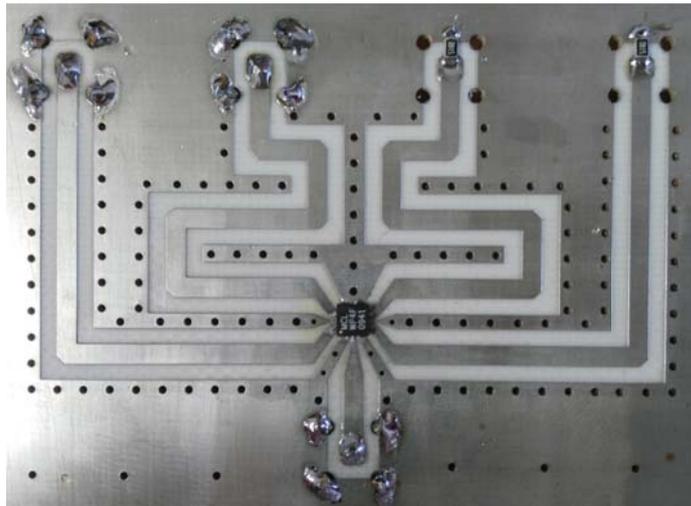


Figura 171. Fotografía del prototipo del divisor WP4F1+

K.3.1 Medidas del divisor de potencia de FI WP4M+

A continuación se presenta el módulo del S_{21} para los puertos P1 y P2.

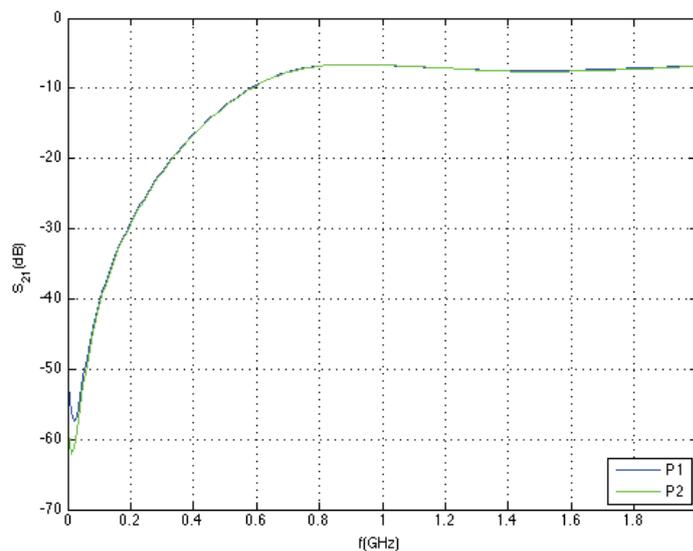


Figura 172. Medida del módulo del S_{21} del WP4M+ a 730 MHz

Donde se ha obtenido un $S_{21} = -7,3$ dB aproximadamente a la frecuencia de 730 MHz para ambos puertos que se han medido. También se ha medido un $S_{11} = -8,9$ dB y un $S_{22} = -15,5$ dB a dicha frecuencia. Las pérdidas de retorno se corresponden con las especificaciones del fabricante. Existe una mejor adaptación en la puerta PS que en el resto de puertas.

El principal objetivo de este layout era conseguir salidas ecualizadas en fase. En la figura 173 se puede ver la fase de cada salida.

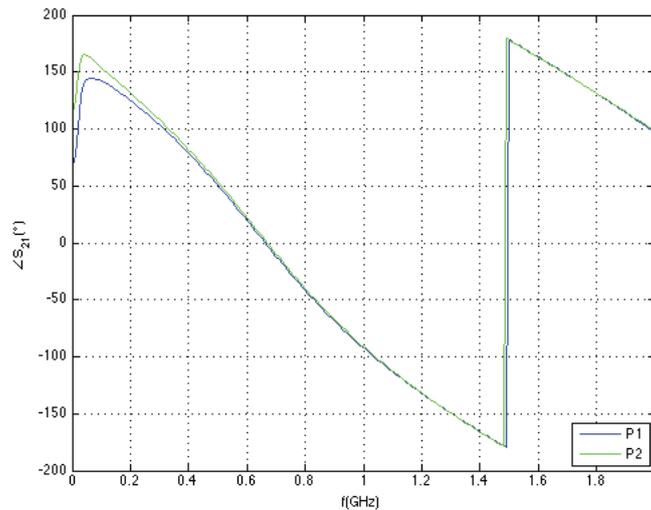


Figura 173. Medida de la fase del S_{21} del WP4M+ a 730 MHz

Donde se ha medido una fase de -21° para el puerto P1 y de -19° para el P2.

K.3.2 Medidas del divisor de potencia de OL WP4F1+

A continuación se presenta el módulo del S_{21} para los puertos P1 y P2.

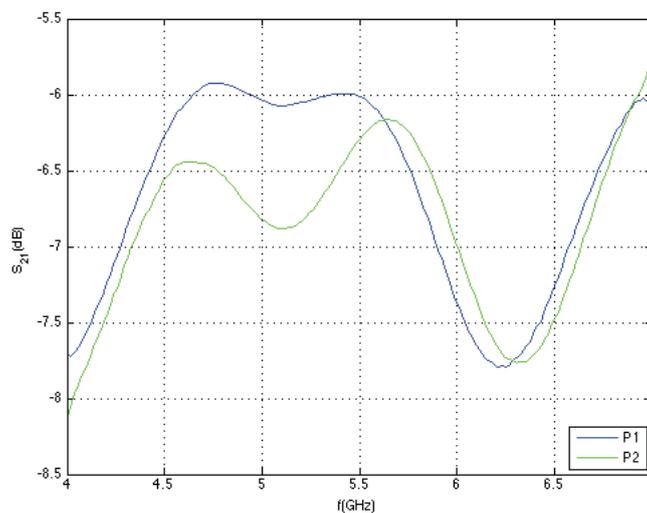


Figura 174. Medida del módulo del S_{21} del WP4F1+ a 5,07 GHz

Se ha obtenido un $S_{21} = -6,07$ dB para el puerto P1 y un $S_{21} = -6,8$ dB para el puerto P2 a la frecuencia de 5,07 GHz. También se ha medido un $S_{11} = -10$ dB para ambos casos (en ambos casos está referido al puerto común PS) y un $S_{22} = -22,7$ dB para el puerto P1 y un $S_{22} = -12,9$ dB para el puerto P2. Al igual que en las simulaciones con el Momentum se han obtenido mayores pérdidas y una peor adaptación en el puerto P2 que en el P1.

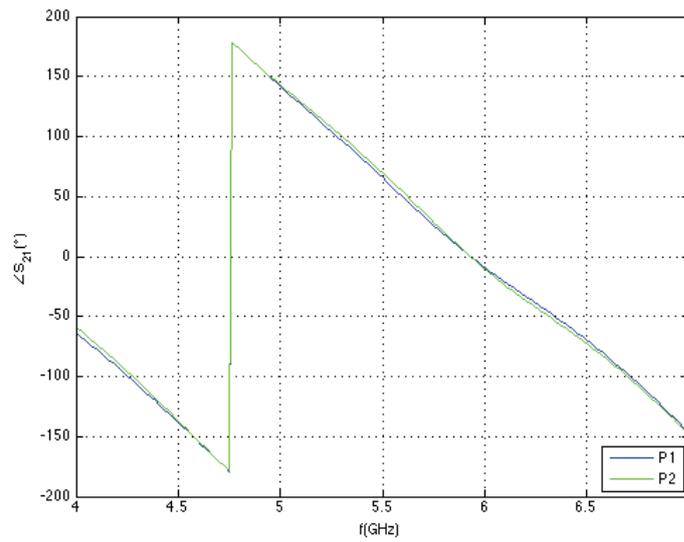


Figura 175. Medida de la fase del S_{21} del WP4F1+ a 5,07 GHz

Se ha medido una fase de 132° para el puerto P1 y de $133,6^\circ$ para el P2.

PLIEGO DE CONDICIONES

En el pliego de condiciones se indican los requerimientos mínimos para la realización del trabajo. Por una parte se encuentran las especificaciones hardware y por otra las especificaciones software.

1. Especificaciones hardware

Para aceptar como válido el trabajo ha de cumplir, por una parte, como mínimo con las siguientes especificaciones hardware:

- Fuente de alimentación con doble salida 0-24V con capacidad para 1 A por salida, con protección contra cortocircuito
- Dos generadores de señal que alcancen al menos 6,7 GHz con una resolución en frecuencia de 20 kHz
- Un analizador de espectros que alcance los 40 GHz, con una resolución de al menos 100 Hz
- Un analizador de redes que alcance los 26,5 GHz
- Una sonda activa de alta impedancia que alcance los 3 GHz
- Un polímetro Fluke 77III
- Un PC que tenga al menos un microprocesador Intel Core I5, 8GB de RAM y 250GB de disco duro

2. Especificaciones software

Además, el trabajo debe cumplir los requisitos software mínimos:

- Matlab R2010a o versión posterior
- Advanced Design System (ADS) de Keysight 2015 o posterior
- Microsoft Word 2010 o posterior

PRESUPUESTO

Para la realización del presupuesto se han seguido las últimas recomendaciones del Colegio Oficial de Ingenieros de Telecomunicación (COIT) sobre los baremos orientativos para trabajos profesionales en 2011. El presupuesto se ha desglosado en varias secciones en las que se han separado los distintos costes asociados al desarrollo del trabajo. Estos costes se dividen en:

1. Recursos materiales
2. Trabajo tarifado por tiempo empleado
3. Costes de redacción del Trabajo Fin de Grado
4. Material fungible
5. Derechos de visado del COIT
6. Gastos de tramitación y envío
7. Aplicación de impuestos

1. Recursos materiales

Para la ejecución de este Trabajo Fin de Título han sido necesaria una serie de recursos materiales, entre los que se encuentran el software para las simulaciones, los materiales del sistema de caracterización, equipos de medida, herramientas, el paquete office para la redacción de la memoria y equipos hardware como el ordenador o la impresora.

La amortización se calcula sobre el tiempo útil del recurso material. El sistema de amortización se toma como lineal, asumiendo que el inmovilizado material se desprecia de forma constante a lo largo de su vida útil. La cuota de amortización anual se calcula usando la siguiente fórmula:

$$\text{Cuota} = \frac{\text{Valor de adquisición} - \text{Valor residual}}{\text{Tiempo de vida útil}}$$

1.1 Recursos materiales fungibles

Aquí se incluyen los materiales necesarios para la realización física del sistema.

Referencia	Descripción	Unidades	Precio/unidad (€)	Subtotal (€)
JSW2-63DR+	Conmutador RF	1	6,30	6,30
VSWA2-63DR+	Conmutador RF	4	5,95	23,80
GVA-81+	Preamplificador	2	1,82	3,64
MAV-11BSM+	Amplificador FI	2	1,50	3,00
MAC-60+	Mezclador	1	7,88	7,88
WP4M+	Divisor FI	2	1,58	3,16
WP4F1+	Divisor OL	2	1,79	3,58
ADC-10-1R+	Acoplador 10 dB	1	8,41	8,41
HMC476MP86	Amplificador bajo ruido	5	1,69	8,45
HMC408LP3	Amplificado potencia	3	12,63	37,89
HMC973LP3	Atenuador variable	2	10,13	20,26
HMC929LP4	Desfasador	1	50,54	50,54
HMC992LP5	CAG	2	18,05	36,10
SMA TH	Conector SMA de Inserción	38	4	152,00
Rogers 4003	Sustrato	4	10	40,00
COMPONENTES			Total (€)	404,51

Tabla 47. Coste componentes

El coste de los componentes asciende a la cantidad de: *cuatrocientos cuatro euros con cincuenta y un céntimos (404,51 €)*.

1.2 Recursos materiales amortizables

En este apartado se evalúa el coste previsto para cada uno de los elementos que son amortizables.

Recurso	Valor de adquisición (€)	Valor residual (€)	Vida útil (años)	Cuota anual (€)	Uso (meses)	Cuota aplicable (€)
- Fuente de alimentación	350	30	8	40	3	10,00
- Generador f<6GHz 1	24000	300	20	1185	3	296,25
- Generador f<6GHz 2	24000	300	20	1185	3	296,25
- Analizador de espectros f<6,7GHz	18000	200	20	890	3	222,50
- Analizador de redes f<26,5GHz	50000	400	25	1984	3	496,00
- Kit de calibración	5000	70	15	328,6	3	109,55
- Sonda activa f<3GHz	5000	70	12	7	3	102,70
- Polímetro	450	50	8	410,8	3	16,67
- Fresadora ProtoMat LPKF	20000	200	10	3	1	165,00
- Sistema galvánico LPKF	10000	120	10	50	1	81,66
- Útiles varios (alicate, destornillador...)	100	0	2	1980	3	16,67
- Ordenador MacBook Pro 13'' Intel Core i5 4GB de memoria RAM y 500 GB de disco duro	1000	400	5	50	4	40,00
- Licencia ADS	2200	0	2	1100	3	275,00
- Licencia Matlab R2010a	2000	0	5	2200	1	33,34
- Licencia Paquete Office 2011 (Mac)	120	0	5	400	1	2,00
- Líquidos sistema galvánico LPKF	360	0	1	24	1	30,00
MATERIALES AMORTIZABLES	TOTAL (€)					2193,59

Tabla 48. Recursos materiales amortizables

El coste de los materiales amortizables asciende a cantidad de: *dos mil ciento noventa y tres euros con cincuenta y nueve céntimos*(**2193,59 €**).

2. Trabajo tarificado por tiempo empleado

En este apartado se calculan los honorarios tomando las recomendaciones del COIT. Mediante la siguiente expresión se calculan los honorarios totales:

$$H=74,88 \cdot C_t \cdot H_n + 96,72 \cdot C_t \cdot H_e$$

- H: Honorarios totales por el tiempo dedicado
- H_n: Horas normales trabajadas dentro de la jornada laboral
- H_e: Horas especiales trabajadas

- C_t : Factor de corrección en función del número de horas trabajadas

Horas trabajadas	Factor de corrección
Hasta 36 horas	1
Entre 36 y 72 horas	0,9
Entre 72 y 108 horas	0,8
Entre 108 y 144 horas	0,7
Entre 144 y 180 horas	0,65
Entre 180 y 360 horas	0,6
Entre 360 y 540 horas	0,55

Tabla 49. Factor de corrección según el COIT

El tiempo necesario para el desarrollo del trabajo ha sido de 300 horas, por lo que se aplica un coeficiente de 0,6:

$$H = 74,88 \cdot 0,6 \cdot 300 + 96,72 \cdot 0,6 \cdot 0 = 13478,40 \text{ €}$$

El coste de trabajo tarificado por tiempo de trabajo asciende a la cantidad de: *trece mil cuatrocientos setenta y ocho euros con cuarenta céntimos* (**13478,40 €**)

3. Costes de redacción del Trabajo Fin de Grado

La redacción del trabajo tiene un coste asociado que se calcula a partir de la siguiente expresión:

$$R = 0,07 \cdot P \cdot C_h$$

- P: Presupuesto del trabajo obtenido
- C_h : Coeficiente de ponderación en función del presupuesto

El presupuesto calculado hasta el momento asciende a 16076,50 €. Como el coeficiente de ponderación para presupuestos menores de 30.050 € viene definido por COIT con un valor de 1,00 el coste derivado de la redacción del trabajo es de:

$$R = 0,07 \cdot 16076,50 \cdot 0,5 = 562,68 \text{ €}$$

El importe por redacción de trabajo asciende a la cantidad de: *quinientos sesenta y dos euros con sesenta y ocho céntimos* (**562,68 €**)

4. Material fungible

Los gastos de edición de documentos así como los gastos de oficina se muestran en la tabla.

Descripción	Coste (€)
Papel, tóner de impresora, encuadernación, etc.	80 €

Tabla 50. Material fungible

Los gastos en material fungible ascienden a la cantidad de: *ochenta euros* (**80€**)

5. Derechos de visado del COIT

El cálculo de los gastos de visado se calculan mediante la siguiente expresión:

$$V=0,006 \cdot P \cdot C_v$$

- P: Presupuesto de ejecución material
- C_v : Coeficiente reductor en función de P_1

El presupuesto de ejecución material, calculado hasta el momento asciende a la cantidad de: 16639,18 €

El coeficiente C_v dado por el COIT para presupuestos menores de 30050 € tiene el valor de 1,00 por lo que:

$$V=0,006 \cdot 16639,18 \cdot 1=99,83€$$

El coste de los derechos de visado del trabajo asciende a la cantidad de: *noventa y nueve euros con ochenta y tres céntimos* (**99,83 €**).

6. Gastos de tramitación y envío

Los gastos de tramitación y envío son fijos y se estipulan por el COIT en 6,01 €.

7. Aplicación de impuestos

Para la actividad económica del presente trabajo el valor del Impuesto General Indirecto Canario (I.G.I.C.) graba el presupuesto con un 7%. El coste total del trabajo con el I.G.I.C incluido se desglosa en la siguiente tabla:

Descripción	Subtotal (€)
Recursos materiales	
Materiales fungibles	404,41
Materiales amortizables	2193,59
Trabajo tarificado por tiempo empleado	13478,40
Costes de redacción del trabajo	562,68
Material fungible	80
Derechos de visado del COIT	99,83
Gastos de tramitación y envío	6,01
Suma (€)	16825,02
IGIC 7% (€)	1177,75
TOTAL (€)	18002,77

Tabla 51. Coste total del trabajo

El importe final al que asciende el presupuesto de este trabajo es de: *dieciocho mil dos euros con setenta y siete céntimos (18002,77 €)*.

Las Palmas de Gran Canaria a 20 de julio de 2016

Fdo.: Abel García Castellano