# Mejora de los enlaces ópticos no guiados mediante técnicas de FFHSS síncronas para redes difusas en interiores

S. Pérez, J. Rabadán, F. Delgado, J. Velázquez, R. Pérez

Campus Universitario de Tafira, Grupo de Tecnología Fotónica y Comunicaciones, Departamento de Señales y Comunicaciones, Universidad de Las Palmas de Gran Canaria, España Teléfono: +34 928451277 Fax: +34 928451243 sperez@dsc.ulpgc.es

Área de interés: Comunicaciones ópticas: redes, sistemas.

Palabras clave: Espectro Ensanchado, FHSS, DDS, CDMA, piloto de sincronismo, comunicaciones ópticas no guiadas, transceptor.

## 1.- Introducción.

Los sistemas de comunicaciones ópticas tienen la ventaja de no estar sujetos a regulación espectro como los sistemas del de radiofrecuencia. Como inconveniente debe destacarse que solo pueden cubrir areas más pequeñas que las conseguidas con los sistemas de radiofrecuencia. En recintos interiores es habitual que existan fuentes de interferencia óptica que degradan las prestaciones del sistema. Además existe distorsión por multitrayectoria al reflejarse la señal óptica en los objetos del recinto [1]. Los sistemas de espectro ensanchado por secuencia directa (Direct Squence Spread Spectrum, DSSS) y por salto en frecuencia (Frequency Hopping Spread Spectrum, FHSS) presentan gran robustez a las interferencias y a la multitrayectoria [2]. El principal inconveniente de estos sistemas es la sincronización del generador de código en el receptor, necesario para desensanchar la señal.

# 2.- Sistema FHSS síncrono en el canal óptico no guiado.

La señal de FHSS es una modulación digital pasobanda multifrecuencia, donde se transmite una frecuencia de acuerdo con el valor de la señal moduladora y el estado de un generador de código pseudoaleatorio. Los sistemas FHSS pueden ser de salto lento en frecuencia (*Slow* FHSS) o salto rápido en frecuencia (*Fast* FHSS) [3]. En la primera de ellas (SFHSS) se mantiene la portadora durante varios bits de datos, esta portadora es modulada en FSK por la señal de datos. En la segunda técnica (FFHSS) la frecuencia transmitida dura una fracción entera del tiempo de bit, a este intervalo se le llama tiempo de chip. El receptor, aunque conoce el código usado, necesita sincronizarlo para poder demodular la señal [4].

Existen costosas configuraciones circuitales de adquisición y seguimiento del sincronismo [5]. Para facilitar este proceso en este trabajo se propone el uso de una señal piloto de sincronismo. La señal piloto lleva información de la frecuencia de chip y del comienzo del código del transmisor. Esta señal consiste en una modulación digital de fase que tiene como portadora una frecuencia múltiplo de la frecuencia de chip y cambia su fase cada vez que el generador de código pseudoaleatorio inicia una nueva secuencia. Esta solución sólo es viable si se garantiza que no se interfiere la señal de sincronismo, esto es fácil de asegurar en el caso de sistemas de comunicaciones ópticos en interiores

### 3.- Sistema diseñado.

El diagrama de bloques del sistema diseñado se muestra en la figura 1, donde se comprueba que el transmisor emite la señal de FFHSS y de sincronismo por emisores ópticos distintos. La tasa binaria es de 512 kbits por segundo, se envían tres frecuencias por bit, por tanto resulta una tasa de 1,536 Mchips por segundo.



Figura 1: Esquema del sistema global.

El diagrama de bloques del transmisor se muestra en la figura 2. La lógica digital del transmisor se integra en el dispositivo lógico programable EPM7128S de Altera, incluye un generador de código pseudoaleatorio del tipo MLS (*Maximum Lenght Sequence*) de 31 estados, el generador de sincronismo digital y la generación de las señales necesarias para el control del sintetizador digital de frecuencia (*Direct Digital Synthetyzer, DDS*). El DDS usado es el modelo AD9851 de Analog Devices.



Figura 2: Sistema transmisor.

La frecuencia a transmitir de la señal de FHSS se elige de un conjunto de 32 frecuencias uniformementes distribuidas desde 24,384 MHz hasta 72 MHz, en pasos de 1,536 MHz. La frecuencia se elige con un código de 5 bits donde los 4 bits menos significativos se toman del generador de código pseudoaleatorio y como bit más significativo se toma el bit de dato. En la tabla 1 se muestra el código y la frecuencia asignada. Los módulos de los espectros de las 32 frecuencias de la señal de FHSS varían en amplitud según una función sinc (figura 3). El ancho de banda de la señal FHSS es 50,688 MHz y la ganancia de proceso 15,2 dB. La señal piloto de sincronismo digital (figura 2) tiene portadora cuadrada. Para obtener la señal de sincronismo con portadora senoidal se usa un filtro paso banda. La señal FHSS y la señal de sincronismo analógico son conectadas a dos emisores ópticos que usan el LED L7726 de Hamamatsu. La longitud de onda usada es de 650 nanómetros.

Código	Frecuencia (MHZ)	Código	Frecuencia (MHZ)
00000	24,384	10000	48,960
00001	25,920	10001	50,496
00010	27,456	10010	52,032
00011	28,992	10011	53,568
00100	30,528	10100	55,104
00101	32,064	10101	56,640
00110	33,600	10110	58,176
00111	35,136	10111	59,712
01000	36,672	11000	61,248
01001	38,208	11001	62,784
01010	39,744	11010	64,320
01011	41,280	11011	65,856
01100	42,816	11100	67,392
01101	44,352	11101	68,928
01110	45,888	11110	70,464
01111	47,424	11111	72,000

Tabla 1: Frecuencias generadas para la señal de FHSS.



Figura 3: Módulos de los espectros de las 32 frecuencias de la señal de FHSS y de la señal de sincronismo.

Como receptor óptico se usó el módulo APD C5331 de Hamamatsu. En la salida del receptor óptico se conectan los filtros que separan las dos señales recibidas (FHSS y piloto analógico). La portadora obtenida en el recuperador de sincronismo se conecta a la lógica digital, donde se extrae la señal de reloj a la frecuencia de chip necesaria para el generador de código pseudoaleatorio. Seguidamente se demodula síncronamente la señal de sincronismo recibida. La señal demodulada se pasa por un comparador y la salida del comparador se lleva a circuitos temporizadores que se encargan de compensar los retardos de los circuitos. Las salidas de estos temporizadores se combinan para conseguir la señal de inicialización necesaria para sincronizar el estado del generador de código del receptor.

El demodulador es una típica estructura de doble rama como muestra el diagrama de bloques de la figura 4. A cada rama llega la señal FHSS y un oscilador local. En la salida del detector de envolvente de la rama superior, detectora de unos, se tiene la señal de datos demodulada; y en la de la rama inferior, detectora de ceros, la señal de datos invertida. La salida final del demodulador se consigue comparado las salidas de las dos ramas.



Figura 4: Demodulador.

Los dos osciladores locales necesarios en el demodulador se diseñaron usando dos DDSs del mismo tipo del transmisor. La lógica digital que controla los DDSs se diseñó usando el mismo dispositivo que en el transmisor. Esta lógica digital, que recibe como señales de entrada las provenientes del recuperador de sincronismo, incluye el generador de código pseudoaleatorio y la generación de las señales de control para los DDSs. El estado del generador de código se usa para sincronizar los dos DDSs. Uno de ellos (F\_0) oscila a la frecuencia de la señal de FHSS si el dato modulador fuese un "0" menos el valor de la frecuencia intermedia. El segundo oscilador (F\_1) oscila a la frecuencia de la señal de FHSS si el dato modulador fuese un "1" menos el valor de la frecuencia intermedia. La frecuencia intermedia. La frecuencia intermedia del receptor es 10,7 MHz.

Finalmente el transmisor y el receptor se disponen como muestra la figura 5. Las señales transmitidas se hacen incidir en un espejo que las refleja hacia el receptor. La longitud aproximada del enlace óptico es de unos tres metros.



Figura 5: Aspecto del equipo transceptor.

#### 4.- Medidas y resultados.

#### 4.a.-Simulación del sistema.

En las simulaciones se comprobó el funcionamiento ante la existencia de una interferencia, para ello se sumó a la señal FHSS una de las frecuencias indicadas en la tabla 1. Para simular la propagación multitrayectoria se incluyó otro camino en el canal con una célula de retardo, en la entrada del receptor se sumaron las dos señales. Finalmente para simular el transceptor ante Ruido Blanco Gaussiano Additivo se procedió a sumar una fuente de este ruido a la entrada del receptor y se provocaron cambios en su potencia.

#### 4.b.-Funcionamiento del prototipo.

En la figura 6 se muestra señales obtenidas en el prototipo, tanto en el transmisor (tx) como en el receptor (rx). En la señal de sincronismo se señala un cambio de fase.





En la figura 7 se observa la Densidad Espectral de Potencia (DEP) obtenida en la salida del receptor óptico donde se comprueba la escasa interferencia mutua entre las señales de FHSS y el piloto de sincronismo debido a su separación frecuencial.



Figura 7: DEP en la salida del receptor óptico.

En la figura 8 se muestra la DEP de la señal de FHSS cuando se transmite un "0" y la DEP del oscilador local asociado en el demodulador. La mezcla de estas señales produciría una componente de señal en frecuencia intermedia.



Figura 8: DEP de la señal de FHSS (tx) cuando se transmite un "0" y del oscilador local asociado ( $F_0$ , rx).

En la figura 9 se observa la señal de salida del filtro de frecuencia intermedia en la rama detectora de ceros del demodulador. Las dos primeras señales indican que transmisor y receptor se encuentran sincronizados. En la figura 10 se visualiza la DEP de salida del filtro de frecuencia intermedia de esta misma rama. En ella se comprueba que el lóbulo principal está centrado en 10,7 MHz y su ancho de banda (3,072 MHz) se corresponde con el doble de la frecuencia de chip como se comprobó en el análisis del sistema.



Figura 9 : a) Estado todo a "1" en el generador de pseudocódigo (tx).
b) Estado todo a "1" en el generador de pseudocódigo (rx).
c) Datos en el transmisor.
d) Salida del filtro de frecuencia intermedia en la rama detectora de los ceros (rx).



Figura 10: DEP de la salida del filtro de frecuencia intermedia en la rama detectora de los ceros (rx).

La figura 11 muestra la señal de datos binaria en el transmisor y la señal de datos correctamente demodulada en el receptor. En la figura 12 se observa el diagrama de ojo de la señal de datos demodulada.



Figura 11: a) Estado todo a "1" en el generador de pseudocódigo (tx), b) estado todo a "1" en el generador de pseudocódigo (rx), c) datos (tx), d) datos demodulados (rx).



Figura 12: Diagrama de ojo de la señal de datos demodulada.

#### 5.- Conclusiones.

En este trabajo presenta se 1a caracterización experimental de un transceptor FFHSS para comunicaciones ópticas no guiadas en interiores. Se ha simulado su funcionamiento frente a interferencias de banda estrecha, ruido blanco y existencia de multitrayectos en el canal. Se propone también el uso de una señal piloto de sincronismo que reduce de forma significativa la complejidad de la sincronización en el receptor. El sistema diseñado permite modificar el valor de las frecuencias usadas en la señal de FHSS y el código pseudoaleatorio de ensanche, para ello basta con reprogramar el dispositivo digital.

#### 6.- Agradecimientos.

Este trabajo se ha desarrollado gracias al proyecto de investigación CICYT TIC99-0932-C01 y a la Comunidad Autónoma de Canarias (PI2001-109).

#### 7.- Bibliografía.

- [1] F. A. Delgado, R. Pérez, J. A. Rabadán, F. J. López, "Design of fast frequency-hopping spread-spectrum system for wireless infrared communications", Electronics Letters, Vol.36, N° 17, pp. 1510-1512, agosto de 2000.
- [2] Bernard Sklar, *Digital Communications*. *Fundamentals and Applications*, Prentice-Hall, 1988.
- [3] Robert C. Dixon, *Spread Spectrum Systems*, John Wiley & Sons, 1984.
- [4] Kamilo Feher, Wireless Digital Communications: Modulation and Spread Spectrum Applications, Prentice Hall, 1995.
- [5] Marvin K. Simon, Jim K. Omura, Robert A. Scholtz, Barry K. Levitt, Spread Spectrum Communications Handbook, McGraw-Hill Professional, abril de 1994.